



Analog Dialogue

2021年第55卷第2期

获取工学新动态, 激发设计新思路

- 9 CTSD精密ADC—第3部分: 实现固有混叠抑制
- 16 优化信号链的电源系统 — 第2部分: 高速数据转换器
- 28 A²B技术和数字麦克风如何在新兴汽车应用中实现出色的性能
- 34 CTSD精密ADC—第4部分: 轻松驱动ADC输入和基准电压源, 简化信号链设计
- 40 优化信号链的电源系统 — 第3部分: RF收发器
- 50 用于地震学和能源勘探应用的低噪声、低功耗DAQ解决方案
- 57 如何选择并设计最佳RTD温度检测系统
- 67 SMPS电感的安装方向会影响辐射吗?

5 解密RF信号链: 特性和性能指标

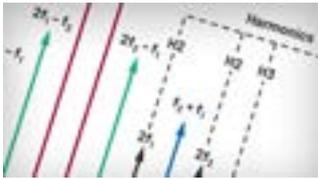


请访问analog.com/cn/analogdialogue

 **ANALOG
DEVICES**

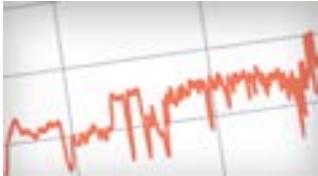
超越一切可能™

本期介绍



5 解密RF信号链：特性和性能指标

在不久之前，RF工程还是一门新兴学科。如今，RF技术深深根植于我们的生活，没有它，现代文明可能不会存在。通信和运输、工业自动化和医疗健康、航空航天和防务等领域都非常依赖RF技术，这是构成RF信号链的基础，也是本文的中心主题。



9 CTSD精密ADC—第3部分：实现固有混叠抑制

在CTSD精密ADC系列文章的第3部分，我们将重点阐述CTSD ADC的“无混叠”特性，它可在不增加任何外围设计的情况下提高对干扰源或目标信号带宽以外信号的抗干扰能力。对于信号链设计人员来说，关键挑战在于，ADC采样会导致这些干扰源混叠进入目标信号带宽(带内)，造成性能下降。而混叠抑制解决方案正是造成传统ADC信号链设计极其复杂的原因之一。新型精密CTSD ADC本身具有混叠抑制特性，这一独特特性带来了一种简化解决方案。



16 优化信号链的电源系统—第2部分：高速数据转换器

在信号链电源系列文章的第一篇第1部分：[多少电源噪声可以接受？](#)如前所述，如果单纯只是最小化噪声，可能需要以增大尺寸或降低效率为代价。在第2部分，我们阐述了高性能信号链中电源纹波的影响并深入探讨如何优化高速数据转换器的配电网路(PDN)。我们比较了PDN和优化后的PDN，看看哪些地方可以改进。



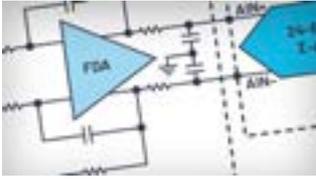
23 常见问题解答—第188期：抑制复杂的FM频段传导EMI的策略

EMI性能在噪声敏感型系统中至关重要，尤其是涉及开关模式电源的情况下。特别是FM频段(76 MHz至~108 MHz)，有时很难降低该频段的EMI水平，并通过EMI测试，往往是最后一个达到要求的频段。为何高频FM频段的干扰如此难以消除？低频(AM频段)传导辐射主要由差分模式噪声引起。高频传导辐射主要由共模噪声引起。共模噪声电流由PCB上电压变化的节点产生。



28 A²B技术和数字麦克风如何在新兴汽车应用中实现出色的性能

MEMS技术正迅速成为麦克风行业的新标准。将一个MEMS传感器和一个模数转换器集成在一个IC中，即可得到一个数字麦克风，它提供数字信号，以供微控制器处理。此解决方案与汽车音频总线®的组合已成为许多以矩阵方式集成多个麦克风的应用所遵循的标准。如此，可以轻松将音频算法添加到系统中，例如降噪、环境噪声消除、增强型免提模式和乘客声学检测算法。



34 CTSD精密ADC—第4部分：轻松驱动ADC输入和基准电压源，简化信号链设计

精密CTSD ADC有助消除实现最佳精密性能和简化前端设计过程中的诸多障碍。本文重点介绍新型CTSD ADC最重要的架构特性之一：轻松驱动阻性输入和基准电压源。我们将探讨新CTSD ADC架构如何通过其电阻输入、基准电压源负载、输入驱动和基准电压源驱动来简化设计。要查看本系列CTSD精密ADC的相关文章，请参考[第1部分](#)、[第2部分](#)和[第3部分](#)。



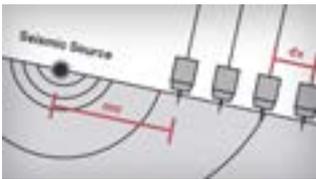
40 优化信号链的电源系统—第3部分：RF收发器

本文是对关于“信号链电源优化”系列文章(参见[第1部分](#)和[第2部分](#))的延伸，重点关注信号链的另一部分—RF收发器。它介绍如何使用灵敏度测试方法来检测设备对来自各电源轨的噪声的灵敏度，以确认需要对哪些电源轨实施噪声滤波。提供经过优化的电源解决方案，可在连接到RF收发器上时，比较它与当前使用的配电网络之间的SFDR和相位噪声性能，从而进一步验证该解决方案。



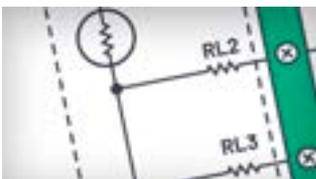
45 非常见问题解答—第189期：SAR ADC的隔离

可以在不妨碍高性能系统的性能的情况下实现隔离吗？在有些应用中，需要在高温模拟侧和低温数字微控制器侧之间加设隔离栅。常用方法是对不同的接口使用光耦合器或隔离驱动器。为何不直接在ADC中集成隔离栅？设计中存在各种噪声源，要在不降低高性能SAR ADC的性能的情况下实施隔离是一项挑战。在这篇“非常见问题解答”文章中，我们将介绍关于这项任务的一些基本信息。



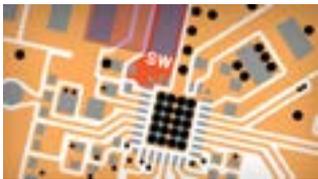
50 用于地震学和能源勘探应用的低噪声、低功耗DAQ解决方案

精密数据采集系统在工业应用中深受欢迎。一些DAQ应用中需要低功耗和超低噪声。本文讨论了与地震传感器相关的应用，其中可从地震数据中提取信息来用于广泛的应用。



57 如何选择并设计最佳RTD温度检测系统

温度测量在许多应用中都发挥着重要的作用，例如工业自动化、仪器仪表、状态监控或医疗健康。我们将详细介绍与电阻温度检测器(RTD)测量系统相关的设计挑战和考虑事项，以及系统设计人员如何能够利用现有工具轻松地概念转换到原型制作。



67 SMPS电感的安装方向会影响辐射吗?

开关模式电源产生的EMI辐射频谱是由许多参数组成的函数，包括热回路大小、开关速度、压摆率和频率、输入和输出滤波、屏蔽、布局和接地。一个潜在的辐射源是开关(SW)节点。SW节点铜可用作天线，发射快速高效的高功率开关事件产生的噪声。这是大多数开关稳压器的主要辐射源。在本文中，我们将探讨这个问题：SMPS电感的安装方向会影响辐射吗？



73 非常见问题解答—第190期：可调高压电源兼具精度和可重复性，适合传感器偏置应用

提供高精度输出的可调高压电源很难构建。时间、温度和生产过程中的差异等带来的漂移通常都会导致误差。传统上使用电阻网络来生成反馈。这也是常见的误差源。在“非常见问题解答”文章中，我们提出一种利用集成电路反馈路径的新颖设计。



Bernhard Siegel, 主编

2017年3月，Bernhard成为了《模拟对话》的主编。他从ADI德国慕尼黑办公室开始自己在ADI公司的工作历程，至今已逾30年。作为主编，他负责ADI公司的全球技术文章编辑工作。

他曾担任过销售、现场应用和产品工程等工程职位，同时还从事过技术支持和市场营销工作。

Bernhard住在德国慕尼黑附近，喜欢与家人共度休闲时光，并加入了铜管乐队和交响乐团，擅于吹长号和尤风宁号。

您可以发送电子邮件至 bernhard.siegel@analog.com 联系他。



《模拟对话》是ADI公司创办和出版的技术杂志。刊载模拟、数字和混合信号处理产品、应用、技术、软件和系统解决方案设计的相关文章。该杂志于1967年创办，至今已经连续出版50多年，它作为在线版每月发行一期，印刷版(“集锦”栏目)每年发行四期。感兴趣的读者也可以至《模拟对话》档案库查阅自第1卷第1期创刊至今的每期存档，包括四期纪念特刊。如需获取文章、档案、杂志、设计资源并订阅，请访问《模拟对话》主页 analogdialogue.com。

解密RF信号链： 特性和性能指标

Anton Patyuchenko, 现场应用工程师

简介

从历史的角度来看，就在不久之前，也就是20世纪初，支持RF信号链的RF工程学还是一门新兴的学科。如今，RF技术和射频器件深深根植于我们的生活，没有它们，现代文明可能不会存在。生活中有无数非常依赖RF信号链的示例，这将是我们的讨论的焦点。

在我们深入探讨之前，我们先来了解RF的实际含义。乍一看，这似乎是一个简单的问题。我们都知道，RF表示射频，此术语的通用定义规定了特定的频率范围：MHz至GHz电磁频谱。但是，如果我们仔细查看其定义并进行比较，就会发现，它们只是对RF频谱的实际边界的定义不同。鉴于我们可能经常在与特定频率无关的其他环境中广泛使用该术语，所以，此术语变得更加令人费解。那么，RF是什么？

通过关注RF的突出特性，包括相移、电抗、耗散、噪声、辐射、反射和非线性，可以确立一致的定义基础，涵盖多种含义。这个基础代表了现代包罗万象的定义，不依赖于单个方面或特定数值来区分RF和其他术语。术语RF适用于许多具有构成此定义特性的任何电路或组件。

我们已设定了本次探讨的背景，现在可以开始进入正题，分析图1中的通用RF信号链。其中使用分布式元件电路模型来体现电路中的相位偏移，在较短的RF波长下这种偏移不可忽略，因此该集总电路的近似表示不适用于这些类型的系统。RF信号链中可能包括各种各样的分立式组件，如衰减器、开关、放大器、检测器、合成器和其他RF模拟器件，以及高速ADC和DAC。将所有这些组件组合起来用于特定应用，其总体标称性能将取决于这些分立式组件的组合性能。

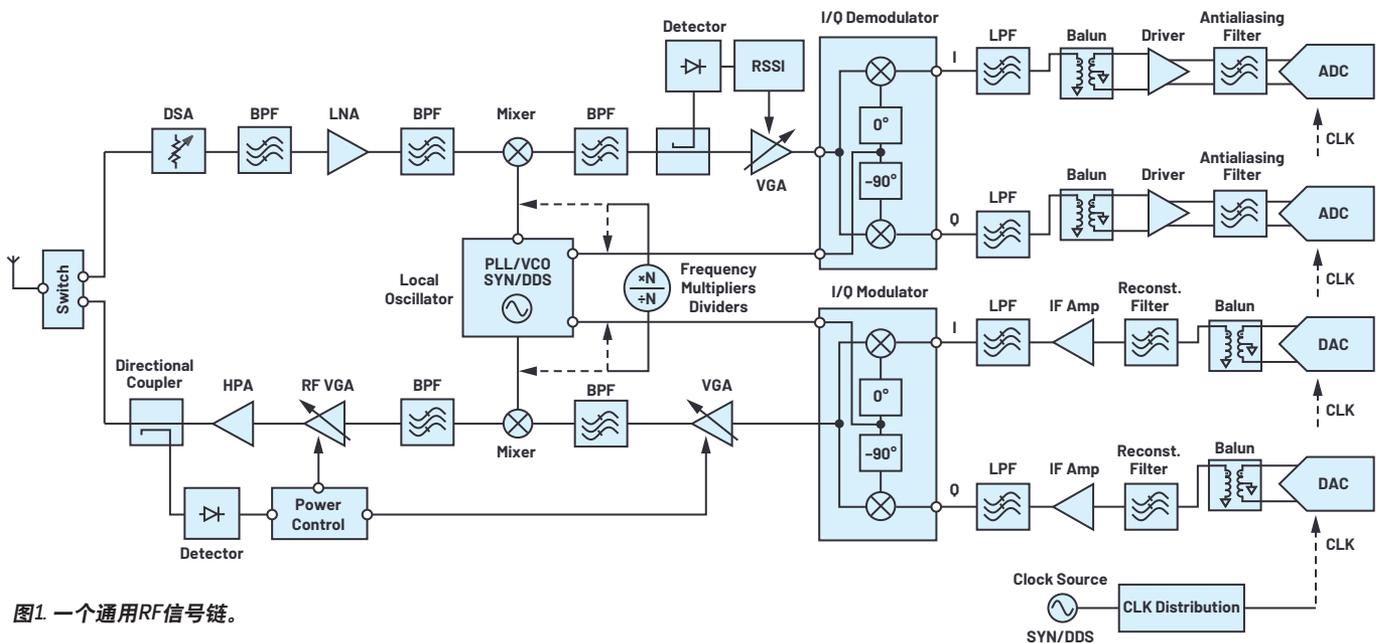


图1 一个通用RF信号链。

因此，为了设计一个能够满足目标应用的特定系统，RF系统工程师必须能够真正从系统级视角考虑，且对基础的关键概念和原则有一致的理解。这些知识储备非常重要，为此，我们编写了这篇讨论文章，它包含两个部分。第一部分的目标是：简要介绍用于确定RF器件的特性和量化其性能的主要特性和指标。第二部分的目标是：深入介绍可用于针对所需应用开发RF信号链的各种单个组件及其类型。在本文中，我们将重点讨论第一部分，并考虑与RF系统相关的主要特性和性能指标。

RF术语简介

目前有多种参数用于描述整个RF系统及其分立式模块的特性。根据应用或用例，其中一些特性可能极其重要，其他特性则不太重要或无关紧要。仅通过本文，肯定无法对如此复杂的主题展开全面分析。但是，我们将尝试按照共同的思路，也就是将一系列复杂的相关内容转变为平衡、易于理解的RF系统属性和特性指南，从而简明全面地概述最常见的RF性能。

基本特性

散射矩阵(或S矩阵)是在描述RF系统行为时需要用到的一个基本术语。我们可以使用S矩阵，将复杂的RF网络表示为简单的N端口黑盒。常见的2端口RF网络(例如放大器、滤波器或衰减器)示例如图2所示，其中 V_n^+ 是n端口入射波电压的复振幅， V_n^- 是n端口反射波电压的复振幅。²当其所有端口都以匹配负载端接时，我们可以通过散射矩阵来描述该网络，其中的元素(或S参数)根据这些电压波之间的关系来量化RF能量如何通过系统传播。现在，我们使用S参数来表示典型RF网络的主要特性。

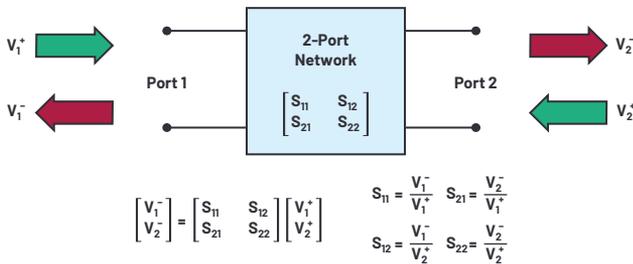


图2. 用S矩阵表示的2端口网络。

在网络匹配的情况下， S_{21} 相当于端口1到端口2的传输系数(S_{12} 也可以按类似方法定义)。以对数标度表示的幅度 $|S_{21}|$ 代表输出功率与输入功率的比值，称为增益或标量对数增益。此参数是放大器和其他RF系统的重要指标，它也可以取负值。负增益表示固有损耗或失配损耗，通常用其倒数表示，即插入损耗(IL)，这是衰减器和滤波器的典型指标。

如果我们现在考虑同一端口的入射波和反射波，则可以如图2所示来定义 S_{11} 和 S_{22} 。当其他端口以匹配负载端接时，这些项相当于相应端口的反射系数 $|\Gamma|$ 。根据公式1，我们可以将反射系数的大小与回波损耗(RL)相关联：

$$RL = -20 \log(|\Gamma|) \quad (1)$$

回波损耗是指端口的入射功率与源极的反射功率之比。根据我们估算这个比值使用的端口，我们可以区分输入和输出回波损耗。回波损耗始终是非负值，表示网络的输入或输出阻抗与朝向源极的端口阻抗的匹配程度。

需要注意的是，IL和RL与S参数的这种简单关系只有在所有端口都匹配的情况下才有效，这是定义网络本身的S矩阵的前提条件。如果网络不匹配，它不会改变其固有的S参数，但可能会改变其端口的反射系数以及端口之间的传输系数。²

频率范围和带宽

我们描述的所有这些基本量将在频率范围内不断变化，这是所有RF系统的共同基本特性。它定义了这些系统所支持的频率范围，并给我们提供了一个更关键的性能度量——带宽(BW)。

虽然此术语可能仅指信号特性，但其某些形式可用于描述处理这些信号的RF系统。带宽一般会定义受某一标准限制的频率范围。但是，它可能具有不同的含义，因具体的应用环境而异。为了使我们的论述更加全面，我们来简单定义一下不同的含义：

- ▶ 3 dB带宽是信号功率电平超过其最大值一半的频率范围。
- ▶ 瞬时带宽(IBW)或实时带宽是指系统在不重新调谐的情况下能够产生或获取的最大连续带宽。
- ▶ 占用带宽(OBW)是包含总集成信号功率特定百分比的频率范围。
- ▶ 分辨率带宽(RBW)一般是指两个频率分量(可继续分解)之间的最小间隔。例如，在频谱分析仪系统中，它是最终滤波器级的频率范围。

这只是各种带宽定义中的几个示例；但是，无论其含义如何，RF信号链的带宽很大程度上取决于其模拟前端，以及高速模数转换器或数模转换器的采样速率和带宽。

非线性

需要指出的是，RF系统的特性不仅会随着频率变化，也会随着信号功率电平而变化。我们在本文开头描述的基本特性通常用小信号S参数表示，没有考虑非线性效应。但是，在一般情况下，通过RF网络的功率电平持续升高通常会带来更明显的非线性效应，最终导致其性能下降。

我们在谈论具有良好线性度的RF系统或组件时，通常是指用于描述其非线性性能的关键指标满足目标应用要求。我们来看看这些常用来量化RF系统非线性行为的关键指标。

我们首先需要考虑的参数是输出1 dB压缩点(OP1dB)，它定义了通用器件从线性模式转换为非线性模式的拐点，即系统增益降低1 dB时的输出功率水平。这是功率放大器的基本特性，用于将该器件的工作电平设置为趋向饱和输出功率(P_{SAT})定义的饱和电平。功率放大器通常位于信号链的最后一级，因此这些参数通常定义RF系统的输出功率范围。

一旦系统处于非线性模式，就会使信号失真、产生杂散频率分量，或者杂散。杂散是相对于载波信号(单位: dBc)的电平进行测量，可以分为谐波和交调产物(参见图3)。谐波是处于基波频率的整数倍位置的信号(例如，H1、H2、H3谐波)，而交调产物是非线性系统中存在两个或更多基波信号时出现的信号。如果第一个基波信号位于频率 f_1 ，第二个位于 f_2 ，则二阶交调产物出现在两个信号的和频和差频位置，即 $f_1 + f_2$ 和 $f_2 - f_1$ ，以及 $f_1 + f_1$ 和 $f_2 + f_2$ (后者也称为H2谐波)。二阶交调产物与基波信号相结合，会产生三阶交调产物，其中两个($2f_1 - f_2$ 和 $2f_2 - f_1$)特别重要，因为它们接近原始信号，因此难以滤除。包含杂散频率分量的非线性RF系统的输出频谱表示了交调失真(IMD)，这是描述系统非线性度的一个重要术语。²

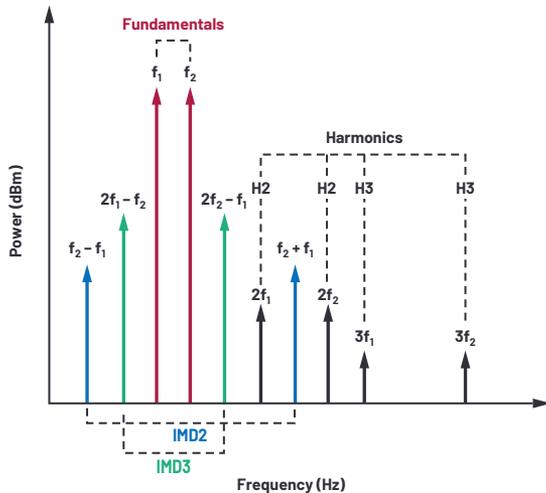


图3. 谐波和交调产物。

与二阶交调失真(IMD2)和三阶交调失真(IMD3)相关的杂散分量会对目标信号造成干扰。用于量化干扰严重程度的重要指标为交调点(IP)。我们可以区分二阶(IP2)和三阶(IP3)交调点。如图4所示，它们定义输入(IIP2、IIP3)和输出(OIP2、OIP3)信号功率电平的假设点，在这些点上，相应的杂散分量的功率将达到与基波分量相同的电平。虽然交调点是一个纯数学概念，但它是衡量RF系统对非线性度耐受性的重要指标。

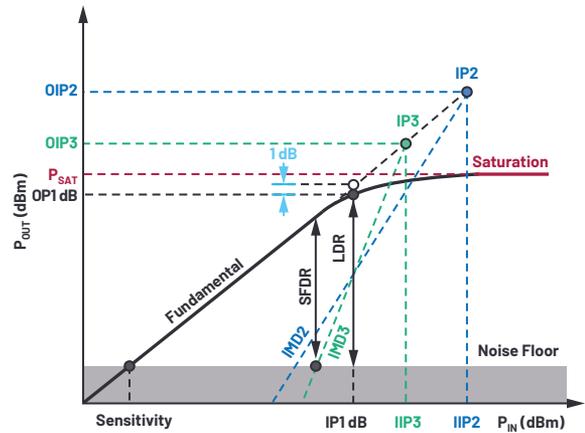


图4. 非线性特性的定义。

噪声

现在来看看每个RF系统固有的另一个重要特性—噪声。噪声是指电信号的波动，包含许多不同方面。根据其频谱及其影响信号的方式以及产生噪声的机制，噪声可以分为许多不同的类型和形式。但是，尽管存在许多不同的噪声源，我们也无需为了描述它们对系统性能的最终影响而深入研究其物理特性。我们可以基于简化的系统噪声模型进行研究，该模型使用单个理论噪声发生器，通过噪声系数(NF)这个重要指标来描述。它可以量化系统所引起的信噪比(SNR)的下降幅度，定义为输出信噪比与输入信噪比的对数比。以线性标度表示的噪声系数称为噪声因子。这是RF系统的主要特性，可以控制其整体性能。

对于简单的线性无源器件，噪声系数等于由 $|S_{21}|$ 定义的插入损耗。在多个有源和无源组件构成的更复杂的RF系统中，噪声由各自的噪声因子 F_i 和功率增益 G_i 来描述，根据Friis公式(假设每级的阻抗都匹配)，噪声的影响在信号链中逐级降低：

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}} \quad (2)$$

由此可以得出结论，RF信号链的前两级是系统总体噪声系数的主要来源。这正是在接收器信号链的前端配置噪声系数最低的组件(例如低噪声放大器)的原因。

如果我们现在考虑生成信号的专用器件或系统，说到其噪声性能特征，一般是指受噪声源影响的信号特性。这些特性就是相位抖动和相位噪声，用于表示时域(抖动)和频域(相位噪声)中的信号稳定性。具体选择哪个，一般取决于应用，例如，在RF通信应用中，一般使用相位噪声，而在数字系统中，则通常使用抖动。相位抖动是指信号相位内的小波动，相位噪声则是其频谱表示，定义为相对于载波频率不同频偏处，1Hz带宽内的噪声功率，认为在此带宽内功率均衡(参见图5)。

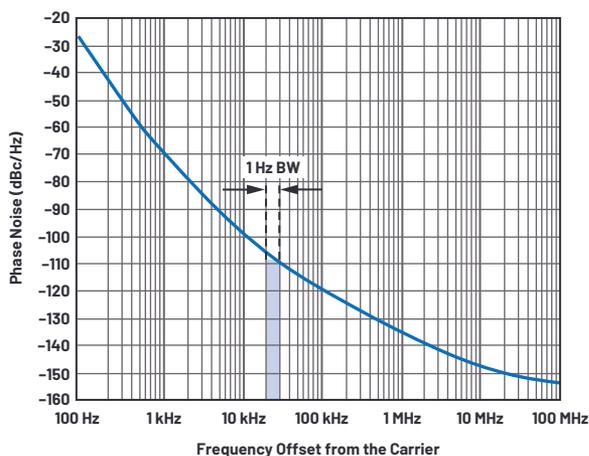


图5. 相位噪声特性示例。

多种衍生品

到目前为止，我们考虑了多种重要系数，并基于这些系数衍生出很多参数，可用于量化各种应用领域中RF信号链的性能。例如，在噪声和杂散的基础上衍生出动态范围(DR)这个术语，用于描述系统实现所需特性的工作范围。如图4所示，如果该范围的下限由噪声决定，上限由压缩点决定，我们称之为线性动态范围(LDR)；如果其上限由最大功率电平(该电平使交调失真变得不可接受)决定，我们称之为无杂散动态范围(SFDR)。需要注意的是，LDR和SFDR的实际定义可能因具体的应用而异。²

系统能够处理生成具有指定SNR输出信号的最低信号电平定义了接收器系统的另一个重要特性，即灵敏度。它主要由系统噪声系数和信号带宽决定。接收器本身的噪声会对灵敏度和其他系统技术规格造成限制。例如，数据通信系统中的相位噪声或抖动会导致眼图中的星座点偏离其理想位置，使得系统的误差向量幅度(EVM)降低，误码率(BER)随之增高。

结论

我们可以使用多种特性和性能指标来表征RF信号链。它们涉及不同的系统方面，其重要性和相关性可能因应用而有所不同。虽然我们无法在一篇文章中全面阐述所有这些因素，但如果RF工程师能深入理解本文所探讨的这些基本特性，就可以将它们轻松转化为雷达、通信、测量或其他RF系统等目标应用中的关键要求和技术规格。

ADI凭借业界广泛的RF、微波和毫米波解决方案的组合，以及深厚的系统设计专业知识，能够满足各种严苛的RF应用要求。这些从天线到比特的广泛的分立式和全集成ADI解决方案有助于开启从DC到100 GHz以上的整个频谱，并提供出色的性能，支持通信、测试和测量仪器、工业、航空航天和防务等应用实现多种RF和微波设计。

参考文献

- ¹ M. S. Gupta. “RF是什么？” *IEEE微波杂志*，第2卷第4期，2001年12月。
- ² David M. Pozar. *微波工程*，第4版，Wiley，2011年。



作者简介

Anton Patyuchenko于2007年获得慕尼黑技术大学微波工程硕士学位。毕业之后，Anton曾在德国航空航天中心(DLR)担任科学家。他于2015年加入ADI公司担任现场应用工程师，目前为ADI公司战略与重点客户提供现场应用支持，主要负责RF应用。联系方式：anton.patyuchenko@analog.com。

CTSD精密ADC — 第3部分：实现固有混叠抑制

Abhilasha Kawle, 模拟设计经理
Smita Choudhury, 设计评估经理

在CTSD精密ADC系列文章的第3部分，我们将重点阐述CTSD ADC的无混叠特性，它可在不增加任何外围设计的情况下提高抗干扰能力。第1部分展示了一种新的基于连续时间 $\Sigma\text{-}\Delta$ DAC(CTSD)架构、易于使用的无混叠精密ADC，可提供简单、紧凑的信号链解决方案。第2部分向信号链设计人员介绍了CTSD技术。本文比较了现有精密ADC架构的混叠抑制解决方案背后的设计复杂性。我们将阐述一个理论，以此说明CTSD ADC架构本身固有的混叠抑制性能。我们还展示如何简化信号链设计，并探讨CTSD ADC的扩展优势。最后，我们将介绍新的测量和性能参数，以量化混叠抑制。

在声纳阵列、加速度计、振动分析等许多应用中，将会监测到目标信号带宽以外的信号，这些信号称为干扰源。对于信号链设计人员来说，关键挑战在于，ADC采样会导致这些干扰源混叠进入目标信号带宽(带内)，造成性能下降。除此之外，在声纳等应用中，带内混叠的干扰源可能会被误解为输入信号，导致对声纳周围物体的误判。而混叠抑制解决方案正是造成传统ADC信号链设计极其复杂的原因之一。CTSD ADC本身具有混叠抑制特性，这一独特特性带来了一种新的简化解决方案。在探讨这种突破性解决方案之前，我们先了解一下混叠概念。

回顾奈奎斯特采样准则

为了解混叠的概念，让我们快速回顾一下奈奎斯特采样准则。我们可以在时域或频域中分析信号。在时域中，对模拟信号的采样可通过数学方式表示为信号乘法运算，例如， $x(t)$ 表示脉冲序列 $\delta(t)$ ，其时长为 T_s 。

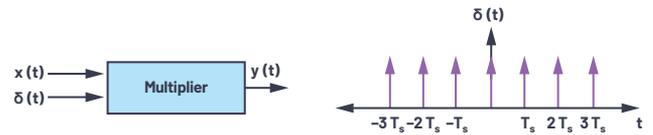


图1 采样过程的时域表示。

同样，在频域中，采样输出可以用傅里叶级数表示为：

$$Y(f) = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} X(f - nf_s) \text{ where, } f_s = \frac{1}{T_s}, n = 0, \pm 1, \pm 2, \dots (1)$$

通过公式1可以看出，如果将频率轴展开，将会在每一个采样频率 f_s 的整数倍位置形成输入信号的图像。

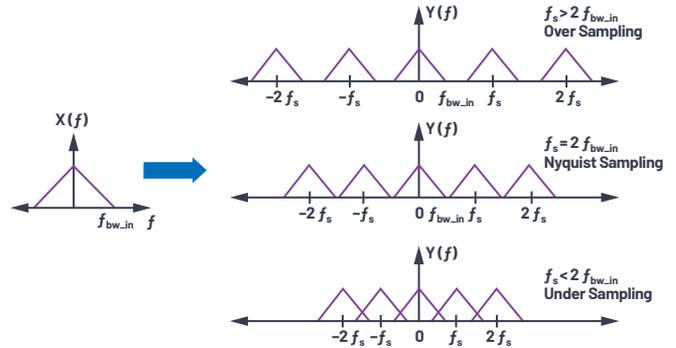


图2 以不同的采样频率采样后的 $X(f)$ 表示。

公式1显示，在频率 $f = n \times f_s - f_{in}$ 时，其中 $n = 0, \pm 1, \pm 2, \dots$ ，信号内容 $X(f)$ 将在采样后出现在 f_{in} 位置，与图2中的欠采样场景相似，该图显示了各种条件下的采样现象。

$$\begin{aligned} Y(f) &= \frac{1}{T_s} \sum_{n=-\infty}^{\infty} X(f - nf_s) \\ &= \frac{1}{T_s} \sum_{n=-\infty}^{\infty} X(f_{in}) \forall f = n \times f_s - f_{in} \end{aligned} (2)$$

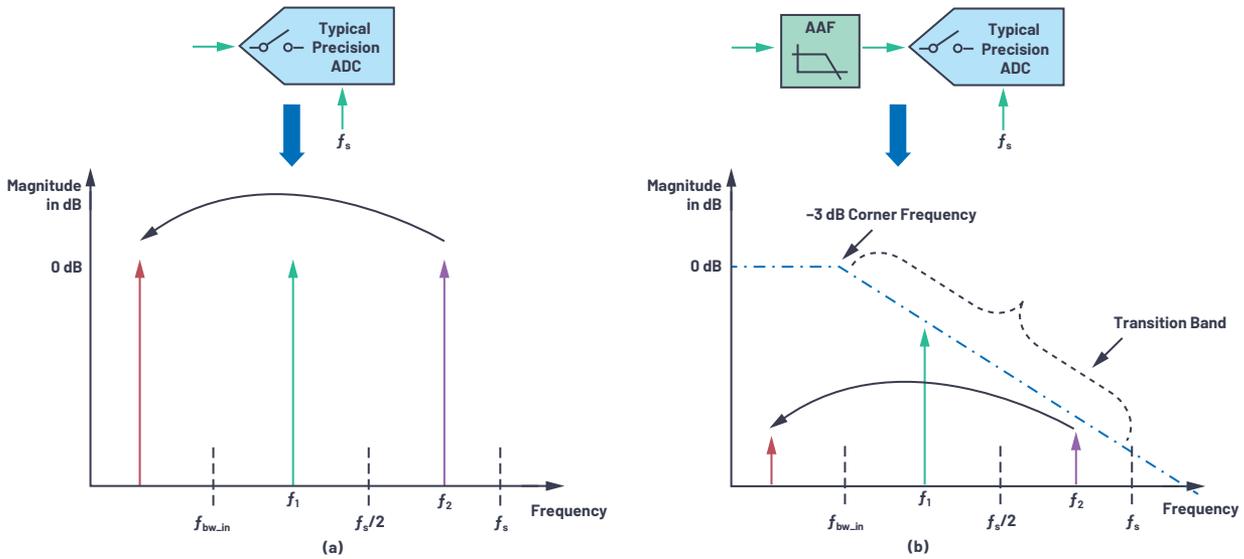


图3. (A)根据采样准则来理解混叠和(b)使用抗混叠滤波器来衰减混叠频率。

总之，奈奎斯特准则指出，任何大于采样频率一半的信号会被折叠或反射回低于 $f_s/2$ 的频率，并且可能会落入目标频段内。

假设ADC在频率 f_s 下采样，而系统中有两个带外信号音/干扰源，分别是ADC输入端的 f_1 和 f_2 ，如图3所示。根据奈奎斯特准则，我们可以推断，由于信号音 f_1 的频率小于 $f_s/2$ ，所以采样后其频率保持不变。当信号音 f_2 的频率大于 $f_s/2$ 时，它会在目标频段 f_{bw_in} 中产生混叠，并降低ADC在该区域的性能，如图3a所示。

此理论也适用于 $f_s/2$ 以上的噪声，它也可以折叠并出现在带内，会增加带内的本底噪声并降低性能。

现有的混叠抑制解决方案

为了避免这种由带外(OOB)信号音或噪声折叠导致的性能下降，可以使用一种简单的解决方案，即通过ADC采样之前，使用低通滤波器对超过 $f_s/2$ 的信号内容实施衰减，该滤波器称为抗混叠滤波器(AAF)。图3b显示了一个简单AAF的传递函数，以及频率 f_2 处的衰减-混叠信号音在带内折叠之前的状态。这种AAF的主要特性参数是滤波器的阶数和-3 dB转角频率。它们由通带平坦度、特定频率(如采样频率)所需的绝对衰减，以及输入带宽(也称为过渡带)以外所需的衰减斜率决定。一些常见的滤波器架构包括巴特沃兹、切比雪夫、贝塞尔和Sallen-Key，可以使用无源RC和运算放大器来实现。[滤波器设计工具](#)可用于帮助信号链设计人员根据给定的架构和要求进行AAF设计。

让我们以一个应用示例来了解抗混叠滤波器的要求。在潜艇系统中，声纳传感器发射声波并分析水下回声，以估计周围物体的位置和距离。该传感器的输入带宽为100 kHz，系统将在ADC输入端检测到的幅度 >-85 dB的信号音作为有效的回声源。所以，来自带外的任何干扰都需要由ADC衰减至少 -85 dB，以免被声纳系统检测为输入。在下一节中，我们将针对这些要求构建并比较不同ADC架构的混叠抑制解决方案。

在传统ADC架构中，如逐次逼近寄存器(SAR)和离散时间 $\Sigma-\Delta$ (DTSD) ADC，采样电路位于ADC的模拟输入端，这表明需要在ADC输入之前使用AAF，如图3b所示。

SAR/奈奎斯特采样ADC的AAF要求

ADC的采样频率一般设置为模拟输入频率(f_{in})的2倍或4倍。这种ADC的AAF需要在频率 f_{in} 外有一个窄过渡带，这意味着需要一个高阶滤波器。从图4可以看出，采样频率约1 MHz的SAR ADC需要使用五阶巴特沃兹滤波器才能在大于100 kHz的频率下实现 -85 dB抑制。对于滤波器实现方案，随着滤波器的阶数增加，所需的无源和运算放大器数量也会增加。这意味着，SAR ADC的AAF在信号链设计中需要大量的功耗和面积预算。

DTSD ADC的AAF要求

$\Sigma-\Delta$ ADC是过采样ADC，其中采样频率远高于模拟输入频率。AAF设计中要考虑的混叠区域为 $f_s \pm f_{in}$ 。滤波器的过渡带则要求从 f_{in} 至极高的 f_s 。与SAR ADC AAF相比，这个过渡带更宽，说明所需的AAF阶数也更低。从图4可以看出，对于采样频率为6 MHz的DTSD ADC，如需在约 $f_s - 100$ kHz左右的频率下获得 -85 dB混叠抑制，一般需要使用一个二阶AAF。

在实际应用中，频带内的任何位置都可能存在干扰或噪声，并不止限于采样频率 f_s 附近。任何低于 $f_s/2$ 的频率信号音(如图3中频率 f_1 下的信号音)都不会出现在带内，从而不会降低ADC性能。虽然AAF可以对信号音 f_1 进行一定程度的衰减，但它仍会存在于ADC输出中，属于外部数字控制器必须处理的多余信息。这种信号音是否可以进一步衰减，使其不再出现在ADC输出中？一种解决方案是使用在频率 f_{in} 外具有窄过渡带的AAF，但这会增加滤波器设计的复杂性。另一种解决方案是：使用 $\Sigma-\Delta$ 调制器环路中的片内数字滤波器。

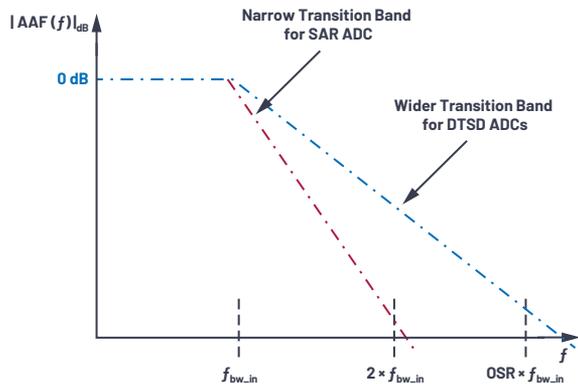


图4. AAF的复杂性、ADC架构和目标频段。

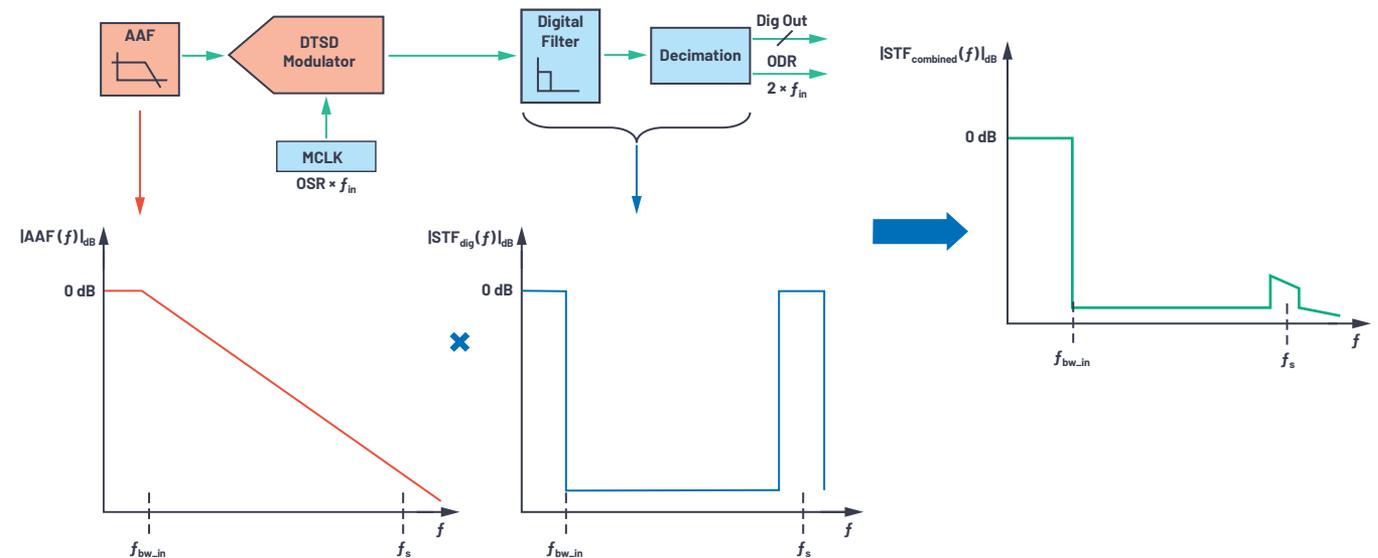
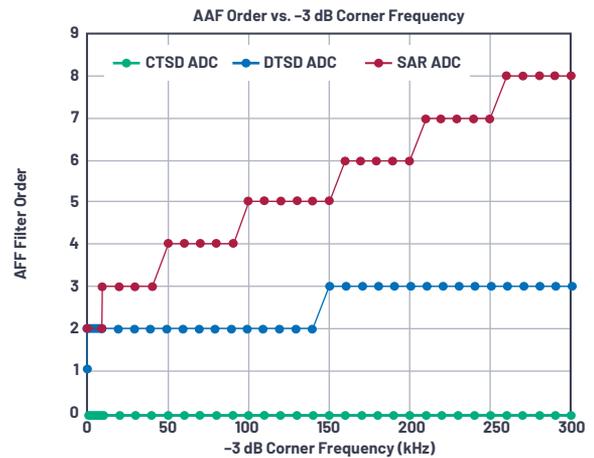


图5. 前端具有AAF、后端具有数字滤波器的DTSD ADC的STF。

Σ-Δ调制器环路的数字滤波器

在Σ-Δ ADC中，由于过采样和噪声整形，调制器输出中包含大量冗余信息，因此需要外部数字控制器进行大量处理。如果对调制器数据进行平均、滤波，并以较低的输出数据率(ODR)(通常为 $2 \times f_{in}$)提供，就可以避免这种冗余信息处理。利用抽取滤波器可以将采样速率从 f_s 转换为所需的较低ODR。关于使用数字滤波器实现采样率转换，我们将在以后的文章里说明，这里的关键点是离散时间Σ-Δ调制器通常与片内数字滤波器配合使用。前端具有模拟滤波器、后端具有数字滤波器的调制器的组合信号干扰传递函数(TF)如图5所示。

综上所述，DTSD ADC的AAF是基于混叠区域 f_0 周围的信号音所需的衰减而设计的。非混叠区域(例如 f_1)中的信号音则完全由片内数字滤波器进行衰减。

后端数字滤波器和前端模拟滤波器

SAR ADC要求AAF具有窄过渡带，而Σ-Δ ADC则要求数字滤波器具有窄过渡带。数字滤波器功耗低，易于集成到片内。此外，对数字滤波器的阶数、带宽和过渡带进行编程要比模拟滤波器简单的多。

过采样的优点在于：它允许在后端组合使用宽过渡带模拟滤波器和窄过渡带数字滤波器，以提供功耗、尺寸和抗干扰性能都更优越的解决方案。

使用DTSD ADC之后，虽然AAF要求有所放松，但增加了设计复杂性，以满足每次采样之后的建立时间要求，从而避免信号链性能下降。信号链设计人员面临的挑战是：对AAF进行微调，在混叠抑制需求和输出稳定需求之间寻求平衡。

新型精密CTSD ADC无需进行前端模拟滤波器设计，从而简化了信号链设计。

CTSD ADC的固有混叠抑制

本系列文章的[第二部分](#)介绍由闭环电阻反相放大器构建的一阶CTSD调制器，如图6所示。CTSD调制器遵循与DTSD调制器等效产品相同的过采样和噪声整形概念，以达到预期性能，并且具有电阻输入而不是开关电容输入。调制器构建模块包括一个连续时间积分器，后接一个量化器，用于对积分器输出采样和数字化处理，以及一个反馈DAC，用于闭合输入环路。量化器输入端的任何噪声都是通过积分器的增益传递函数整形的噪声。

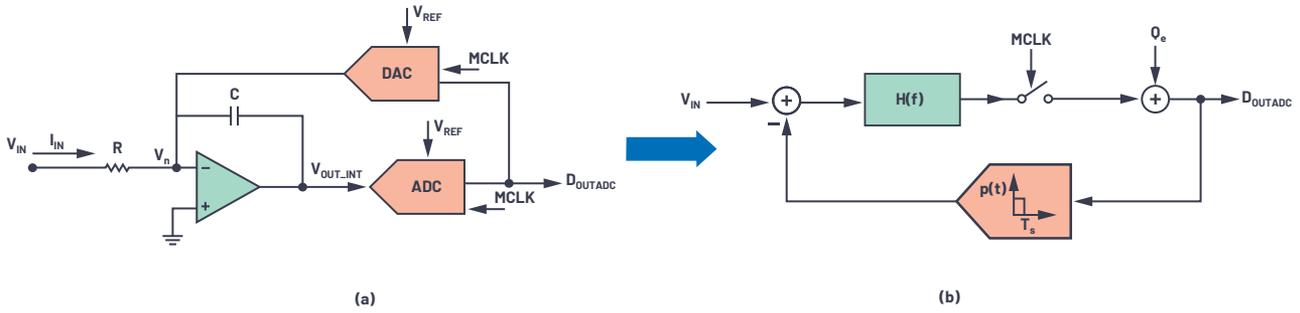


图6. (a) CTSD调制器环路的构建模块和(b)用于数学分析的简化框图。

根据第2部分的信息，可以使用以下数学模型绘制CTSD调制器环路的简化框图：

- ▶ 积分器传递函数一般称为 $H(f)$ ，也称为环路滤波器。对于一阶积分器， $H(f) = 1/2\pi fRC$ 。
- ▶ ADC的功能是采样和量化。因此，用于分析的简化ADC模型使用一个采样器后接一个加性量化噪声源。
- ▶ DAC是一个在当前时钟周期内用一个常数乘以输入的模块。所以，它是一个在采样时钟周期内具有恒定脉冲响应，在余下的时间里脉冲响应为0的模块。

这些简化模型的等效框图如图6b所示，可广泛用于 Σ - Δ 性能分析。从 V_{in} 至 V_{out} 的传递函数称为信号TF (STF)，从 Q_e 到输出的函数则称为噪声TF (NTF)。

对于CTSD调制器环路固有的混叠抑制特性，一个合理的解释是：采样不是直接发生在调制器的输入端，而是发生在环路滤波器 $H(f)$ 之后，如图6a所示。为了解整体情况，将使用不含采样器的线性模型来理解该概念，并将分析范围扩大到涵盖带有采样器的环路。

第1步：使用线性模型实施STF和NTF分析

为了简化分析将采样器忽略之后，线性模式应如图7所示。此环路的STF和NTF可以表示为

$$V_{OUTADC} = V_{IN} \times \frac{H(f)}{1 + H(f)} + Q_e \times \frac{1}{1 + H(f)} \quad (3)$$

$$= V_{IN} \times STF(f) + Q_e \times NTF(f)$$

根据公式3，STF可改写为

$$STF(f) = H(f) \times NTF(f) \quad (4)$$

目标频率带宽为低频率，用数学方法可以表示为 $f \rightarrow 0$ ，高频率可以表示为 $f \rightarrow \infty$ 。STF和NTF的幅度(单位：dB)为频率的函数，如图7所示。

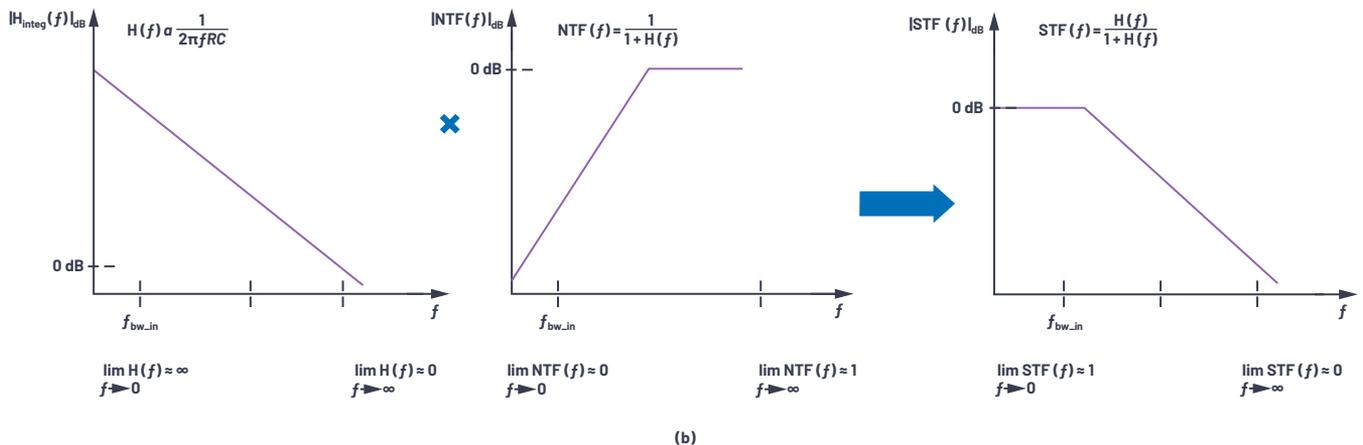
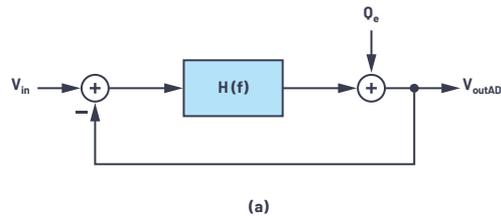


图7. (a)用于简化分析的线性模型，(b) $STF(f) = H(f) \times NTF(f)$ 。

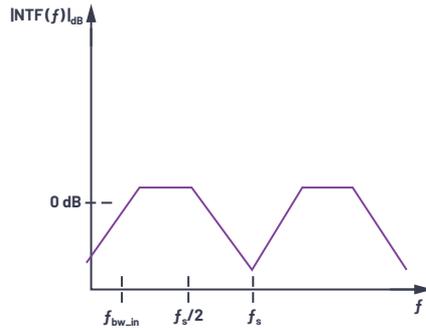
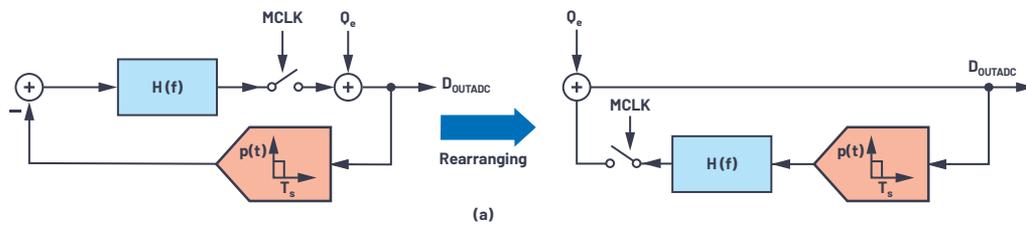


图8. (a) 一个CTSD调制器环路框图，输入 = 0 V，(b) 调制器环路的NTF。

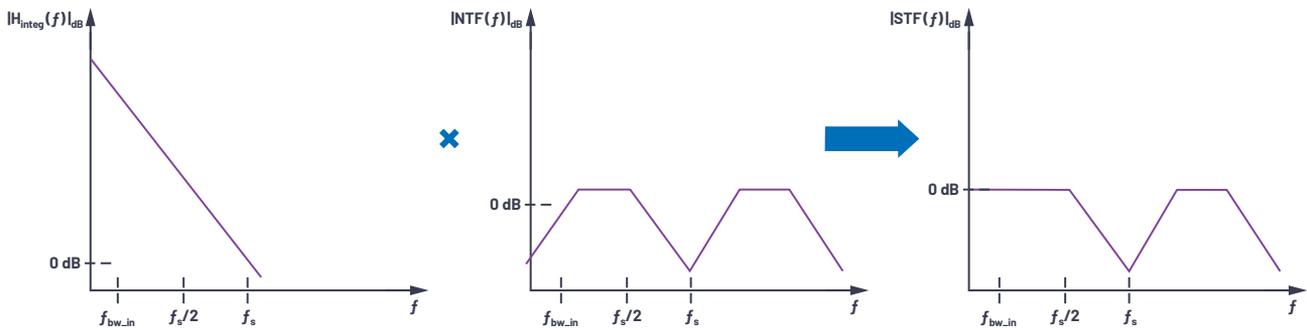
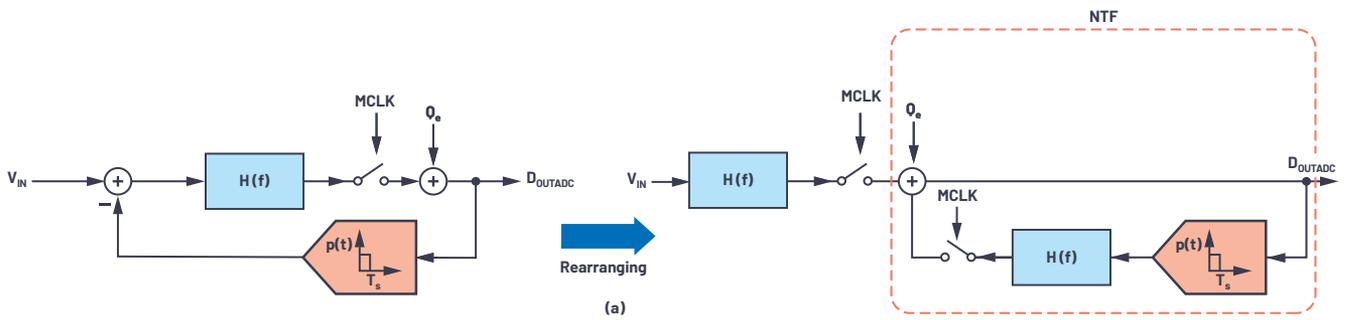


图9. 重新布局调制器环路，以显示其固有的混叠抑制特性。

NTF类似于高通滤波器，STF类似于低通滤波器，在目标频段内具有平坦的0 dB幅度，在高频率下的衰减与AAF TF相当。从数学角度来看，信号通过具有高增益的低通滤波器配置 $H(f)$ ，然后由NTF环路处理。现在，在理解了NTF框图之后，可以进一步深化了解带有采样器的环路。

第2步：NTF的框图

当输入 V_{IN} 设置为0 V时，调制器环路框图可以如图8a所示重新排

列，用于表示NTF。环路中包含采样器时，NTF响应与线性模型类似，但在 f_s 的倍数位置都会显示复制图像，如图8b所示。

第3步：重新布局调制器环路，以直观显示前置滤波操作

如果将环路滤波器 $H(f)$ 和调制器环路的采样器移动到输入端，且反馈如图9所示，那么输入到输出的传递函数不会发生改变。重新布局后的框图右侧表示NTF。

与第1步中的线性模型类似，在采样等效系统中，输入信号经过高增益 $H(f)$ ，然后通过NTF环路进行采样和处理。信号通过环路滤波器之后的横向部分，会在进行采样之前，构成低通滤波器配置。这种配置导致产生CTSD调制器的固有混叠抑制。因此，CTSD调制器环路的STF如图9所示。

第四步：使用一个数字滤波器完成STF

为了减少多余的高频信息，CTSD调制器与片内数字抽取滤波器配合使用，组合混叠抑制TF如图10所示。 f_s 附近的混叠利用CTSD的固有混叠抑制特性进行衰减，中间干扰源则由数字滤波器衰减。

图4比较了SAR ADC、DTSD ADC和CTSD ADC在采样频率和输入信号带宽下实现-80 dB混叠抑制时所需的AAF阶数。使用SAR ADC时，AAF的阶数最高，所以复杂性也最高，CTSD ADC则不需要使用外部AAF，因为其设计本身具有混叠抑制性能。

利用CTSD架构实现信号链的优势

在声纳波束成型和振动分析等某些多通道应用中，通道间的相位信息非常重要。例如，通道间的相位需要精确匹配，在20 kHz时达到 0.05° 的精度。

对于传统的ADC信号链，AAF设计中采用无源RC和运算放大器。滤波器会导致带内出现一定的幅度和相位下降，下降比例为转角频率的函数。为了实现良好的通道间相位匹配，所有通道需要具有相同的下降幅度，这表明需要对每个通道的滤波器转角频率进行精细控制和匹配。设计用于在16 MHz(采样频率)以及160 kHz f_{3dB} (输入带宽)下实现-80 dB抑制的二阶巴特沃兹滤波器，在20 kHz时可能存在 $\pm 0.15^\circ$ 的相位失配，且误差公差可能低至RC绝对值的1%。可用的较小误差容限RC无源器件有限，且会增加物料成本(BOM)。

由于CTSD ADC信号链中无需使用AAF，因此在目标频段内自然可以实现通道间幅度和相位匹配。相位失配受到模拟调制器环路设计的片内失配限制，在20 kHz时可低至 $\pm 0.02^\circ$ 。

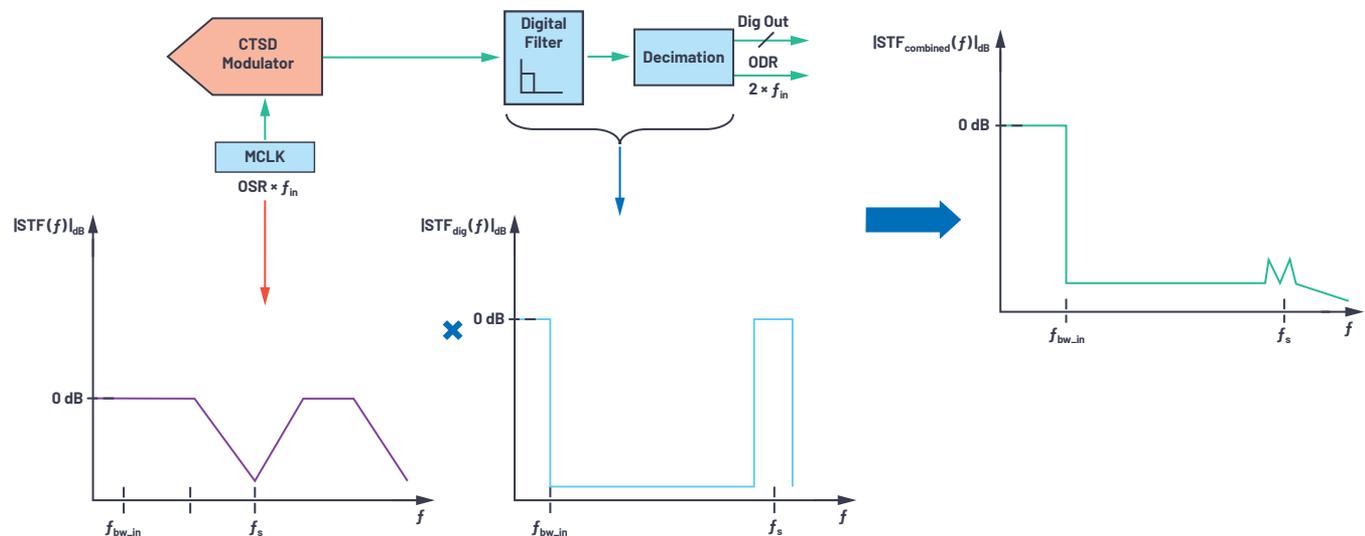


图10. 带有后端数字滤波器的CTSD调制器环路。

测量和量化固有混叠抑制

AD4134是一款基于CTSD ADC架构的精密ADC，其数据手册中介绍了用于测量混叠抑制的新功能检查。对ADC的模拟输入信号频率进行扫描，并通过测量测试频率信号音相对于所用信号音的折叠幅度(如果有)来计算每个带外输入信号的影响。

图11显示性能带宽为160 kHz、采样频率为24 MHz时，AD4134对带外频率的混叠抑制性能。对于23.84 MHz ($f_s - 160$ kHz)频率，混叠抑制为-85 dB，这是ADC的混叠抑制技术规格。从图中还可以看出，对于其他中间频率，混叠抑制高于-100 dB。有关固有混叠抑制的更多详情，以及可进一步提高这种抑制性能的选项，请参见AD4134数据手册。

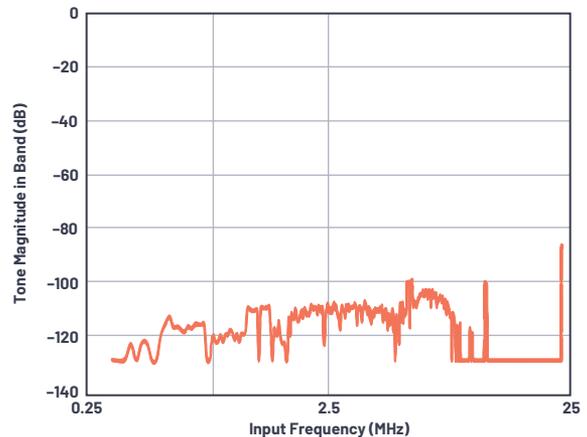


图11. 混叠抑制与带外频率。

我们在本文中所阐述的CTSD ADC概念有助于信号链设计人员了解此架构的电阻输入、电阻基准和固有混叠抑制特性。一个易于驱动的输入和基准电压源，以及CTSD ADC信号链中无需AAF设计，这些共同造就了适合各种应用的新型简化ADC前端设计。请阅读本系列文章的下一部分，了解有关这些简化的精密信号链设计的更多信息！

致谢

作者在此向芯片评估工程师Sanjay Kuna和高级测试开发工程师Richard Escoto致以诚挚谢意，感谢他们为测试和验证固有混叠抑制所付出的努力。

参考文献

[抗混叠滤波器设计工具](#)

[滤波器设计教程](#)

Kawle, Abhilasha、Wasim Shaikh。“CTSD精密ADC — 第1部分：如何改进精密ADC信号链设计时间。” *模拟对话*，第55卷第1期，2021年2月。

Kawle, Abhilasha。“CTSD精密ADC — 第2部分：为信号链设计人员介绍CTSD架构。” *模拟对话*，第55卷第1期，2021年3月。

Kester, Walt。“MT-002：奈奎斯特准则对数据采样系统设计有何意义。” ADI公司，2009年。



作者简介

Abhilasha Kawle是ADI公司线性和精密技术部模拟设计经理，工作地点位于印度班加罗尔。她于2007年毕业于班加罗尔印度科学理工学院，获电子设计和技术硕士学位。联系方式：abhilasha.kawle@analog.com。



作者简介

Smita Choudhury是ADI公司线性和精密技术部设计评估经理，工作地点位于印度班加罗尔。她拥有VLSI设计和嵌入式系统硕士学位，自2012年以来一直在ADI工作。联系方式：smita.choudhury@analog.com。

优化信号链的电源系统 — 第2部分：高速数据转换器

Patrick Errgy Pasaquian, 高级应用工程师
John Martin Dela Cruz, 应用工程师

简介

在“电源系统优化”系列文章的[第1部分](#)，我们介绍了如何量化电源噪声灵敏度，以及如何将这些量值与信号链中产生的实际影响联系起来。有人问到：高性能模拟信号处理器件要实现出色性能，真正的噪声限值是多少？噪声只是设计配电网络(PDN)时的一个可测量的参数。如[第1部分](#)所述，如果单纯只是最小化噪声，可能需要以增大尺寸、提高成本或者降低效率为代价。优化配电网络可以改善这些参数，同时将噪声降低到必要的水平。

本文在阐述高性能信号链中电源纹波的影响的基础上进一步分析。我们将深入探讨如何优化高速数据转换器的配电网络。

我们将对标准PDN与经过优化的PDN进行比较，了解在哪些方面可以实现空间、时间和成本优化。后续文章将探讨适合其他信号链器件(例如RF收发器)的特定优化解决方案。

AD9175双通道12.6 GSPS高速数模转换器的电源系统优化

AD9175是一款高性能、双通道、16位数模转换器(DAC)，支持高达12.6 GSPS的DAC采样速率。该器件具有8通道、15.4 Gbps JESD204B数据输入端口、高性能片内DAC时钟倍频器和数字信号处理功能，适合单频段和多频段直接至射频(RF)无线应用。

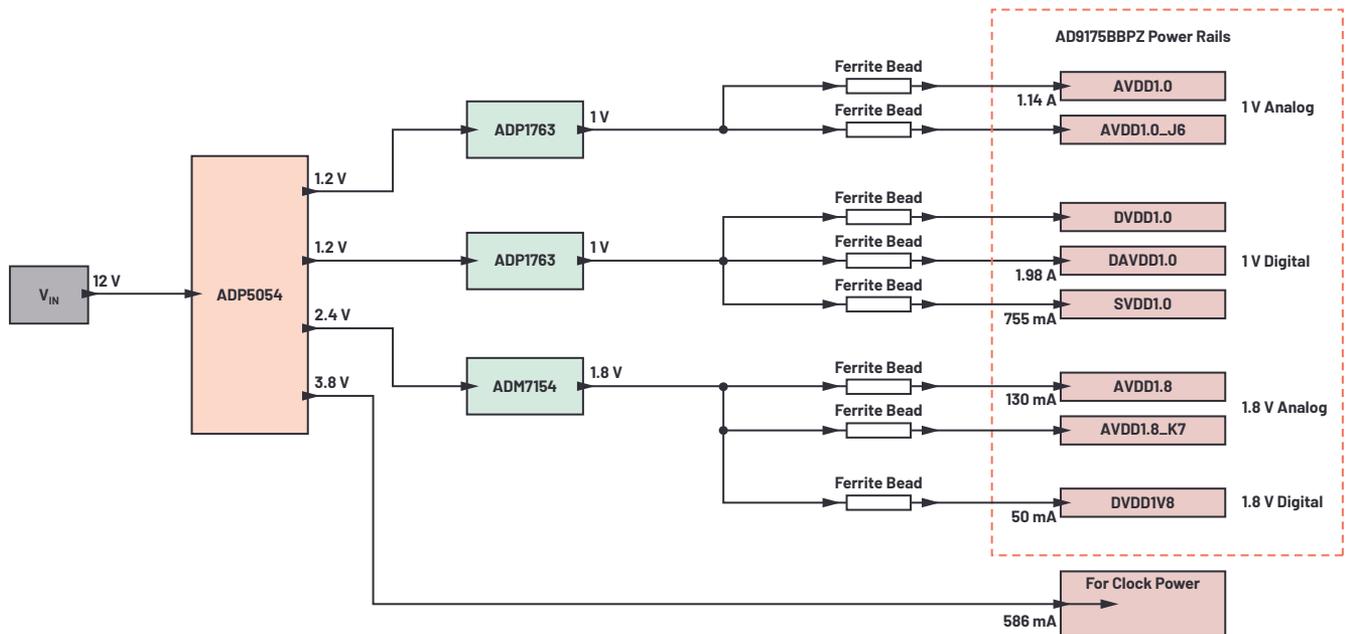


图1. 集成在现成评估板上的AD9175高速DAC的标准PDN。

我们来看看如何为这个双通道高速DAC优化PDN。图1显示安装在现成评估板上的AD9175高速DAC的标准配电网络。该PDN由一个ADP5054分立式四通道开关和三个低压降(LDO)后置稳压器构成。旨在验证是否可以改进和简化该PDN,同时确保其输出噪声不会导致DAC性能大幅下降。

AD9175需要8个电源轨,可以分为4组,分别是:

- ▶ 1 V模拟(2个电源轨)
- ▶ 1 V数字(3个电源轨)
- ▶ 1.8 V模拟(2个电源轨)
- ▶ 1.8 V数字(1个电源轨)

分析: 噪声要求

在我们实施优化之前,必须先了解这些电源轨的电源灵敏度。我们将重点讨论模拟电源轨,因为相比数字电源轨,它们对噪声更加敏感。

模拟电源轨的电源调制比(PSMR)如图2所示。注意,1 V模拟电源轨在1/f频率区域内较为敏感,而1.8 V模拟电源轨在开关转换器的工作频率范围(100 kHz至约1 MHz)内更敏感。

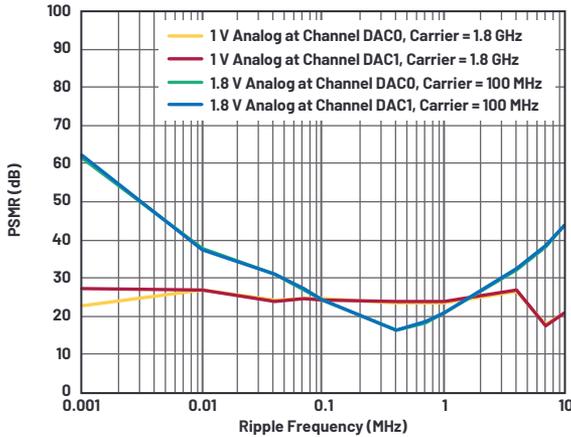


图2. 1 V模拟电源轨和1.8 V模拟电源轨上的AD9175高速DAC PSMR。

一种优化方法是使用带有LC滤波器的低噪声开关稳压器。图3显示LT8650S Silent Switcher®稳压器(带和不带LC滤波器)在展频(SSFM)模式关闭时的传导频谱输出。如第1部分所述,SSFM可以降低开关频率噪声幅度,但会因为三角调制频率在1/f区域产生噪声峰值。由于1/f噪声已小幅偏离该阈值,增加的噪声可能超过此电源轨的最大允许纹波阈值。因此,不建议在这种情况下使用SSFM。最大允许电压纹波阈值代表电源纹波电平,当超过该值时,DAC载波信号中的边带杂散将出现在DAC输出频谱的1 μV p-p本底噪声上方。

从这些结果可以看出,开关稳压器的1/f噪声没有超过1 V模拟电源轨的最大允许纹波阈值。此外,LC滤波器足以将LT8650S的基本开关纹波和谐波降至最大允许纹波阈值以下。

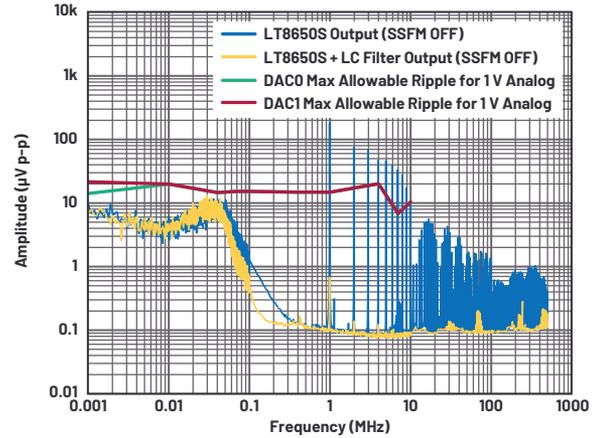


图3. LT8650S传导频谱输出与1 V模拟电源轨的最大允许纹波阈值之间的关系。

图4显示LT8653S(带和不带LC滤波器)的传导频谱输出。如图所示,1.8 V电源轨的最大允许电压纹波不会在AD9175输出频谱的1 μV p-p本底噪声内产生杂散。可以看出,LT8653S的1/f噪声没有超过最大允许纹波阈值,LC滤波器足以将LT8653S的基本开关纹波和谐波降至最大允许纹波阈值以下。

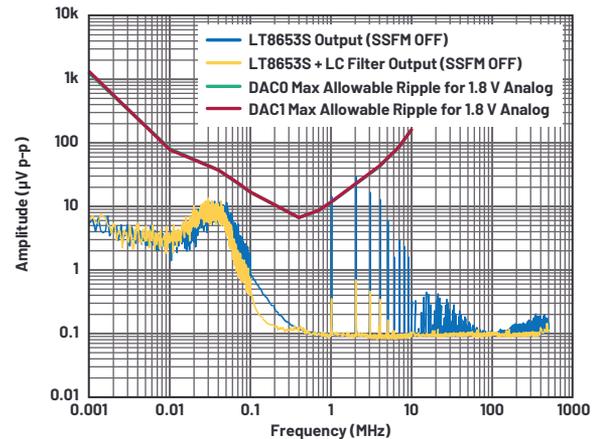


图4. LT8653S传导频谱输出与1.8 V模拟电源轨的最大允许纹波阈值之间的关系。

结果: 优化PDN

图5显示AD9175的优化配电网络。旨在提高效率,降低空间要求以及图1中PDN的功率损耗,同时实现AD9175出色的动态性能。噪声目标是基于图3和图4所示的最大允许纹波阈值。

优化的配电网路由LT8650S和LT8653S Silent Switcher稳压器，以及模拟电源轨上的LC滤波器构成。在这个PDN中，1 V模拟电源轨由LT8650S的V_{OUT1}供电，LT8650S后接LC滤波器；1 V数字电源轨直接由同一个LT8650S的V_{OUT2}供电，其后无需连接LC滤波器。对于AD9175，其数字电源轨对电源噪声不太敏感，因此可以在不降低DAC动态性能的情况下直接为这些电源轨供电。带有LC滤波器的LT8653S直接为1.8 V模拟和1.8 V数字电源轨供电。

表1比较了优化PDN和标准PDN(如图1所示，由一个四通道降压开关和三个LDO稳压器构成)的性能。从组件大小来看，优化后的解决方案比标准解决方案减小70.2%。此外，效率从69.2%提高到83.4%，整体节能1.0 W。

表1. AD9175优化PDN与标准PDN进行比较

	标准PDN (图1)	优化PDN (图5)	改善
组件大小	142.4 mm ² 	42.4 mm ² 	70.2%
整体效率	69.2% 	83.4% 	14.2%
功率损耗	1.8 W 	0.8 W 	1.0 W

为了验证优化PDN的噪声性能是否足以满足高性能技术规格要求，对AD9175进行相位噪声评估，并检测载波周围边带杂散的DAC输出频谱。如表2所示，相位噪声检测结果在数据手册技术规格规定的限值内。AD9175输出频谱的载波频率很干净，没有可见的边带杂散，如图6所示。

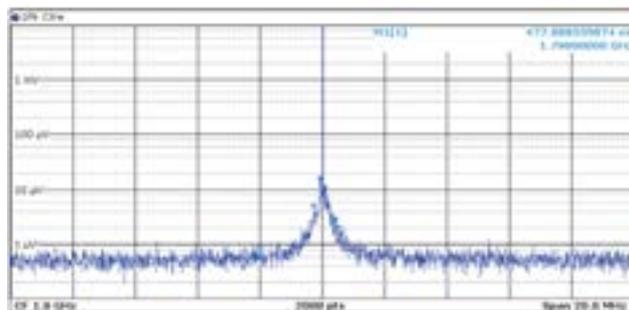


图6. 使用优化PDN的AD9175输出频谱(1.8 GHz、-7 dBFS载波)。

表2. 使用图5中的优化PDN时，AD9175在1.8 GHz载波下的相位噪声

频率偏移	相位噪声(dBc/Hz)		
	数据手册中的典型技术规格	DAC0评估结果	DAC1评估结果
1.0 kHz	-97	-115	-115
10.0 kHz	-105	-121	-121
100.0 kHz	-114	-130	-130
600.0 kHz	-126	-135	-135
1.2 MHz	-133	-143	-143
1.8 MHz	-137	-148	-148
6.0 MHz	-148	-150	-150

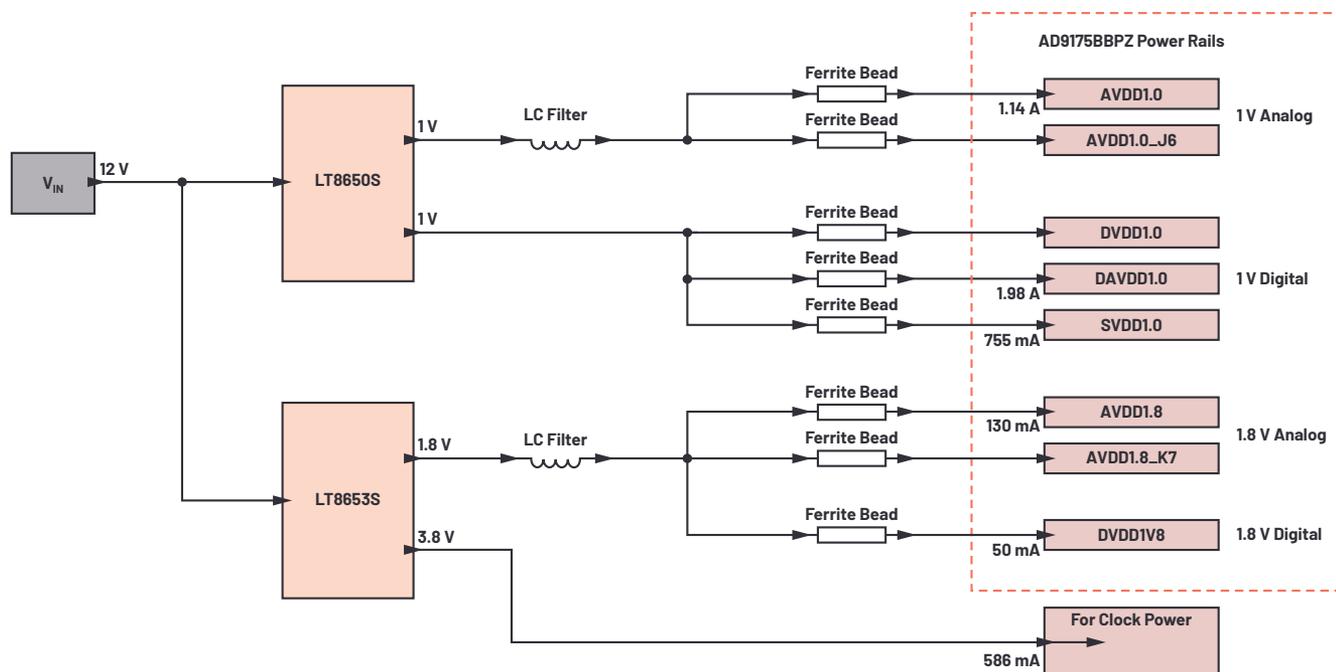


图5. AD9175高速DAC的优化PDN。

AD9213 10.25 GSPS高速模数转换器的电源系统优化

AD9213是一款单通道、12位、6 GSPS或10.25 GSPS、射频(RF)模数转换器(ADC)，具有6.5 GHz输入带宽。AD9213支持高动态范围频率和需要宽瞬时带宽和低转换误差率(CER)的时域应用。AD9213具有16通道JESD204B接口，以支持最大带宽能力。

图7显示现成评估板上AD9213高速ADC的标准配电网络，由一个LTM4644-1 μ Module®四通道开关和两个线性稳压器构成。该解决方案的大小和能效都较为高效，但它还可以改进吗？如本系列文章所述，优化的第一步是量化AD9213的灵敏度——即实际设置PDN输出噪声的限值，以免导致ADC性能大幅下降。在这里，我们将介绍使用两个 μ Module稳压器的另一种替代PDN解决方案，并比较该方案与标准现成解决方案的性能。

AD9213 10 GSPS ADC需要15个不同的电源轨，这些电源轨可以分为4组：

- ▶ 1 V模拟(3个电源轨)
- ▶ 1 V数字(6个电源轨)
- ▶ 2 V模拟(2个电源轨)
- ▶ 2 V数字(4个电源轨)

分析：噪声要求

我们探讨的优化解决方案使用两个 μ Module稳压器(LTM8024和LTM8074)和一个LDO后置稳压器取代LTM4644-1 μ Module四通道开关和两个线性稳压器。

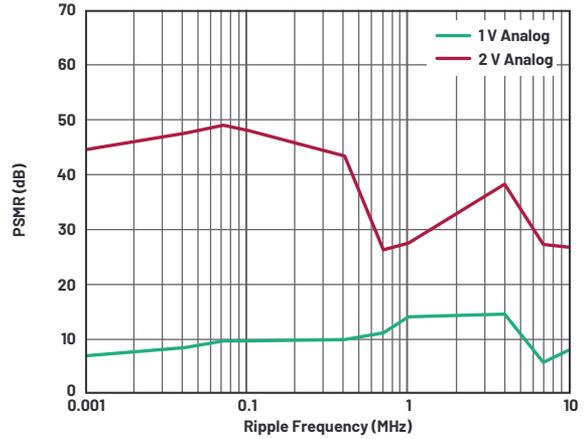


图8. 在2.6 GHz载波频率下，AD9213高速ADC的1 V模拟电源轨和2 V模拟电源轨的PSMR。

图8显示在2.6 GHz载波频率下，AD9213的1 V模拟电源轨和2 V模拟电源轨的PSMR结果。1 V模拟电源轨的PSMR比2 V模拟电源轨更低，所以它更加敏感。

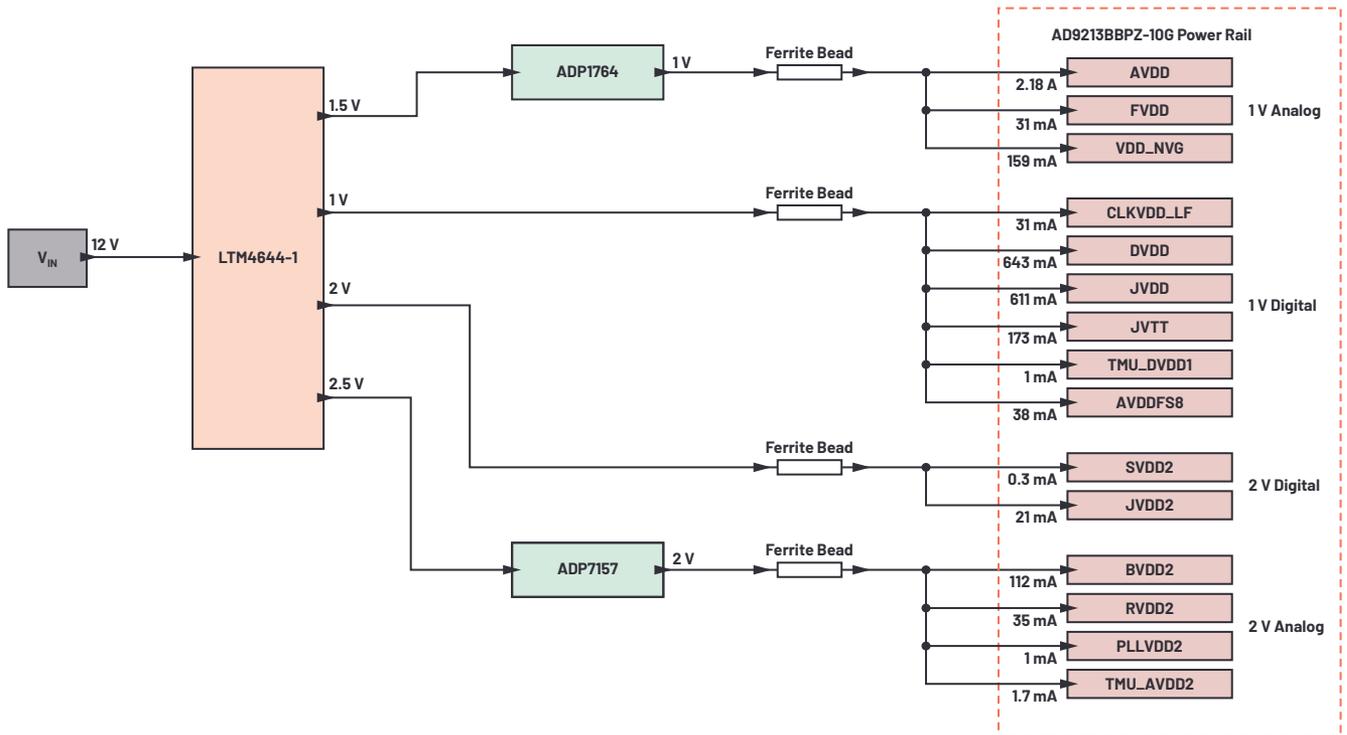


图7. 集成在现成评估板上的AD9213高速DAC的标准PDN。

图9显示LTM8024(带和不带LDO稳压器)在强制连续模式(FCM)下的频谱输出。图中还显示最大允许电压纹波阈值的叠加不会在AD9213输出频谱的-98 dBFS本底噪声中产生杂散。直接为1 V模拟电源轨供电时, LTM8024输出中未经滤波的1/f噪声和基波开关杂散超过了最大允许纹波阈值。

为LTM8024添加ADP1764 LDO后置稳压器可将1/f噪声、基本开关纹波及其谐波降低至最大允许纹波阈值以下, 如图9所示。需要在线性稳压器输入端提供一些裕量电压。在本例中, 从LTM8024输出1.3 V至后置稳压器的输入。这个300 mV符合LDO稳压器的推荐裕量电压规格, 同时能够最大限度降低其功率损耗; 比标准解决方案使用的500 mV更为合适。

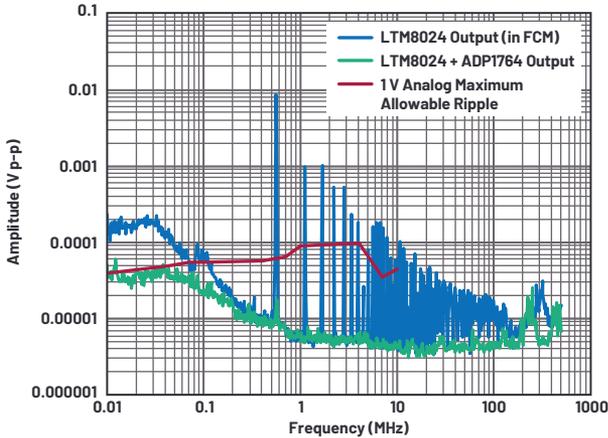


图9. LTM8024频谱输出与1 V模拟电源轨的最大允许纹波阈值之间的关系。

对于2 V电源轨: 图10显示LTM8074 μ Module稳压器(带和不带LC滤波器)在强制连续模式下的频谱输出。图中也显示了最大允许电压纹波阈值。此阈值代表电源纹波电平, 当超过该值时, DAC载波信号中的边带杂散将出现在AD9213输出频谱的-98 dBFS本

底噪声上方。这里, 与1 V模拟电源轨类似, 直接为2 V模拟电源轨供电时, 稳压器开关杂散会超过最大允许纹波阈值。但是, 不需要LDO稳压器, 而是由LTM8074输出端的LC滤波器将开关杂散降低至最大允许纹波阈值以下。

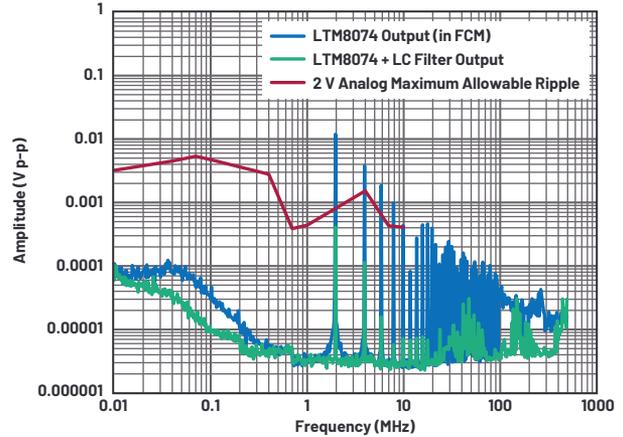


图10. LTM8074频谱输出与2 V模拟电源轨的最大允许纹波阈值之间的关系。

结果: 优化PDN

图11显示根据电源灵敏度评估结果得到的优化配电网络。与标准解决方案一样, 它使用三个功率IC; 在本例中, 分别是LTM8024、LTM8074和ADP1764。在该解决方案中, LTM8024 μ Module稳压器 V_{OUT1} 由ADP1764进行后置调节, 以便为相对敏感的1 V模拟电源轨供电。1 V数字电源轨直接由LTM8024的 V_{OUT2} 供电。与AD9175 DAC类似, AD9213的数字电源轨对电源噪声不太敏感, 因此可以直接为这些电源轨供电, 并且不会降低DAC动态性能。带有LC滤波器的LTM8074为2V模拟和2V数字电源轨供电。

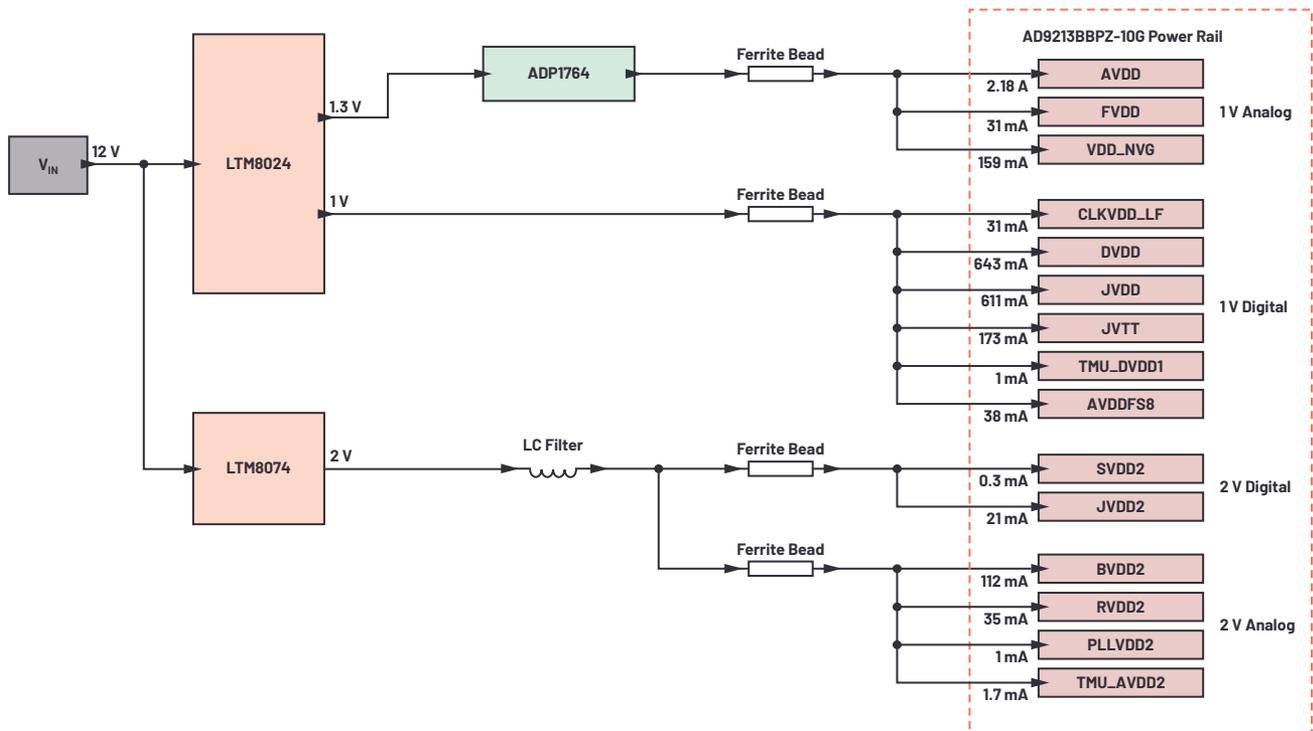
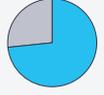
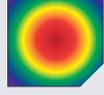


图11. AD9213高速ADC的优化PDN。

表3比较了优化PDN与现成标准PDN的性能。如图7所示，标准PDN使用一个四通道降压开关和两个LDO稳压器。组件大小减小15.4%，效率从63.1%提高到73.5%，整体节能1.0 W。

表3. AD9213高速ADC的优化PDN与标准PDN比较

	当前的PDN如图7所示	优化的PDN如图11所示	相比当前PDN, 优化PDN实现的改善
组件大小	153.0 mm ² 	129.5 mm ² 	15.4%
整体效率	63.1% 	73.5% 	10.4%
功率损耗	2.5 W 	1.5 W 	1.0 W

为了验证优化PDN的性能，从SFDR和SNR两个方面对AD9213进行评估，并检查载波周边带杂散的FFT输出频谱。结果显示，SNR和SFDR的性能在数据手册给出的技术规格限值范围内，如表4所示。图12显示AD9213的FFT输出频谱，其载波频率很干净，没有可见的边带杂散。

表4. 使用图11中的优化PDN时，AD9213在2.6 Ghz载波下的动态性能

ADC参数	评估结果	数据手册中的技术规格		
		最小值	典型值	最大值
SNR (dBFS)	52.6	50.1	52.3	—
SFDR (dBFS)	72.0	60.0	76.0	—

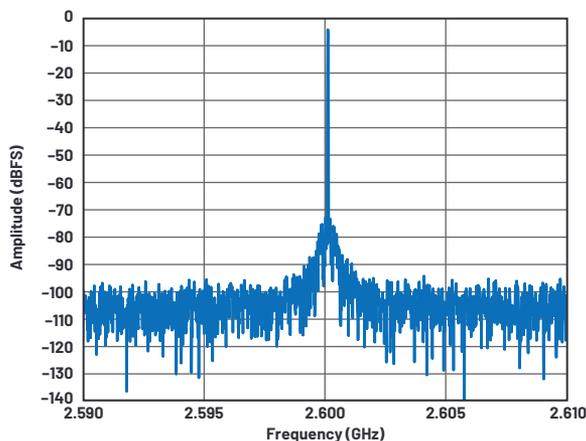


图12. 使用图11中的优化PDN时，AD9213的FFT频谱(2.6 GHz、-1 dBFS载波)。

结论

高性能数据转换器的现成评估板中包含配电网，旨在满足这些信号处理IC的噪声要求。即使这些评估板在设计时经过了仔细考量，配电网仍有改进的空间。本文研究了两种PDN：一种适用于高速DAC，一种适用于高速ADC。与标准PDN相比，我们的优化方案在空间要求、效率，尤其是重要的热性能方面都有所改进。通过使用替代设计，或当前不可用的器件，可以进一步改善某些参数。请继续关注“电源系统优化”系列文章，包括RF收发器的PDN优化。

参考文献

- Patrick Errgy Pasaquian和Pablo Perez, Jr. “优化信号链的电源系统—第1部分：多少电源噪声可以接受？”模拟对话，第55卷第1期，2021年3月。
- Delos, Peter, “电源调制比揭秘：PSMR与PSRR有何不同？”ADI公司，2018年12月。
- Delos, Peter和Jarrett Liner. “改进的DAC相位噪声测量支持超低相位噪声DDS应用。”模拟对话，第51卷第3期，2017年8月。
- “数据转换基本指南。”ADI公司
- Umesh Jayamohan. “为GPS或RF采样ADC供电：开关与LDO”，ADI公司，2015年11月。
- Limjoco, Aldrick, Patrick Errgy Pasaquian和Jefferson Eco. “Silent Switcher μ Module稳压器为GPS采样ADC提供低噪声供电，并节省一半空间。”ADI公司，2018年10月。
- Eco, Jefferson和Aldrick Limjoco. “铁氧体磁珠揭秘。”模拟对话，第50卷第1期，2016年2月。
- Umesh Jayamohan. “高速ADC电源域非常见问题解答。”模拟对话，第52卷第2期，2018年5月。



作者简介

Patrick Errgy Pasaquian已在ADI公司工作七年。他于2014年加入ADI，目前担任航空航天和防务(ADEF)电源系统应用工程师。他曾担任过应用开发、设计评估、ADEF信号链连接电源和EngineerZone及Who's Who的客户支持等工程职务。他撰写过多篇论文并在ADI综合技术大会(GTC)、亚洲技术研讨会(ATS)和ADI菲律宾技术研讨会(ADTS)上展示了多个项目。他毕业于菲律宾伊洛里奥市菲律宾中部大学，获电子工程学士学位。联系方式：patrick.pasaquian@analog.com。



作者简介

John Martin Dela Cruz于2020年10月加入ADI公司，担任电源应用工程师。他主要负责航空航天和防务(ADEF)电源系统。他毕业于菲律宾大学(位于菲律宾奎松市迪里曼)，获电子工程学士学位。联系方式：johnmartin.delacruz@analog.com。

非常见问题第188期： 抑制复杂的FM频段传导EMI的策略

Gengyao Li, 应用工程师
Dongwon Kwon, 设计工程师
Keith Szolusha, 应用总监

问题：

如何抑制来自开关电源的复杂的FM频段传导辐射？



答案：

虽然EMI屏蔽和铁氧体夹是较受欢迎的EMI解决方案，但它们价格昂贵、体积笨重，有时使用效果不理想。我们可以通过了解FM频段EMI噪声的来源，以及利用电路和PCB设计技术从源头进行抑制，以降低这些噪声。

电源网络的EMI性能在噪声敏感型系统中至关重要，例如汽车电路，尤其是涉及开关模式电源(SMPS)的情况下。工程师们可能需要花费大量时间来减少传导辐射(CE)和电磁辐射骚扰(RE)。特别是，在测量CE时，FM频段(76 MHz至~108 MHz)可能是最难达到要求并通过测试的区域。设计人员可能需要花费大量时间来解决问题。为何FM频段中的CE噪声如此难以消除？

低频(AM频段)CE中的噪声主要为差模(DM)噪声。高频(FM频段)CE中的噪声主要为共模(CM)噪声。¹共模噪声电流由PCB上电压变化的节点产生。电流通过杂散电容泄漏至参考地，然后返回正负输入电缆(参见图1)。因为PCB周围的杂散电容非常复杂，所以无法仿真杂散电容和预估FM频段的传导EMI。最好是在EMI室中测试电路板。

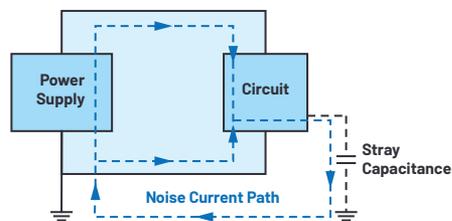


图1 传导辐射、共模噪声电流路径。

在实验室中，有些行之有效的方法可以有效降低FM频段的EMI，包括改变开关频率、开关压摆率、开关节点布局、热回路布局、电感，甚至是输入电缆和负载的位置。每种方法的功效因电路板而异。

本文探讨几种简单的低成本方法，可以在不使用铁氧体夹或屏蔽的情况下降低电路板上的FM频段传导EMI。我们在经过认证的EMI室中，将LT3922-1汽车HUD LED驱动器装载到电路板上，然后执行电流探头CE测试，以验证结果，如图2所示。

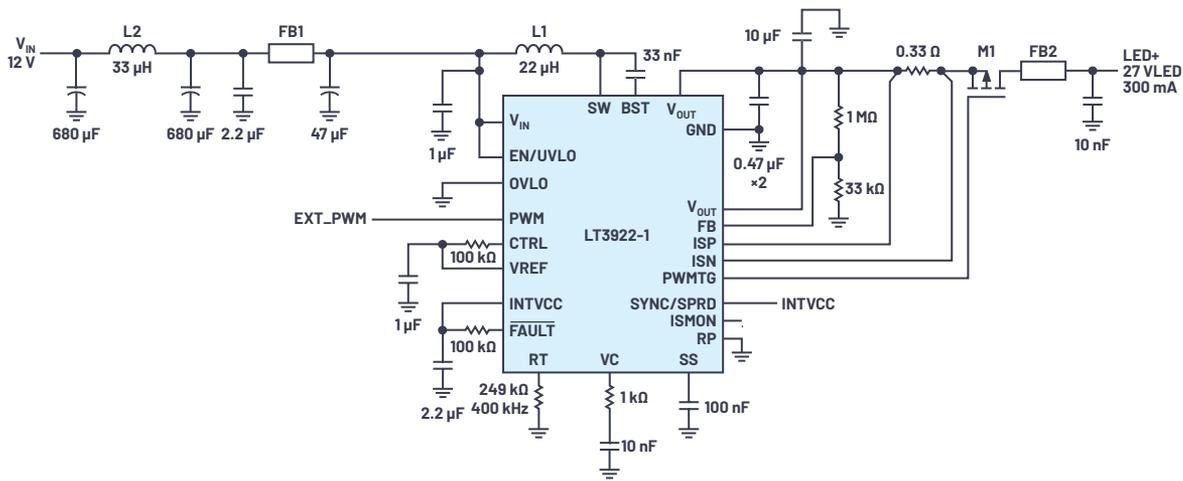


图2. LT3922-1汽车HUD LED驱动器的简化原理图。

在本次测试中，我们根据CISPR 25 EMI设置，采用电流探头法来测量CE，如图3所示。我们可以使用电压探头法或电流探头法来测试CE，但大家普遍认为电流探头法标准更加严格。电流CE方法不是测量LISN的电压输出，而是利用高带宽电流探头来测量通过电源线或线束传送的CM噪声信号，它们分别距离DUT 50 mm和750 mm。每次扫描时采集CE的峰值和平均数据，并与公布的标准限值进行比较。

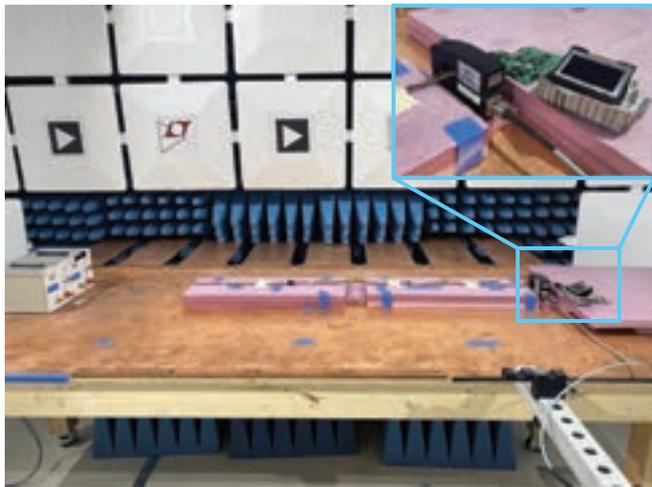


图3. EMI测试室(50 mm)中的CISPR 25电流探头传导辐射(CE)设置。

使用电流探头方法时，CISPR 25 Class 5中描述的FM频段平均CE限值低至-16 dBμA。这里，我们展示几种在使用电流探头法测试CE时，可以有效改善FM频段的测试结果的方法。其中许多方法也可用于在使用电压探头法测试CE时改善测试结果。

除非另有说明，本次研究中进行的所有测试均启用SSFM功能。启用SSFM之后，开关频率及其谐波下的EMI尖峰都会降低。

共模扼流圈可抑制EM频段的EMI噪声

CM噪声电流是在开关过程中产生的，通过杂散电容泄漏到参考地，然后通过同一方向的输入电源和回路返回。通过使用CM扼流圈提高回路中的共模阻抗，可以抑制多余的CM噪声。

图4显示了50 mm和750 mm平均电流探头CE结果，对不安装扼流圈的初始电路和将扼流圈安装在LED驱动器电路之前的电路进行比较。图中也显示了环境本底噪声作为参考。FM频段CE(76 MHz至~108 MHz)降低了8 dBμA以上。

表1. 测试所用电感的技术规格比较

产品型号	3L UPIMFS0603-220M	Würth 74437346220	Coilcraft XEL5050-223
磁屏蔽	是	是	是
焊盘裸露	裸露	裸露	未裸露
磁芯材料	金属粉末	铁粉	复合材料

电感带来变化

快速变化的电压和电流作用于主电感，使其成为电磁天线，因此，电感可以成为FM频段CE噪声的来源。我们可以使用多种电感方法来改善EMI测试结果。例如，电感安装的方向可以带来改变。²屏蔽电感的辐射通常比非屏蔽电感低，有些磁芯材料对H场和E场辐射的抑制作用也比其他材料强。例如，铁粉和金属合金粉电感在频率高于1 MHz时，E场屏蔽效果减弱。MnZn和NiZn在更高开关频率下性能更好。^{2,3}带裸露焊盘的电感性能不如焊盘未裸露的电感。将内部线圈的长引线连接到高dV/dt(开关)节点会使E场辐射大幅增加。

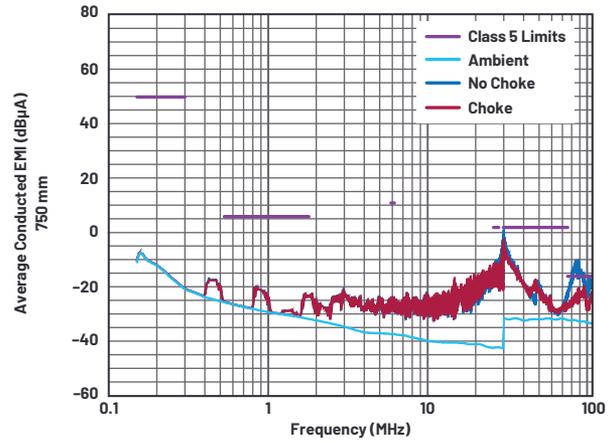
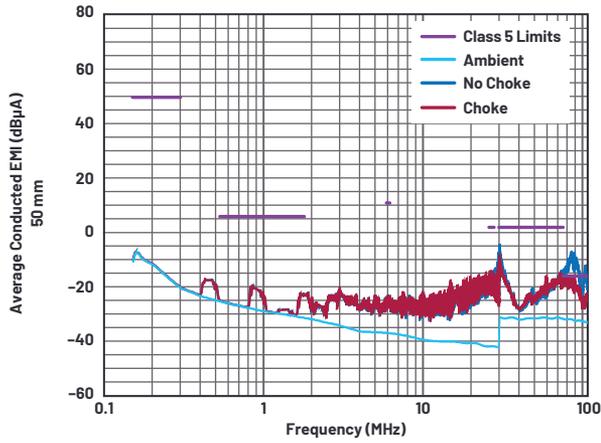


图4. 电流探头CE测试表明, 在使用共模扼流圈时, FM频段内的辐射较低。

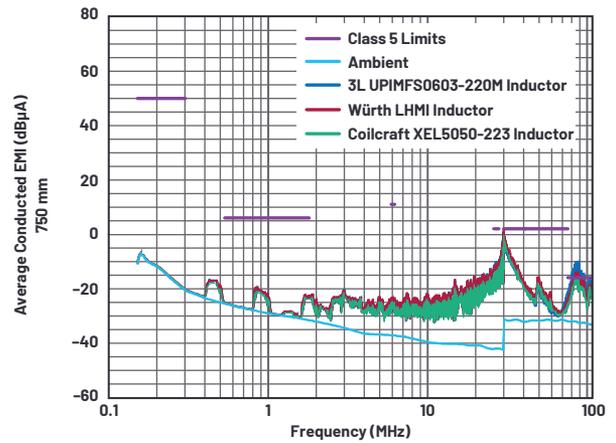
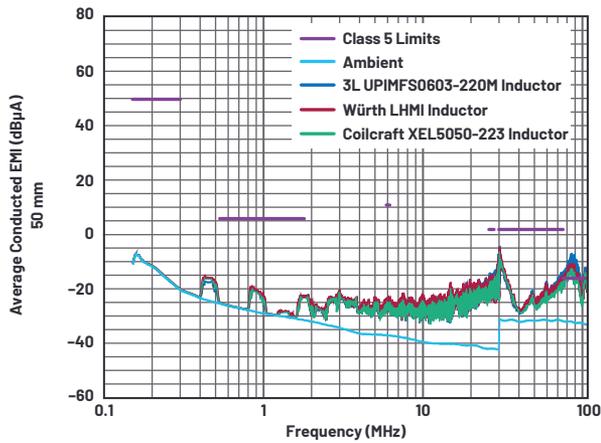


图5. 电流探头CE测试结果比较(电感)。

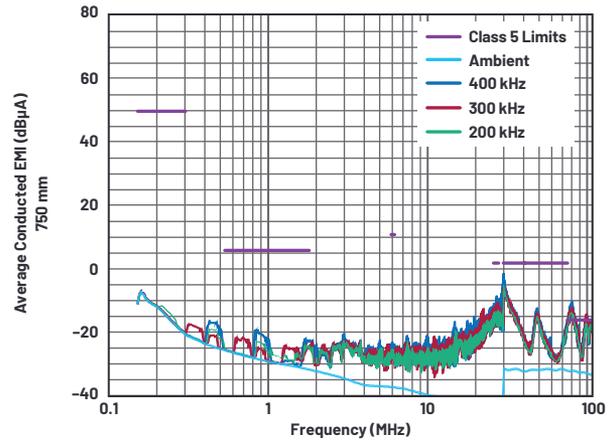
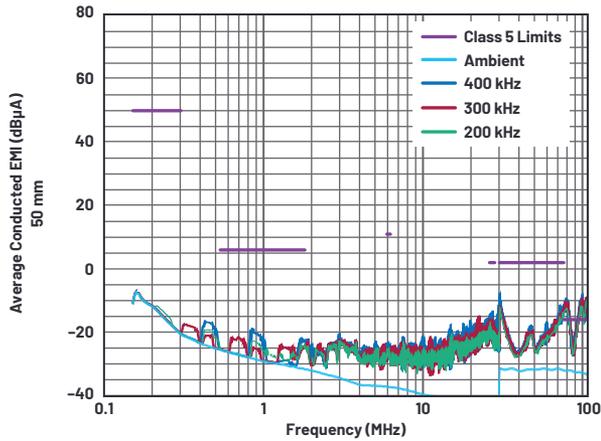


图6. 电流探头CE测试结果比较(开关频率)。

采用三个22 μH 屏蔽电感进行测试, 如表1所示。在不采用CM扼流圈的相同电路中评估EMI, 每个电感都按照能提供最佳性能的方向安装。比较结果如图5所示。在本次研究中, Coilcraft XEL电感的FM频段噪声抑制性能最佳, 与其他3L电感相比, 将FM频段EMI降低5.1 dB。

开关频率(f_{sw})越低, FM频段内的噪声越小

降低开关频率可以降低给定高频下的发射能量。在图6中, 对不使用CM扼流圈的电路执行电流探头CE测试, 并比较在200 kHz、300 kHz和400 kHz开关频率下的测试结果。除RT外的所有组件都保持不变。测试结果显示, 200 kHz时FM频段内的EMI最低, 与400 kHz时相比, 辐射降低3.2 dB。

通过减小开关节点面积来减少天线噪声

高 dV/dt 开关节点是一个噪声源, 会产生电容耦合, 增加CE中的CM EMI噪声。它也像天线一样工作, 向空间辐射电磁噪声, 也会影响辐射EMI。因此, 尽可能减小PCB布局上的开关节点面积可以改善EMI性能。

为了在PCB电路板上测试这一点, 我们切除了部分铜芯, 并将电感移动到更靠近IC的位置(如图7所示), 以此减小开关节点面积。我们测试了切除铜芯之前和之后的EMI, 测试结果如图8所示。

结果显示, 50 mm电流探头CE测试在105 MHz时降低了1 dB, 而750 mm测试没有明显改善。这一结果表明, 在此应用中, 铜芯面积不是影响FM频段EMI的主要因素。尽管如此, 为了实现低EMI的PCB布局, 或在设法消除EMI期间, 尽量减小开关节点面积仍然是值得尝试的。

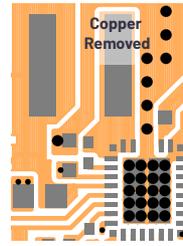


图7 开关节点切除区域。

结论

电源的EMI性能主要取决于电源IC的性能, 但即使是高性能IC, 也只能通过选择合适的组件和有效的PCB布局来实现低EMI。在本文中, 我们利用基于LT3922-1汽车HUD LED驱动器构建的电路板, 探讨了抑制FM频段内传导辐射(CE)的方法。

在正负输入电缆上安装CM扼流圈会增大共模噪声电流回路中的阻抗。采用不同磁芯材料、磁芯结构和线圈结构的不同电感, 其EMI性能结果也有所不同。仅通过查看技术规格很难判断哪个电感的效果最好, 但可以在EMI实验室中进行比较。

PCB上电感的安装方向也很重要。降低开关频率和减小开关节点铜面积都有助于降低FM频带内CE。如果DUT是使用控制器(外部MOSFET)的开关稳压器电路, 则可以通过降低开关压摆率和尽可能减小热回路面积来进一步降低FM频带EMI。

参考文献

- 1 Ling Jiang、Frank Wang、Keith Szolusha和Kurk Mathews。“[传导辐射测试中分离共模和差模辐射的实用方法。](#)”模拟对话, 第55卷第1期, 2021年1月。
- 2 Keith Szolusha、Gengyao Li。“[SMPS电感的安装方向会影响辐射吗?](#)”emiTime, 2020年8月。
- 3 Ranjith Bramanpalli。“[ANP047: 电源管理中电感的电磁辐射行为。](#)”Würth Elektronik, 2018年3月。

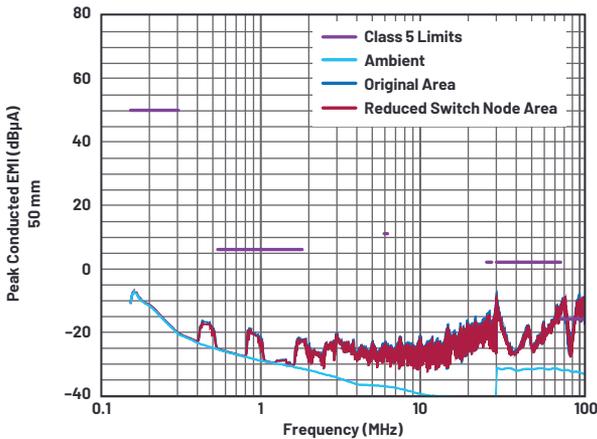
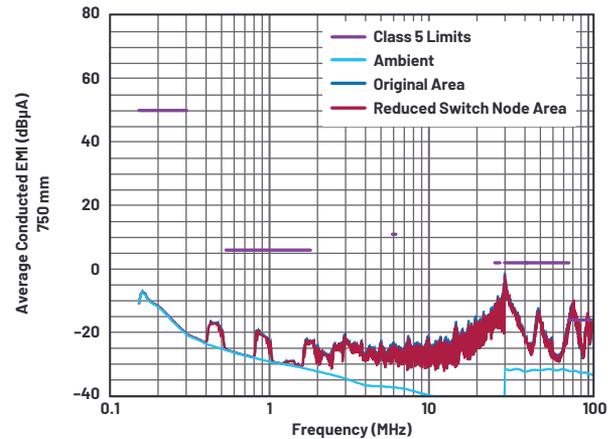


图8. 电流探头CE测试结果比较(开关节点面积)。





作者简介

Gengyao Li是电源产品部应用工程师，工作地点位于加利福尼亚州圣克拉拉市。她主要负责设计和评估DC-DC转换器，包括升压、降压-升压和LED驱动器。Gengyao于2017年获得美国俄亥俄州立大学电气工程硕士学位。联系方式：gengyao.li@analog.com。



作者简介

Dongwon Kwon是ADI公司电源产品部的设计工程师。自2012年加入凌力尔特(现为ADI公司的一部分)以来，一直负责为降压、升压和降压-升压稳压器和LED驱动器设计模拟和电源IC。Dongwon拥有佐治亚理工学院博士和硕士学位以及首尔大学学士学位。联系方式：dongwon.kwon@analog.com。



作者简介

Keith Szolusha是ADI公司应用总监，工作地点位于美国加利福尼亚州圣克拉拉。Keith在BBI电源产品部工作，重点关注升压、降压-升压和LED驱动器产品，同时还管理电源产品部的EMI室。他毕业于马萨诸塞州剑桥市麻省理工学院(MIT)，1997年获电气工程学士学位，1998年获电气工程硕士学位，专攻技术写作。联系方式：keith.szolusha@analog.com。

A²B技术和数字麦克风如何在新兴汽车应用中实现出色的性能

Ken Waurin, ADI公司战略营销经理
Dietmar Ruwisch, ADI公司高级音频技术专家
Yu Du, Harman International Industries高级首席声学工程师

简介

这篇关于Automotive Audio Bus[®](A²B[®], 汽车音频总线)技术的文章介绍数字麦克风和连接技术的最新进展。这些创新正在促使支持新世代汽车信息娱乐系统的变革性应用得到迅速采用。

市场和应用概况

在汽车座舱电子市场,随着汽车制造商努力实现车辆差异化以区别于竞争对手,一个越来越明显的趋势是音频、语音和声学相关应用正在迅速扩张。此外,随着普通消费者对技术越来越了解,其对驾驶体验和个人与车辆交互水平的期望也在大幅提高。家庭影院质量的音响系统已成为所有价位车辆的寻常配置,现在还出现了复杂的语音免提(HF)和车内通信(IC)系统。另外,传统上仅部署于顶级高端车辆中的主动降噪和路噪降噪(ANC/RNC)系统,现在也进入了一般人负担得起的主流市场。展望未来,基于音频或声学的技术将成为L4/L5级自动驾驶车辆发动机控制单元(ECU)的关键组成部分,因为ECU需要检测是否存在应急车辆。

所有这些传统和新兴应用的共同点是依赖于高性能声学检测技术,例如麦克风和加速度计。几乎所有新兴应用都需要多个声学传感器(如麦克风或麦克风阵列)来实现最佳系统级性能,因此需要一种简单但经济高效的互连技术来确保系统总成本最小化。长久以来,缺乏麦克风优化的互连技术一直是汽车制造商

的一大痛点,每个麦克风都需要使用昂贵笨重的屏蔽模拟电缆直连到处理单元。这些增加的成本—主要是实际的布线,其次是重量增加和燃油效率降低方面—在许多情况下阻碍了这些应用的广泛采用,或者至少是将其限制在高端市场。数字麦克风和连接技术的最新进展有望推动变革性应用在新世代车辆信息娱乐系统中迅速得到采用。A²B技术将大有可为。

传统模拟麦克风的实现和局限

大多数国家和地区都禁止开车时使用手持电话,支持Bluetooth[®]的免提装置已成为几乎所有车辆的标配设备。市场上有各种各样的免提解决方案—从简单的包含扬声器和麦克风的独立单元,到完全集成在车辆信息娱乐系统中的高级解决方案。直到最近,大多数免提系统是以非常相似的方式实现的。此类系统仅包含一个(少数有两个)麦克风,相关的麦克风技术是50年前的驻极体电容麦克风(ECM)类型。所传输音频的语音质量常常不能令人满意,尤其是简单的独立单元,麦克风与讲话者嘴巴之间的距离可能相当大。如果将麦克风安装在尽可能靠近嘴巴的位置(例如车辆的车顶板中),通信质量可以有所改善。然而,在这种情况下,如果要同样地支持驾驶员和乘客,那么前排两个座位都需要有麦克风。

典型的汽车ECM麦克风是一种将ECM单元与小型放大器电路整合在单个外壳中的装置。放大器提供一个模拟信号，其电压电平允许信号通过数米长的电线进行传输，这也是典型汽车应用的要求。若不放大，原始ECM信号对于如此长的电线来说太低，由于电线上的电磁干扰，信噪比(SNR)会降低过多。即使放大信号，也需要屏蔽线缆—通常是双绞电缆，通过一个偏置电压(8V)为麦克风装置供电。考虑到这种布线要求，由于重量和系统成本制约，显然主流车辆中使用的ECM器件数量很有限。

ECM的少数优点之一是其内置声学指向性，通常将其调整为超心型极性图(MEMS麦克风也可以做成指向的，但通常需要更复杂的声学设计)。通常可以实现10 dB或更多的后向衰减，“后向”是指朝向挡风玻璃的方向，从其中只会产生噪声(即没有期望的信号，例如讲话者的语音)。在期望信号的进入方向上具有更高灵敏度非常有利于提高SNR。然而，定向ECM单元会引入不必要的副作用，例如高通特性—灵敏度在较低频率时会降低。这种高通响应的3 dB截止频率通常在300 Hz至350 Hz范围内。在HF技术的早期，这种高通特性是一个优势，因为发动机噪声主要以较低频率存在，发动机声音本身会经过麦克风衰减。然而，自从宽带或HD通话出现以来，这种高通特性开始成为一个问题。在宽带通话中，有效带宽从300 Hz到3400 Hz增加为100 Hz至7000 Hz。麦克风的自身高通滤波特性使得有必要在后处理单元中放大100 Hz至300 Hz的信号，而如果麦克风本身能提供更好的音频带宽，则不需要放大此范围内的信号。ECM技术的另一个缺点是不同器件的灵敏度和频率响应差异很大。ECM的制造公差相对较大，这对于单个麦克风应用可能不是问题。但是，如果在间距较小的麦克风阵列应用中部署多个麦克风信号，则麦克风之间的严格匹配对于实现最佳阵列性能至关重要。在这种情况下，ECM难以使用。此外，从物理尺寸角度看，传统ECM单元一般不适合于小型麦克风阵列。

麦克风阵列具有广泛的适用性，包括在车内，因为与传统ECM相比，阵列能提供类似(常常更优越)的定向性能。关于声音冲击方向的空间信息，可以使用阵列中分组的两个或更多个合适的麦克风来从麦克风信号中提取。这类算法常被称为波束成型(BF)。“波束成型”一词源自与相控阵天线技术的类比，利用简单的纯线性滤波器和求和算法可以将天线阵列发射的无线电“波束”聚焦在某个方向上。虽然麦克风阵列中没有这样的波束，但波束成型这一术语在麦克风信号处理领域也很常见，相比于简单的线性波束成型处理，它涵盖了更广泛的线性和非线性算法，支持实现更高的性能和更大的灵活性。

除了波束成型处理之外，原始麦克风信号几乎总是需要后处理，因为每个HF麦克风都会同时捕获期望的语音信号和环境(若座舱)中的干扰。风噪、路噪和发动机噪声会降低SNR，通过扬声器播放的信号—通常称为扬声器回波—也是不需要的信号

源。为了减少这种干扰并改善语音质量，需要采用复杂的数字信号处理技术，常常称之为回声消除和降噪(AEC/NR)。AEC从微风中消除扬声器声音，否则它会作为在线路另一端讲话的人声的回声传输。NR则在降低恒常存在的行驶噪声的同时提高所传输信号的SNR。虽然国际电信联盟(ITU)发布了详细规范(例如ITU-T P.1100和P.1110)来定义HF系统的许多性能细节，但在行驶车辆中通话时，如果AEC/NR处理达不到标准，人们对通信质量的主观印象可能不会满意。与前面提到的BF算法一起，AEC/NR/BF的组合赋能广泛的新型应用，所有这些应用都与某种程度的数字音频信号处理相关。为了支持这些应用，需要新一代消除了传统ECM缺点的麦克风技术。

数字MEMS麦克风的技术和性能优势

微机电系统(MEMS)技术迅速成为麦克风的新行业标准，因为相比传统ECM，它提供了许多优势。首先，MEMS使得声音传感器比现有ECM单元要小得多。此外，将MEMS传感器与模数转换器(ADC)集成在单个IC中所得到的数字麦克风，能够提供可立即进行AEC/NR/BF处理的信号。

模拟接口MEMS麦克风也存在，但其具有与模拟ECM相同的许多缺点，而且若使用传统双绞线模拟接口工作，甚至需要比ECM更复杂的放大器电路。只有采用全数字接口技术，才能显著减轻模拟线路固有的干扰和SNR问题。此外，从生产角度看，MEMS也占选，因为MEMS麦克风的制造规格偏差比ECM单元要小得多，这对于BF算法很重要。最后，MEMS IC麦克风的制造工艺大大简化，因为可以采用自动化安装技术，整体生产成本得以降低。从应用角度看，更小的尺寸是最大的优势，并且由于声音入口非常小，MEMS麦克风阵列实际上可以做成不可见的。传感器的入口和声音通道要求在设计和生产质量方面特别小心。如果声学密封不牢，来自内部结构的噪声可能到达传感器，两个传感器之间的泄漏可能降低BF算法的性能。与可以设计和制造成全向或定向的典型ECM单元不同，MEMS麦克风元件几乎总是制造成全向式(即声音接收没有内在方向性)。因此，MEMS麦克风是忠实于相位的全向声压传感器，为高级BF算法提供理想的信号，衰减方向和波束宽度可以由用户通过软件进行配置。

一般来说，将所有信号处理模块组织在一个集成算法套件中非常重要。如果功能模块彼此孤立地实现，处理延迟将会不必要地增加，整体系统性能会下降。例如，BF算法始终应与AEC一同实现，最好由同一提供商实现。如果BF算法在信号中引入任何非线性效应，则AEC肯定会产生令人不满意的结果。数字信号处理的理想结果最好通过一个集成算法包来实现，该算法包接收未降级的麦克风信号。

下面详细比较了标准线性BF和ADI专有算法，以便大家充分了解高级BF算法的性能潜力。图1中的曲线显示了三种不同BF算法在波束内和波束外方向的极性特征和频率响应。基于双麦克风阵列的标准线性超心型算法用作基准(黑色曲线)。基准曲线显示了典型零角度方向的最大衰减(即最大波束外衰减)，以及180°处的“后瓣”，此处波束外衰减较低。由此产生的后瓣是线性算法中与波束宽度权衡的结果。心形梁(未示出)恰好在180°处有最大衰减。然而，其接受面积比超心型配置更宽。后瓣较不明显且波束外衰减更高的波束可以通过非线性算法实现，红色曲线显示了该类的ADI专有双麦克风算法(麦克风间距：20 mm)。

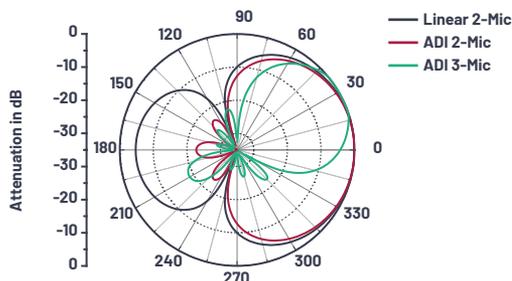


图1. 不同BF算法的极性衰减特征。

阵列中有两个全向麦克风，因此波束形状总是存在旋转对称性。换句话说，极性图中 x° 的衰减与 $360^\circ - x^\circ$ 的衰减相同。这假设极性图的 0° 至 180° 线等同于连接两个麦克风的想象线。三维波束形状可以通过绕该麦克风轴旋转二维极性曲线来想象。无旋转对称性的不对称波束形状或更窄波束需要至少三个麦克风以三角形布置。例如，在典型的头顶控制台安装中，双麦克风阵列可以衰减来自挡风玻璃的声音。然而，当如此定向时，双麦克风阵列无法区分驾驶员与乘客。将阵列旋转 90° 可以区分驾驶员与乘客，但挡风玻璃产生的噪声与座舱内的声音将会无法区分。只有使用三个或更多个配置成阵列的全向麦克风，才能衰减挡风玻璃噪声并区分驾驶员和乘客。图1中的绿色曲线显示了相应的ADI专有三麦克风算法的示例性极性特征，其中麦克风以等边三角形布置，间距为20 mm。

极性图利用从不同角度到达麦克风阵列的带限白色噪声计算。音频带宽限制为100 Hz至7000 Hz，这是先进蜂窝电话网络的宽带(或高清语音)带宽。图2比较了不同算法类型的频率响应曲线。在波束内方向上，所有算法的频率响应在期望音频带宽内都是平坦的，符合预期。波束外频率响应针对波束外半空间(90° 至 270°)进行计算，确认在宽频范围内波束外衰减很高。

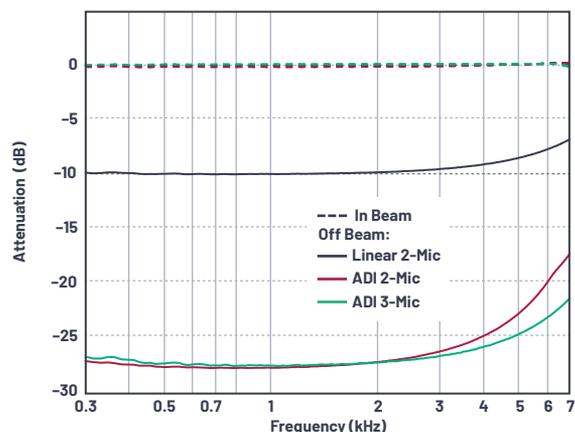


图2. 不同BF算法的波束内(虚线)和波束外(粗线)频率响应。

阵列麦克风间距和音频带宽与采样速率之间的关系值得进一步讨论。宽带高清语音使用16 kHz的采样速率，这是语音传输的良好选择。当前16 kHz宽带采样速率与早前窄带系统所使用的8 kHz采样速率相比，在语音质量和语音清晰度方面差异巨大。由于语音识别提供商的推动，对更高采样速率(如24 kHz或32 kHz)的需求不断增长。语音频段应用可能要求高达48 kHz的采样速率，这通常是主系统音频采样速率。底层动机是避免在内部进行采样速率转换。然而，支持这些高采样速率所需的额外计算资源与其产生的实际效果并不相称，因此现在广泛接受16 kHz或24 kHz作为大多数语音频段应用的推荐采样速率。

对于波束成型应用，高采样速率是有问题的，因为在频率等于声速除以麦克风间距两倍的地方会发生空间混叠。在这种混叠频率无法进行波束成型，因此不希望发生空间混叠。如果将麦克风间距限制在21 mm或更小，则可以避免宽带系统(16 kHz采样速率)中发生空间混叠。如果采样速率更高，则间距需要更小才能避免空间混叠。然而，麦克风间距过小也不行，因为麦克风容差，特别是麦克风传感器的内在(非声学)噪声会成为问题。如果间距很小，一个阵列的麦克风之间的干扰(如内在噪声)和灵敏度偏差可能会压倒麦克风之间的信号差异，导致信号差异变得微不足道。在实践中，麦克风间距不应小于10 mm。

A²B技术概述

A²B技术专门用来简化新兴汽车麦克风和传感器密集型应用的连接挑战。从实现角度看，A²B是单个主器件、多个子节点(最多10个)的串行拓扑结构。目前全面量产的第三代A²B收发器系列有五个成员，全部都提供汽车、工业和消费电子温度范围。全功能AD2428W与四款功能减少、成本更低的衍生器件—AD2429W、AD2427W、AD2426W和AD2420W—构成ADI公司最新的引脚兼容增强型A²B收发器系列。

AD2427W和AD2426W的功能有所减少(仅用于子节点), 主要针对免提、ANC/RNC或ICC等麦克风连接应用。AD2429W和AD2420W是入门级A²B衍生器件, 相对于全功能器件具有显著的成本优势, 特别适合于汽车eCall和多元件麦克风阵列等成本敏感的应用。表1比较了各种第三代A²B收发器的特性。

表1. A²B收发器特性比较

特性	AD2420/ AD2420W	AD2426/ AD2426W	AD2427/ AD2427W	AD2428/ AD2428W	AD2429/ AD2429W
支持主节点	否	否	否	是	是
可发现的子节点数	—	—	—	最多10个	最多2个
TRX功能模块	仅A	仅A	A + B	A + B	仅B
FS/TDM支持	否	否	否	是	是
PDM麦克风输入	2个 麦克风	4个 麦克风	4个 麦克风	4个 麦克风	4个 麦克风
节点间最大线缆长度	5米	15米	15米	15米	5米

AD242x系列支持通过菊花链将单个主器件和最多10个子节点连接起来, 总线总距离可达40米, 各节点之间距离最长可达15米。相比于现有环形/并行拓扑结构, A²B的菊花链拓扑结构是一个重要优势, 对整体系统的完整性和鲁棒性很有利。如果A²B菊花链的一个连接受到影响, 整个网络不会崩溃。只有故障连接下游的节点会受影响。A²B的嵌入式诊断可以确定故障的起因, 发出中断信号, 并启动纠正措施。

与现有数字总线架构相比, A²B的主器件-从节点拓扑结构本身更为高效。启动简单的总线初始化流程之后, 无需更多处理器干预, 总线即可正常运行。A²B的独特架构带来的一个附加优点是, 系统延迟是完全确定的(小于50 μs), 并且延迟与音频节点在A²B总线上的位置无关。此特性对ANC/RNC和ICC等语音和音频应用极其重要, 在这些应用中, 必须以时序一致的方式处理多个远程传感器的音频样本。

所有A²B收发器都能在一条非屏蔽双绞线上传输音频、控制、时钟和供电信号。这可降低系统总成本, 原因如下。

- ▶ 与传统实施方案相比, 减少了物理线缆的数量。
- ▶ 实际采用的线缆可以是成本更低、重量更轻的非屏蔽双绞线, 而非更昂贵的屏蔽电缆。
- ▶ 最重要的是, 对于特定的应用场景, A²B技术可提供总线供电能力, 将不超过300 mA的电流传输至A²B菊花链上的音频节点。有了这个总线供电能力, 便无需在音频ECU上使用本地电源, 从而进一步降低系统成本。

A²B技术提供的总计50 Mbps总线带宽最多可支持使用标准音频采样速率(44.1 kHz、48 kHz等)和位宽(16、24位)的至多51个上行和下行音频通道。这可为广泛的音频I/O设备提供相当大的灵活性和连接能力。在音频ECU之间维持全数字音频信号链可保证最高质量的音频品质, 不会因ADC/DAC转换造成音频性能下降。

系统级诊断功能是A²B技术的一个重要组成部分。所有A²B节点都有能力识别各种故障状况, 包括开路、电线短路、电线反

接、电线短路至电源或地。从系统完整性角度看, 该功能非常重要, 因为在出现开路、电线短路或电线反接等故障时, 故障点上游的A²B节点仍然能够正常工作。诊断功能还提供高效隔离系统级故障的能力, 从汽车经销商/安装人员的角度来看, 这一点至关重要。

最近宣布的第四代A²B收发器AD243x是在现有技术基础上的发展, 提高了关键功能参数(节点数增加到17, 总线供电功率增加到50 W), 同时添加了额外的SPI控制通道(10 Mbps), 为智能A²B节点的远程编程提供了高效的软件空中更新(SOTA)能力。AD243x系列的新特性使其非常适合于新应用, 如超高级麦克风架构中装有LED的麦克风节点。

A²B麦克风和传感器在汽车行业中的应用

从单个语音麦克风到用于HF通信的多元件BF麦克风阵列, 从ANC到RNC, 从ICC到警报声检测, 麦克风在汽车行业中的应用越来越多。依照技术和市场趋势, 如今上路行驶的几乎每辆新车都配备了至少一个用于HF通信的麦克风模块。高级和豪华车可能有六个或更多麦克风模块, 这是实现BF、AEC、ANC、RNC、ICC等的全部潜能所必需的, 数字MEMS麦克风在这些应用中具有明显的优势。

越来越多的麦克风给车辆信息娱乐系统工程师提出了一个重大挑战—如何简化连接线束并使其重量最轻。对于传统模拟系统而言, 这不是简单的任务。模拟麦克风至少需要一对双屏蔽线(接地和信号/电源)、引脚及连接器腔用于互连。电线量始终是系统中麦克风模块数量的两倍。同时, 连接每个麦克风模块所需的线材长度会导致线束总重量增加得更快。缓解此问题的一种简单方法是在多个应用之间共享麦克风信号, 从而减少系统中使用的麦克风数量。例如, 同一麦克风信号既可用于HF通信, 也可以用作ANC系统中的Error输入。但是, 不同应用可能需要不同的麦克风特性。在前面提到的例子中, HF麦克风信号常常更希望具有上升频率响应形状(即灵敏度随着频率的降低而降低), 以消除座舱内的低频噪声内容。这是一种有用且非常有效的技术, 可以提高语音麦克风传递的语音清晰度。相反, ANC麦克风在低频时需要足够高的灵敏度水平, 因为ANC算法的主要目的是降低低频噪声。因此, 为了让一个模拟系统中的两个应用共享同一麦克风, 需要来自麦克风的信号馈送到不同电路中以进行适当的频率滤波。这种情况下可能形成一个或多个接地环路, 从而可能造成严重的噪声问题。

作为一种具有菊花链连接能力的数字总线, A²B技术与数字MEMS麦克风一起提供一种多麦克风信号互连和/或共享解决方案, 非常适合满足车辆中迅速扩张的音频、语音、噪声消除和其他声学应用的需求。考虑一种虚构但有示范意义的情况: 某个汽车应用需要一个HF麦克风模块、一个ANC麦克风模块和由两个用于BF的麦克风元件组成的简单阵列麦克风模块, 所有三个模块都集成在顶灯模组周围。图3a和3b分别显示了如何利用传统模拟系统和数字A²B系统来实现这种设计。

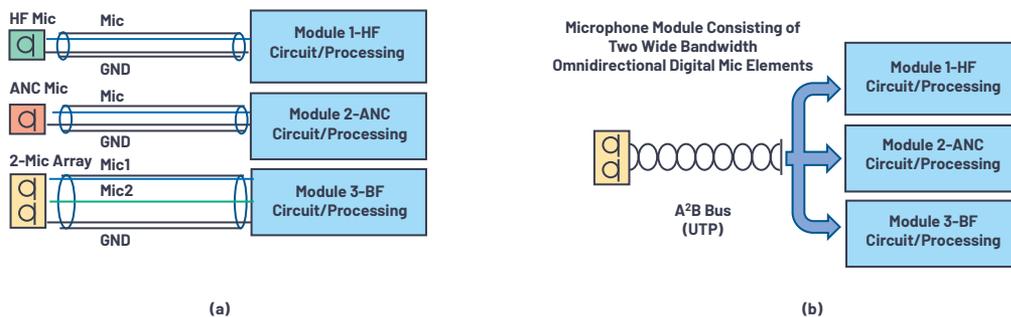


图3. (a) 采用模拟麦克风元件的模拟系统设计(屏蔽线)。 (b) 采用数字麦克风元件的数字系统设计(A²B技术和UTP线)。

由于模拟系统不能轻松支持麦克风共享，因此每个应用模块(HF、ANC和BF)需要专用麦克风和单独的线束来连接相应的功能电路。这导致需要四个单独的麦克风元件和三组线束(总共七根线加屏蔽)。另一方面，数字A²B系统则能轻松支持共享信号，所以麦克风元件的数量可以从四个减少到两个。在这个具体例子中，由两个宽带全向麦克风元件组成的单个麦克风模组可用来提供两个声学信号通道，满足所有应用模块的需求。一旦这两个通道的信号通过简单的UTP线到达中央处理单元(例如音响主机或独立功放)，就可以共享并进行数字处理以支持HF、ANC和BF应用。

虽然图3所示的例子可能不代表实际情况，但它清楚展示了A²B技术相对于传统模拟技术的优势。A²B技术等数字音频总线系统解决了汽车制造商的挑战，使它们可以提出新的音频和声学相关概念来增强用户体验，并支持将这些概念更快推向市场。

实际上，A²B技术的商业化已经使得汽车市场的许多应用成为可能，其中既有新应用，也有以前难以实现的应用。例如，汽车音频解决方案的领先提供商Harman International开发了一系列数字麦克风和传感器模块，其利用A²B系统来赋能各种汽车应用。图4显示了一些常见的汽车A²B麦克风和传感器以及它们如何用于汽车上。这些传感器包括：单个A²B麦克风，用于ANC和语音通信的多元件麦克风阵列，用于RNC的A²B加速度计，外部安装的保险杠A²B麦克风，以及用于紧急警报检测和声学环境监测的车顶A²B麦克风阵列。在这些A²B麦克风和加速度计的赋能下，越来越多需要多传感器输入的应用解决方案正在开发当中，以进一步增强汽车行业的用户体验。

总结

未来的车辆架构将越来越依赖于麦克风和加速度计之类的高性能声学检测技术。包括传感器、互连和处理器的完全数字化方法可带来重要的性能和系统成本优势。ADI公司正与Harman International合作提供经济高效的解决方案，以为最终客户创造价值并实现差异化。

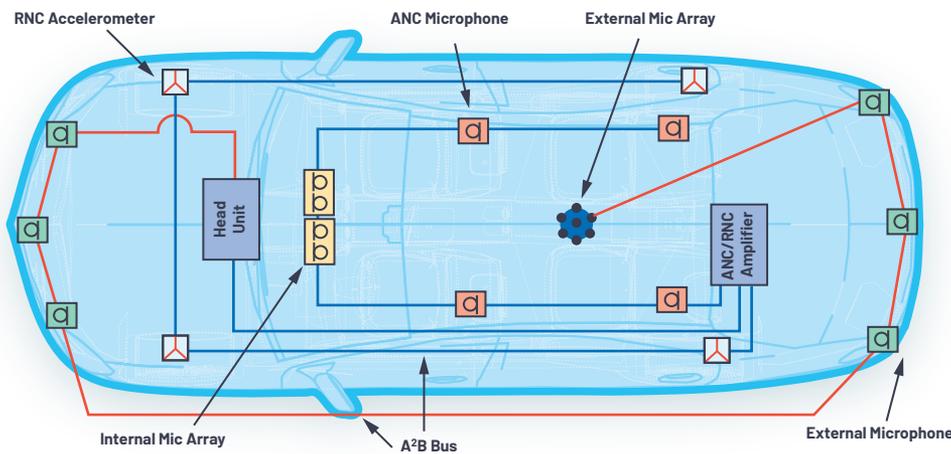


图4. 常见A²B麦克风和传感器。



作者简介

Ken Waurin是ADI公司的战略营销经理，总体负责汽车音频总线(A²B)技术。自1996年加入ADI公司以来，他从事过产品管理、业务开发、战术和战略营销工作，涉及多种技术领域，包括DSP、MEMS、转换器、视频和连接。他主要关注汽车信息娱乐系统和推动车辆差异化的新兴应用，例如高级音频、路噪降噪和车内分区通信。联系方式：kenneth.waurin@analog.com。



作者简介

Dietmar Ruwisch是ADI公司高级音频技术专家。他曾在德国姆斯特学习物理学，1998年凭借一篇关于人工神经网络的论文获得博士学位。从那时起，他的重点关注区域一直是音频信号处理，他在该领域拥有多项专利。他致力于改善音频通信质量—包括人类之间和人与机器之间—以及麦克风和麦克风阵列信号的相应处理。联系方式：dietmar.ruwisch@analog.com。



作者简介

Yu Du是Harman International Industries高级首席声学工程师。他拥有清华大学(中国北京)汽车工程学士和硕士学位，并从佛吉尼亚理工大学(美国弗吉尼亚州布莱克斯堡)获得机械工程博士学位。他的研发经历超过20年，涉及声学的多个领域，包括结构声学、主动和被动振动与噪声控制、MEMS传感器设计和仿真、听力科学、声学信号处理。他目前在Harman的工作侧重于汽车应用的先进麦克风和传感器技术开发。Du博士是美国声学学会(ASA)、音频工程学会(AES)和美国机械工程师协会(ASME)的会员。他目前还服务于AES汽车音响技术委员会。

CTSD精密ADC—第4部分： 轻松驱动ADC输入和基准电 压源，简化信号链设计

Abhilasha Kawle, 模拟设计经理
Roberto Maurino, 设计工程师

本文重点介绍新型连续时间Sigma-Delta (CTSD)精密ADC最重要的架构特性之一：轻松驱动阻性输入和基准电压源。实现最佳信号链性能的关键是确保其与ADC接口时输入源或基准电压源本身不被破坏。使用传统ADC时，为实现输入和基准电压源与ADC的无缝接口，需要复杂的信号调理电路设计—称为前端设计。CTSD ADC的独特架构特性可简化并创新这种ADC与输入和基准电压源的接口。首先，我们快速回顾一下传统ADC的前端设计。

传统ADC的前端设计

在本文中，“传感器”和“输入信号”可以互换使用，代表ADC信号链的任何类型的电压输入。ADC信号链的输入信号可以是传感器、来自某些源的信号或控制回路的反馈。众所周知，在传统的离散时间Sigma-Delta (DTSD) ADC和逐次逼近寄存器 (SAR)

ADC中，输入和基准电压源处的采样网络是开关电容负载。当开关导通时，电容给输入充电；当开关断开时，电容保持采样值。在每个采样时钟边沿，当开关重新将电容连接到输入时，需要一个有限电流(称为反冲电流)来将电容充电或放电到新的采样值。该电流的曲线如图1a所示。大多数传感器和基准电压源无法驱动这种幅度的反冲电流，而如果直接与ADC接口，输入信号或基准电压源有很大可能遭到破坏。避免这种破坏的已知解决方案之一是使用驱动缓冲放大器将输入传感器和基准电压源与ADC隔离开来。驱动放大器应具有吸收这种反冲电流的能力，如图1b所示。这导致需要高压摆率和高带宽放大器来支持所需的输入充电/放电电流，并使反冲在一个采样时间周期内稳定下来。这些严格的要求限制了可用于传统ADC的输入和基准电压源路径的缓冲放大器的选择。

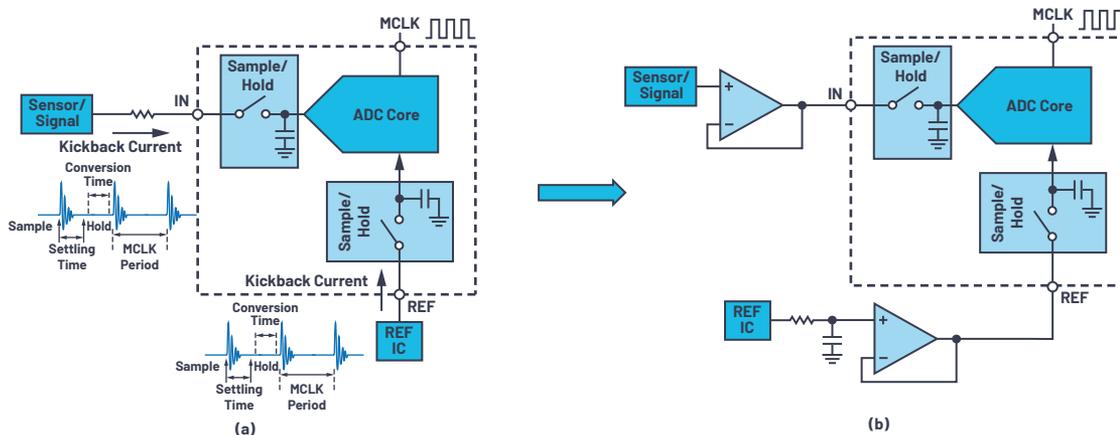


图1. (a) 传统ADC的输入和基准电压源上的反冲电流，(b) 通过缓冲器将反冲电流与输入和基准电压源隔离。

另一方面，输入端需要低通抗混叠滤波器来确保高频噪声和干扰信号大幅衰减，使得当它们因为目标频段的采样而折回时，性能不会降低。当前ADC信号链设计人员面临的挑战是要对相互对立的要求—混叠抑制和输出稳定—进行微调。DTSD ADC的采用驱动器和抗混叠滤波器的前端设计如图2所示。

输入路径由仪表放大器(in-amp)组成，仪表放大器将传感器与全差分放大器(FDA)接口，后者最终驱动ADC。仪表放大器将输入传感器环境与ADC电路隔离开来。例如，传感器的共模(CM)信号可能非常高(高达数十伏)，但大多数FDA和ADC不支持这种高输入共模电压。一般的仪表放大器有能力支持宽输入共模电压，同时提供适合于FDA和ADC的输出共模电压。仪表放大器的另一个优点是它具有高输入阻抗。这意味着如果传感器不能直接驱动FDA的输入电阻，那么传感器可以通过仪表放大器与FDA接口。FDA本身需要具有高带宽和高压摆率，以使输出更快建立。FDA周围需要构建有源抗混叠滤波器(AAF)，以便抑制干扰信号。

对输入或基准电压源的驱动器的要求相互冲突：一方面，快速建立需要高带宽，但另一方面，噪声和干扰信号的滤波需要低带宽。在基准电压源路径上，DTSD ADC信号链的前端设计如图2所示，基准电压源IC连接到一个缓冲器，后者驱动ADC的基准电压源负载。设计中还有一个噪声滤波器，用以截断基准电压源IC和缓冲器的超出某一频率的噪声。此滤波器的设计要求将在后文讨论。基准电压源缓冲器具有高带宽和高压摆率要求，以便更快地平息采样事件干扰。

本系列文章的第1部分已说明，使用精密CTSD ADC的新信号链可以比传统ADC的复杂信号链小68%。这种尺寸缩减可减少BOM，而且简单的设计有助于信号链设计人员加快产品上市。

CTSD ADC的优势：正输入和基准电压源

第2部分向信号链设计人员解释了CTSD ADC架构，即采用非常规方法来反转闭环放大器。如第2部分所述，可以将CTSD ADC视为具有阻性输入和基准电压源负载的Sigma-Delta ADC。输入和基准电压源结构是简单的阻性负载，这意味着没有高带宽或高压摆率驱动要求。第3部分展示了CTSD的独特优势，其固有的混叠抑制能力可抗干扰。在传统信号链设计中，需要外部混叠抑制滤波器来衰减干扰信号，这是一个额外的挑战，但CTSD ADC不需要外部AAF。由于CTSD ADC的固有混叠抑制特性，调制器环路的信号转换函数等于衰减高频干扰的抗混叠滤波器的转换函数。由于阻性输入和固有AAF，输入网络得以简化，传感器可以直接连接到ADC。在传感器没有能力驱动这种阻性负载的情况下，可以使用仪表放大器来将传感器与ADC接口。类似地，在基准电压源方面，由于阻性负载，CTSD ADC信号链中不需要基准电压源缓冲器。图3b显示了使用仪表放大器的简化示意图。

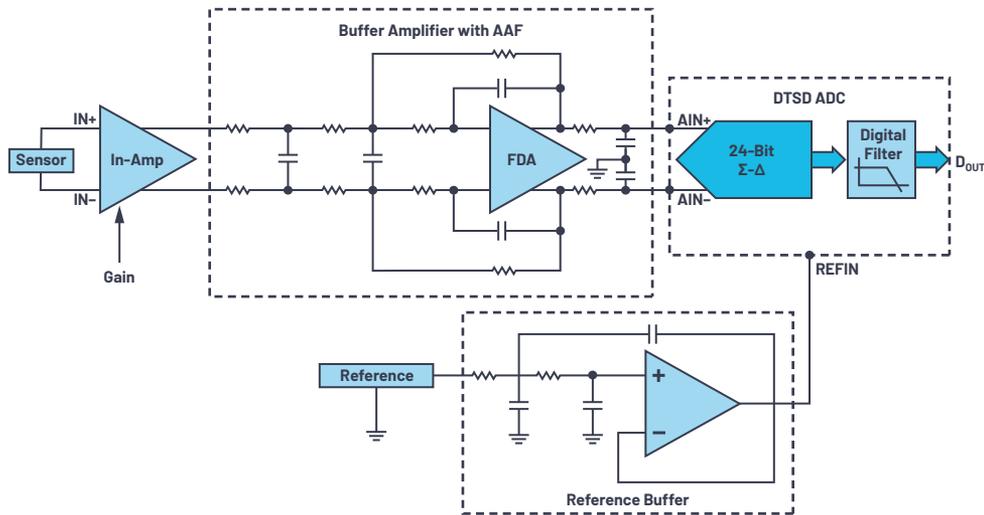


图2. 离散时间Sigma-Delta ADC的前端设计。

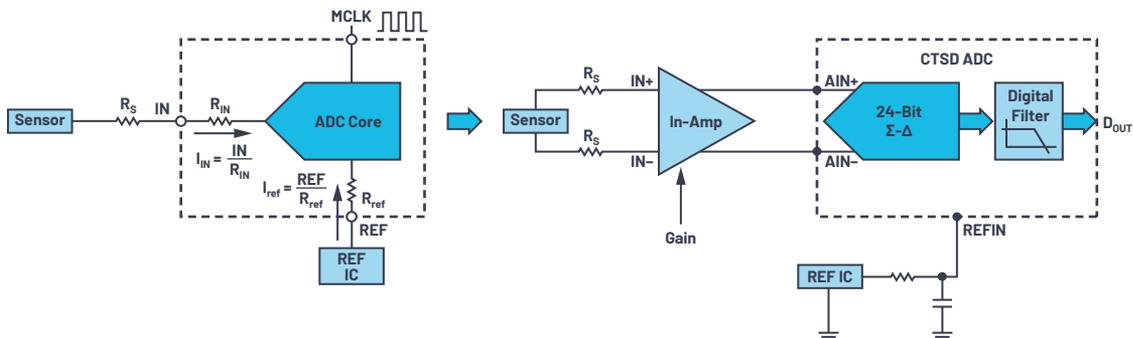


图3. (a) CTSD架构提供阻性输入和基准电压源负载，(b) 直接仪表放大器和基准电压源驱动CTSD ADC。

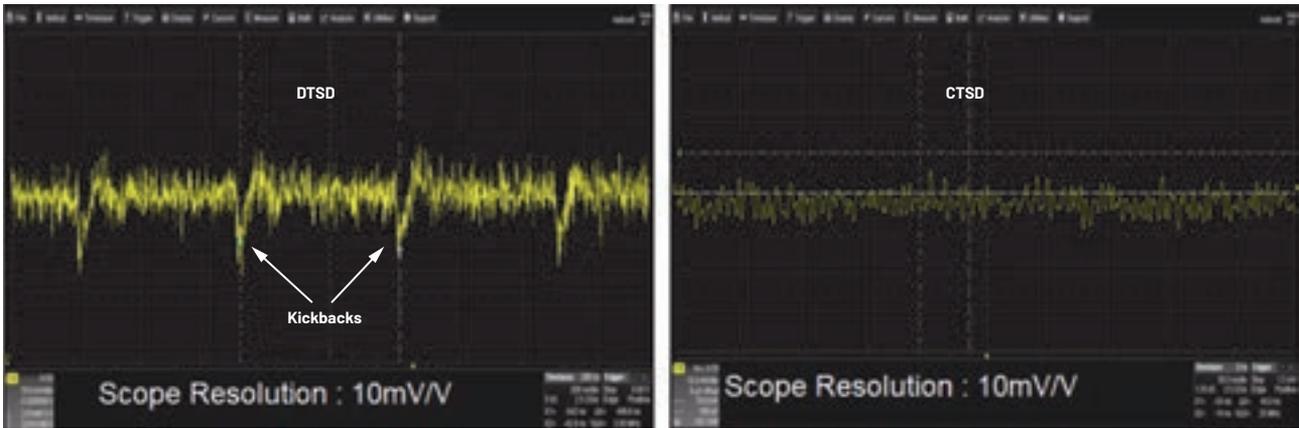


图4. (a) DTSD ADC的输入电流中的反冲, (b) CTSD ADC的连续输入电流曲线。

图4显示了对CTSD ADC如何帮助简化输入前端设计的进一步支持。对于DTSD ADC, 当输入采样开关改变状态时, 可以明显看到反冲导致的输入电流的不连续性。对于CTSD ADC, 可观察到输入电流是连续的, 其保持了信号连续性。

简化输入驱动设计

我们已经证明, CTSD ADC的输入驱动是阻性的。本节将说明在规划ADC的输入驱动时, 如何确定输入阻抗 R_{IN} 的值。 R_{IN} 是ADC额定噪声性能的函数。例如, AD4134是一款精密CTSD ADC, 具有108 dB的动态范围和4 V基准电压源, 输入阻抗为6 kΩ差分。这表明, 当施加一个满量程8 V p-p差分输入信号时, 峰值电流要求是1.3 mA p-p。如果传感器可以支持输入电流 V_{IN}/R_{IN} , 则它可以与ADC直接接口。需要一个简单放大器来驱动这种阻性负载的场景是:

- 1) 传感器没有所需驱动能力来提供 V_{IN}/R_{IN} 的峰值电流。
- 2) 信号链设计要求为传感器输出提供增益或衰减。
- 3) 将输入传感器环境与ADC电路隔离开来。
- 4) 传感器具有很大输出阻抗。
- 5) 传感器远离ADC, 轨道布线可能给输入端增加相当大的电阻。

在场景4和5中, 额外的外部电阻 R_S 将存在电压降, 该电压降表示ADC输入端有信号损失。这导致信号链的增益误差和误差随温度的漂移, 因而引起性能下降。增益的温度漂移是由外部电阻和内阻的不同温度系数引起的。使用一个简单放大器来隔离额外的外部电阻, 可以解决此问题。由于该放大器的驱动负载是阻性的, 因此该放大器的选择标准是:

- ▶ 输入阻抗: 为避免信号衰减或损失, 传感器的阻抗应与放大器输入阻抗匹配。
- ▶ 输出阻抗: 输出阻抗应当足以驱动ADC的阻性输入负载。
- ▶ 输出类型: 作为一般信号链设计指导原则, 建议使用差分信号策略以获得最佳信号链性能。差分输出类型放大器或单端转差分输出的设计技术最适合此任务。另外, 为了实现最佳性能, 最好将该差分信号的共模设置为 $V_{REF}/2$ 。

- ▶ 可编程增益: 输入信号一般要放大或衰减, 以将其映射到ADC的满量程范围。这是因为当使用ADC的满量程输入范围时, 可以从ADC信号链获得最高性能。

基于应用, 该放大器可以是仪表放大器或FDA, 也可以是两个单端运算放大器的组合一形成一个差分输出放大器。没有高压摆率或高带宽的硬性要求, 可根据应用需求从ADI公司广泛的放大器产品组合中选择一款来驱动此CTSD ADC。此外, 放大器性能参数一般用阻性负载来指定, 这使得选择更加简单。

例如, 对于AD4134, 一个具有可编程增益选项和全差分输出的性能兼容的仪表放大器选择是LTC6373。该仪表放大器为输入源提供高阻抗, 可以轻松驱动差分6 kΩ阻抗, 噪声和线性度性能与ADC相当。通过其广泛的输入共模支持和可编程增益选项, 任何具有宽范围信号幅度的传感器或输入信号都可以与ADC接口。采用该直接仪表放大器驱动的输入前端设计的一个例子如图4所示。

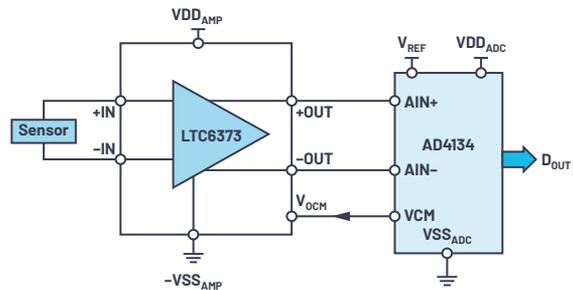


图5. 输入前端设计, CTSD ADC与仪表放大器直接接口。

另一个例子是使用全差分驱动放大器(如LTC6363-0.5/LTC6363-1/LTC6363-2, 基于所需的增益或衰减)的简单低压前端设计, 如图6所示。可以使用FDA的场景是当传感器有能力驱动FDA的阻性负载, 但为单端类型或具有ADC不支持的共模, 或者信号链需要小增益/衰减。

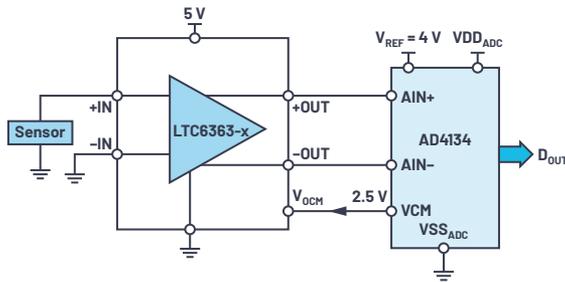


图6. 输入前端设计, CTSD ADC与全差分放大器直接接口。

另一个例子是低BOM方案, 使用两个单端运算放大器将单端输入转换为ADC的全差分信号, 如图7所示。

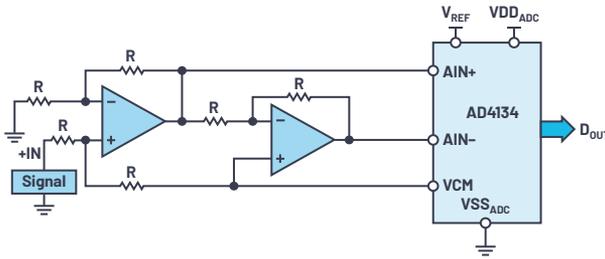


图7. 输入前端设计, CTSD ADC使用两个单端放大器。

还有许多其他例子, 像使用单端仪表放大器和单端运算放大器的组合来构建差分输出前端, 以支持非常高的输入共模或低驱动强度单端型传感器。可以根据性能、面积和BOM要求选择任何这样的组合, 以更好地适合应用。

与AD4134兼容的其他放大器有:

- ▶ 运算放大器: ADA4625-2、ADA4610-2、AD8605和ADA4075-2。
- ▶ 全差分放大器: ADA4940-2、LTC6363和ADA4945-1。
- ▶ 仪表放大器: AD8421。

ADI放大器选型指南可用于选择最适合具体应用的放大器。例如, 对于音频测试设备等高线性度应用, 建议使用ADA4945-1。对于最重要考虑是超高输入阻抗的光电二极管应用, 可以使用跨阻放大器(TIA), 例如ADA4610-2。

CTSD ADC大大简化了输入前端, 接下来看看基准电压源驱动方面的类似简化。

简化基准电压源设计

ADC输出是其输入和基准电压源的表示, 如式1所示。

$$D_{OUT} = V_{IN} \times \frac{2^N}{V_{REF_{ADC}}} \quad (1)$$

其中, V_{IN} = 输入电压电平, $V_{REF_{ADC}}$ = ADC的基准电压, N = 位数, D_{OUT} = ADC数字输出。

式1说明, 为实现最佳ADC性能, 干净完好的基准电压源十分重要。ADC有如下三个主要性能指标会受基准电压误差影响:

- ▶ **信噪比(SNR):** SNR的主要噪声贡献源是输入路径、ADC本身和基准电压源。对于ADC输出端的目标总噪声, 考虑到其他噪声源, 基准电压源噪声的预算一般是独立ADC输出噪声的1/3或1/4。基准电压源或基准电压源缓冲器通常具有比ADC更高的噪声。在基准电压源或基准电压源缓冲器IC的数据手册中, 可以看到频谱噪声密度或 $Noise_{density}$ 是技术规格之一。回顾噪声计算基础, 基准电压源或基准电压源缓冲器输出端的总噪声由下式给出:

$$Total\ Reference\ Noise = Noise_{density} \times \sqrt{(Noise\ Bandwidth)} \quad (2)$$

我们无法控制 $Noise_{density}$, 因为对于所选的基准电压源或缓冲器, 它是固定的。唯一可控参数是噪声带宽(NBW)。为了降低基准电压源噪声, 我们需要降低基准电压源或基准电压源缓冲器的噪声带宽。这一般是通过将一阶低通RC滤波器连接到ADC来实现, 如图8所示。对于一阶RC滤波器, NBW由下式给出:

$$NBW = \frac{1}{2\pi RC} \times \frac{\pi}{2} = \frac{1}{4 \times RC} \quad (3)$$

流过滤波器电阻R的ADC基准电流 I_{ADC} 引起一个电压降, 这会改变ADC的实际基准电压值。因此, 建议选择较小的R值和较大的C值, 以满足低基准电压源噪声的NBW要求。

- ▶ **增益误差:** 从式1可以看出, $V_{REF_{ADC}}$ 决定了输出到输入转换函数的斜率, 就像在 $y = mx$ 之类的直线方程中一样。该斜率也被称为ADC的增益。因此, 如果基准电压源发生变化, ADC的增益也会改变。
- ▶ **线性度:** 对于传统的DTSD ADC和SAR ADC, 基准电流和伴随的反冲依赖于输入信号。因此, 如果基准电压源在下一个采样时钟边沿之前没有完全建立, 则基准电压源上的误差将与输入相关, 并导致非线性。数学上, $V_{REF_{ADC}}$ 可表示为

$$V_{REF_{ADC}} = (V_{REF} - I_{ADC} \times R) = V_{REF} + aV_{IN} + bV_{IN}^2 + cV_{IN}^3 \quad (4)$$

参考式1, 基于ADC的输入, ADC输出 D_{OUT} 将有各种高阶依赖性, 这种依赖会造成谐波和积分非线性。因此, 传统ADC硬性要求基准电压源缓冲器具有高压摆率和带宽, 以使基准电压源输出在采样时间周期内稳定下来。

如果仔细分析SNR和线性度, 我们会看到基准电压源或基准电压源缓冲器具有相互冲突的要求要满足。低噪声要求低带宽, 但快速建立要求高带宽。适当地平衡这两项要求是信号链设计人员长久以来的挑战。一些最新的DTSD ADC和SAR ADC将基准电压源缓冲器整合到片内, 以简化信号链设计中的一步, 但这些解决方案需要额外的功率, 或者会在一定程度上影响性能。CTSD ADC不需要快速建立缓冲器, 其阻性输入也不需要快速建立驱动器, 因此能够避免性能问题。

CTSD ADC通过以下特性和设计改进解决了基准电压源驱动器的挑战:

- ▶ 基准电压源为阻性负载, 在每个采样时钟边沿没有建立要求。因此, 设计人员可以直接将基准电压源IC连接到ADC, 而无需专用基准电压源缓冲器。
- ▶ 已获专利的设计技术使基准电流与输入无关, 并迫使ADC的基准电流 I_{ADC} 基本保持恒定。当可能需要RC滤波器来降低基准电压源噪声时, 这是有益的, 如图8所示。结果是电阻上的压降恒定, 没有输入相关项增加到 V_{REF_ADC} 上。我们设计了一项措施, 可以根据R的值和基准电压引脚上测得的电压来对系统级增益误差进行数字校正。因此, 这个简单的基准电压源接口不会有增益或线性误差。

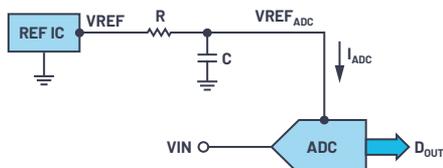


图8. 阻性基准电压源负载支持基准电压源IC与无源滤波器直接连接。

尽管已经采取措施来对R上压降引起的误差进行数字纠正, 但有人可能会问, 这是否会限制CTSD ADC的满量程范围, 因为ADC的实际基准电压(V_{REF_ADC})会比施加的VREF要小。

例如, 若将基准电压源IC的VREF调整并设置为4.096 V, ADC基准电流(I_{ADC}) = 6 mA, 那么, 对于R = 20Ω的滤波器电阻, ADC的实际基准电压(V_{REF_ADC})为3.967 V, 如式5所示。在这种情况下, 当在ADC输入端施加 $2 \times V_{REF} = 8.192$ V p-p(其大于 $2 \times V_{REF_ADC}$)的额定满量程差分输入时, 是否有可能使ADC输出饱和? 答案是“不会”。CTSD ADC设计为支持输入幅度超出ADC引脚REFIN的基准电压几mV。在我们的AD4134示例中, 该扩展范围将电阻值限制为最大25Ω。然后选择用于噪声滤波器的C值, 以满足所计算的噪声带宽。

简化基准电压源驱动设计

CTSD ADC简化了基准电压源驱动的设计, 但当为滤波器选择正确的R, 然后对电阻上的压降进行数字增益误差校正时, 仍有其他因素需要考虑。数字增益误差校正(也称为校准)是许多ADC的常见特性, 它让信号链设计人员可以在ADC的数字输出端自由补偿信号链中的误差。因此, 它可能不需要增加设计步骤, 而是重复使用相同的算法, 这对于许多信号链很常见。在这种情况下, 电阻的选择似乎不是什么特别的设计步骤, 但有一点要注意: 电压降的温度相关性。外部滤波器电阻与 I_{ADC} 随温度的漂移不同, 进而导致 V_{REF_ADC} 和ADC的增益随温度漂移。对于具有严格增益漂移要求的应用, 一种原始解决方案是定期校准信号链。但是, 借助CTSD技术可以实现更好、更创新的解决方案。由于ADC基准电压源负载电流保持恒定, 而且与片内使用的阻性材料有关, 因此可以提供片内20Ω滤波器电阻R, 如图9所示。

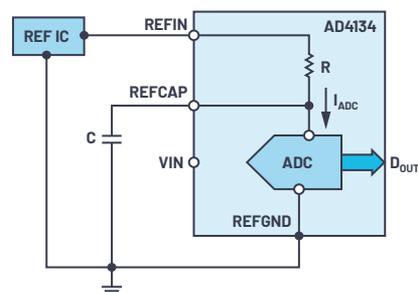


图9. 片内基准电压源噪声滤波器电阻简化CTSD ADC的基准电压源前端设计。

在新的前端设计中, 基准电压源IC连接在REFIN引脚上, 滤波电容连接在REFCAP引脚上, 形成基准电压源IC噪声的噪声滤波器。由于片内电阻R的阻值和 I_{ADC} 均是同一电阻材料的函数, 因此REFCAP上没有温度漂移(V_{REF_ADC})。AD4134还使用已获专利的片内基准电压源校正算法对片内电阻上的电压降进行数字自校准。因此, 基准电压源驱动设计得以简化, 只需根据性能要求选择基准电压源IC和电容值。

ADR444是可用作CTSD ADC配套器件的低噪声基准电压源IC之一。关于电容值选择和内部/外部数字增益校准, AD4134的数据手册提供了进一步细节。

结论

CTSD ADCs消除了实现最佳精密性能并简化前端设计的许多障碍。在接下来的文章中, 我们将介绍如何将CTSD ADC调制器内核的输出处理成最终数字输出格式, 以供外部数字控制器使用, 实现最佳处理。从本系列文章介绍的Sigma-Delta基础知识可知, 调制器输出无法直接处理, 因为它是以高得多的速率进行采样。需要将采样速率降低到应用所需的输出数据速率(ODR)。接下来, 我们将介绍一种新颖的异步采样速率转换(ASRC)技术, 它使信号链设计人员可以将最终ADC输出调整到所需的任何ODR, ODR只能是采样频率的几倍的古老限制不复存在。请继续关注这些有趣的见解!

参考文献

- “驱动精密转换器: 选择基准电压源和放大器”。ADI公司。
- Mahaffey, Anna。 “驱动SAR ADC(第1部分): 模拟输入模型”。ADI公司。
- Shah, Anshul。 “为何基准电压噪声非常重要?” 模拟对话, 第54卷第1期, 2020年3月。



作者简介

Abhilasha Kawle是ADI公司线性和精密技术部模拟设计经理，工作地点位于印度班加罗尔。她于2007年毕业于班加罗尔印度科学理工学院，获电子设计和技术硕士学位。联系方式：abhilasha.kawle@analog.com。



作者简介

Roberto Maurino是ADI公司位于英国纽伯里的精密ADC部门的设计工程师。2005年获伦敦帝国学院博士学位，1996年获意大利都灵理工大学和法国格勒诺布尔国立理工学院工程学位。联系方式：roberto.maurino@analog.com。

优化信号链的电源系统 — 第3部分：RF收发器

Pablo Perez, Jr., 高级应用工程师
John Martin Dela Cruz, 应用工程师

简介

本信号链电源优化系列文章的第1部分讨论了如何量化电源噪声以确定其影响信号链器件的哪些参数。通过确定信号处理器可以接受而不影响其所产生信号的完整性的实际噪声限值，可以创建优化的配电网(PDN)。在第2部分中，该方法被应用于高速模数和数模转换器，证明将噪声降低到必要水平并不一定要提高成本、增加尺寸、降低效率。这些设计参数实际上可以在一个优化的电源解决方案中满足。

本文重点关注信号链的另一部分—RF收发器。本文将探讨器件对来自各电源轨的噪声的敏感度，确定哪些器件需要额外的噪声滤波。本文提供了一种优化的电源解决方案，并通过将其SFDR和相位噪声性能与当前PDN(当连接到RF收发器时)进行比较来进一步验证。

优化ADRV9009 6 GHz双通道RF收发器的电源系统

ADRV9009是一款高集成度射频(RF)、捷变收发器，提供双通道发射器和接收器、集成式频率合成器以及数字信号处理功能。这款IC具备多样化的高性能和低功耗组合，可满足3G、4G和5G宏蜂窝时分双工(TDD)基站应用要求。

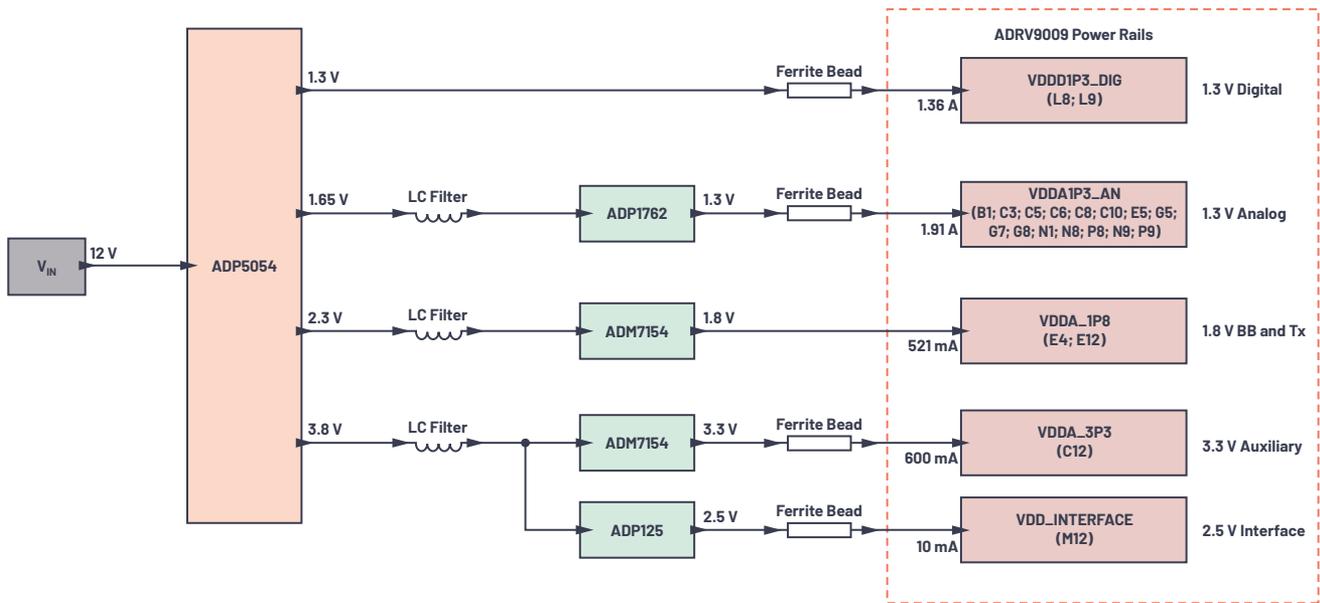


图1. ADRV9009双通道收发器的标准评估板配电网。此设置使用一个ADP5054四通道稳压器和四个LDO后置稳压器来满足噪声规格，并最大限度地提高收发器的性能。目标是改善该解决方案。

图1显示了ADRV9009双通道收发器的标准PDN。PDN由一个ADP5054四通道开关稳压器和四个线性稳压器组成。这里的目标是了解配电网络的哪些性能参数可以改善，同时产生的噪声不会降低收发器的性能。

如本系列文章所述^{1,2}，为了优化PDN，量化ADRV9009对电源噪声的敏感度是必要的。ADRV9009 6 GHz双通道RF收发器需要如下五个不同的电源轨：

- ▶ 1.3 V模拟(VDDA1P3_AN)
- ▶ 1.3 V数字(VDDD1P3_DIG)
- ▶ 1.8 V发射器和BB (VDDA_1P8)
- ▶ 2.5 V接口(VDD_INTERFACE)
- ▶ 3.3 V辅助(VDDA_3P3)

分析

图2显示了模拟电源轨(VDDA1P3_AN、VDDA_1P8和VDDA_3P3)的接收器1端口PSMR结果。对于数字电源轨(VDDD1P3_DIG和VDD_INTERFACE)，我们利用信号发生器能够产生的最大注入纹波在输出频谱中未产生杂散，因此我们无需担心最小化这些电源轨上的纹波。调制杂散幅度用dBFS表示，其中最大输出功率(0 dBFS)相当于50Ω系统中的7 dBm或1415.89 mV p-p。

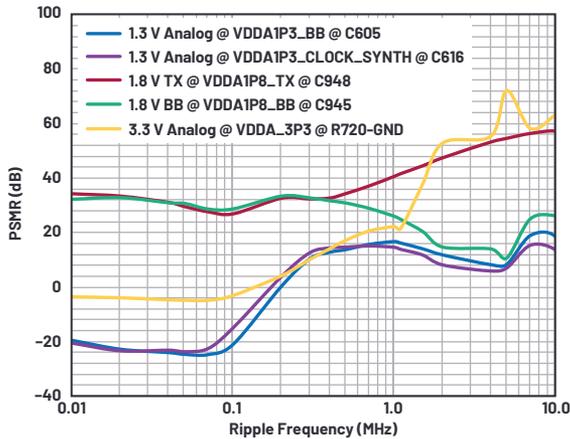


图2. ADRV9009收发器的模拟电源轨在接收器1处的PSMR性能。

对于VDDA1P3_AN电源轨，测量是在收发器板的两个不同分支上进行。请注意，在图2中，PSMR在<200kHz纹波频率时低于0 dB，表示这些频率下的纹波产生更高的相同幅度调制杂散。这意味着在200 kHz以下，接收器1对VDDA1P3_AN电源轨产生的最小纹波也非常敏感。

VDDA_1P8电源轨在收发器板上分为两个分支：VDDA1P8_TX和VDDA1P8_BB。VDDA1P8_TX电源轨在100 kHz时达到最小PSMR，约为27 dB，对应于100kHz纹波的63.25 mV p-p，产生2.77 mV p-p的调制杂散。VDDA1P8_BB在5 MHz纹波频率时测量约11 dB的最小值，相当于0.136 mV p-p的注入纹波产生的0.038 mV p-p杂散。

VDDA_3P3数据显示，在大约130 kHz及以下，PSMR低于0 dB，表示接收器1处的RF信号对来自VDDA_3P3的噪声非常敏感。该电源轨的PSMR随着频率提高而上升，在5 MHz达到72.5 dB。

总之，PSMR结果表明，在这些电源轨中，VDDA1P3_AN和VDDA_3P3电源轨噪声最令人担忧，贡献了ADRV9009收发器最大部分的耦合到接收器1的纹波量。

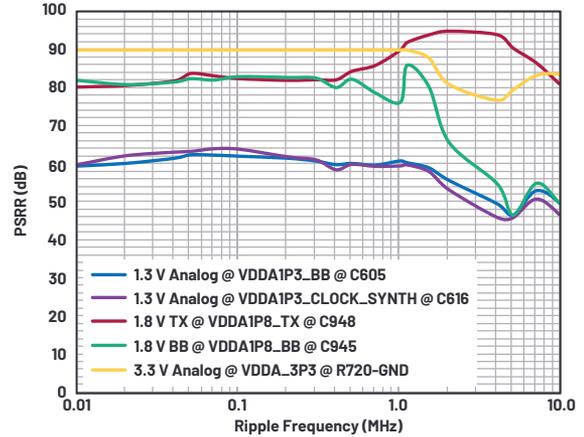


图3. ADRV9009收发器的模拟电源轨在接收器1处的PSRR性能。

图3显示了ADRV9009模拟电源轨的PSRR性能。VDDA1P3_AN的PSRR在最高1MHz时保持平坦，约为60 dB；在5 MHz时略有下降，最小值为46 dB。这可以被视为5 MHz的0.127 mV p-p纹波，其产生0.001 mV p-p杂散，该杂散与调制RF信号一起位于L0频率之上。

ADRV9009的VDDA1P8_BB电源轨的PSRR在5 MHz时达到约47 dB的最小值，而VDDA1P8_TX电源轨的PSRR不会低于约80 dB。在1 MHz以下的频谱中，VDDA_3P3的PSRR高于所示的90 dB。测量在90 dB时发生削波，因为最高1 MHz的最大注入纹波为20 mV p-p—这不够高，无法产生高于本振的本底噪声的杂散。该电源轨的PSRR高于所示的1 MHz以下的情况，因为随着频率提高，它在4 MHz时下降到76.8 dB，其最低值在10 kHz至10 MHz范围内。

与PSMR结果类似，PSRR数据表明，耦合到本振频率(特别是高于1 MHz)的大部分噪声来自VDDA1P3_AN和VDDA_3P3电源轨。

为了确定电源是否能够满足噪声要求，测量直流电源的纹波输出，并绘制一个100 Hz至100 MHz频率范围的波形，例如图4所示。在该频谱上增加一个覆盖层：调制信号上将出现边带杂散的阈值。覆盖的数据是通过在几个参考点将正弦纹波注入到指定电源轨而获得的，用以了解什么纹波水平产生边带杂散，如本系列的第1部分所讨论的。

图4至图6中所示的阈值数据是针对收发器最敏感的三个电源轨的。图中显示了不同DC-DC转换器配置、使能/未使能展频(SSFM)、通过LDO稳压器或低通(LC)滤波器进行更多滤波等情况下的电源轨频谱。这些波形是在电源板上测量，并留下了比噪声限值低6 dB甚至更多的裕量。

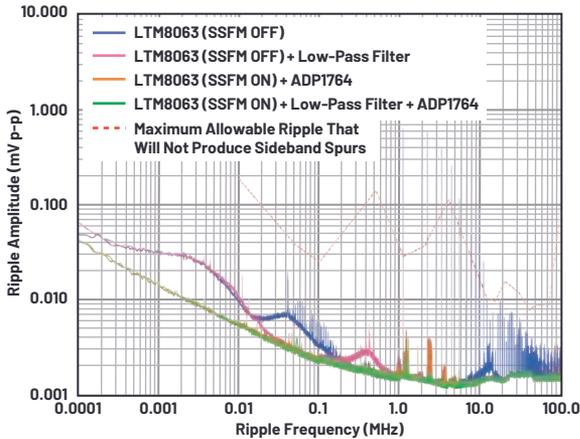


图4. 为VDDA1P3_AN电源轨供电的LTM8063(不同配置)的输出噪声频谱, 以及该电源轨允许的最大纹波。

测试

图4显示了VDDA1P3_AN电源轨的杂散阈值, 以及LTM8063 μ Module[®]稳压器不同配置的实测噪声频谱。如图4所示, 在禁用展频(SSFM)的情况下, 使用LTM8063为电源轨直接供电, 在LTM8063的基波工作频率和谐波频率处产生超过阈值的纹波。具体说来, 纹波在1.1 MHz时超过限值0.57 mV, 表明需要后置稳压器和滤波器的某种组合来抑制开关稳压器的噪声。

如果仅增加LC滤波器(无LDO稳压器), 则开关频率处的纹波刚刚达到最大允许的纹波—可能没有足够的设计裕量来确保收发器性能最佳。增加ADP1764 LDO后置稳压器并开启LTM8063的展频模式, 可以降低整个频谱上的基波开关纹波幅度及其谐波, 以及SSFM在1/f区域中引起的噪声峰值。通过开启SSFM并增加LDO稳压器和LC滤波器, 可以实现最佳效果, 降低开关动作所引起的剩余噪声, 给最大允许纹波留下约18 dB的裕量。

展频将噪声扩散到更宽频带上, 从而降低开关频率及其谐波处的峰值和平均噪声。这是通过3 kHz三角波上下调制开关频率来做到的。这会在3 kHz处引入新的纹波, LDO稳压器会进行处理。

使能SSFM后, 由此产生的低频纹波及其谐波在图5和图6所示的VDDA_1P8和VDDA_3P3输出频谱中显而易见。如图5所示, 使能SSFM时LTM8074的噪声频谱为VDDA_1P8电源轨的最大允许纹波提供最小约8dB的裕量。因此, 满足此电源轨的噪声要求不需要后置稳压器滤波。

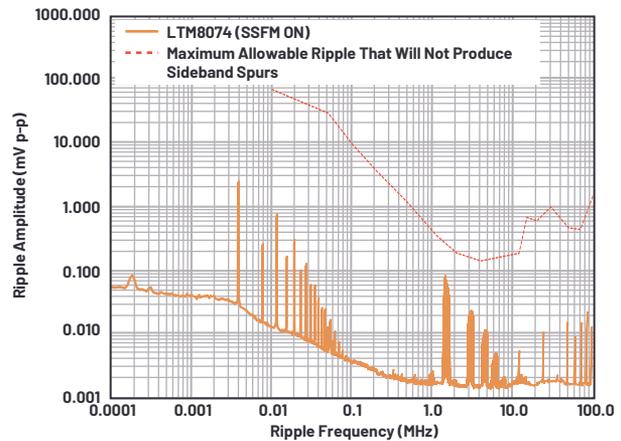


图5. 为VDDA_1P8电源轨供电的LTM8074(SSFM开启)的输出噪声频谱, 以及该电源轨允许的最大纹波。

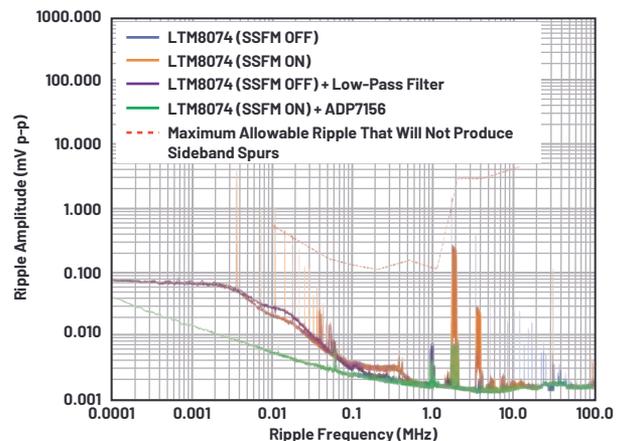


图6. 为VDDA_3P3电源轨供电的LTM8074(不同配置)的输出噪声频谱, 以及该电源轨允许的最大纹波。请注意电源轨对低频纹波的敏感性, 因此此噪声可能在3.3 V供电的时钟中引起相位抖动。

图6显示了LTM8074 μ Module稳压器不同配置的噪声频谱, 以及3.3V VDDA_3P3电源轨的最大噪声要求。对于此电源轨, 我们使用LTM8074 Silent Switcher[®] μ Module稳压器来分析结果。仅使用LTM8074的配置(无滤波器或LDO后置稳压器)产生的噪声超过限值, 无论是否使能展频模式。

两个备选配置的结果符合>6 dB裕量的噪声规格: 未使能SSFM的LTM8074加上LC滤波器, 以及使能SSFM的LTM8074加上LDO后置稳压器。虽然二者均以充足的裕量满足了要求, 但LDO后置稳压器解决方案在此更有优势。这是因为VDDA_3P3电源轨还提供3P3V_CLK1时钟电源, 因此1/f噪声的减少相对更重要—如果不予处理, 这里的噪声可以转化为本振中的相位抖动。

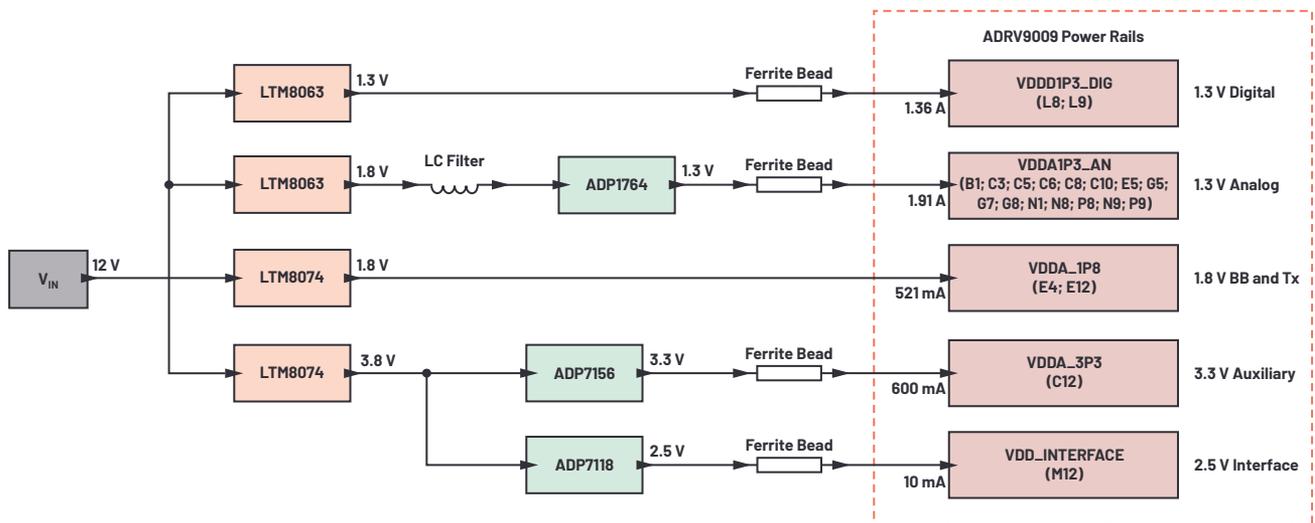


图7. 使用LTM8063和LTM8074 μModule稳压器的ADR9009收发器优化PDN。

优化解决方案

基于上述测试结果，图7显示了一种优化解决方案，当用在ADR9009收发器板上时，它能提供>6 dB的噪声裕量。

表1显示了优化PDN与标准PDN的对比。组件大小减小29.8%，效率从66.9%提高到69.9%，整体节能0.5 W。

表1. ADR9009优化PDN与当前PDN的比较

	当前的PDN如图1所示	优化的PDN如图7所示	相比当前PDN, 优化PDN实现的改善
组件大小	148.2 mm ² 	104.0 mm ² 	29.8%
整体效率	66.9% 	69.9% 	3.0%
功率损耗	1.8 W 	0.8 W 	0.5 W

为了验证该优化电源解决方案在系统噪声性能方面的效果，我们执行了相位噪声测量。将图7中的优化解决方案与控制案例—ADR9009评估板的工程版本，即使用图1所示PDN的AD9378评估板—进行比较。使用相同电路板，但采用图7所示的PDN，比较相位噪声结果。理想情况下，优化解决方案达到或超过数据手册参考曲线所示的性能。

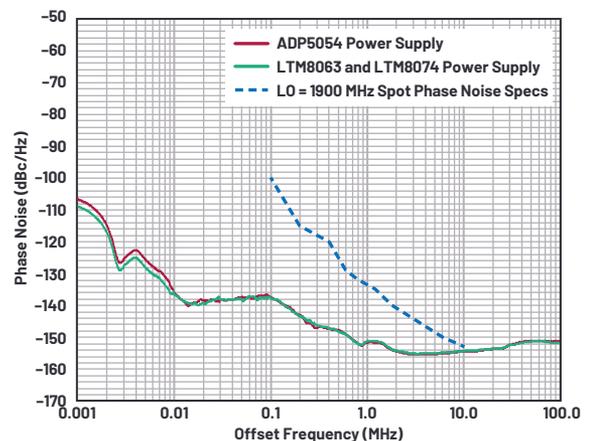


图8. ADP5054与μModule器件的PSU之间的AD9378相位噪声性能比较，测量条件：LO = 1900 MHz，PLL BW = 425 kHz，稳定性 = 8。

图8比较了使用标准ADP5054电源的AD9378评估板相位噪声结果与使用LTM8063和LTM8074电源的同一评估板的结果。相比于ADP5054电源解决方案，μModule电源解决方案的性能略优，高出大约2 dB。如图8和表2所示，由于外部本振使用了低相位噪声信号发生器，两种电源解决方案的测量结果均显著低于数据手册规格。

表2. 相位噪声测量结果，LO = 1900 MHz

偏移频率(MHz)	数据手册中的技术规格	相位噪声(dBc/Hz)	
		ADP5054	评估结果 LTM8063 and LTM8074
0.1	-100	-137.74	-137.77
0.2	-115	-143.16	-143.32
0.4	-120	-147.37	-147.20
0.6	-129	-149.02	-149.04
0.8	-132	-151.81	-151.96
1.2	-135	-151.73	-151.22
1.8	-140	-153.97	-153.76
6	-150	-155.10	-154.80
10	-153	-154.51	-154.36

采用两种电源解决方案的收发器的SFDR测量结果如表3所示，两种方案的性能相当，除了LO = 3800 MHz，这种情况下ADP5054的开关纹波开始在载波信号输出频谱上产生调制杂散，如图9所示。

表3. ADRV9009收发器SFDR性能

LO频率(MHz)	无杂散动态范围(SFDR)(dBc)				
	数据手册中的技术规格	Tx1		Tx2	
		ADP5054	LTM8063 LTM8074	ADP5054	LTM8063 LTM8074
800	70.00	86.03	86.95	86.62	86.63
1800	70.00	85.94	87.30	86.01	85.90
2600	70.00	85.98	86.01	85.50	85.78
3800	70.00	73.87	77.42	73.93	77.31
4800	70.00	71.44	71.98	71.10	71.82

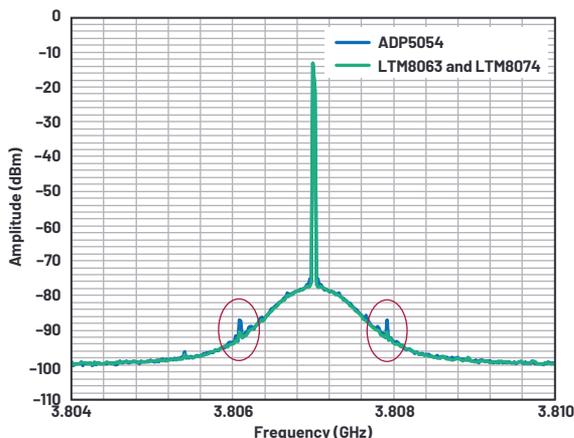


图9.发射器1载波信号和电源开关频率引起的杂散频率。测量条件：LO = 3800 MHz，Fbb = 7 MHz，-10 dBm。

结论

不同应用有不同要求，评估板的配电网络可能需要进一步改进或改变。量化信号处理IC噪声要求的能力为电源设计或只是优化现有电源解决方案提供了更有效的方式。对于ADRV9009之类的高性能RF收发器，在PDN中设置噪声注入以确定可容许多大电源噪声，有助于我们改进当前PDN的空间需求、效率和至关重要的热性能。请继续关注本电源系统优化系列的后续篇目。

参考文献

- 1 Pablo Perez, Jr.和Patrick Errgy Pasaquian。“优化信号链的电源系统 — 第1部分：多少电源噪声可以接受？”模拟对话，第55卷第1期，2021年3月。
 - 2 John Martin Dela Cruz和Patrick Errgy Pasaquian。“优化信号链的电源系统 — 第2部分：高速数据转换器”。模拟对话，第55卷第2期，2021年4月。
- Delos, Peter, “电源调制比揭秘：PSMR与PSRR有何不同？”ADI公司，2018年12月。
- Delos, Peter, “收发器使用外部本振：降低相位噪声，获得更强射频性能”。ADI公司，2019年10月。
- Naeem, Naveed和Samantha Fontaine。“带内部旁路电容的数据采集μModule器件的PSRR特性表征。”《模拟对话》，第54卷第3期，2020年7月。



作者简介

Pablo Perez, Jr.于2019年5月加入ADI公司，担任ADEF高级应用工程师。他的工作经验包括修改和评估不同应用领域(工业、电信、医疗、军事)的标准开关模式电源，以及线性稳压器、开关稳压器和电源管理IC的设计验证和样本评估。Pablo毕业于菲律宾奎松省卢塞纳市的Manuel S. Enverga University Foundation, Inc.，获得电子与通信工程学士学位。联系方式：pablo.perezjr@analog.com。



作者简介

John Martin Dela Cruz于2020年10月加入ADI公司，担任电源应用工程师。他主要负责航空航天和防务(ADEF)电源系统。他毕业于菲律宾大学(位于菲律宾奎松市迪里曼)，获电子工程学士学位。联系方式：johnmartin.delacruz@analog.com。

非常见问题第189期： SAR ADC的隔离

Wilfried Platzer, 应用工程师

问题：

如何为ADC增加隔离而不损害其性能？



答案：

对于隔离式高性能ADC，一方面要注意隔离时钟，另一方面要注意隔离电源。

SAR ADC传统上被用于较低采样速率和较低分辨率的应用。如今已有1 MSPS采样速率的快速、高精度、20位SAR ADC，例如LTC2378-20，以及具有32位分辨率的过采样SAR ADC，例如LTC2500-32。将ADC用于高性能设计时，整个信号链都需要非常低的噪声。当信号链需要额外的隔离时，性能会受到影响。

关于隔离，有三方面需要考虑：

- ▶ 确保热端有电的隔离电源
- ▶ 确保数据路径得到隔离的隔离数据
- ▶ ADC(采样时钟或转换信号)的时钟隔离，以防热端不产生时钟

隔离电源(反激拓扑与推挽拓扑的比较)

对于传感器应用，隔离电源通常在10 W以下范围内。

反激式转换器被广泛用于隔离电源。图1显示了反激式转换器简单可行的特点。该拓扑的优势是只需要很少的外部元件。反激式转换器只有一个集成开关。该开关可能是影响信号链性能的主噪声源。对于高性能模拟设计，反激式转换器会带来很多断点，引起电磁辐射(称为EMI)，这可能会限制电路的性能。

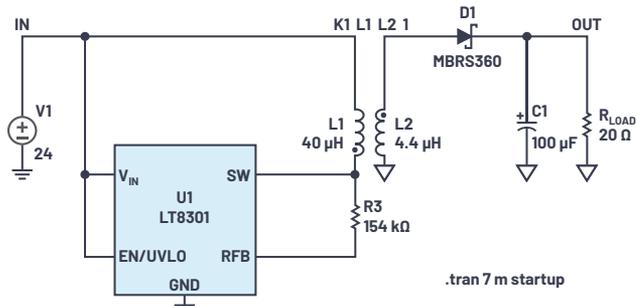


图1 典型的反激式转换器拓扑。

图2显示了变压器L1和L2中的电流。在初级(L1)和次级(L2)绕组中，电流在短时间内从高值跳变为零。电流尖峰可以在图3的I(L1)/I(L2)迹线中看到。电流和能量在初级电感中累积，当开关断开时，它们被传输到次级电感，产生瞬变。需要降低开关噪声效应导致的瞬变，因此，设计中必须插入缓冲器和滤波器。除了额外的滤波器之外，反激拓扑的另一个缺点是磁性材料的利用率低，而所需的电感较高，因此变压器较大。此外，反激式转换器的热环路也很大，不易管理。有关热环路的背景信息，请参阅应用笔记AN139。

反激式转换器的另一个挑战涉及开关频率变化。图3显示了负载变化引起的频率变化。如图3a所示， $t_1 < t_2$ 。这意味着 f_{SWITCH} 随着负载电流从较高负载电流 I_1 减小到较低负载电流 I_2 而变化。频率的变化会在不可预测的时间产生内部噪声。此外，频率也会因器件不同而异，这使得更难以对其进行滤波，因为每个PCB都需要调整滤波。对于一款5V输入范围的20位SAR ADC，1 LSB相当于大约 $5\mu V$ 。EMI噪声引入的误差应低于 $5\mu V$ ，这意味着为精密系统隔离电源时，不应选择反激拓扑。

还有其他电磁辐射骚扰较低的隔离电源架构。就辐射而言，推挽式转换器比反激式转换器更合适。像LT3999这样的推挽式稳压器提供了与ADC时钟同步的可能性，有助于实现高性能。图4显示了隔离电源电路中的LT3999与ADC采样时钟同步的情况。请记住，初级到次级电容为开关噪声提供了一个避免共模噪声效应的返回路径。该电容可以在PCB设计中利用重叠的顶层平面和第二层平面实现，以及/或者利用实际电容实现。

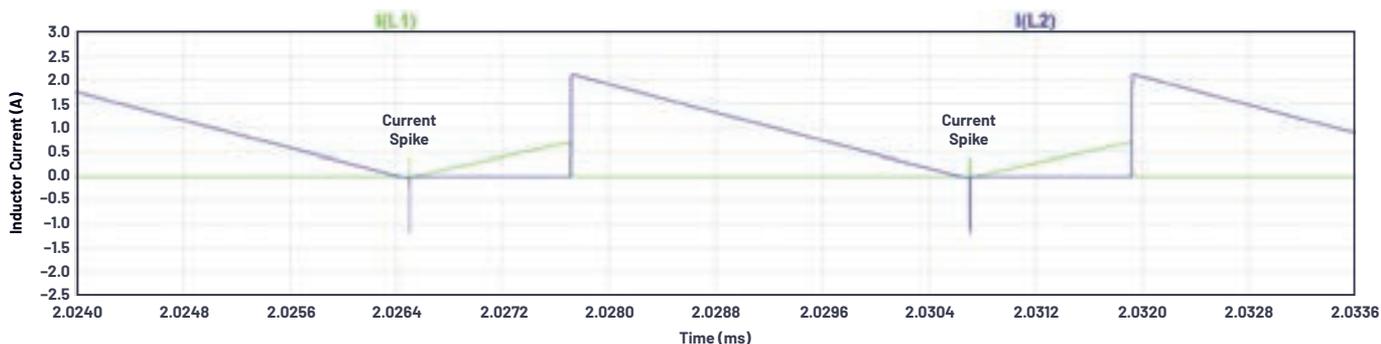


图2. LT301在变压器绕组中切换电流。

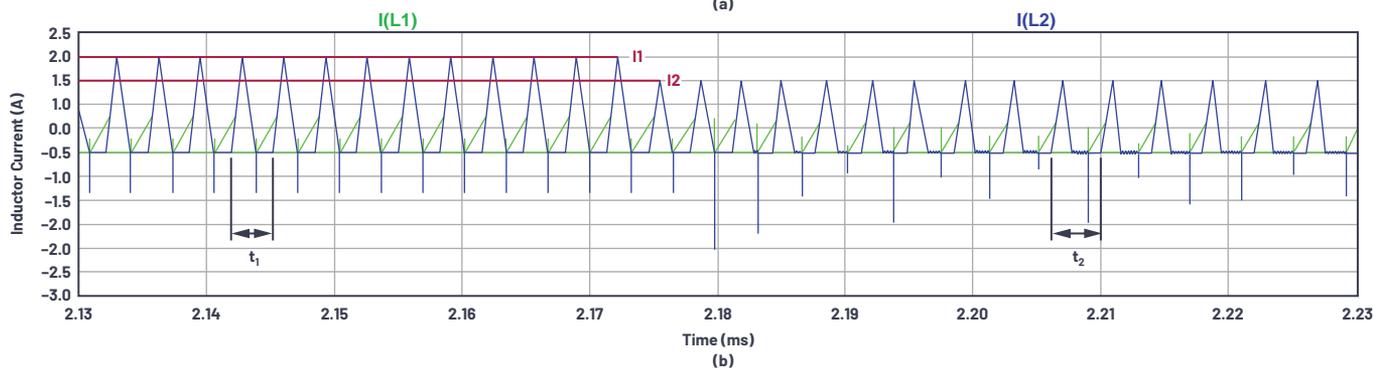
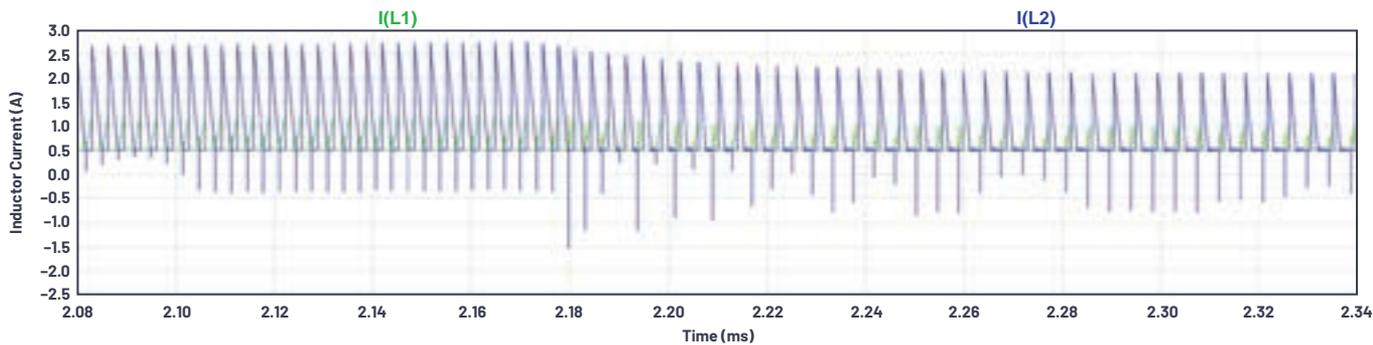
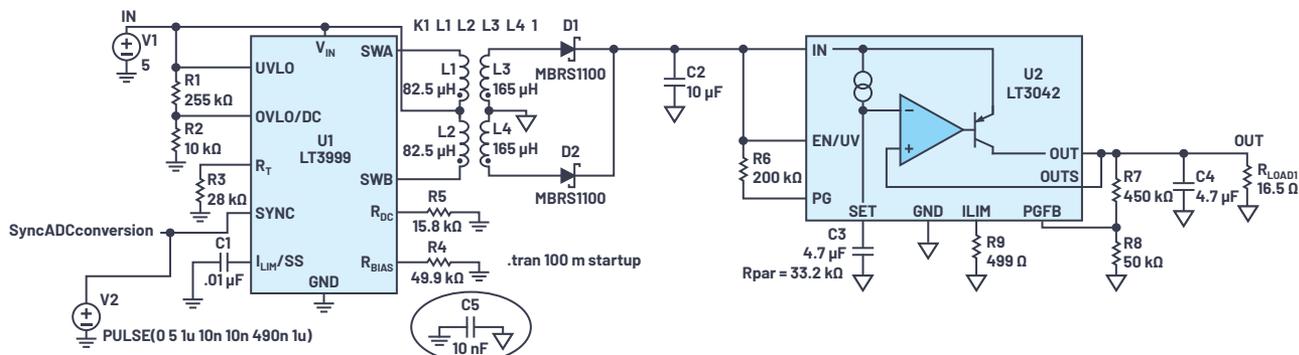


图3. (a) LT301频率变化，(b)从2.13 ms到2.23 ms的频率变化的特写。



Never Forget the Primary to Secondary Capacitor to Give the Transformer Parasitic Capacitive Coupled Energy a Return Path

图4. 具有超低噪声后置稳压器的LT3999。

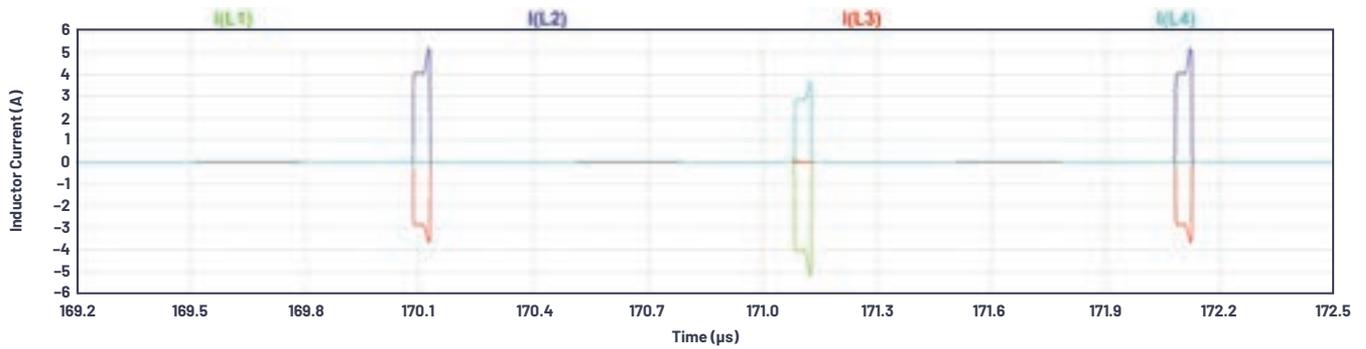


图5. LT3999电流波形。

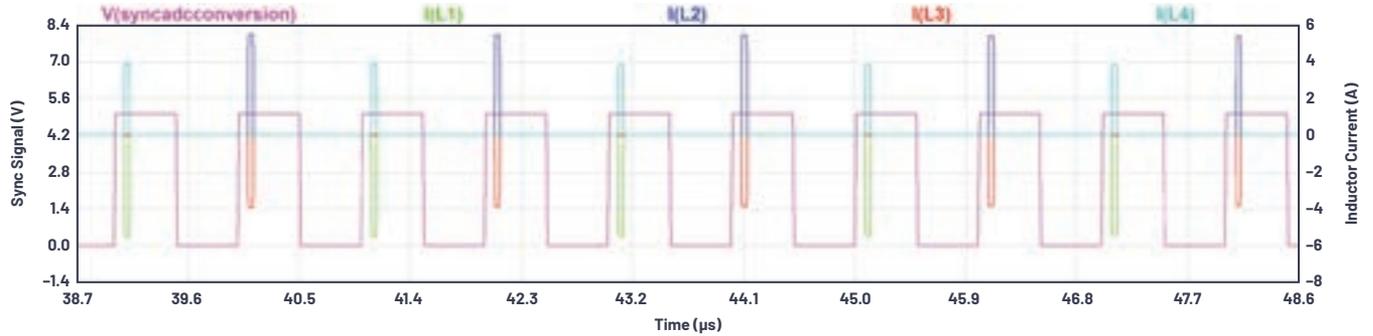


图6. LT3999及其与同步引脚的切换关系。

图5显示了变压器处的电流波形(初级侧和次级侧电流), 它更好地利用了变压器, 提供更好的EMI行为。

图6显示了与外部时钟信号的同步。采集阶段的末端与同步引脚的正边沿对齐。因此, 将有一个大约4 μ s的较长安静时间。这使得转换器可以在该时间范围内对输入信号进行采样, 并将隔离电源的瞬变效应降至最小。LTC2378-20的采集时间为312 ns, 非常适合<1 μ s的安静窗口。

数据隔离

数据隔离可以使用数字隔离器实现, 例如ADuMx系列数字隔离器。这些数字隔离器可用于SPI、I2C、CAN等许多标准接口, 例如ADuM140可用于SPI隔离。为了实现数据隔离, 只需将SPI信号SPI时钟、SDO、SCK和Busy连接到数据隔离器。在数据隔离中, 电能通过感性隔离栅从初级侧传输到次级侧。需要添加电流返回路径, 这由电容来完成。该电容可以在PCB中利用重叠平面实现。

时钟隔离

时钟隔离是另一项重要任务。如果使用1 MHz采样速率的20位高性能ADC, 例如LTC2378-20, 可以实现104 dB的信噪比(SNR)。为了实现高性能, 需要无抖动时钟。为什么不应使用像ADuM14x系列这样的标准隔离器? 标准隔离器会增加时钟抖动, 从而限制ADC的性能。更多详细信息请参见[设计笔记DN1013](#)。

图7显示了不同频率、不同类型时钟抖动下SNR的理论极限。像LTC2378这样的高性能ADC的孔径时钟抖动为4 ps, 在200 kHz输入下理论限值为106 dB。

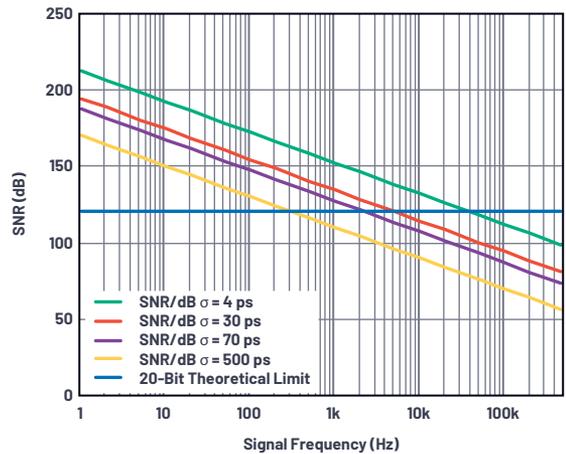


图7. 时钟抖动与ADC性能的关系。

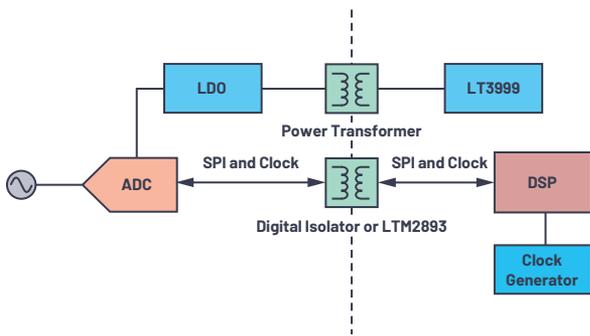


图8. 使用标准隔离器实现时钟隔离。

图8显示的标准时钟隔离器概念包括：

- ▶ 像ADuM250N这样良好的标准数字隔离器的抖动为70 ps rms。对于100 dB SNR目标，由于时钟抖动，信号采样速率限制为20 kHz。
- ▶ 像LTM2893这样优化的时钟隔离器提供30 ps rms的低抖动。对于100 dB SNR目标，现在的信号采样速率为50 kHz，在全部SNR性能下可提供更多带宽。

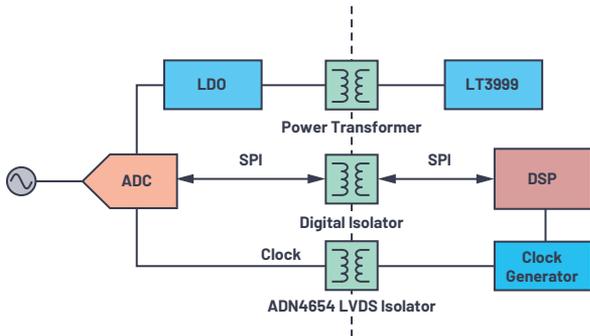


图9. 使用LVDS时钟隔离器实现时钟隔离。

- ▶ 图9：对于更高的输入频率，应使用LVDS隔离器。ADN4654提供2.6 ps抖动，接近ADC的最佳性能。在100 kHz输入时，时钟抖动导致的SNR限值将是110 dB。

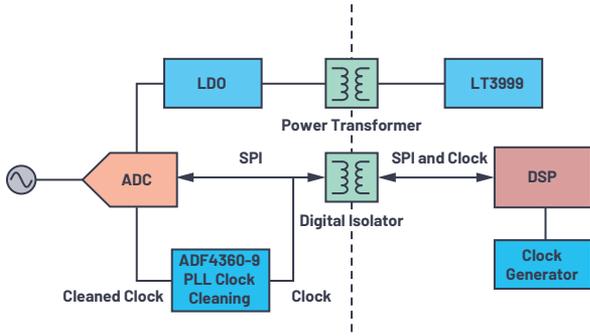


图10. 使用额外PLL净化时钟抖动的时钟隔离。

- ▶ 图10：使用PLL净化时钟。ADF4360-9可以帮助减少时钟抖动。

图11显示了使用PLL净化时钟的更详细框图。您可以将ADF4360-9用作时钟净化器，并在输出端增加一个2分频器。AD7760额定支持1.1 MHz。

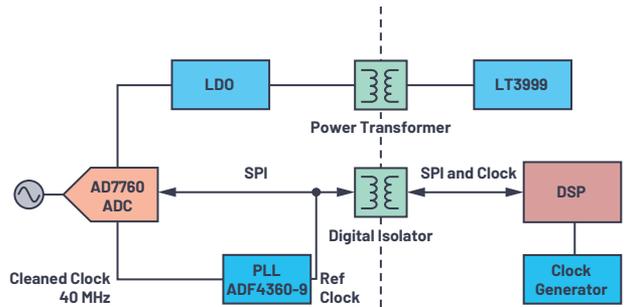


图11. ADF4360-9用作时钟净化器。

因此，不能直接支持LTC2378等1 MSPS SAR ADC。在这种情况下，低抖动触发器会有帮助。它将时钟2分频。

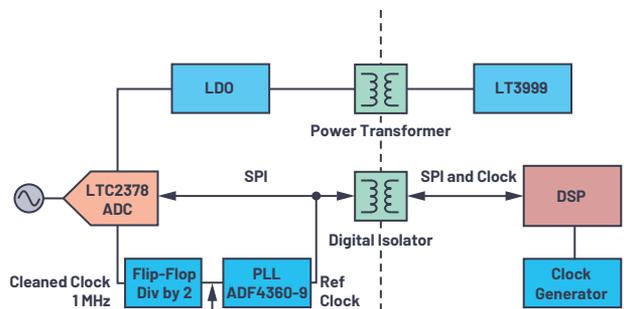


图12. 触发器用于降低时钟以用于LTC2378。

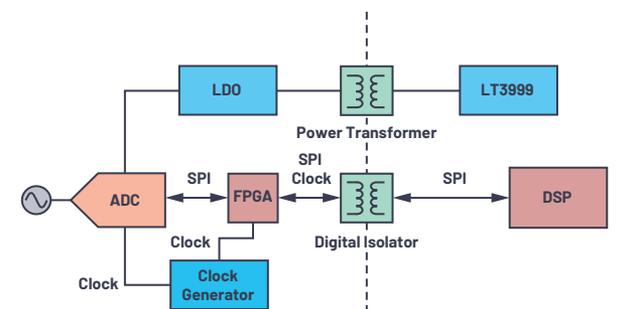


图13. 隔离(热)侧的时钟产生。

- ▶ 图13：本地产生时钟是获得具有所需抖动性能的时钟的另一个方案。本地时钟生成会使时钟架构更加复杂，因为它将异步时钟域引入系统。例如，若要使用两个单独的隔离ADC，则时钟的绝对频率将会不同，必须增加采样速率转换以重新匹配时钟。有关采样速率转换的一些细节，请参阅工程师对话笔记EE-268。

高性能Sigma-Delta ADC的时钟

时钟的类似问题也适用于高性能Sigma-Delta ADC，如AD7760。这里，重要的时钟信号是无抖动过采样时钟，例如40 MHz。这种情况下不需要额外的分频器。

结论

隔离式高性能ADC需要仔细设计隔离方案并选择隔离技术，以实现高于100 dB的高性能SNR。应特别重视隔离时钟，因为时钟抖动的影响可能会破坏性能。其次应注意隔离电源。简单的隔离拓扑(如反激)会引入高EMI瞬变。

为了获得更好的性能，应使用推挽式转换器。还需要关注数据隔离(尽管不太重要)，可用标准器件能提供良好性能，对整体系统性能的影响较小。介绍这三个隔离主题有助于设计人员提出高性能隔离系统解决方案。



作者简介

Wilfried Platzer曾在德国卡尔斯鲁厄学习信息技术，侧重于射频技术。他1997年开始在ITT工作，后来在TDK-Micronas工作。Wilfried担任过多种职位，从现场应用工程师开始，然后专注于混合信号IC的概念和系统架构工程设计。11年后，他跳到Auma从事电子预开发工作。2015年，他加入凌力尔特公司(现为ADI公司的一部分)。目前，Wilfried是ADI公司的高级现场应用工程师，负责为瑞士提供区域支持。联系方式：wilfried.platzer@analog.com。

用于地震学和能源勘探应用的低噪声、低功耗DAQ解决方案

David Guo, 产品应用工程师
Steven Xie, 产品应用工程师

精密数据采集(DAQ)系统在工业应用中深受欢迎。一些DAQ应用中需要低功耗和超低噪声。一个例子是地震传感器相关应用,从地震数据中可以提取大量信息,这些信息可用于广泛的应用,例如结构健康监测、地球物理研究、石油勘探甚至工业和家庭安全¹。

DAQ信号链要求

地震检波器是将地振动信号转换成电信号的机电转换装置,适用于高分辨率地震勘探。它们沿着阵列被植入地面,用于测量地震波从非连续面(如层面)反射回来的时间,如图1所示。

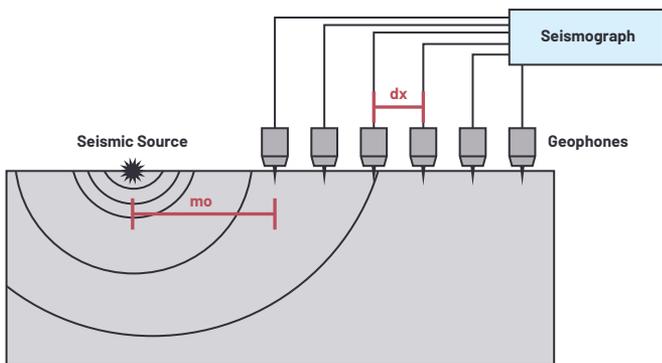


图1. 地震源和检波器阵列。

要捕获地震检波器的小输出信号,必须构建高灵敏度DAQ信号链以进行数据分析。总均方根噪声应为 $1.0 \mu\text{V rms}$,有限的平坦低通带宽范围为300 Hz至400 Hz左右,同时信号链应实现大约-120 dB的THD。由于地震仪器由电池供电,因此功耗应控制在约30 mW。

本文介绍两种信号链解决方案,其达成的目标要求如下:

- ▶ PGIA增益: 1、2、4、8、16
- ▶ 集成可编程宽带滤波器的ADC
- ▶ 增益 = 1时(-3 dB带宽为300 Hz至约400 Hz)的RTI噪声为 $1.0 \mu\text{V rms}$
- ▶ THD: -120 dB(增益 = 1时)
- ▶ CMRR > 100 dB(增益 = 1时)
- ▶ 功耗(PGIA加ADC): 33 mW
- ▶ 第二通道用于自测

DAQ信号链解决方案

ADI网站上没有一款精密ADC具备所有这些特性并能实现如此低的噪声和THD,也没有一款PGIA能提供如此低的噪声和功耗。但是,ADI公司提供了出色的精密放大器和精密ADC,可使用这些器件构建信号链以达成目标。

为了构建低噪声、低失真和低功耗PGIA,超低噪声ADA4084-2或零漂移放大器ADA4522-2是不错的选择。

关于非常高精度的ADC,24位 Σ - Δ 型ADC AD7768-1或32位SAR型ADC LTC2500-32是上上之选。它们提供可配置的ODR,并集成平坦低通FIR滤波器,适合不同的DAQ应用。

地震信号链解决方案: ADA4084-2 PGIA和AD7768-1

图2显示了整个信号链。ADA4084-2、ADG658和0.1%电阻可以构建低噪声、低THD PGIA,提供最多八个不同的增益选项。AD7768-1是单通道、低功耗、-120 dB THD平台。它具有低纹波可编程FIR、DC至110.8 kHz数字滤波器,使用LT6657作为基准电压源。

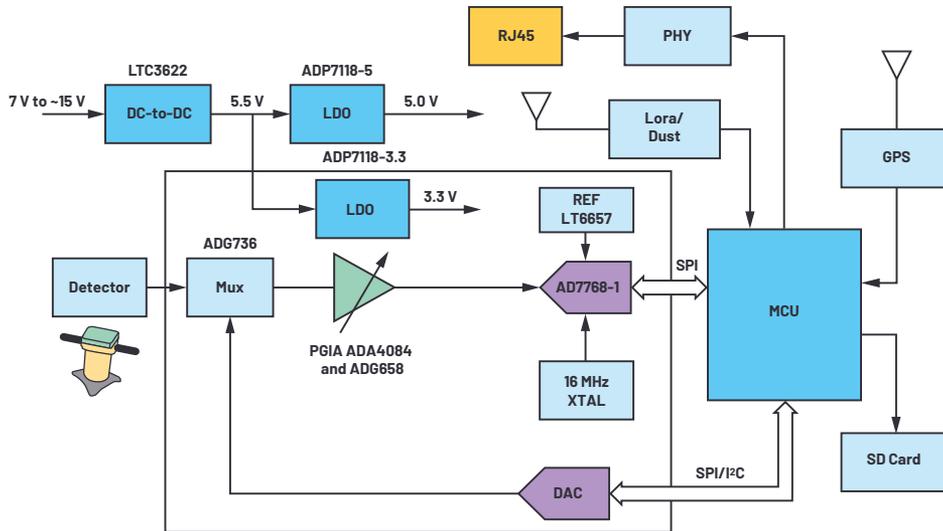


图2. ADA4084-2 PGA和AD7768-1加MCU滤波信号链解决方案。

AD7768-1以1 kSPS的ODR运行时，均方根噪声为1.76 $\mu\text{V rms}$ ；在低功耗模式下，功耗为10 mW。为了实现最终1.0 $\mu\text{V rms}$ 噪声，它可以更高的ODR运行，例如中速模式下的16 kSPS。当AD7768-1以较高调制器频率运行时，它具有较低的本底噪声(如图3所示)和较高的功耗。可以在MCU软件中实现平坦低通FIR滤波器算法，以消除较高带宽噪声，并将最终ODR降至1 kSPS。最终均方根噪声将是3.55 μV 的大约四分之一，即0.9 μV 。

ODR (kSPS)	Decimation Rate	-3 dB Bandwidth (kHz)	Shorted Input Dynamic Range (dB)	RMS Noise (μV)
256	32	193.8	106.40	10.06
128	64	96.9	111.96	5.03
64	128	48.5	117.53	2.51
32	256	24.2	118.23	1.26
16	512	12.1	121.20	0.63
8	1024	6.0	124.16	0.31
4	2048	3.0	126.13	0.16
2	4096	1.5	128.10	0.08
1	8192	0.7	130.07	0.04

图3. 利用MCU后置滤波平衡AD7768-1的ODR以达到目标噪声性能。

作为一个例子，MCU软件FIR滤波器可以按图4所示构建，以平衡性能和群延迟。

地震信号链解决方案：ADA4084-2 PGA和LTC2500-32

LTC2500-32是一款集成可配置数字滤波器的低噪声、低功耗、高性能32位SAR ADC。32位数字滤波的低噪声和低INL输出，使它特别适合地震学和能源勘探应用。

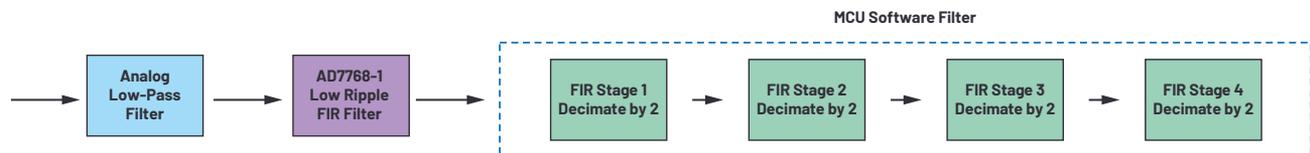


图4. MCU后置FIR滤波器级。

高阻抗源应加以缓冲以使采集期间的建立时间最短，并优化开关电容输入SAR ADC线性度。为获得最佳性能，应使用缓冲放大器来驱动LTC2500-32的模拟输入。必须设计一个分立PGA电路来驱动LTC2500-32，以实现低噪声和低THD(PGA部分引入的)。

PGA实现

PGA电路的主要规格包括：

- ▶ 电源：5V(最小值)
- ▶ AD7768-1有19.7 mW的功耗，因此PGA电路的功耗应小于13.3 mW，才能满足33 mW的功耗目标
- ▶ 噪声：增益 = 1时的噪声为0.178 $\mu\text{V rms}$ ，约为AD7768-1 1.78 $\mu\text{V rms}$ 的1/10

有三类PGA拓扑结构：

- ▶ 集成PGA
- ▶ 集成本表放大器的分立PGA
- ▶ 带运算放大器的分立PGA

表1列出了ADI公司的数字PGA。LTC6915的 I_o 最低。噪声密度为50 nV/ $\sqrt{\text{Hz}}$ ，430 Hz带宽内的积分噪声为1.036 $\mu\text{V rms}$ ，超过0.178 $\mu\text{V rms}$ 的目标值。因此，集成PGA不是一个好的选择。

表2列出了几种仪表放大器，包括300 μA I_o 的AD8422。它在430 Hz带宽内的积分噪声为1.645 $\mu\text{V rms}$ ，因此也不是一个好的选择。

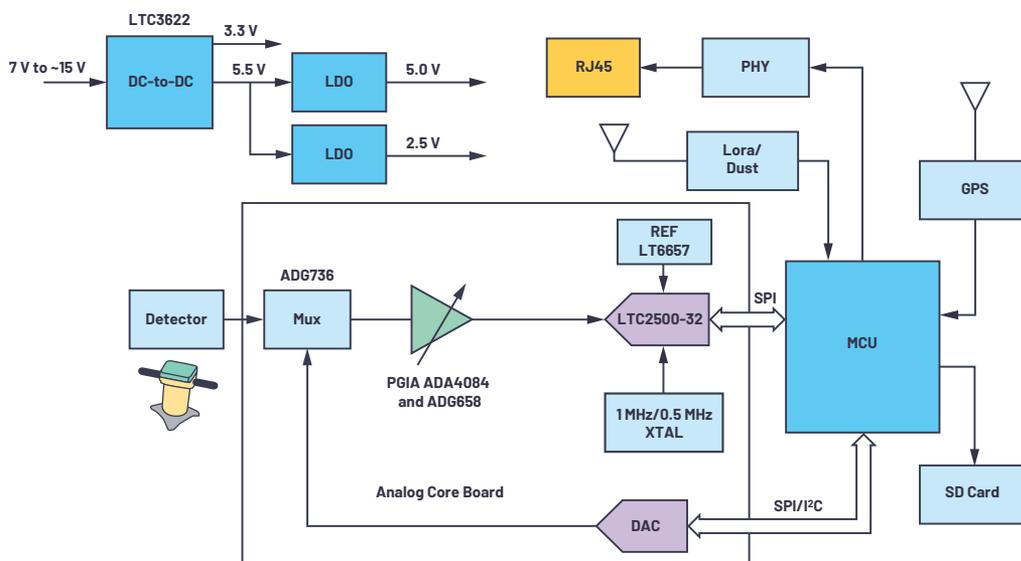


图5. ADA4084-2 PGA和LTC2500-32信号链解决方案。

Table 2. Digital Filter Parameters for Different Filter Types and Down-Sampling Factors

FILTER TYPE	DOWN-SAMPLING FACTOR (DF)	OUTPUT DATA RATE		-3dB BANDWIDTH		FILTER LENGTH	GROUP DELAY ($f_{SAMPL} = 1\text{Msps}$)	DYNAMIC RANGE (dB)	NOISE ($\mu\text{V RMS}$)
		$f_{SAMPL} = 1\text{Msps}$	$f_{SAMPL} = 1.024\text{Msps}$	$f_{SAMPL} = 1\text{Msps}$	$f_{SAMPL} = 1.024\text{Msps}$				
Flat Passband	4	250ksps	256ksps	85.74kHz	87.80kHz	140	70 μs	110.7	10.69
	8	125ksps	128ksps	42.92kHz	43.95kHz	280	140 μs	114	7.34
	16	62.5ksps	64ksps	21.47kHz	21.98kHz	560	280 μs	116.8	5.33
	32	31.25ksps	32ksps	10.73kHz	10.99kHz	1120	560 μs	120	3.68
	64	15.6ksps	16ksps	5.37kHz	5.50kHz	2240	1120 μs	122.8	2.66
	128	7.8ksps	8ksps	2.68kHz	2.75kHz	4480	2240 μs	126.1	1.83
	256	3.9ksps	4ksps	1.34kHz	1.37kHz	8960	4480 μs	129	1.31
	512	1.95ksps	2ksps	670.85Hz	686.95Hz	17920	8960 μs	131.4	0.98
	1024	977sps	1ksps	335.42Hz	343.47Hz	35840	17920 μs	134	0.73
	2048	488sps	500sps	167.71Hz	171.74Hz	71680	35840 μs	136.8	0.53
	4096	244sps	250sps	83.85Hz	85.87Hz	143360	71680 μs	138.1	0.45
	8192	122sps	125sps	41.93Hz	42.93Hz	286720	143360 μs	139.8	0.37
	16384	61sps	62.5sps	20.96Hz	21.47Hz	573440	286720 μs	140.8	0.34

图6. 不同降采样系数下的LTC2500-32平坦通带滤波器噪声。

表1. 数字PGA

产品型号	增益 (最小值, 单位: V/V)	增益 (最大值, 单位: V/V)	I_f /放大器 (最大值, 单位: mA)	V_s 范围 (最小值, 单位: V)	V_s 范围 (最大值, 单位: V)	输入电压噪声 (典型值, 单位: nV/ $\sqrt{\text{Hz}}$)
LTC6915	1	4096	1.6	2.7	11	50
AD8557	28	1300	1.8	2.7	5.5	32
AD8556	70	1280	2.7	5	5.5	32
AD8250	1	10	4.5	10	30	18
AD8251	1	8	4.5	10	34	18

表2. 仪表放大器

产品型号	增益 (最小值, 单位: V/V)	增益 (最大值, 单位: V/V)	I_f /放大器 (最大值)	V_s 范围 (最小值, 单位: V)	V_s 范围 (最大值, 单位: V)	输入电压噪声 (典型值, 单位: nV/ $\sqrt{\text{Hz}}$)
AD8422	1	1000	300 μA	4.6	36	8
LT1168	1	10,000	530 μA	4.6	40	10
AD8220	1	1000	750 μA	4.5	36	14
AD8224	1	1000	800 μA	4.5	36	14
AD8221	1	1000	1 mA	4.6	36	8

表3. 低噪声、低功耗运算放大器

器件	V_{OS} (最大值, 单位: μV)	I_{BIAS} (最大值)	GBP (典型值, 单位: MHz)	0.1 Hz至10 Hz V_{NOISE} (典型值, 单位: nV p-p)	V_{NOISE} 密度 (典型值, 单位: nV/ \sqrt{Hz})	电流噪声 密度 (典型值, 单位: fA/ \sqrt{Hz})	I_o /放大器 (典型值, 单位: μA)	V_s 范围 (最小值, 单位: V)	V_s 范围 (最大值, 单位: V)
ADA4522-2	5	150 pA	2.7	117	5.8	800	830	4.5	55
ADA4084-2	100	250 nA	15.9	100	3.9	550	625	3	30

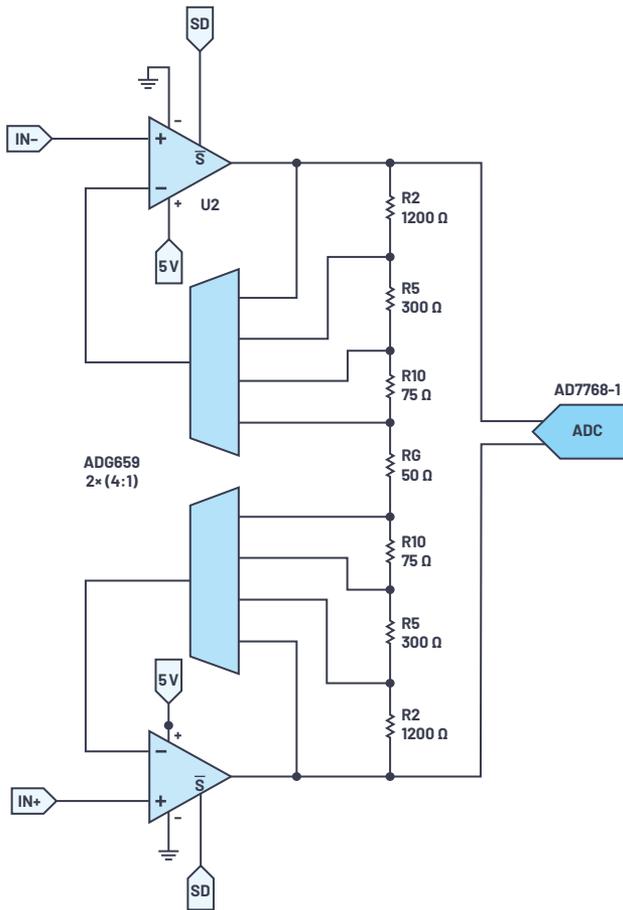


图7. 分立PGIA框图。

使用运算放大器构建分立PGIA

“可编程增益仪表放大器：找到最适合您的放大器”一文讨论了各种集成PGIA，并为构建满足特定要求的分立PGIA提供了很好的指导建议²。图7显示了分立PGIA电路的框图。

可以选择低电容和5 V电源的ADG659/ADG658。

对于运算放大器， I_o (每通道 <1 mA)和噪声(电压噪声密度 <6 nV/ \sqrt{Hz})是关键规格。精密运算放大器ADA4522-2和ADA4084-2是很好的选择，其特性列于表3中。

对于增益电阻，选择1.2 k Ω /300 Ω /75 Ω /25 Ω 电阻以实现1/4/16/64增益。电阻越大，噪声可能会增加，而电阻越小，需要的功耗越多。如果需要其他增益配置，必须仔细选择电阻以确保增益精度。

差分输入ADC起到减法器的作用。ADC的CMRR大于100 dB，可满足系统要求。

噪声仿真

可以使用LTspice[®]来仿真分立PGIA的噪声性能。积分噪声带宽为430 Hz。表4显示了两个不同PGIA和AD7768-1的噪声仿真结果。ADA4084解决方案具有更好的噪声性能，尤其是在高增益时。

表4. 噪声仿真结果

	ADA4084 PGIA和 AD7768-1	ADA4522 PGIA和 AD7768-1
增益 = 1时430 Hz带宽内的RTI积分噪声 (μV rms)	1.765	1.774
增益 = 4时430 Hz带宽内的RTI积分噪声 (μV rms)	0.744	0.767
增益 = 16时430 Hz带宽内的RTI积分噪声 (μV rms)	0.259	0.311
增益 = 64时430 Hz带宽内的RTI积分噪声 (μV rms)	0.148	0.225

在环补偿电路驱动LTC2500-32

AD7768-1集成了预充电放大器，可减轻驱动要求。对于SAR ADC，例如LTC2500-32，一般建议使用高速放大器作为驱动器。在此DAQ应用中，带宽要求很低。为了驱动LTC2500-32，建议使用一个由精密放大器(ADA4084-2)构成的在环补偿电路。图8显示了用于驱动LTC2500-32的在环补偿PGIA。该PGIA具有如下特性：

- ▶ R22/C14/R30/C5和R27/C6/R31/C3关键元件，用以提高在环补偿电路的稳定性。
- ▶ 使用ADG659，A1/A0 = 00，增益 = 1，上方放大器的反馈路径为放大器输出 \rightarrow R22 \rightarrow R30 \rightarrow S1A \rightarrow DA \rightarrow R6 \rightarrow AMP \rightarrow IN。
- ▶ 使用ADG659，A1/A0 = 11，增益 = 64，上方放大器的反馈路径为放大器输出 \rightarrow R22 \rightarrow R8 \rightarrow R10 \rightarrow R12 \rightarrow S4A \rightarrow DA \rightarrow R6 \rightarrow AMP \rightarrow IN。

PGIA连接到LTC2500-32EVB以验证性能。试验不同的无源元件(R22/C14/R30/C5和R27/C6/R31/C3)值，以在不同增益(1/4/16/64)下实现更好的THD和噪声性能。最终元件值为：R22/R27 = 100 Ω ，C14/C6 = 1 nF，R30/R31 = 1.2 k Ω ，C3/C5 = 0.22 μF 。PGIA以下的增益为1时的实测3 dB带宽约为16 kHz。

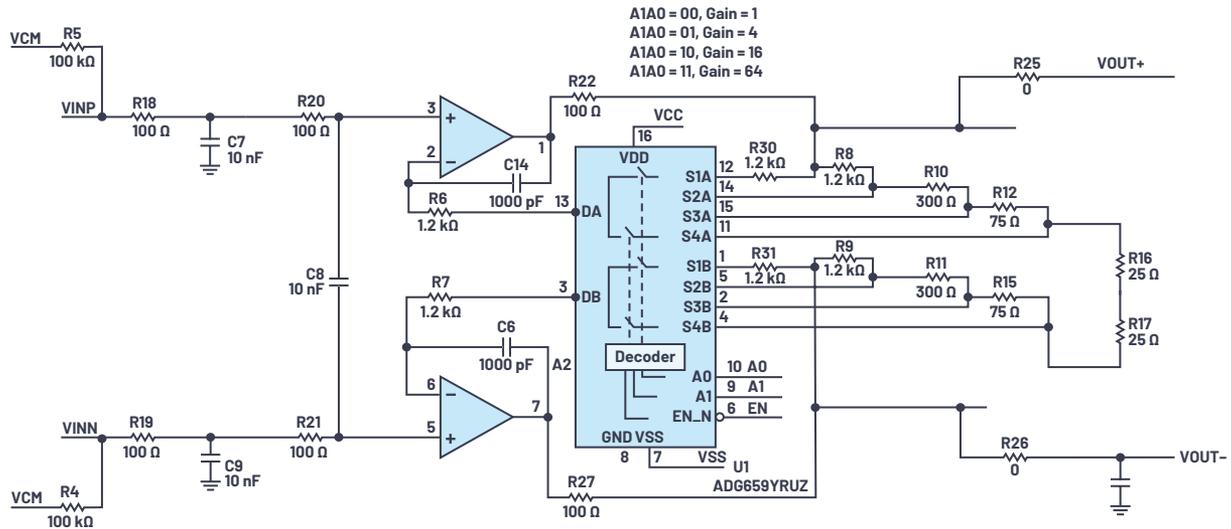


图8. PGIA驱动LTC2500-32。

试验台评估设置

为了测试噪声、THD和CMRR性能，将分立ADA4084-2 PGIA和AD7768-1板做成完整解决方案。该解决方案与EVAL-AD7768-1评估板兼容，因而可以与控制板SDP-H1接口。因此，可以使用EVAL-AD7768FMCZ软件GUI来收集和分析数据。

ADA4084-2 PGIA和LTC2500-32板设计为备选的完整解决方案。电路板与SDP-H1控制板接口，并由LTC2500-32FMCZ软件GUI控制。

两个板的PGIA增益均被设计为1/2/4/8/16，这与图8所示不同。表5显示了这两个板的评估结果。



图9. ADA4084-2 PGIA和AD7768-1评估板解决方案。

表5. 信号链解决方案测试结果

	ADA4084-2 、 AD7768-1 (中速模式， FMOD = 4 MHz，ODR = 16 ksp/s)+	ADA4084-2 、 AD7768-1 (中速模式， FMOD = 4 MHz，ODR = 16 kSPS)+ MCU FIR 和DEC至ODR = 16 k/16 = 1 kSPS	ADA4084-2 、 LTC2500-32 ADC MCLK = 1 MHz
增益 = 1时的RTI 噪声(μV rms)	3.718	0.868	0.82
增益 = 2时的RTI 噪声(μV rms)	1.996	0.464	0.42
增益 = 4时的RTI 噪声(μV rms)	1.217	0.286	0.3
增益 = 8时的RTI 噪声(μV rms)	0.909	0.208	0.24
增益 = 16时的RTI 噪声(μV rms)	0.808	0.186	0.19
增益 = 1时的THD (dB)	-125	-125	-122
增益 = 2时的THD (dB)	-125	-125	-119
增益 = 4时的THD (dB)	-124	-124	-118
增益 = 8时的THD (dB)	-120	-120	-117
增益 = 16时的 THD (dB)	-115	-115	-115
增益 = 1时的 CMRR (dB)	131	131	114
增益 = 4时的 CMRR (dB)	117	117	121
增益 = 16时的 CMRR (dB)	120	120	126
Pd典型值(mW)	31.3	31.3	33.2

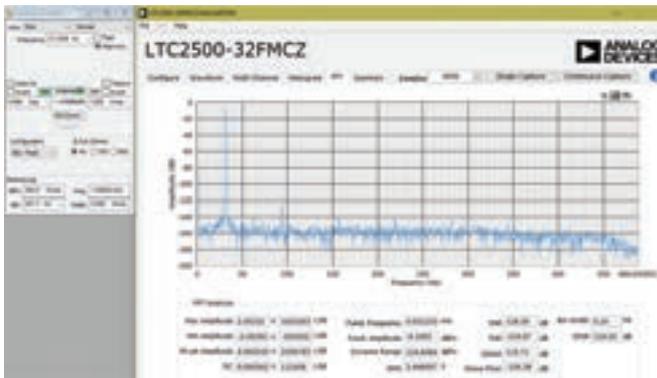


图10. 增益为1时的ADA4084-2 PGIA和LTC2500-32板FFT。

结论

针对地震学和能源勘探应用，为了设计一个非常低噪声和低功耗的DAQ解决方案，可以使用低噪声、低THD的精密放大器设计分立PGIA，以驱动高分辨率精密ADC。这种解决方案可以根据功耗要求灵活地平衡噪声、THD和ODR。

- ▶ LTC2500-32的低噪声性能加上ADA4084-2和LTC2500-32的优点，使得解决方案表现出最佳噪声性能，无需MCU进一步滤波处理。
- ▶ 在PGIA增益 = 1时，ADA4522-2和ADA4084-2都有良好的噪声性能。噪声性能约为0.8 $\mu\text{V rms}$ 。

表6. 精密运算放大器选型表

产品型号	V_{OS} (最大值, 单位: μV)	I_{BIAS} (最大值)	GBP (典型值, 单位: MHz)	0.1 Hz至10 Hz V_{NOISE} (典型值, 单 位: nV p-p)	V_{NOISE} 密度 典型值	电流噪声 密度 典型值	I_O /放大器 典型值	V_S 范围 (最小值, 单位: V)	V_S 范围 (最大值, 单位: V)
ADA4522-2	5	150 pA	2.7	117	5.8 nV/ $\sqrt{\text{Hz}}$	800 fA/ $\sqrt{\text{Hz}}$	830 μA	4.5	55
ADA4084-2	100	250 nA	15.9	100	3.9 nV/ $\sqrt{\text{Hz}}$	550 fA/ $\sqrt{\text{Hz}}$	625 μA	3	30
ADA4625-1	80	75 pA	18	150	3.3 nV/ $\sqrt{\text{Hz}}$	4.5 fA/ $\sqrt{\text{Hz}}$	4 mA	5	36
LT1124	70	20 nA	12.5	70	2.7 nV/ $\sqrt{\text{Hz}}$	300 fA/ $\sqrt{\text{Hz}}$	2.3 mA	8	44
LT6233	500	3 μA	60	220	1.9 nV/ $\sqrt{\text{Hz}}$	430 fA/ $\sqrt{\text{Hz}}$	1.15 mA	3	12.6
ADA4084-1	100	250 nA	15.9	100	3.9 nV/ $\sqrt{\text{Hz}}$	550 fA/ $\sqrt{\text{Hz}}$	565 μA	3	30
ADA4807-1	125	1.6 μA	200	160	3.3 nV/ $\sqrt{\text{Hz}}$	700 fA/ $\sqrt{\text{Hz}}$	1 mA	2.7	11
ADA4523-1	5	300 pA	5	88	4.2 nV/ $\sqrt{\text{Hz}}$	1 pA/ $\sqrt{\text{Hz}}$	4.5 mA	4.5	36
LT1128	40	90 nA	20	35	850 pV/ $\sqrt{\text{Hz}}$	1 pA/ $\sqrt{\text{Hz}}$	7.4 mA	8	44
LTC6228	95	25 μA	890	940	880 pV/ $\sqrt{\text{Hz}}$	3 pA/ $\sqrt{\text{Hz}}$	16 mA	2.8	11.75
LTC6226	95	20 μA	420	770	1 nV/ $\sqrt{\text{Hz}}$	2.4 pA/ $\sqrt{\text{Hz}}$	5.5 mA	2.8	11.75

▶ ADA4084-2在高增益时具有更好的噪声性能。在增益 = 16 时，ADA4084-2和LTC2500-32的噪声为0.19 $\mu\text{V rms}$ ，比ADA4522-2的0.25 $\mu\text{V rms}$ 要好。

▶ 对于AD7768-1，借助MCU滤波，ADA4084-2和AD7768-1解决方案表现出与ADA4084-2和LTC2500-32解决方案相似的噪声性能。

本文给出的数据采集解决方案要求低噪声和低功耗，而带宽有限。其他DAQ应用会有不同的性能要求。如果低功耗不是必需的，可以使用如下运算放大器来构建PGIA：

- ▶ 最低噪声：可以考虑LT1124和LT1128以获得最佳噪声性能。
- ▶ 最低漂移：新型零漂移放大器ADA4523具有比ADA4522-2和LTC2500-32更好的噪声特性。
- ▶ 最低偏置电流：如果传感器的输出电阻较高，建议使用ADA4625-1。
- ▶ 较高带宽：当构建高带宽DAQ应用中的高带宽、低噪声PGIA时，ADA4807、LTC6226和LTC6228是很好的解决方案。

在噪声和功耗不重要，但要求较小PCB面积和高集成度的DAQ应用中，ADI公司的新型集成PGIA ADA4254和LTC6373也是很好的选择。ADA4254是一款零漂移、高电压、1/16至~176增益的鲁棒PGIA，而LTC6373是一款25 pA I_{BIAS} 、36 V、0.25至~16增益、低THD PGIA。

参考资料

- ¹ [地震检波器](#)。ScienceDirect。
- ² Jesse Santos、Angelo Nikko Catapang和Erbe D. Reyta。“[了解地震信号检测网络的基础知识](#)”。*模拟对话*，第53卷第4期，2019年12月。
- ³ Kristina Fortunado。“[可编程增益仪表放大器：找到最适合您的放大器](#)”。*模拟对话*，第52卷第4期，2018年12月。



作者简介

David Guo是ADI公司线性产品部门的产品应用工程师。他于2007年加入ADI公司中国应用中心，担任应用工程师，后于2011年6月转任精密放大器部门担任应用工程师。自2013年1月起，David担任ADI公司线性产品部门的应用工程师。他负责精密放大器、仪表放大器、高速放大器、电流检测放大器、乘法器、基准电压源和RMS-DC等产品的技术支持工作。David拥有北京理工大学机电工程学士学位和硕士学位。联系方式：david.guo@analog.com。



作者简介

Steven Xie于2011年3月加入ADI北京分公司，担任ADI中国设计中心的产品应用工程师。他负责中国市场SAR型ADC产品的技术支持工作。在此之前，他曾在无线通信基站领域做过四年的硬件设计人员。2007年，Steven毕业于北京航空航天大学，并获得通信与信息系统硕士学位。联系方式：steven.xie@analog.com。

如何选择并设计最佳RTD温度检测系统

Jellenie Rodriguez, 应用工程师
Mary McCarthy, 应用工程师

简介

本文讨论基于电阻温度检测器(RTD)的温度测量系统的历史和设计挑战。本文还涉及RTD选型和配置上的权衡。最后,本文详细介绍了RTD系统优化和评估。

RTD温度测量为什么很重要?

温度测量在很多不同的终端应用中发挥着重要作用,例如工业自动化、仪器仪表、状态监控(CbM)和医疗设备。不管监控环境条件或校正系统的漂移性能如何,高准确度和高精度都非常重要。有多种类型的温度传感器可以使用,例如热电偶、电阻温度检测器(RTD)、电子带隙传感器和热敏电阻。具体选择何种温度传感器及如何设计,取决于所测量的温度范围和所需的精度。对于-200°C至+850°C之间的温度,RTD可提供高精度和良好稳定性的出色特性组合。

温度测量的主要挑战有哪些?

挑战包括:

- ▶ 电流和电压选择。RTD传感器是无源器件,不会自行产生电气输出。使用激励电流或电压来测量传感器的电阻,即让一个小电流经过传感器以产生电压。如何选择电流/电压?
- ▶ 具体设计的最佳选择是2线式、3线式还是4线式?
- ▶ RTD信号应如何调理?
- ▶ 如何调整上述变量,以便在规格范围内使用转换器或其他构建模块?
- ▶ 在系统中连接多个RTD—如何连接传感器?不同传感器之间是否能共享一些模块?对系统整体性能有何影响?
- ▶ 设计的预期误差是多少?

RTD选型指南

RTD概述

RTD传感器的阻值是以某种精确定义的方式随温度变化的函数。最广泛使用的RTD是铂Pt100和Pt1000,其提供2线、3线和4线配置。其他RTD类型由镍和铜制成。

表1. 常见RTD类型

RTD类型	材料	范围
Pt100, Pt1000	铂(数字为0°C时的电阻)	-200°C至+850°C
Pt200, Pt500	铂(数字为0°C时的电阻)	-200°C至+850°C
Cu10, Cu100	铜(数字为0°C时的电阻)	-100°C至+260°C
Ni120	镍(数字为0°C时的电阻)	-80°C至+260°C

最常见的Pt100 RTD有两种形状:线绕和薄膜。每种类型都按照若干标准化曲线和容差构建。最常见的标准化曲线是DIN曲线。DIN代表“Deutsches Institut für Normung”,意思是“德国标准化研究所”。曲线定义了铂100Ω传感器的阻值与温度的关系、标准化容差和工作温度范围。其定义的RTD精度从0°C时100Ω的基本电阻开始。DIN RTD有不同的标准容差分类。这些容差显示在表2中,它们也适用于低功耗应用中使用的Pt1000 RTD。

表2. RTD精度—A类、B类、1/3 DIN

传感器类型	DIN类	0°C容差	50°C容差	100°C容差
Pt100 RTD 薄膜电阻	B类	±0.30°C	±0.55°C	±0.80°C
Pt100 RTD 薄膜电阻	A类	±0.15°C	±0.25°C	±0.35°C
Pt100 RTD 线绕/薄膜	1/3 B类	±0.1°C	±0.18°C	±0.27°C

选择RTD传感器时，RTD本身及其精度都要考虑。温度范围随元件类型而变化，以校准温度(通常在0°C)显示的精度随温度而变化。因此，必须定义所测量的温度范围，并要考虑到任何低于或高于校准温度的温度都会有更宽的容差和更低的精度。

RTD按照0°C时的标称电阻来分类。Pt100传感器的温度系数约为 $0.385\Omega/^{\circ}\text{C}$ ，Pt1000的温度系数比Pt100大10倍。许多系统设计人员使用这些系数来获得近似的电阻到温度转换，但Callendar-Van Dusen方程提供了更准确的转换。

温度 $t \leq 0^{\circ}\text{C}$ 时，公式为：

$$R_{RTD}(t) = R_0[1 + At + Bt^2 + C(t - 100^{\circ}\text{C})t^3] \quad (1)$$

温度 $t \geq 0^{\circ}\text{C}$ 时，公式为：

$$R_{RTD}(t) = R_0(1 + At + Bt^2) \quad (2)$$

其中：

t 为RTD温度($^{\circ}\text{C}$)

$R_{RTD}(t)$ 为RTD在温度(t)时的电阻

R_0 为RTD在 0°C 时的电阻(本例中 $R_0 = 100\ \Omega$)

$A = 3.9083 \times 10^{-3}$

$B = -5.775 \times 10^{-7}$

$C = -4.183 \times 10^{-12}$

RTD接线配置

选择RTD时需要考虑的另一个传感器参数是其接线配置，这会影晌系统精度。市场上有三种不同的RTD接线配置，每种配置都有自己的优点和缺点，可能需要采用不同技术来减小测量误差。

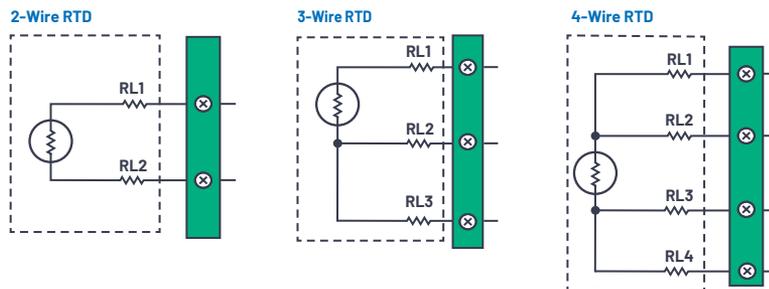


图1. RTD接线配置。

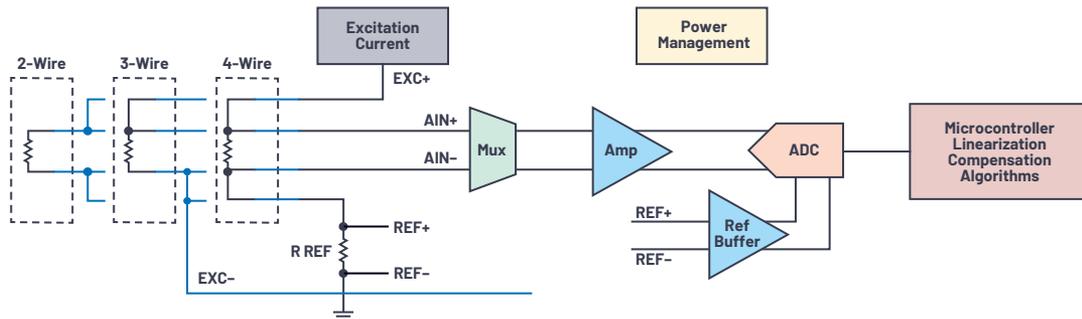


图2. 典型RTD测量信号链模块。

2线配置是最简单但精度最低的配置，原因是引线电阻的误差及其随温度的变化导致了显著的测量误差。因此，这种配置仅用于引线很短的应用或使用高电阻传感器(例如Pt1000)的应用，这样可以最大程度地减小引线电阻对精度的影响。

3线配置使用三个引脚，优势突出，因而是使用最多的配置，在连接器尺寸最小化的设计中很有用(仅需要3个连接端子，而4线RTD需要4线端子)。相对于2线配置，3线配置在精度上也有显著改善。3线配置中的引线电阻误差可以通过不同的校准技术来补偿，本文稍后会介绍这些技术。

4线是最昂贵但最准确的配置。这种配置消除了引线电阻及温度变化效应引起的误差。因此，4线配置可实现最佳性能。

RTD配置电路

高精度RTD传感器测量需要精密信号调理、模数转换、线性化和校准。RTD测量系统的典型设计由不同电路级组成，如图2所示。虽然信号链看起来很简单，但其中涉及到几个复杂因素，设计人员必须考虑复杂的元件选择、连接图、误差分析和模拟信号调理挑战。由于相关模块数量较多，上述因素会影响整体系统电路板尺寸和物料清单(BOM)成本。但好消息是，ADI公司提供了大量集成式解决方案。该完整的系统解决方案可帮助设计人员简化设计，减小电路板尺寸，缩短产品上市时间，并降低整个RTD测量系统的成本。

三种RTD接线配置需要不同的接线技术来将RTD连接到ADC，另外还要考虑其他外部元件以及ADC的要求，例如激励电流和灵活的多路复用器。本节将更深入地讨论每种RTD配置电路设计及注意事项。

Σ-Δ型ADC

当设计RTD系统时，Sigma-Delta(Σ-Δ)型ADC能提供多方面优势。首先，Σ-Δ型ADC能够对模拟输入过采样，从而最大程度地减少外部滤波，只需要一个简单的RC滤波器。另外，它们支持灵活地选择滤波器类型和输出数据速率。在采用市电供电的设计中，内置数字滤波可用来抑制交流电源的干扰。24位高分辨率ADC(如AD7124-4/AD7124-8)具有21.7位(最大值)的峰值分辨率。其他优点包括：

- ▶ 宽共模范围的模拟输入
- ▶ 宽共模范围的基准输入
- ▶ 能够支持比率式配置
- ▶ 缓冲基准电压和模拟输入

有些Σ-Δ型ADC集成了很多功能，包括：

- ▶ 可编程增益放大器(PGA)
- ▶ 激励电流
- ▶ 基准电压源/模拟输入缓冲器
- ▶ 校准功能

此类ADC显著简化了RTD设计，并且减少了BOM，降低了系统成本，缩小了电路板空间，缩短了产品上市时间。

对于本文，AD7124-4/AD7124-8用作ADC。这两款器件是低噪声、低电流精密ADC，集成了PGA、激励电流、模拟输入和基准电压缓冲器。

比率测量

比率式配置是使用RTD或热敏电阻等电阻传感器的系统的合适且高性价比的解决方案。采用比率式方法，基准电压和传感器电压从同一激励源获得。因此，激励源不需要很精确。图3显示了4线RTD应用中的比率式配置示例。恒定的激励电流为RTD和精密电阻 R_{REF} 供电， R_{REF} 上产生的电压就是RTD测量的基准电压。激励电流的任何变化都不会影响测量的精度。因此，采用比率式方法时，允许使用噪声较大且不那么稳定的激励电流。激励电流具有更好的抗扰度，优于电压激励。本文稍后会讨论选择激励源值时需要考虑的主要因素。

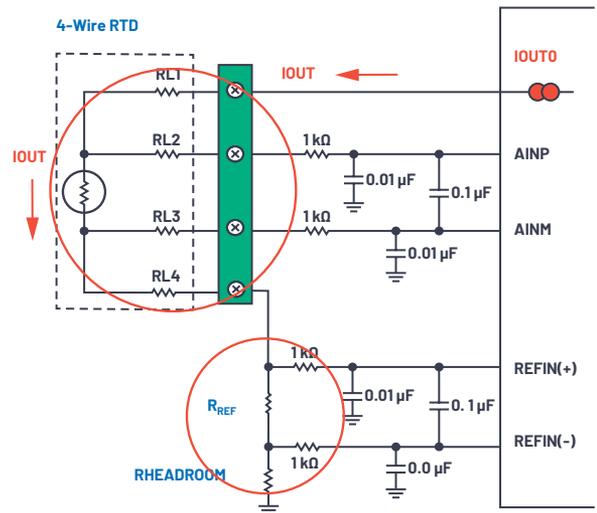


图3. 4线RTD比率测量。

IOUT/AIN共用引脚

许多RTD系统设计人员使用集成多路复用器和激励电流的Σ-Δ型ADC，以支持多通道测量和灵活地将激励电流连接到各传感器。AD7124等ADC允许单个引脚同时用作激励电流和模拟输入引脚(参见图4)。由于IOUT和AIN共用引脚，因此每个3线RTD传感器只需要两个引脚，这有利于增加通道数。但在这种配置中，抗混叠或电磁干扰(EMI)滤波中的大值电阻R与RTD串联，会给RTD电阻值带来误差，因此R值受到限制。正因如此，通常建议为每个激励电流源提供专用引脚，以避免给RTD测量带来误差。

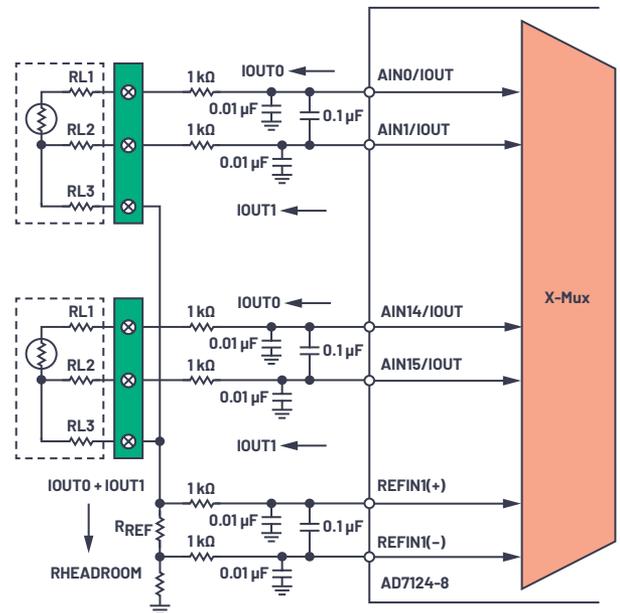


图4. 3线RTD, IOUT/AIN引脚共用。

4线RTD连接图

4线RTD配置性能最佳。相比于其他两种配置，系统设计人员面临的唯一问题是传感器本身的成本和4引脚连接器的尺寸。在这种配置中，引线引起的误差通过返回回路消除。4线配置使用开尔文检测，两条线承载往返RTD的激励电流，其余两条线检测RTD上的电压。当设计使用多个2线RTD时，可以使用单个激励电流源，并将激励电流导向系统中的不同RTD。按照4线配置将基准电阻放在RTD的低端，单个基准电阻便可支持所有RTD测量。也就是说，该基准电阻由所有RTD共享。

当设计使用多个4线RTD时，可以使用单个激励电流源，并将激励电流导向系统中的不同RTD。将基准电阻放在RTD的低端，单个基准电阻便可支持所有RTD测量。也就是说，该基准电阻由所有RTD共享。请注意，如果ADC的基准输入具有宽共模范围，则基准电阻可以放在高端或低端。因此，对于单个4线RTD，可以使用高端或低端上的基准电阻。但是，当系统中使用多个4线RTD时，将基准电阻放在低端是有利的，因为一个基准电阻可以由所有RTD共享。请注意，某些ADC内置基准电压缓冲器。这些缓冲器可能需要一定的裕量，因此如果使能缓冲器，则需要裕量电阻。使能缓冲器意味着可以将更强大的滤波连接到基准引脚而不会引起误差，例如ADC内的增益错误。

2线RTD连接图

2线RTD配置是最简单的配置，如图6所示。2线配置只需要一个激励电流源。来自ADC的三个模拟引脚用于实现单个2线RTD配置：一个引脚用于激励电流IOUT，两个引脚作为全差分输入通道(AINP和AINM)用于检测RTD上的电压。当设计使用多个2线RTD时，可以使用单个激励电流源，并将激励电流导向系统中的不同RTD。按照4线配置将基准电阻放在RTD的低端，单个基准电阻便可支持所有RTD测量。也就是说，该基准电阻由所有RTD共享。

2线配置是三种接线配置中精度最低的配置，原因是测量的实际电阻值既包括传感器的电阻值，也包括引线RL1和RL2的电阻值，从而增大了ADC上的电压测量结果。如果传感器在远程，系统使用非常长的导线，则误差将很大。例如，25英尺长的24 AWG铜线的等效电阻为： $0.026\Omega/\text{英尺}(0.08\Omega/\text{米}) \times 2 \times 25\text{英尺} = 1.3\Omega$ 。因此， 1.3Ω 导线电阻产生的误差为： $(1.3/0.385) = 3.38^\circ\text{C}$ (近似值)。导线电阻还会随温度而变化，这又会增加误差。

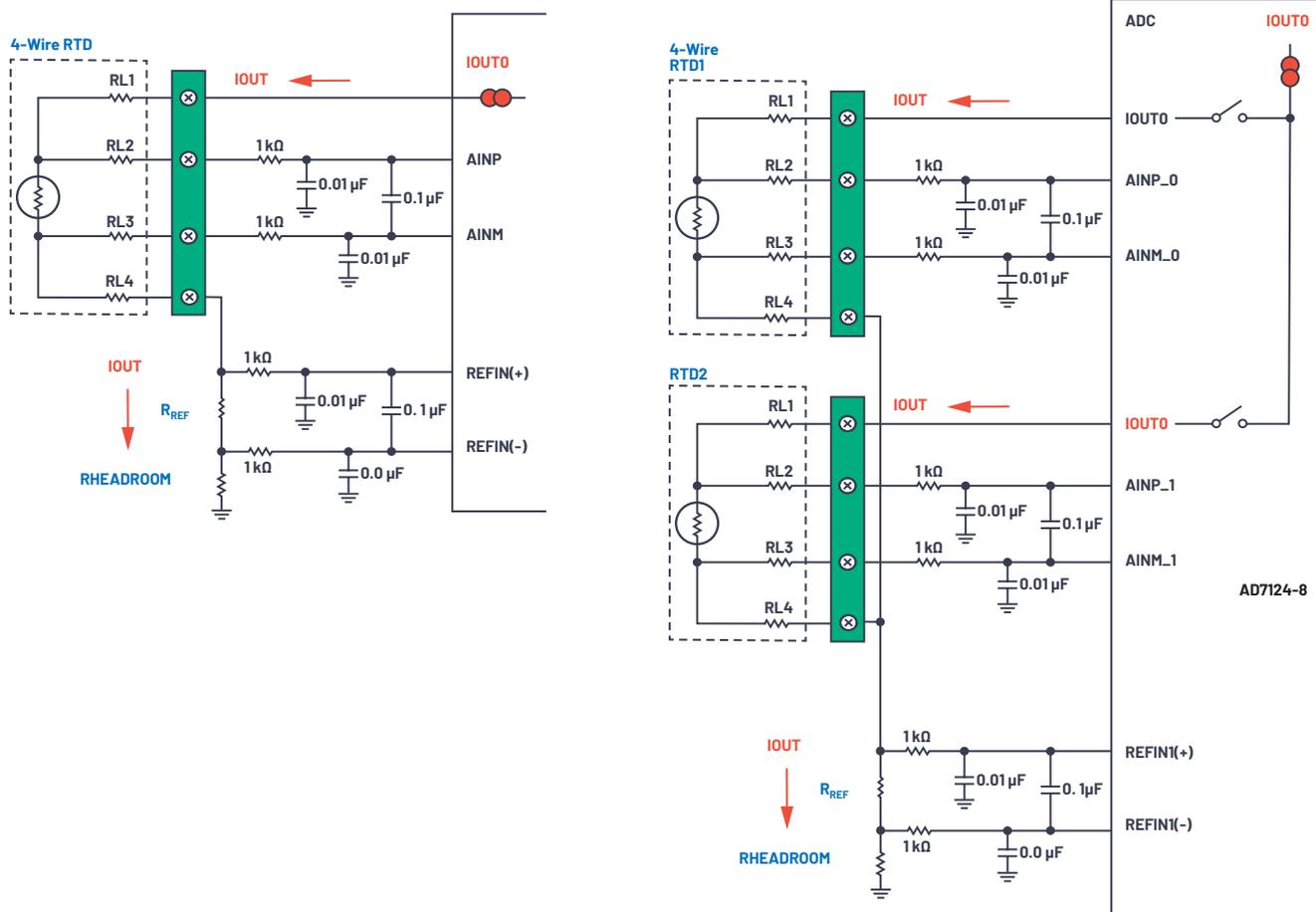


图5. 单个和多个4线RTD模拟输入配置测量。

3线RTD连接图

使用3线RTD配置可以大幅改善2线RTD配置的引线电阻所引起的较大误差。本文使用第二激励电流(如图7所示)来抵消RL1和RL2所产生的引线电阻误差。因此，来自ADC的四个模拟引脚

用于实现单个3线RTD配置：两个引脚用于激励电流(IOUT0和IOUT1)，两个引脚作为全差分输入通道(AINP和AINM)用于检测RTD上的电压。

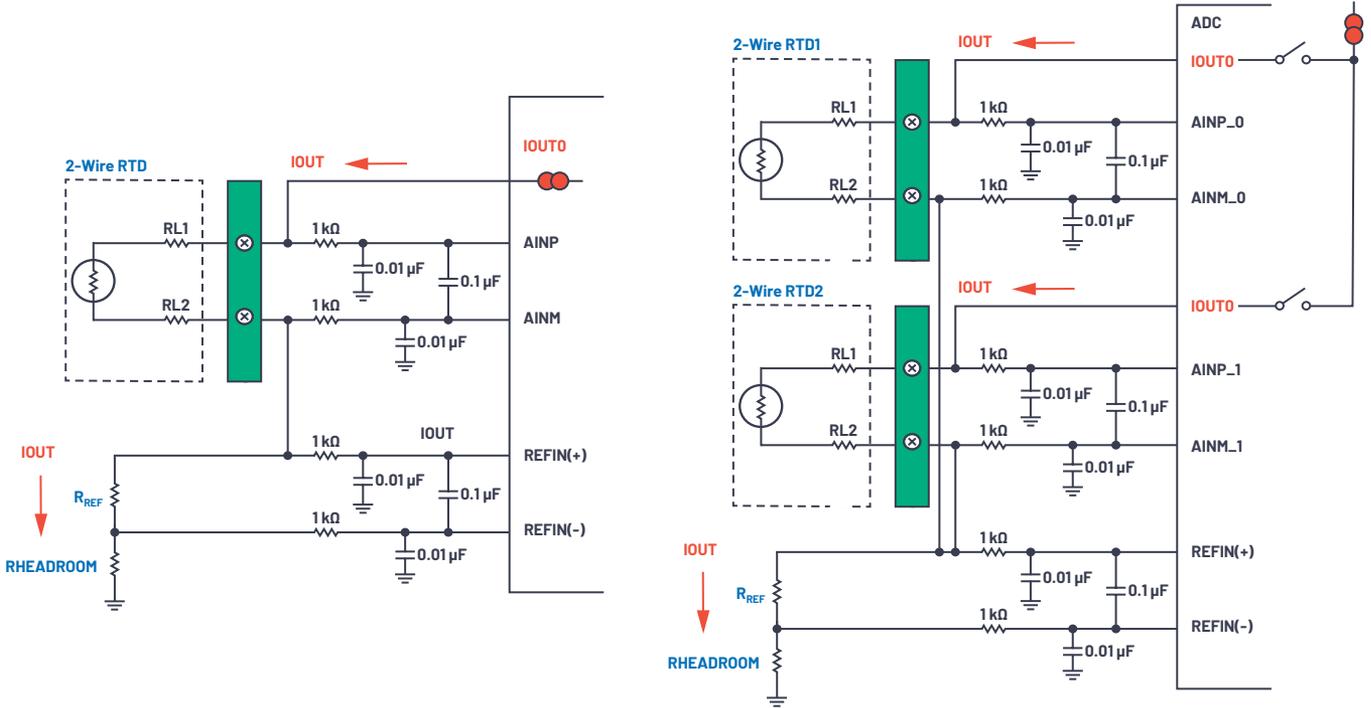


图6. 单个和多个2线RTD模拟输入配置测量。

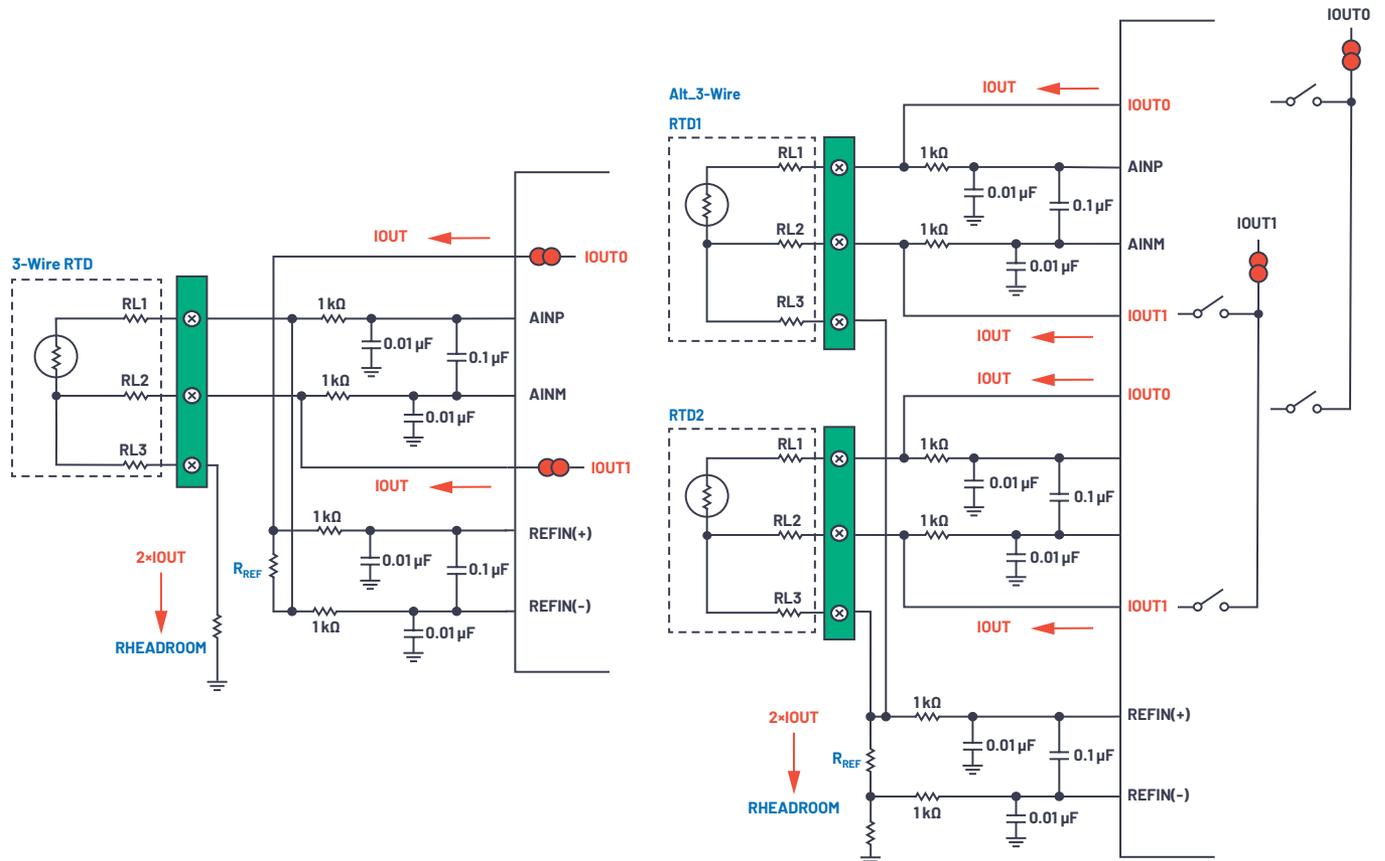


图7. 单个和多个3线RTD模拟输入配置测量。

有两种方法可以配置3线RTD电路。方法1将基准电阻放在顶边，使得第一激励电流 I_{OUT0} 流到 R_{REF} 、 $RL1$ ，然后流到RTD；第二电流流经 $RL2$ 引线电阻，产生的电压抵消 $RL1$ 引线电阻上的压降。因此，匹配良好的激励电流可完全消除引线电阻导致的误差。如果激励电流匹配得不是那么好，使用这种配置可使不匹配的影响最小化。同一电流流到RTD和 R_{REF} ；因此，两个 I_{OUT} 之间的任何不匹配只会影响引线电阻计算。测量单个RTD时，此配置很有用。

测量多个3线RTD时，建议将基准电阻放在底边(方法2)，这样只能使用单个基准电阻，从而最大限度地降低总成本。然而，在这种配置中，一个电流流过RTD，但有两个电流流过基准电阻。因此， I_{OUT} 的任何不匹配都会影响基准电压的值和引线电阻的抵消。当存在激励电流不匹配时，该配置的误差会比方法1更大。有两种可能的方法可以校准 I_{OUT} 之间的不匹配和不匹配漂移，从而提高第二种配置的精度。第一种方法是对激励电流斩波(交换)，在每个阶段执行一次测量，然后将两个测量值平均，从而实现校准。另一种办法是测量实际激励电流本身，然后在微控制器使用计算的不匹配来补偿该不匹配。关于这些校准的更多细节在CN-0383中讨论。

RTD系统优化

检查系统设计人员的问题，可发现设计和优化RTD应用解决方案存在不同的挑战。挑战一是上面讨论的传感器选型和连接图。挑战二是测量的配置，包括ADC配置、设置激励电流、设置增益和选择外部元件，同时确保系统优化并在ADC规格范围内运行。最后，最关键的问题是如何实现目标性能，确定有哪些误差源贡献了整体系统误差。

幸运的是，有一款新工具RTD_CONFIGURATOR_AND_ERROR_BUDGET_CALCULATOR，它为设计和优化RTD测量系统提供从概念到原型制作的实操解决方案。

该工具

- ▶ 有助于了解正确的配置、接线和电路图
- ▶ 有助于了解不同误差源并支持设计优化

该工具围绕AD7124-4/AD7124-8设计，允许客户调整激励电流、增益、外部元件等设置。它会指出超边界状况，以确保最终解决方案在ADC的规格范围内。

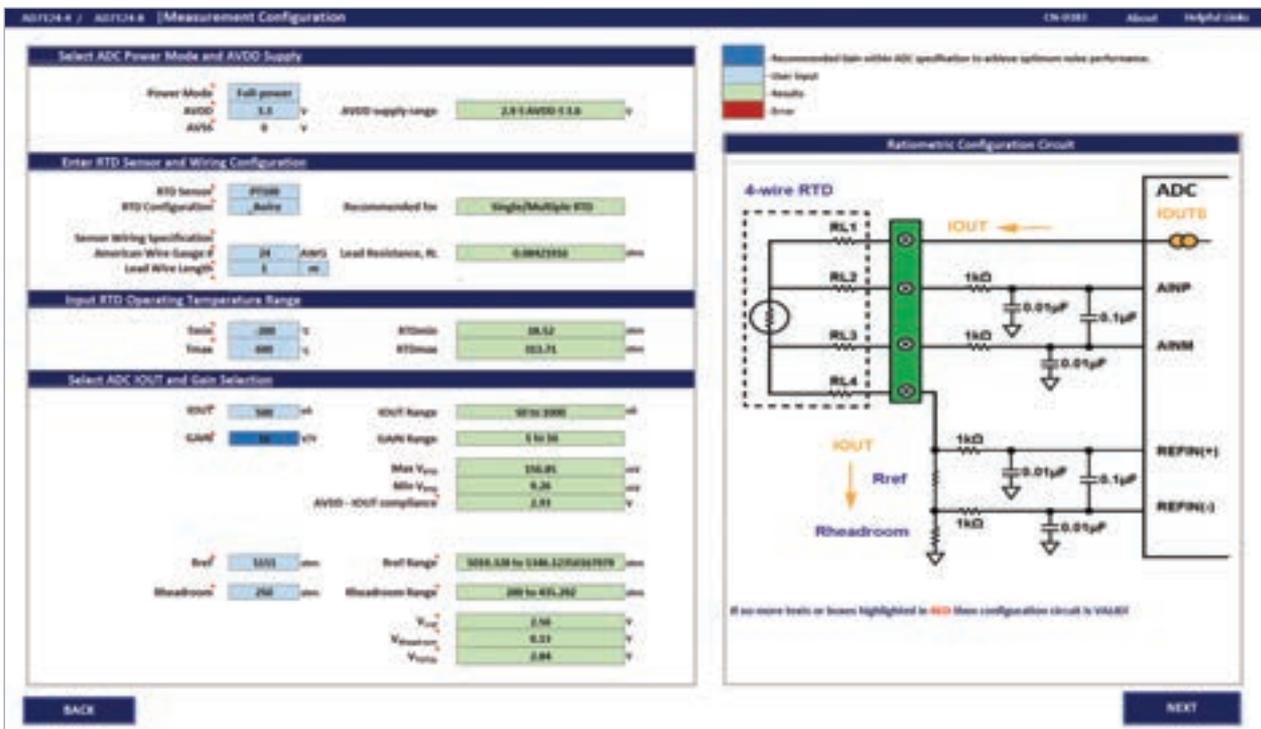


图8. RTD配置程序。

激励电流、增益和外部元件的选择

理想情况下，我们倾向于选择较高的激励电流以产生较高的输出电压，并使ADC输入范围最大化。然而，由于传感器为阻性，设计人员还必须确保大值激励电流的功耗或自发热效应不会影响测量结果。系统设计人员可能选择高激励电流。但是，为使自发热最小化，在两次测量之间需要关闭激励电流。设计人员需要考虑时序对系统的影响。另一种方法是选择较低激励电流，以使自发热最小。时序现已最小化，但设计人员需要确定系统性能是否受到影响。所有方案都可以通过[RTD_Configurator_and_Error_Budget_Calculator](#)进行测试。该工具允许用户平衡激励电流、增益和外部元件的选择，以确保模拟输入电压得到优化，同时调整ADC增益和速度，以提供更好的分辨率和系统性能，即噪声和失调误差更低。

要了解所得到的滤波曲线，或者要更深入地了解转换时序，[VirtualEval在线工具](#)可提供相关细节。

Σ - Δ 型ADC的ADC输入和基准输入均由开关电容前端连续采样。对于所讨论的RTD系统，基准输入也受外部基准电阻驱动。建议在 Σ - Δ 型ADC的模拟输入端使用一个外部RC滤波器用于抗混叠。为了EMC目的，系统设计人员可以在模拟输入端和基准输入端使用较大R和C值。大RC值在测量中可能引起增益误差，因为在两个采样时刻之间的时间里，前端电路没有充足的时间来建立。缓冲模拟和基准输入可防止此类增益误差，从而允许使用不受限制的R和C值。

对于AD7124-4/AD7124-8，当使用大于1的内部增益时，模拟输入缓冲器自动使能，由于PGA放置在输入缓冲器的前面，并且PGA是轨到轨的，所以模拟输入也是轨到轨的。但是，对于基准缓冲器，或者在增益为1时使用ADC且使能模拟输入缓冲器，则有必要确保提供正确运行所需的裕量。

Pt100输出的信号电平很低，大约为几百mV。为获得最佳性能，可以使用宽动态范围的ADC。或者使用一个增益级来放大信号，再将其应用于ADC。AD7124-4/AD7124-8支持1到128的增益，因而可以针对各种激励电流优化设计。PGA增益的多个选项允许设计人员在激励电流值与增益、外部元件、性能之间取舍。RTD配置工具会指示新的激励电流值是否能与所选RTD传感器一起使用。它还会给出精密基准电阻和基准裕量电阻的适当建议值。请注意，该工具可确保ADC在规格范围内使用——它会显示支持相关配置的可能增益。AD7124激励电流具有输出顺从性；也就是说，提供激励电流的引脚上的电压相对于AVDD需要一些裕量。该工具也会确保符合该顺从规格。

借助RTD工具，系统设计人员可以保证系统在ADC和RTD传感器的工作限值内运行。基准电阻等外部元件的精度及其对系统误差的贡献将在稍后讨论。

滤波选项(模拟和数字50 Hz/60 Hz抑制)

如前所述，建议将抗混叠滤波器配合 Σ - Δ 型转换器使用。嵌入式滤波器是数字式，所以频率响应在采样频率附近折回。为了充分衰减调制器频率及其倍数处的干扰，必须使用抗混叠滤波。 Σ - Δ 型转换器会对模拟输入过采样，因此抗混叠滤波器的设计大大简化，只需要一个简单的单极点RC滤波器。

当最终系统投入现场使用时，处理来自系统所处环境的噪声或干扰可能非常有挑战性，尤其是在工业自动化、仪器仪表、过程控制或功率控制等应用领域，这些应用要求耐噪，同时不能产生太大噪声而影响相邻元器件。噪声、瞬态或其他干扰源会影响系统精度和分辨率。当系统由交流电源供电时，也会产生干扰。交流电源频率在欧洲是50 Hz及其倍数，在美国是60 Hz及其倍数。因此，当设计RTD系统时，必须考虑具有50 Hz/60 Hz抑制能力的滤波电路。许多系统设计人员希望设计一个能够同时抑制50 Hz和60 Hz的通用系统。

大多数较低带宽ADC(包括AD7124-4/AD7124-8)提供多种数字滤波选项，通过编程可将陷波频率设置为50 Hz/60 Hz。所选滤波器选项会影响输出数据速率、建立时间以及50 Hz/60 Hz抑制。使能多个通道时，每次切换通道都需要一个建立时间以便产生转换结果。因此，选择具有较长建立时间的滤波器类型(即sinc4或sinc3)会降低整体吞吐速率。在这种情况下，可使用后置滤波器或FIR滤波器以较短的建立时间提供合理的50 Hz/60 Hz同时抑制，从而提高吞吐速率。

功耗考虑

系统的电流消耗或功耗预算分配高度依赖于最终应用。AD7124-4/AD7124-8具有三种功耗模式，支持在性能、速度和功耗之间进行权衡。便携式或远程应用须使用低功耗器件和配置。对于某些工业自动化应用，整个系统都由4 mA到20 mA环路供电，因此允许的电流预算最大值仅有4 mA。对于此类应用，可以将器件设置为中功率或低功耗模式。速度要低得多，但ADC仍能提供高性能。如果应用是由交流电源供电的过程控制，则电流消耗可以高得多，因此器件可以设置为全功率模式，该系统可以实现高得多的输出数据速率和更高的性能。

误差源和校准选项

知道所需的系统配置之后，下一步是估算与ADC相关的误差和系统误差。这些误差可帮助系统设计人员了解前端和ADC配置是否满足整体目标精度和性能。[RTD_Configurator_and_Error_Budget_Calculator](#)允许用户修改系统配置以获得最佳性能。例如，图9显示了所有误差的摘要。系统误差饼图表明，外部基准电阻的初始精度及其温度系数是系统总误差的主要贡献因素。因此，必须考虑使用更高精度和更好温度系数的外部基准电阻。

ADC引起的误差不是系统总误差的最重要贡献因素。但是，使用AD7124-4/AD7124-8的内部校准模式可以进一步减小ADC的误差贡献。建议在上电或软件初始化时进行内部校准，以消除ADC增益和失调误差。请注意，这些校准不会消除外部电路造成的误差。但是，ADC还支持系统校准，使得系统失调和增益错误可以最小化，但这可能会增加额外的成本，大多数应用可能不需要。

故障检测

对于恶劣环境或安全很重要的应用，诊断正成为行业要求的一部分。AD7124-4/AD7124-8中的嵌入式诊断减少了对外部元件实现诊断的需求，使得解决方案尺寸更小、时间更短且成本更低。诊断包括：

- ▶ 检查模拟引脚上的电压电平，确保其在额定工作范围内
- ▶ 串行外设接口(SPI)总线的循环冗余校验(CRC)
- ▶ 存储器映射的CRC
- ▶ 信号链检查

这些诊断使得解决方案更强大。根据IEC 61508，典型3线RTD应用的失效模式、影响和诊断分析(FMEDA)表明安全失效比率(SFF)大于90%。

RTD系统评估

图10显示了来自电路笔记CN-0383的一些测量数据。该测量数据是利用AD7124-4/AD7124-8评估板获得，其中包括2-/3-/4-线RTD的演示模式，并计算了相应的摄氏温度值。结果表明，2线RTD实现方案的误差更接近误差边界的下限，而3线或4线RTD实现方案的总体误差完全在允许限值以内。2线测量中的较高误差源于前面所述的引线电阻误差。



图9. RTD误差源计算程序。

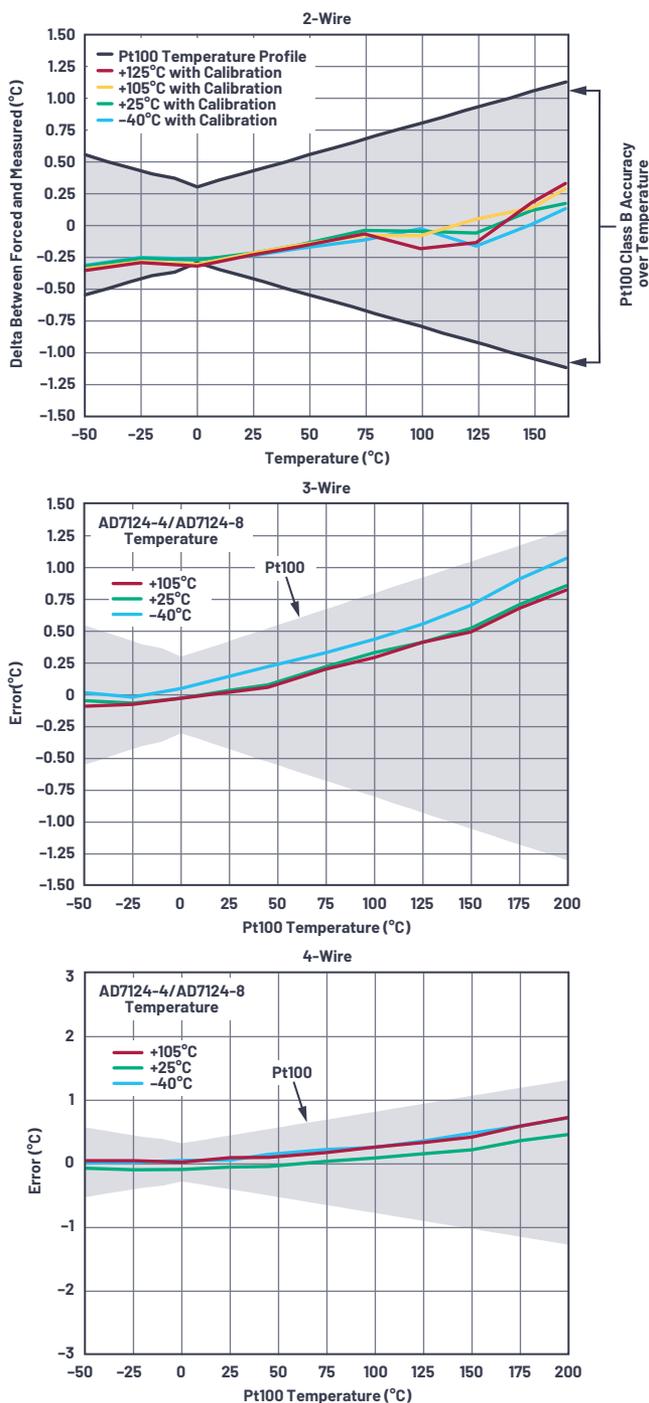


图10. 2-/3-/4-线RTD温度精度测量后置滤波器，低功耗模式，25 SPS。

这些例子说明，当与ADI公司的较低带宽 Σ - Δ 型ADC(如AD7124-4/AD7124-8)一起使用时，遵循上述RTD指南将能实现高精度、高性能设计。电路笔记(CN-0383)也可用作参考设计，帮助系统设计人员快速实现原型。评估板允许用户评估系统性能，每种示例配置演示模式都可以使用。进一步说，使用ADI生成的示例代码(可从AD7124-4/AD7124-8产品页面获得)，可以轻松开发出不同RTD配置的固件。

采用 Σ - Δ 架构的ADC(例如AD7124-4/AD7124-8)适合于RTD测量应用，因为其解决了诸如50 Hz/60 Hz抑制之类的问题，并且模拟输入具有宽共模范围(基准输入也可能有)。另外，这些器件具有高集成度，包含RTD系统设计所需的全部功能。它们还提供增强特性，如校准能力和嵌入式诊断。这种集成度加上完整的系统资料或生态系统，将能简化整体系统设计，降低成本，缩短从概念到原型的设计周期。

为使系统设计人员的设计之旅更轻松，可以使用 [RTD_Configurator_and_Error_Budget_Calculator](#) 工具和在线工具 VirtualEval、评估板硬件和软件以及CN-0383来解决不同的挑战，例如连接问题和整体误差预算，将用户的设计体验提升到更高层次。

结论

本文已说明，设计RTD温度测量系统是一个具挑战性的多步骤过程。它需要选择不同的传感器配置、ADC和优化，并考虑这些决策如何影响整体系统性能。ADI公司的RTD_Configurator_and_Error_Budget_Calculator工具和在线工具VirtualEval、评估板硬件和软件以及CN-0383，通过解决连接和整体误差预算问题来简化该过程。



作者简介

Jellenie Rodriguez是ADI公司精密转换器技术部的一名应用工程师。她主要关注用于直流测量的精密 Σ - Δ 型ADC。她于2012年加入ADI公司，2011年毕业于San Sebastian College-Recoletos de Cavite，获得电子工程学士学位。联系方式：jellenie.rodriguez@analog.com。



作者简介

Mary McCarthy是ADI公司应用工程师。她于1991年加入ADI公司，在爱尔兰科克市的线性与精密技术应用部工作，主要关注精密 Δ - Σ 型转换器。她于1991年毕业于科克大学，获得电子与电气工程学士学位。联系方式：mary.mccarthy@analog.com。

SMPS电感的安装方向会影响辐射吗？

Keith Szolusha, 应用总监
Gengyao Li, 应用工程师
Frank Wang, EMI工程师

开关模式电源(SMPS)产生的EMI辐射频谱是由许多参数组成的函数, 包括热回路大小、开关速度(压摆率)和频率、输入和输出滤波、屏蔽、布局 and 接地。一个潜在的辐射源是开关节点, 在很多原理图上称为SW。SW节点铜可用作天线, 发射快速高效的高功率开关事件产生的噪声。这是大多数开关稳压器的主要辐射源。

顶层SW节点的铜量当然应该最小化, 以限制天线尺寸。通过单芯片开关稳压器(IC内的电源开关), SW节点从IC一直到电感, 并在顶层留下一个短走线。通过使用一个控制器(开关控制器IC外部的功率开关), SW节点可以独立于开关, 远离IC。SW节点铜在降压和升压开关拓扑中连接到电感的一侧。由于涉及众多性能参数, PCB的XY平面中或内层上的第1层SW节点的布局很棘手(见图1)。

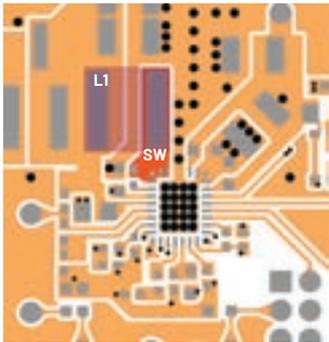


图1.DC3008A LT8386低EMI LED驱动器上第1层的XY平面中突出显示的SW节点。

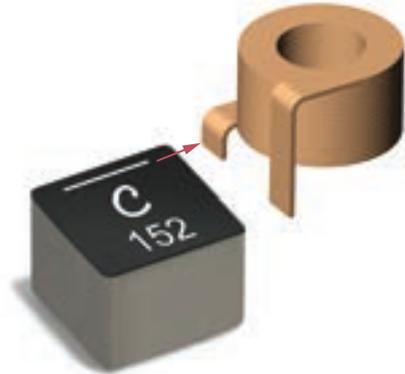


图2.Coilcraft XAL电感上的白色条纹是短线圈引线的标记, 因为线圈引线不可见。它表示端子和短引线的方向。在此连接高dv/dt以实现最低EMI。

电感几何形状

当然, 当考虑电感端子时, SW节点还会垂直延伸(在Z平面中)。电感端子的垂直方向可能会增大SW节点的天线效应和辐射。此外, 内部电感绕组可能不是对称的。即使电感的对称端子表明封装中隐藏的是对称结构, 但元件顶部的极性指示却有另外的说法。图2显示了Coilcraft XAL电感系列的内部绕组结构。扁平线绕组从元件底部开始, 结束于顶部, 因此在Z平面中, 一个端子最终要比另一个端子短得多。

此外, 侧面有裸露SW节点的电感可能比具有屏蔽垂直金属的电感更差, 如图3所示。电路板设计人员可以选择垂直裸露端子最少的电感来减少EMI, 但两个电感端子的方向和对辐射的相对影响如何?

辐射反映真相

被测电路板的低辐射性能是IC辐射性能和布局考虑相结合的结果。即使采用低辐射单片IC，也必须慎重处理布局，同时还要考虑到关键辐射元件的安装。为了证明这一点，我们考察了LT8386

演示电路的主电感L1的方向对电路板的影响(见图4)。在这种情况下，电感制造商Coilcraft规定元件上方标记有白线的为XAL6060系列电感的短端子。EMI室中的标准CISPR 25传导发射(CE)和辐射发射(RE)测试表明，该电感的放置方向(见图5)会严重影响性能。

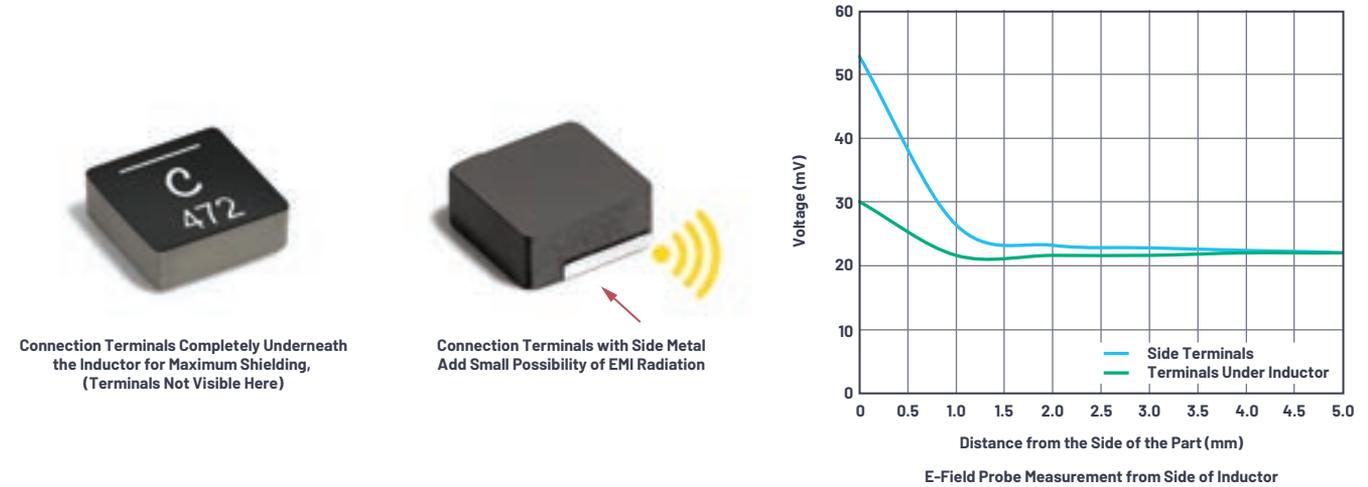


图3. 不仅要注意方向，还应注意EMI敏感设计上的电感端子类型。

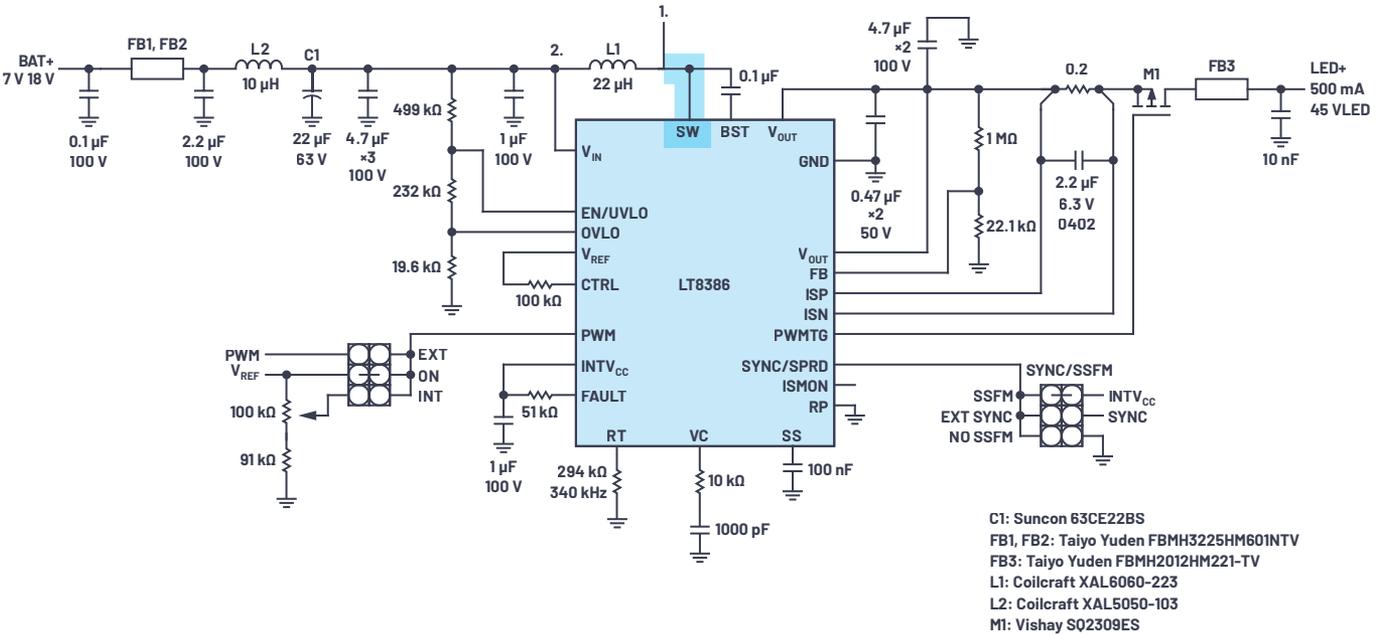


图4. DC3008A LT8386低EMI LED驱动器原理示意图中突出显示的SW节点。将短边端子放在方向1和方向2，比较完整辐射结果。

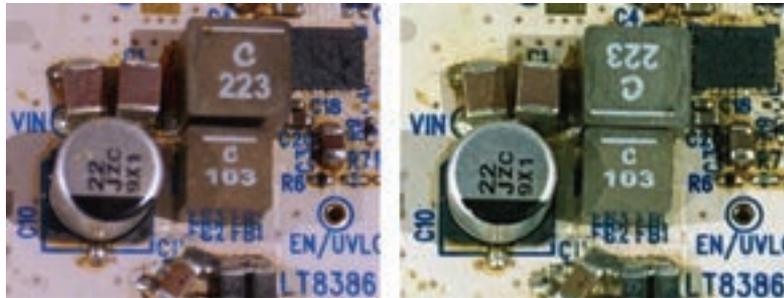


图5. 采用DC3008A LT8386 LED驱动器的Coilcraft XAL6060-223MEB电感方向辐射测试。L1方向1(左)，短端子在SW节点上；L1方向2(右)，长端子在SW节点上。辐射结果如图6至图8所示。

图6、图7和图8表明，DC3008A的辐射性能直接受到演示电路上L1方向的影响，其他元件没有变化。具体而言，对于方向一—即短边端子放在SW节点上，低频RE(150 kHz至150 MHz)和FM频段CE(70 MHz至108 MHz)具有较低EMI。AM频段中的17 dB μ V/m至20 dB μ V/m差异无法被忽略。

并非所有电感“生而平等”。绕组方向、端子形状、端子连接的形状甚至芯材料可能不同。芯材料和结构不同的磁场和电场的强度可能会起到改变电感辐射的作用。但是，本案例研究揭示了一个需要关注的方面，我们可以把它变成有利因素。

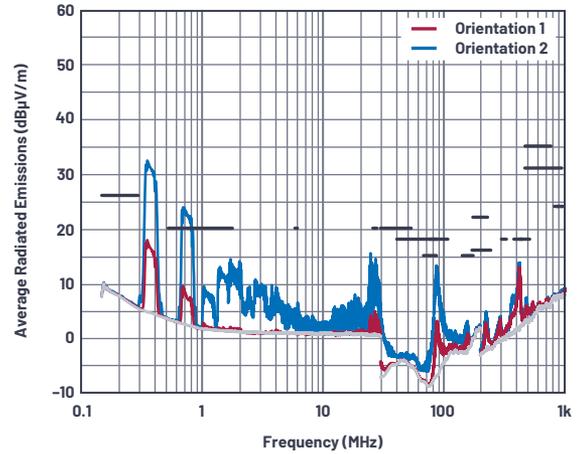
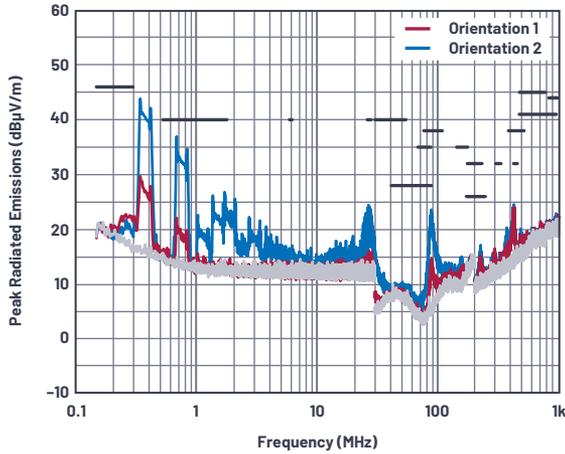


图6. 辐射发射表明，DC3008A上的电感方向对结果有重大影响。短边端子附着于SW节点以使SW天线最小(红色)，辐射发射(RE)得到显著改善。

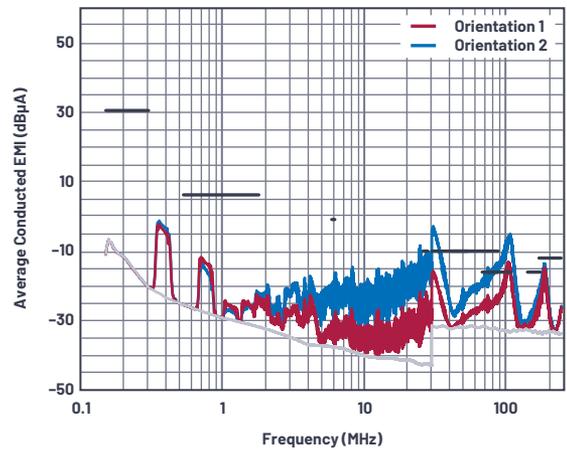
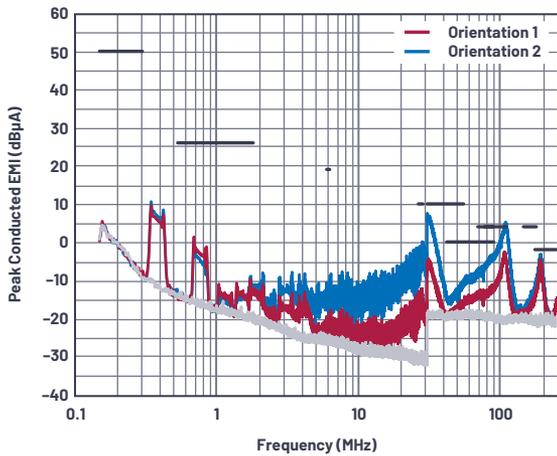


图7. 电感的短边端子附着于开关节点与另一种极性相比，电流探针方法传导发射(CE)有所改善(>3 MHz)。

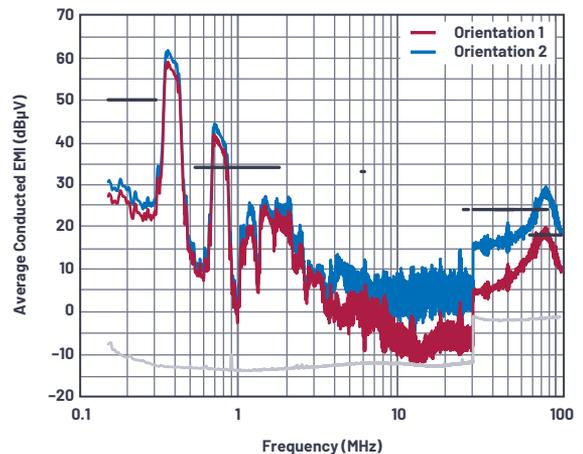
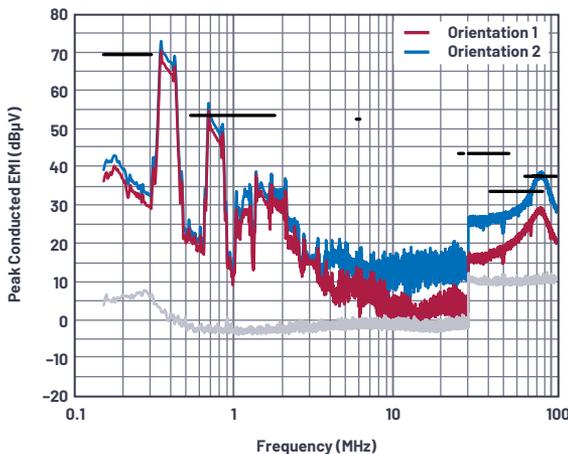


图8. 电感的短边端子附着于开关节点与另一种极性相比，电压方法传导发射(CE)有所改善(>3 MHz)。

无极化指示的电感

如果电感制造商用丝网正面标记或点指出内部端子尺寸的不同，那么很容易确定方向。如果选择此类电感中的一种用于设计，在PCB丝网上、安装图上甚至原理图中做上标记是明智的。遗憾的是，有些电感没有极化或短端子指示。内部绕组结构可能接近对称，或者可能存在已知的结构差异。这里没有任何恶意——制造商可能没有意识到其产品中固有的这种特定安装方向的区别。无论如何，我们建议在认证的腔室中评估选定电感在两个方向上的辐射，以确保高性能测量结果可重复。

有时候没有外部标记，电感的安装方向不可避免是任意的，但因为其他参数，仍需要使用电感。例如，Würth Elektronik的WE-MAPI金属合金电源电感尺寸很小，效率很高。其端子仅位于壳体的底部。每个元件的顶部WE徽标附近都有一个点，但数据手册上并未将该点指定为绕组指示的起点(见图9)。尽管最初这会

引起一些混淆，但该元件具有相当对称的内部绕组结构，两个安装方向的性能应当相同。因此，IC顶部的点不必在安装丝网上指示出来。不过，如果用在EMI至关重要的电路中，在两个方向上进行测试以确认性能是明智的。

另一示例：Würth WE-XHMI

我们用高性能Würth电感测试了DC3008A，封装顶部上的点和数据手册中指出了其绕组的起点(见图10)。对于LT8386的外形尺寸和电流要求，74439346150 15 μ H电感非常适合。同样，为了与Coilcraft进行比较，我们在两个方向上安装该电感以进行辐射测试(见图11)。

结果(见图12)类似于Coilcraft电感。辐射结果表明，电感的安装方向对辐射有着显著影响。在这种情况下，图11中的方向1显然是最佳方向，辐射最低。方向1的较低频率AM频段(RE)和FM频段(CE)辐射显然更好。

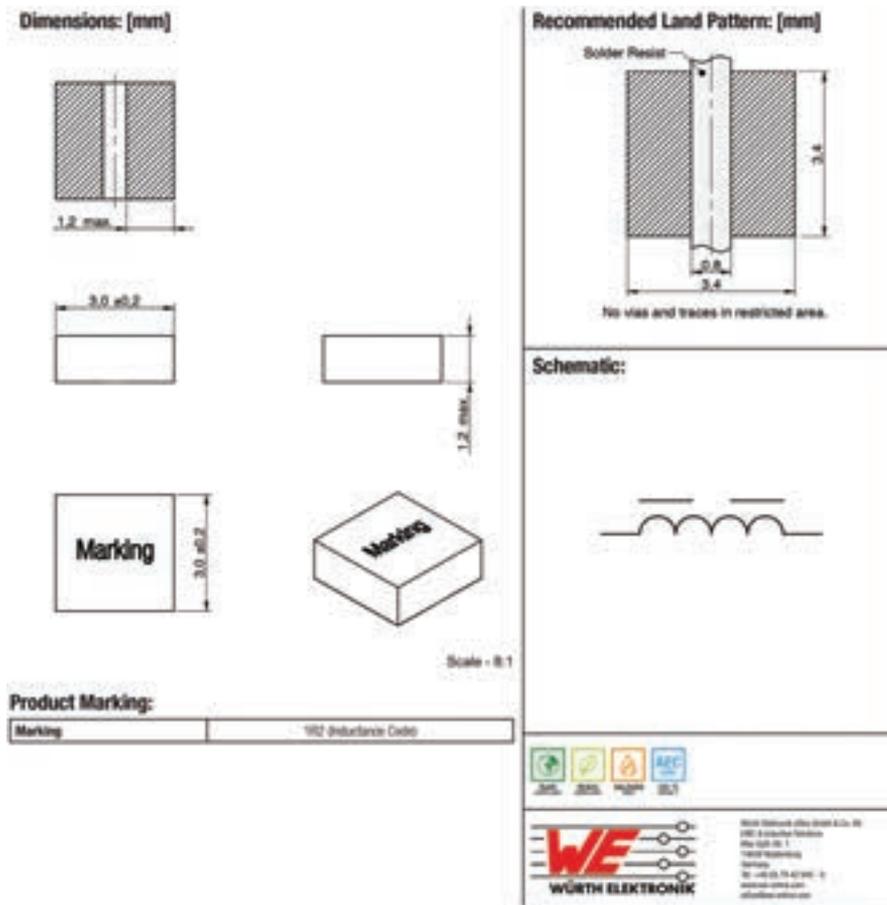


图9. WE-MAPI电感数据手册未给出绕组起始点，不过元件顶部标识上有一个绕组起始点。这些电感可能没有方向相关的辐射效应，但应通过测试确认。

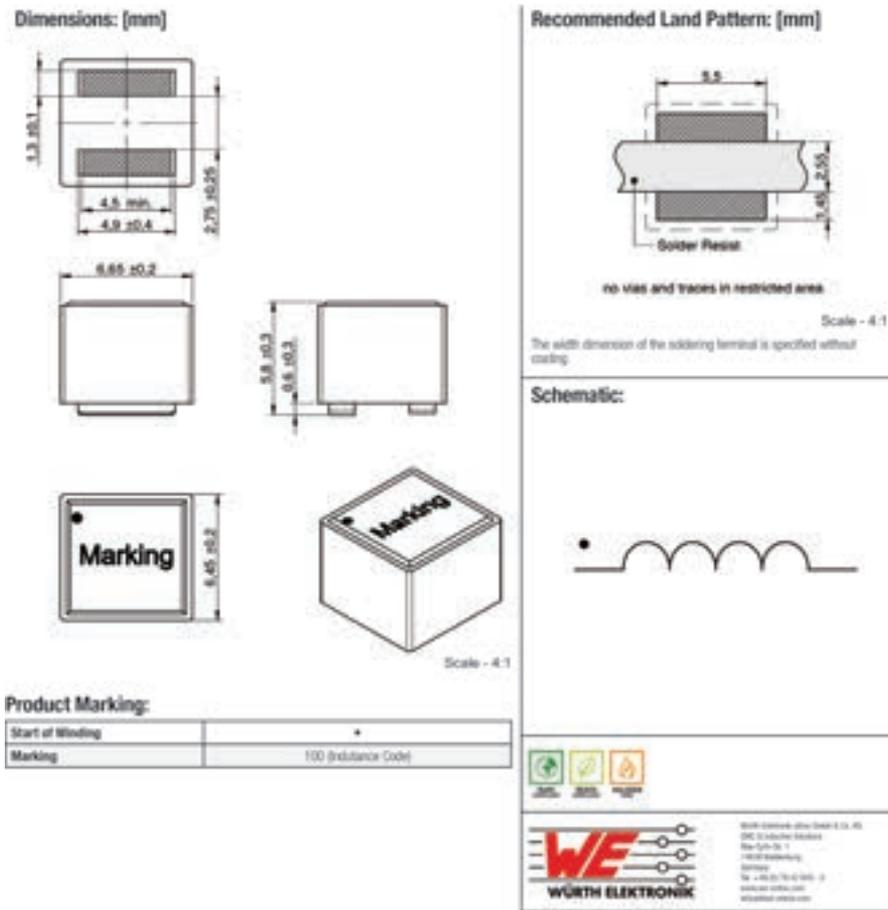


图10. WE-XHMI系列电感的顶部标识指明了绕组起始点。



图11. 采用DC3008A LT8386 LED驱动器的Würth 74439346150(“WE 150”)电感方向辐射测试。L1方向1(左), 绕组的短端子起始点在SW节点上; L1方向2(右), 长端子在SW节点上。辐射结果如图12所示, 表明绕组起始点应连接到SW节点以获得最佳效果。

双开关节点降压-升压IC(结果待续)

显而易见, 电感方向对单开关节点升压LED驱动器中的辐射有影响。我们可以假设升压调节器的SW节点具有相同的特征辐射, 因为电压调节器和LED驱动电路中的功率转换和开关元件相同。

我们还可以假设, 为使电感端子的天线效应最小化, 降压调节器具有类似的SW节点设计优先级。不过, 由于降压调节器的SW节点更靠近转换器的输入侧, 因此后续跟进工作可能有助于确定电感方向在RE和CE区域的影响是否与升压调节器相同。

对于双开关节点降压-升压转换器, 则有一点进退两难。常用的降压-升压转换器(如LT8390 60 V同步4开关降压-升压控制器系列中的转换器)具有重要的低EMI特性(如SSFM)和小型热环架构。单电感设计不能清楚地揭示电感方向对辐射的影响。若将短端子放在一个SW节点上, 则长端子在另一个SW节点上会起到天线的作用。在这些设计中, 哪个方向最好? 当所有四个开关在4开关工作区(V_{in} 接近 V_{out})中切换时, 会发生什么?

我们将在未来的文章中探讨这个问题—在不同电感方向测试带两个SW节点的4开关降压-升压型控制器的EMI。留给大家思考: 对于此拓扑结构, 也许有两种以上的选择, 180°分开?

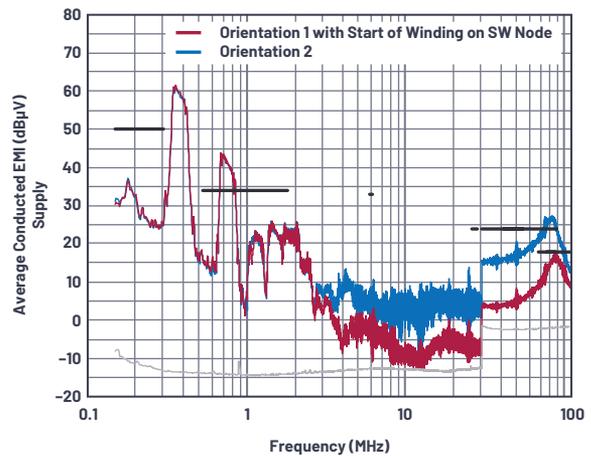
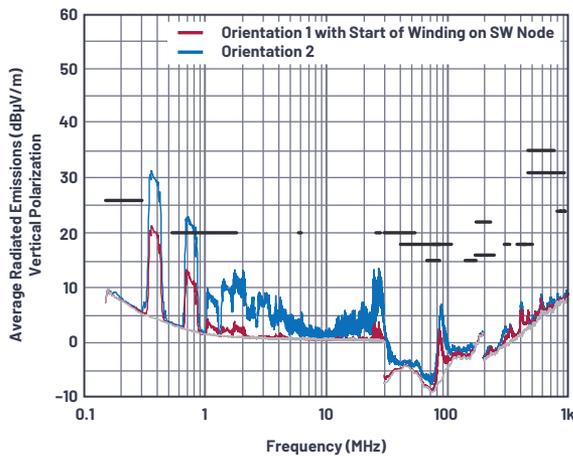


图12. 辐射和传导发射表明，Würth 74439346150高性能电感的安装方向对辐射结果有重大影响。

结论

开关稳压器中电感的安装方向很重要。测量辐射时，应注意电感方向及其可重复性—知道所选电感在这些方面有何区别，在

两个方向上进行测试，并且如果无法确定方向，应将可能的安装陷阱清楚地告知电路板生产部门。可能只需要将电感旋转180°就能改善辐射。



作者简介

Keith Szolusha是ADI公司应用总监，工作地点位于美国加利福尼亚州圣克拉拉。自2000年起，Keith任职于BBI电源部，重点关注升压、降压-升压和LED驱动器产品，同时还管理电源产品的EMI室。他毕业于马萨诸塞州剑桥市麻省理工学院(MIT)，1997年获电气工程学士学位，1998年获电气工程硕士学位，专攻技术写作。联系方式：keith.szolusha@analog.com。



作者简介

Gengyao Li是电源产品部应用工程师，工作地点位于加利福尼亚州圣克拉拉市。她主要负责设计和评估DC-DC转换器，包括升压、降压-升压和LED驱动器。Gengyao于2017年获得美国俄亥俄州立大学电气工程硕士学位。联系方式：gengyao.li@analog.com。



作者简介

Frank Wang获得德克萨斯大学达拉斯分校电气工程硕士学位，在加入ADI公司之前，曾在一家独立认证的合规实验室工作。他曾担任EMC/EMI测试工程师和项目负责人，拥有四年相关工作经验。Frank在标准测试、时间表安排、工程调试、测试仪器校准和烟室维护方面拥有丰富的经验。联系方式：frank.wang@analog.com。

非常见问题第190期： 可调高压电源兼具精度和 可重复性，适合传感器偏 置应用

Lionel Wallace, 现场应用工程师
Jason Fischer, 应用工程师
Ben Douts, 现场应用工程师

问题：

有没有一种简单的办法来创建适合传感器偏置应用的高压电源？



简介

提供高精度输出的可调高压电源很难构建。时间、温度和生产过程中的差异等带来的漂移通常都会导致误差。传统上用于反馈的阻性网络是常见误差源。本文提出一种利用集成电路(IC)反馈路径的新颖设计。此电路用于传感器偏置应用，与利用电阻网络提供反馈的设计相比，精度更高，漂移更低，更加灵活，甚至还能节约成本。

图1显示了构建可调高压偏置电路的传统方法。DAC用于产生控制电压，运算放大器用于提供增益。图1中的电路提供~0 V至110 V的输出，控制电压范围为0V至5 V。

由于高压传感器常常具有相当高的容性，因此一般使用电阻(R2)来将运算放大器输出与负载隔离，避免潜在的稳定性问题。

答案：

当然，只需使用集成精密反馈电阻的IC。

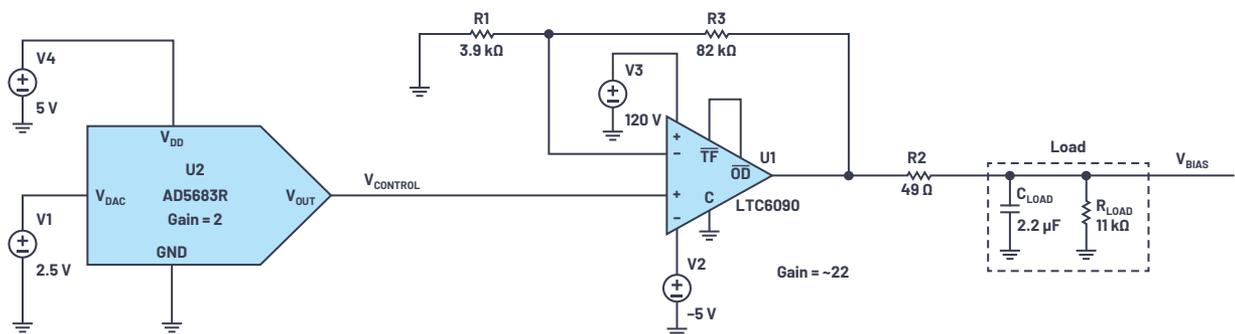


图1. 高压可调偏置电路的传统方法。

在某些情况下，这些电路工作得非常好。当需要更高的精度或更一致的长期性能时，利用IC实现反馈是有益的。

IC反馈实现

图2所示电路的配置考虑了以下设计目标：

- ▶ 控制电压：0 V至5 V
- ▶ 输出电压可调范围：~0 V至110 V
- ▶ 输出电流 > 10 mA
- ▶ 初始精度：±0.1%(典型值)
- ▶ 无需外部精密电阻

图2中的电路主要由三部分组成：控制电压、积分器和反馈路径。如上文所述，反馈由集成电路而非电阻网络提供。

控制电压输入范围为0 V至5 V。22倍电路增益提供从~0 V ($0\text{ V} \times 22$) 到110 V ($5\text{ V} \times 22$) 的输出偏置电压。为了产生控制电压，选择AD5683R。AD5683R是一款内置2 ppm/°C基准电压源的16位nanoDAC®。选择5 V输出范围，使电路能以~1.68 mV步进提供从~0 V到110 V的偏置电压。

积分器选择LTC6090。LTC6090是一款高压运算放大器，能够提供轨到轨输出和皮安级输入偏置电流。低输入偏置电流对于实现所需的高精度至关重要。此外，LTC6090提供的开环增益典型值大于140 dB，因此有限环路增益导致的系统误差大大减小。

LTC6090将反馈电压与控制电压进行比较，并将差值(即误差)积分，从而将输出(V_{BIAS})调整到所需的设定值。由R1和C1形成的时间常数设定积分时间，这不会影响放大器精度，因此不需要精密元件。为进行测试，负载建模为11 kΩ电阻与2.2 μF电容并联。

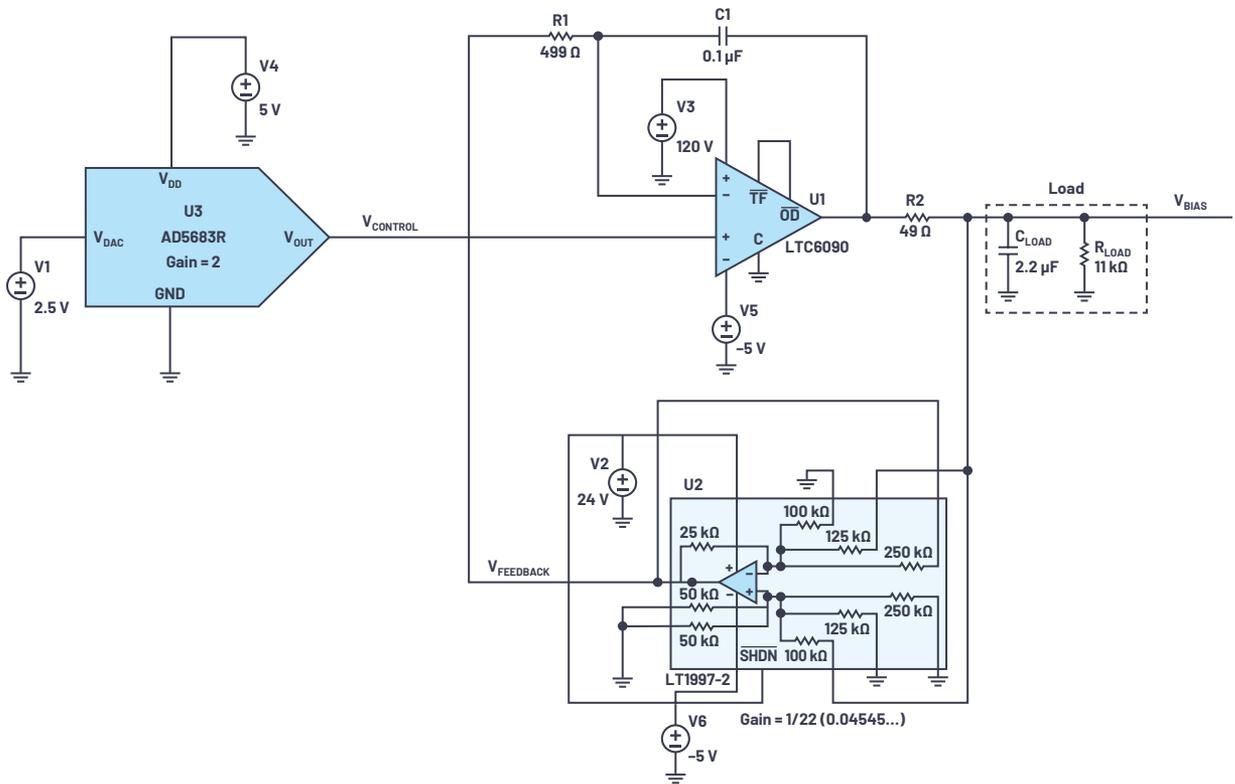


图2. ~0 V至110 V偏置的LTspice®原理图。

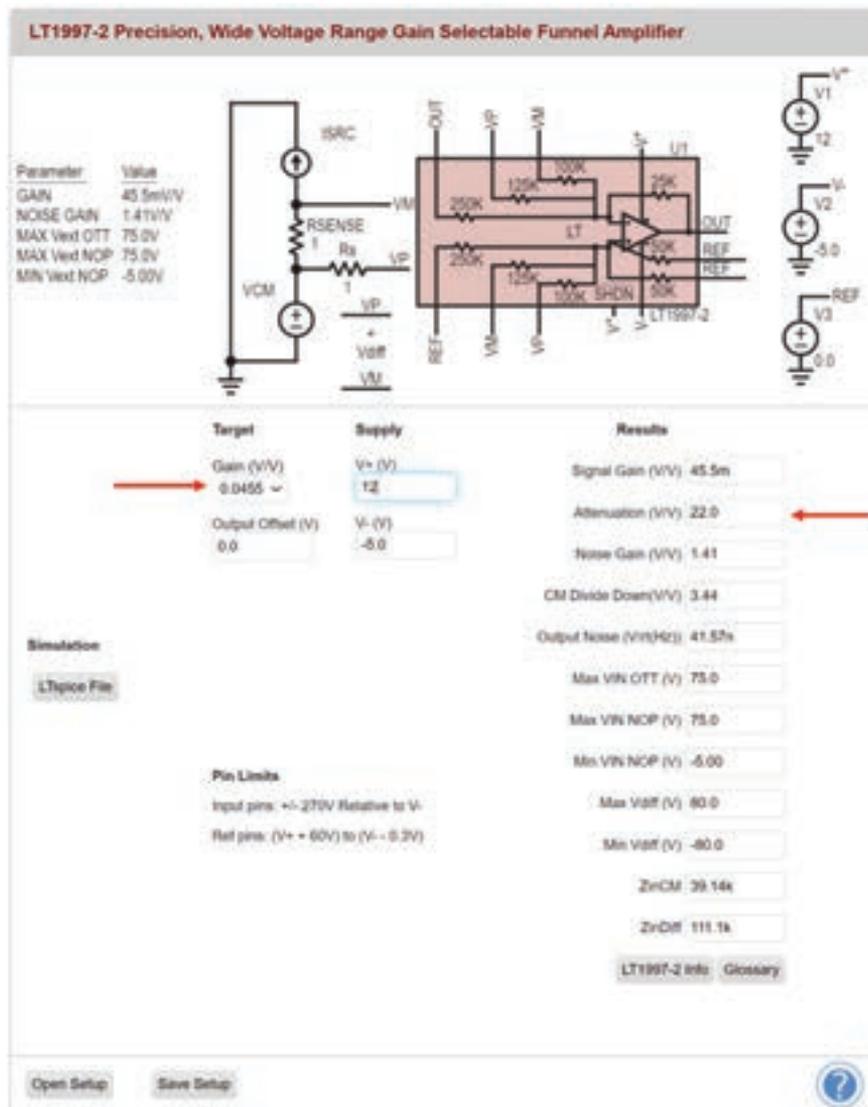


图3. LT1997-2设计工具的屏幕截图，衰减 = 22。

LT1997-2差分放大器为反馈环路提供22倍(增益 = 0.4545...)的衰减。实现22倍衰减所需的连接可以通过LTC1997-2在线计算器轻松确定。该工具的屏幕截图如图3所示。

LT1997-2非常灵活，支持广泛的增益/衰减组合。数据手册中提供了示例，评估板通过跳线可选设置支持许多增益组合。



图4. LT1997-2评估板(增益通过跳线和附加导线设置)。

测试设置

电路在LTspice中建模并符合设计目标。使用以下评估板来帮助进行硬件测试：

- ▶ EVAL-AD5683R: AD5683R DAC评估板
- ▶ DC1979A: LTC6090 140 V轨到轨输出运算放大器评估板(经修改以用于测试)
- ▶ DC2551A-B: LT1997可配置精密放大器演示板(经修改以用于测试)
- ▶ DC2275A: LT8331升压器演示板, $10\text{ V} \leq V_{\text{IN}} \leq 48\text{ V}$, $120\text{ V}_{\text{OUT}}$, 电流最高80 mA
- ▶ DC2354A: LTC7149降压器演示板, 配置为负 V_{OUT} ; $3.5\text{ V} \leq V_{\text{IN}} \leq 55\text{ V}$; $V_{\text{OUT}} = -3.3\text{ V}/-5\text{ V}$ 可调至-56 V, 最高4 A

产生控制电压

利用AD5683R评估板设置电路的控制电压。该板通过USB端口连接到运行ADI公司ACE(分析、控制、评估)软件的笔记本电脑。ACE提供了一个简单的GUI来配置AD5683R并设置DAC输出电压。输出电压提供高压偏置输出的设定值。

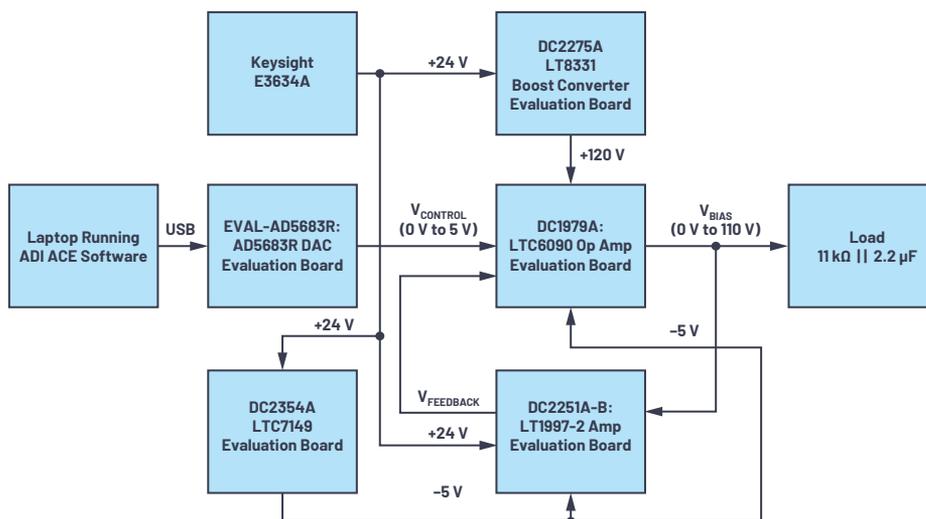


图5. 测试配置框图。

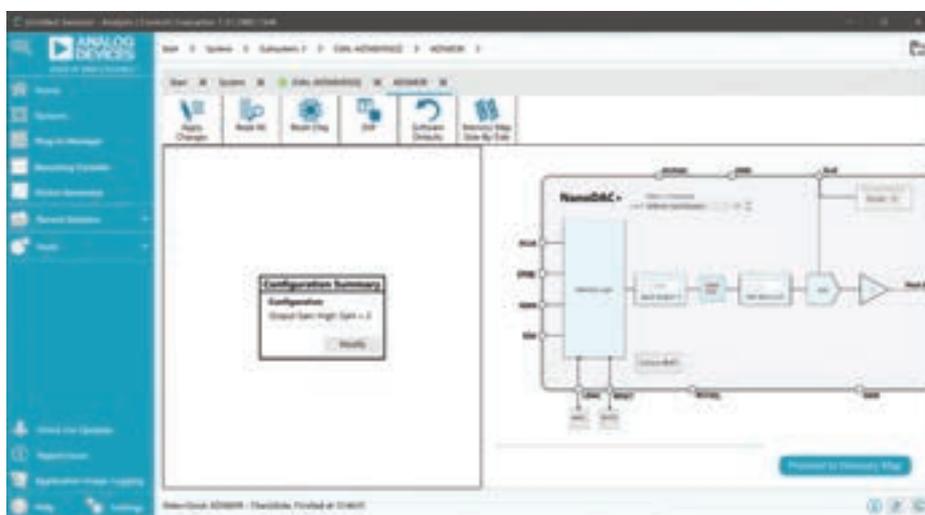


图6. AD5683R评估板的ACE界面截图。

直流精度

表1和图7中的测量在24°C环境温度下使用Keysight 34460A DMM进行的。AD5683R评估板的输出校准到四个小数位，并通过ADI公司的ACE软件进行控制。这些结果来自一组电路板，不代表最小/最大规格。

表1. 实测输出电压与预期输出电压

控制电压 (V)	期望偏置电压 Voltage (V)	实测偏置电压 Voltage (V)	误差 (%)
0.0000	0	0.0121	—
0.5000	11	11.004	0.036%
1.0000	22	22.005	0.023%
1.5000	33	33.005	0.015%
2.0000	44	44.005	0.011%
2.5000	55	55.007	0.013%
3.0000	66	66.007	0.011%
3.5000	77	77.008	0.010%
4.0000	88	88.008	0.009%
4.5000	99	99.010	0.010%
5.0000	110	110.009	0.008%

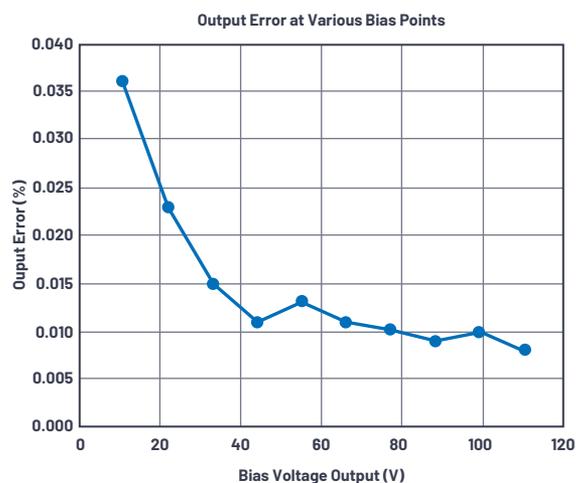


图7. 输出电压误差与偏置电压的关系。

请注意，在~40 V输出以下，误差由电路内的放大器失调主导。在低偏置电压下，失调的幅度比增益误差更大。在较高偏置电压下，失调贡献的误差百分比比较小，增益误差占主导地位。本文后面会提供误差分析和更详细信息。

交流响应

将一个阶跃函数应用于不同电压的控制输入。测量输出和反馈电压(参见图8至图10)。请注意, 偏置电压以斜坡形式平滑地变至所需的值。

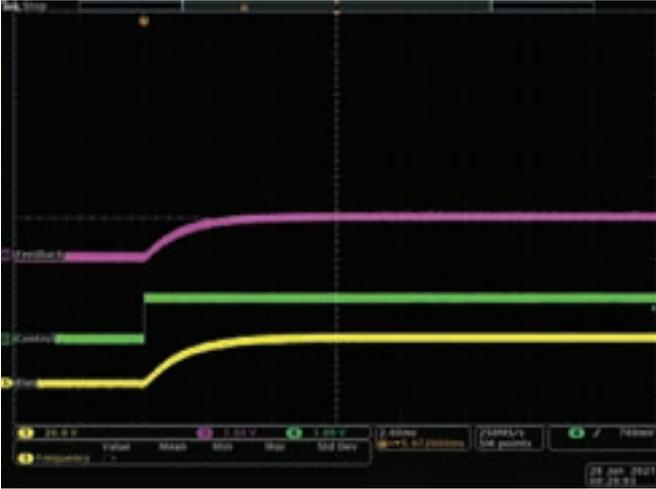


图8.阶跃响应(0 V至1 V控制输入)。

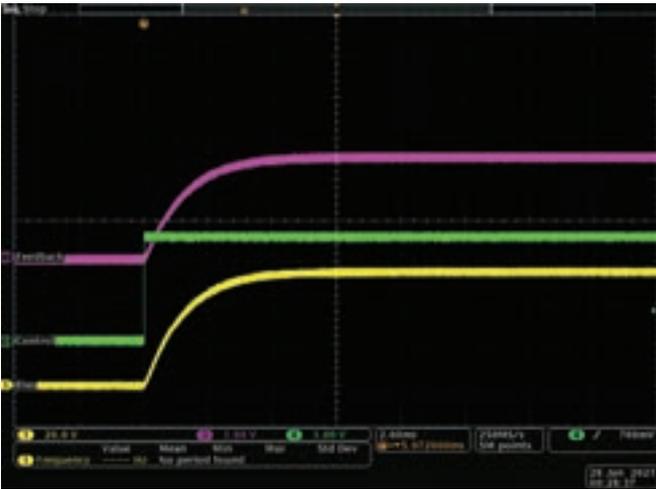


图9.阶跃响应(0 V至2.5 V控制输入)。

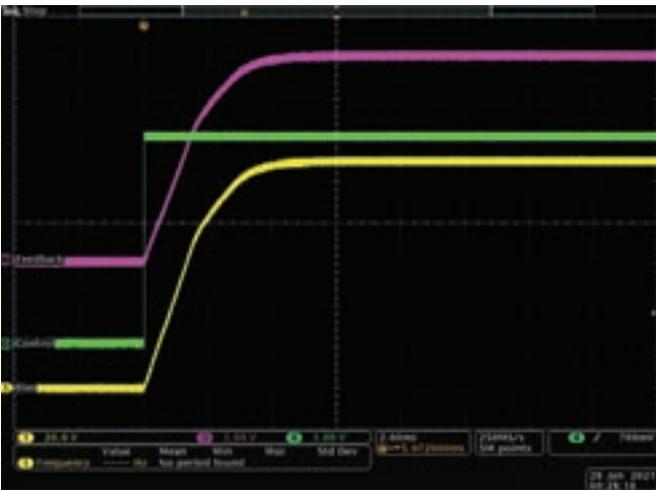


图10.阶跃响应(0 V至5 V控制输入)。

启动波形

观察电源和信号的启动波形。这是为了确保不会将高电压意外应用于偏置输出。AD5683R提供从0 V开始的控制电压。随着电源电压升高, 在偏置输出端观察到~3V的小毛刺。鉴于偏置输出的高压性质, 这对测试目的而言是可以接受的。

如果要在生产系统中使用该电路, 建议控制电源时序, 使得控制电压首先应用, 然后高压电源启动。该上电顺序将能避免启动过程中偏置电压输出端出现高压尖峰对的可能性。一款简单的时序控制器(如ADM1186)便足以实现该功能。

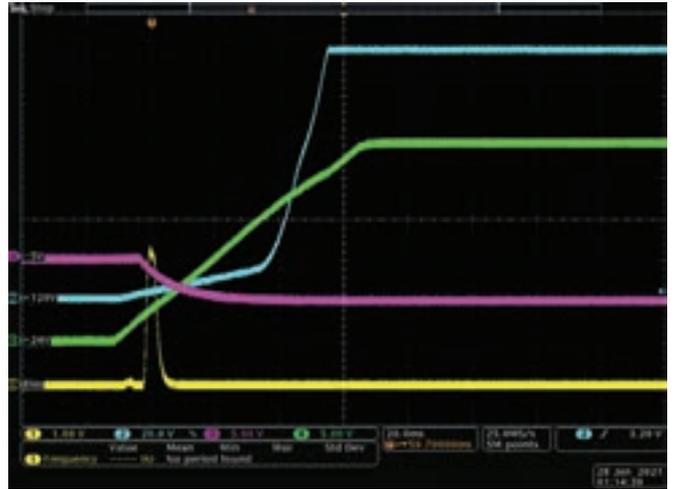


图11. 启动波形—电源。

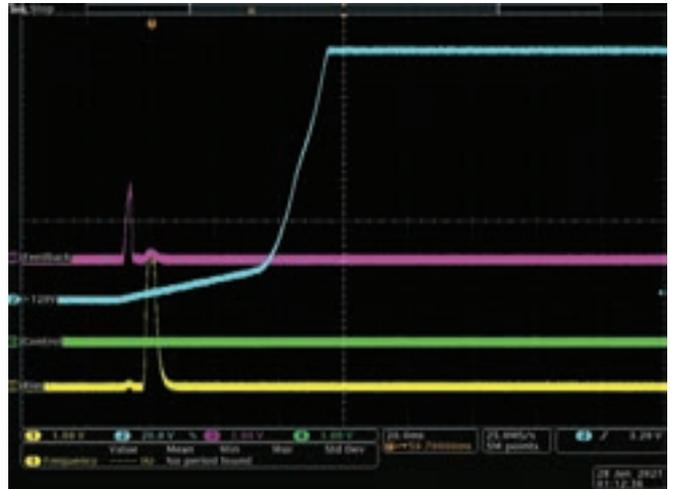


图12. 启动波形—信号。

测试设置照片

LTC6090评估板安装在LT1997-2评估板的底部。测试设置只需要修改这些评估板。DAC和电源评估板以库存配置使用，为简单起见不予以显示。

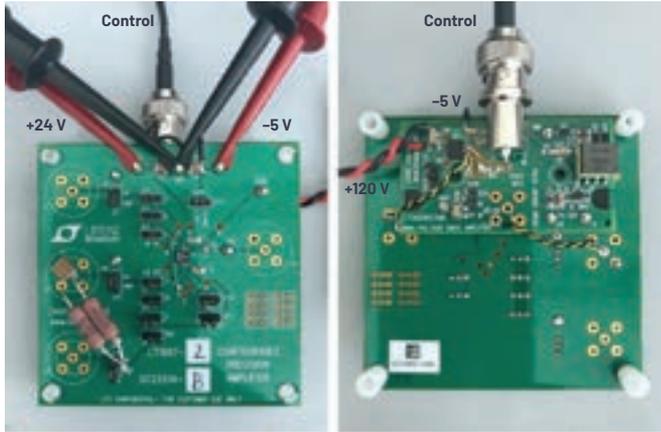


图13. LT1997-2评估板和安装在底部的LTC6090评估板。

误差分析

我们执行了误差分析。电路中的主要误差源及其典型值和最大值如表2所示。

经计算，110 V偏置输出时的最大误差为0.0382%或42 mV，其中包括器件变化和全温度范围(-40°C至+125°C)内的变化所产生的全部误差。经计算，110 V偏置输出时的典型误差为0.00839%，这与实测结果(0.008%或9 mV)相吻合。

表2. 输出电压误差分析

	数据手册中的最大误差*					控制电压 = 1 V时的误差； 输出 = 22 V (%)	控制电压 = 5 V时的误差； 输出 = 110 V (%)	
	误差 (%)	误差 (μV)	误差 (nA)	反馈节点误差 (μV)	偏置节点误差 (mV)			
LT1997-2 增益	0.008					0.0080	0.0080	
LT1997-2 电压失调		200		282	6.204	0.0282	0.0056	
LT1997 I _b 失调			10	227	4.994	0.0227	0.0045	
LTC6090 失调		1000		1000	22	0.1000	0.0200	
						总误差(%):	0.1589	0.0382
	数据手册中的典型误差**					控制电压 = 1 V时的误差； 输出 = 22 V (%)	控制电压 = 5 V时的误差； 输出 = 110 V (%)	
	误差 (%)	误差 (μV)	误差 (nA)	反馈节点误差 (μV)	偏置节点误差 (mV)			
LT1997-2 增益	0.001					0.00100	0.00100	
LT1997-2 电压失调		20		28.2	0.6204	0.00282	0.00056	
LT1997 I _b 失调			0.5	11.35	0.2497	0.00114	0.00023	
LTC6090 失调		330		330	7.26	0.03300	0.00660	
						总误差(%):	0.03796	0.00839

* 包括器件变化和全温度范围

** 25°C时

关于电源的说明

测试期间使用的硬件由±5 V、24 V和120 V电源供电。以下是关于如何选择这些电源轨的一些附加说明：

- ▶ AD5683R DAC需要5 V电源。
 - 为了实现DAC的5 V输出，电源电压可能必须略高于5 V。即使小负载也可能限制最大输出值。有关其他信息，请参阅AD5683R数据手册第15页上的图38。
- ▶ -5 V是为了让LTC6090和LT1997-2能在接近0V的控制电压输入下工作。
 - LTC6090的输入共模范围以比V₋高 3 V为限。
 - 为方便起见，使用LTC7149演示板来产生-5 V轨。
 - LTC7149评估板能够提供最高4 A输出。
 - 电路在-5 V时需要的电流小于25 mA，简单的电荷泵逆变器就足够了。作为例子，可以考虑ADP5600。
- ▶ 120 V用于LTC6090的V₊。
 - 虽然LTC6090提供轨到轨输出，但在重负载下，V₊需要额外的裕量。
- ▶ 24 V用作LT1997-2的正电源。
 - 选择该电压是为了避免Over-The-Top[®]操作。LT1997-2的某些特性在Over-The-Top区域中会劣化。有关其他信息，请参阅LT1997-2数据手册的第14页。

IC反馈与传统电阻网络反馈的比较

我们来比较图1所示传统方法与图2所示IC反馈方法的几个设计指标。对于此比较，选择LT1997-2(参见图14)作为反馈网络的IC。请注意，LT1997-2中嵌入了高度匹配的精密电阻。

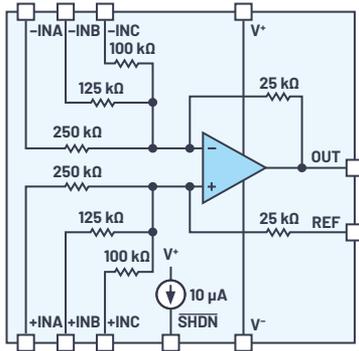


图14. LT1997-2功能框图。

表3. LT1997-2与两个1206分立精密电阻的比较(注意：选择1206是因为其工作电压为200 V)

	分立电阻	LT1997-2	备注*
尺寸	✓		2 × (3.1 mm × 1.6 mm) vs. (4 mm × 4 mm)
成本	✓✓✓		2 × (\$0.11) vs. \$3.39 (~千片价格)
电阻精度		✓✓	0.1% vs. 0.008%
温度漂移		✓✓	25 ppm/°C vs. 1 ppm/°C
最大传感器电压		✓	200 V与270 V

*RT1206BRD07150KL, 千片价格来自Digi-Key 2020年12月的数据
LT1997-2IDF#PBF, 千片价格来自ADI网站2020年12月的数据

表4. LT1997-2与金属膜电阻网络比较

	金属膜电阻网络	LT1997-2	备注*
尺寸		✓✓	(8.9 mm × 3.5 mm × 10.5 mm) vs. (4 mm × 4 mm × 0.75 mm) 电阻为通孔式, 10.5 mm高
成本		✓✓✓	\$22.33 vs. \$3.76 (~500片价格)
电阻精度	旗鼓相当	旗鼓相当	0.005% vs. 0.008%
温度漂移	旗鼓相当	旗鼓相当	1.5 ppm/°C vs. 1 ppm/°C
最大传感器电压	✓		350 V与270 V

*Y0114V0525BVOL, 500片价格来自Digi-Key 2020年12月的数据
LT1997-2IDF#PBF, 500片价格来自ADI网站2020年12月的数据

表5. LT1997-2与硅基精密电阻比较

	硅基电阻网络	LT1997-2	备注*
尺寸	✓		(3.04 mm × 2.64 mm) vs. (4 mm × 4 mm)
成本	✓		\$1.90 vs. \$3.39 (~千片价格)
电阻精度		✓	0.035% vs. 0.008%
温度漂移	旗鼓相当	旗鼓相当	1 ppm/°C vs. 1 ppm/°C
最大传感器电压		✓✓	80 V与270 V

*MAX5490VA10000+, 千片价格来自Maxim网站2020年12月的数据
LT1997-2IDF#PBF, 千片价格来自ADI网站2020年12月的数据

虽然LT1997-2比两个芯片电阻贵得多，但其性能要好得多。与金属膜电阻网络相比，LT1997-2在尺寸和成本方面均有优势。与硅基电阻网络相比，LT1997-2在精度和工作电压方面有优势。此外，相比于所有竞争解决方案，LT1997-2内集成不同电阻值是一个优点，在需要的时候能够通过外部跳线提供增益灵活性。

使用集成精密电阻的IC还有一个可能不是很明显的优点。放大器的求和结埋在器件内，未暴露给PCB。因此，这些敏感节点得以免受干扰输入的影响。另外，在许多增益配置中，内部电阻外接到地或输出，避免了可能影响电路精度的泄漏路径。泄漏路径是较高电压电路中的常见误差源。有关此话题的更多信息，请参阅LTC6090数据手册的第14页。

结论

可调高压偏置电路传统上采用运算放大器，通过电阻反馈网络产生精密输出。虽然这种方法很容易理解，但实现精密、可重复的性能很困难。利用IC而不是电阻网络来提供反馈，可以提供更准确、更一致的结果。



作者简介

Lionel Wallace于2009年加入ADI公司。在ADI公司任职期间，他担任过多个工程和销售职务。Lionel目前在阿拉巴马州工作，担任现场应用工程师。Lionel拥有奥本大学电气工程学士学位和阿拉巴马大学亨茨维尔分校电气工程硕士学位。联系方式：lionel.wallace@analog.com。



作者简介

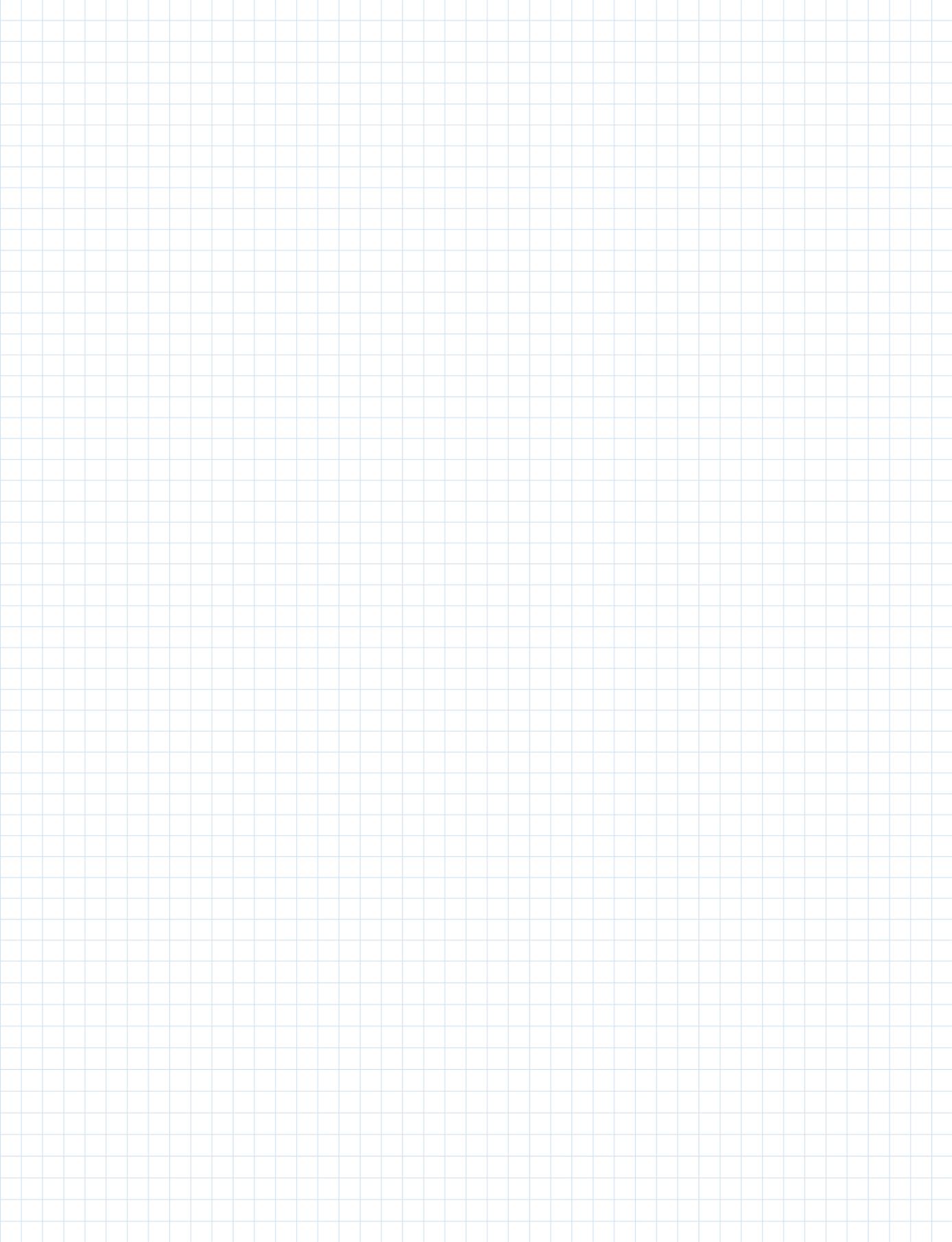
Jason Fischer是ADI公司协助美洲东部销售团队的应用工程师。他负责支持多种产品，重点是工业、电信、医疗和军事应用的开关模式电源的原型设计和评估。他以前的工作经验包括生产管理、电路设计、测试系统开发和RF监管测试。Jason于2014年获得宾夕法尼亚州布鲁斯堡大学电子工程学士学位。联系方式：jason.fischer@analog.com。



作者简介

Ben Douts是ADI公司在南卡罗来纳州的现场应用工程师。他从事过多方面工作，包括测试工程和集成电路设计，重点关注精密模拟电路和电源管理。Ben于1998年获得麻省理工学院电气工程学士学位。联系方式：benjamin.douts@analog.com。

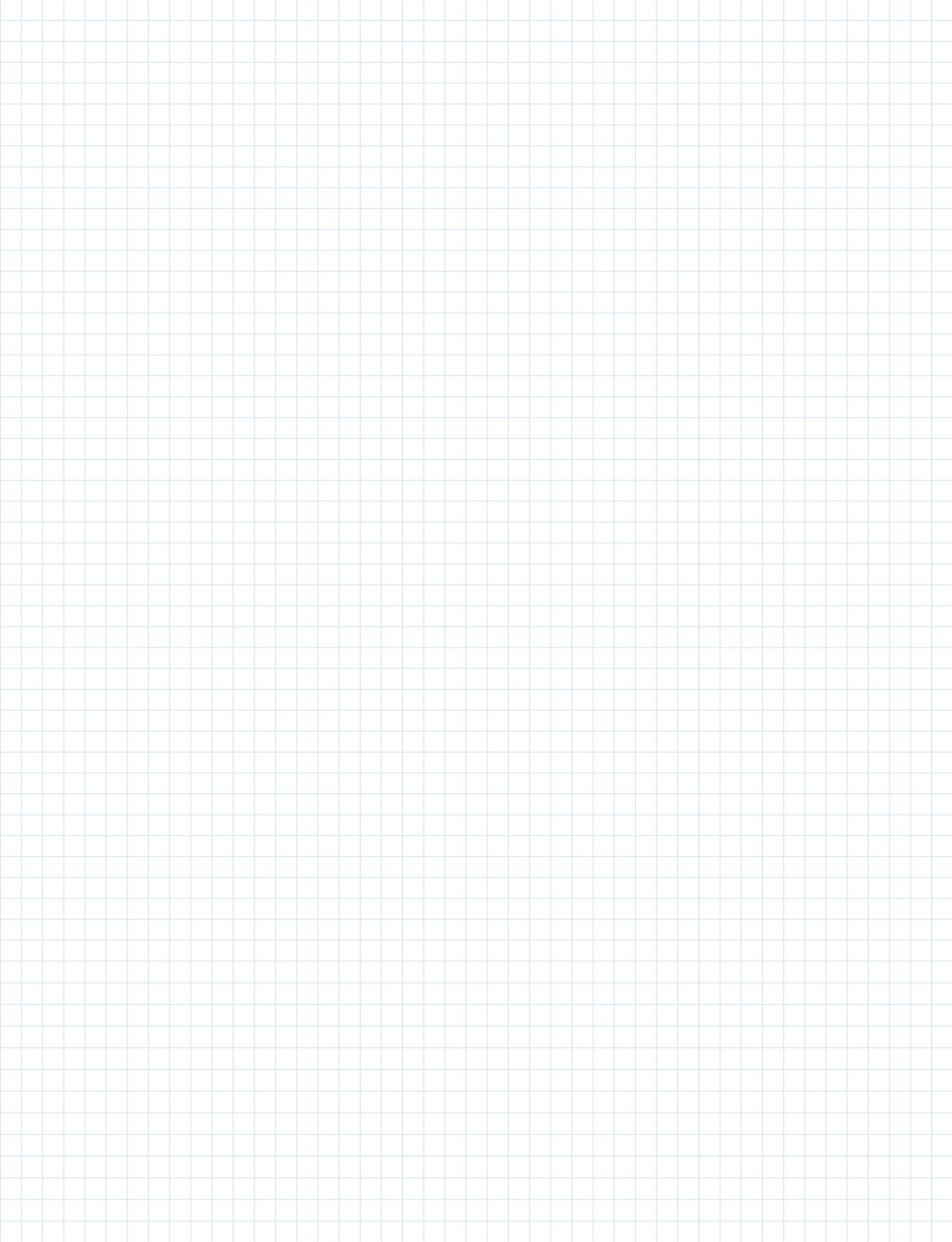
Notes



Notes



Notes



随时了解模拟对话

获取工学新动态，激发设计新思路！

通过订阅模拟对话，最先获取解决实际设计挑战所需的最新技术、应用和系统级见解。请务必告知您的朋友！

analog.com/cn/analogdialogue

EngineerZone®支持社区

与社区中的ADI技术专家互动，提出您棘手的设计问题，浏览我们丰富的知识库。

ez.analog.com/cn



关注ADI智库

全球总部
One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部
上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司
深圳市福田区
益田路与福华三路交汇处
深圳国际商会中心
4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司
北京市海淀区
西小口路 66 号
中关村东升科技园
B-6 号楼 A 座一层
邮编: 100191
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司
湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

©2021 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. M02000sc-7/21

analog.com/cn

