

Analog Dialogue

现实世界信号处理电路、系统和软件技术交流论坛 • 2015年第49卷第4期

- 2 编者寄语：新产品简介
- 3 快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电
第二部分——利用MATLAB和Simulink进行S模式检测和解码
- 8 ESD二极管用于电压箝位
- 11 快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电
第三部分——利用硬件在环验证S模式信号解码算法
- 16 带可调输出共模的多功能、精密单端转差分电路提升系统动态范围
- 19 快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电
第四部分——利用Zynq SDR套件和Simulink代码生成工作流程快速完成原型开发
- 26 新型、完整、高分辨率、多功能、双极性DAC：易于使用的通用解决方案



编者寄语

本期介绍

快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电

第二部分——利用MATLAB和Simulink进行S模式检测和解码
构建能够接收和解码商业航空器的自动相关监视广播(ADS-B)传输信号的平台是最终目标，基于模型的设计开发软件定义无线电系统设计系列文章对此进行了深入探讨。本月我们的设计人员将分析ADS-B信号传输中使用的S模式超长电文格式，并演示如何用一个基于AD9361 RF Agile Transceiver™ IC的接收机平台捕捉这些S模式信号。(第3页)

ESD二极管用于电压箝位

当放大器的输入发生外部过压状况时，ESD二极管是防止放大器因过电应力造成严重损坏的最后防线。在本文中，我们的专家将展示如何在放大器装置中实现ESD单元，讨论其特性，并说明如何使用以提高设计的鲁棒性。(第8页)

快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电

第三部分——利用硬件在环验证S模式信号解码算法

软件定义无线电系列文章的第三部分主要探讨以实时数据作为输入，同时配合使用ADI、MathWorks和Avnet提供的一些强大软件 and 系统开发工具，完成系统算法的验证。如果您已经读过第一和第二部分，就会了解此SDR系统如何从初始原型设计稳步发展到产品设计。(第11页)

带可调输出共模的多功能、精密单端转差分电路提升系统动态范围

本文再次阐述了多功能低功耗单端差分转换器电路的早期设计。这一次的转换器电路非常有用，功能更全面。作者解决了如何在需要更大输出动态范围的应用中使用此电路的问题，这些应用包括温度和压力传感器输出的信号调理等。(第16页)

快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电

第四部分——利用Zynq SDR套件和Simulink代码生成工作流程快速完成原型开发

本文是系统定义无线电设计系列文章的最后总结。作者将算法和硬件融合在一起，并取其无线电部分用于实际测试。从仿真到原型设计、到值得投入生产的设计，一路走来，终于到达旅程的最后一站，现在，我们将看到其实际使用效果。(第19页)

新型、完整、高分辨率、多功能、双极性DAC：易于使用的通用解决方案

本文重点介绍精密双极性DAC在电机控制到工业自动化等众多应用中实现校准和控制功能所发挥的重要作用。通过分析多个系统框图，着重探讨本文涉及的DAC功能的设计考虑因素。(第26页)

Jim Surber [jim.surber@analog.com]

产品目录：第49卷，第4期

所有ADI产品数据手册可在analog.com/cn网站查到，只需在搜索框中输入产品型号即可。

10月

轨到轨输入/输出低噪声放大器 ADA4807-4
用于驱动SAR ADC的低功耗多模式轨到轨放大器 ADA4806-1
带(MIP™/DSI)输入端口和(HDMI®)输出的多功能视频接口IC ADV7535
3.75 kV rms四通道数字隔离器系列:

带输入禁用和0个反向通道的四通道隔离器 ADuM140D
带输入禁用和1个反向通道的四通道隔离器 ADuM141D
带输入禁用和2个反向通道的四通道隔离器 ADuM142D

超低功耗降压稳压器 ADP5300
内置PPMU的完整1.25 GHz双通道集成DCL ADATE320
Blackfin+DSP系列将双通道16位MAC、32位MAC以及16位复数MAC与L2 SRAM和DDR2/LPDDR接口相结合:

400 MHz、1 MB ADSP-BF707
400 MHz、512 kB ADSP-BF705
400 MHz、256 kB ADSP-BF703
200 MHz、128 kB ADSP-BF701

三通道OOK(按键控制)隔离式耦合器系列:

输入禁用、3/0通道方向性 ADuM230D
输出使能、3/0通道方向性 ADuM230E
输出使能、2/1通道方向性 ADuM231E
输入禁用、2/1通道方向性 ADuM231D
输入禁用、4/0通道方向性 ADuM240D
输出使能、4/0通道方向性 ADuM240E
输入禁用、3/1通道方向性 ADuM241D
输出使能、3/1通道方向性 ADuM241E
输入禁用、2/2通道方向性 ADuM242D
输出使能、4/0通道方向性 ADuM242E

超低功耗降压稳压器 ADP5303
50 mA/500 mA超低功耗降压稳压器 ADP5302
同步脉冲宽度调制(PWM)控制器 ADP1974
2.5 GHz至7 GHz宽带双平衡无源混频器 HMC557A
6 GHz至26.5 GHz GaS MMIC基波混频器 HMC773A
JESD204B兼容型高性能双环路整数N分频抖动衰减器 HMC7044

11月

具有飞安级输入偏置电流的运算放大器 ADA4530-1
高隔离度、非反射、0.1 GHz至6 GHz硅SPDT开关 HMC8038
提供经过信号调理的电压输出的完整低功耗三轴加速度计 ADXL316
超低噪声、低功耗电流放大器 ADPD2210
高质量、低功耗、单输入HDMI转LVDS显示桥接芯片 ADV7613
高效超低静态电流降压稳压器 ADP5304
可产生经调节的负供电轨的高性能DC-DC反相稳压器 ADP5073
1.2 A DC至DC反相开关稳压器 ADP5074
涵盖9 GHz至13.0 GHz范围的高隔离度、硅SPDT、非反射开关 HMC1118
具有用户定义故障保护和检测功能的三通道单刀双掷开关 ADG5243F

12月

具有宽工作电压和温度范围的零漂移放大器 ADA4522-4
单通道数字隔离器 ADuM110N
具有半频输出的11.07 GHz至11.62 GHz MMIC VCO HMC1165
提供19 dB增益的GaAs pHEMT MMIC功率放大器 HMC1144
4 GHz至7 GHz 6位数字移相器 HMC1133

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志，至今已经连续出版49年，主要讨论有关模拟信号、数字信号和混合信号处理的产品、应用、技术和技巧。模拟对话杂志目前提供两种版本：在线版每月发行一期；印刷版每年发行四期，作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括：技术文章、近期应用笔记、电路笔记、新产品简介、在线研讨会和已发表文章等及时信息；以及“集锦”栏目，其中包括从ADI网站(www.analog.com/cn)获得重要相关信息的通用链接网址。感兴趣的读者也可以至模拟对话档案库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档，包括三期纪念特刊。如需订阅，请访问www.analog.com/library/analogdialogue/china/subscribe.html。欢迎提出您的宝贵意见：Facebook: www.facebook.com/analogdialogue；EngineerZone: ez.analog.com/blogs/analogdialogue；电子邮件: dialogue.editor@analog.com或编辑Jim Surber, [jim.surber@analog.com]。

快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电

第二部分——利用MATLAB和Simulink进行S模式检测和解码

作者：Mike Donovan、Andrei Cozma和Di Pu

自动相关监视广播波形

能被检测和解码的无线信号无处不在。利用当今的软件定义无线电(SDR)硬件，像ADI公司的集成RF捷变收发器AD9361/AD9364等，很容易接入这些信号。^{1,2} 商业航空器的自动相关监视广播(ADS-B)传输提供了一个现成的无线信号，利用它可演示基于AD9361和Xilinx® Zynq®-7000 All Programmable SoC的快速原型开发流程。商业航空器利用ADS-B发射机向空中交通管制员报告其位置、速度、高度和航空器ID³。国际民用航空组织(ICAO) S模式超长电文规范定义了飞行数据格式⁴。ADS-B正在向全世界推广，以便构建现代化空中交通管制和避碰系统。它已被欧洲采用，美国正在逐渐引入。

S模式超长电文标准详细规定了RF传输格式和编码数据字段。应答器传输具有如下特性：

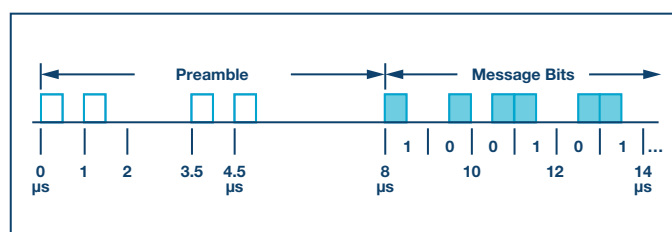
- 发射频率：1090 MHz
- 调制：脉冲位置调制(PPM)
- 数据速率：1 Mbps
- 消息长度：56 μ s或112 μ s
- 24位CRC校验和

调谐频率和带宽完全在AD9361 RF收发器的能力范围之内，收到的I/Q样本可利用多种软件或嵌入式平台选项进行检测和解码。

本文将讨论如何利用一个基于AD9361的接收机平台来捕捉这些S模式信号，然后利用MATLAB和Simulink开发一个能够解码消息的算法。该算法的最终目标是将该解决方案部署到Zynq SoC平台上，例如Avnet PicoZed™ SDR系统化模块(SOM)。

接收机设计挑战

S模式消息有短(56 μ s)和长(112 μ s)两种。短消息包含消息类型、航空器识别号和循环冗余校验(CRC)和。长消息则还包含高度、位置、速度和飞行状态信息。无论何种情况，S模式传输均从一个8 μ s前同步码开始。接收机通过此前同步码确定一条有效消息正在传输，此前同步码还能帮助接收机确定消息位从何时开始。详情参见图1⁵。



© 1984–2015 The MathWorks, Inc.

图1. S模式消息结构

S模式波形相当简单，但要成功接收并解码消息，仍有若干挑战需要解决。

1. 接收环境通常是长时间空闲中穿插着非常短的消息；如果发射信号的航空器距离接收机很远，收到的信号可能非常弱。传统波形也会以1090 MHz的频率发射。接收机需要利用前同步码在拥挤的频段中识别高和低两个幅度的S模式传输。
2. 在1 μ s位间隔内，各位的可能模式有两种。前 $\frac{1}{2}$ μ s为ON且后 $\frac{1}{2}$ μ s为OFF，表示逻辑1。前 $\frac{1}{2}$ μ s为OFF且后 $\frac{1}{2}$ μ s为ON，表示逻辑0。位判定的依据是基于时间的模式，因此，接收机需要利用前同步码准确找出消息位开始的I/Q样本。
3. S模式消息由88个信息位和24个校验和位组成。接收机需要能够在正确的时间清除寄存器、作出位判定、计算校验和并读取校验和寄存器。为使接收机正确工作，必须对时序进行控制。
4. 对于嵌入式设计，解码过程必须逐个样本进行。存储大量数据再进行批处理的接收机设计，对嵌入式系统来说是不现实的。

AD9361等强大的RF前端与MATLAB®之类的科技计算语言相结合，可大大简化与此类传输的检测和解码相关的问题。MATLAB和信号处理工具箱中的函数可用于识别同步模式，计算噪底，作出位判定，以及计算校验和。MATLAB中的条件和执行控制函数可简化控制逻辑。利用AD9361 SDR平台很容易访问测试数据，无论是从二进制或文本文件读取，还是以流形式直接输入MATLAB。最后，MATLAB是解释性语言，因而很容易与数据进行交互，尝试不同的方法，以交互方式开发解决方案。

在MATLAB中建模并验证S模式接收机算法

对下述内容和MATLAB源代码感兴趣的读者，可在Analog Devices GitHub库中找到相关文件。入门级函数为ad9361_ModeS.m，同时提供了此函数调用的文件。

设计接收机算法的第一步是访问一些源数据。许多航空器现在都配备了S模式应答器，因而只需将接收机调谐到1090 MHz的广播频率便可捕获本地传输。在我们的例子中，可以使用ZynqSDR快速原型开发平台。ADI公司提供了一个MATLAB系统对象，它能够通过以太网从FMCOMMS平台接收数据⁶。该系统对象允许用户选择调谐频率和采样速率，利用无线电硬件收集接收样本，以及将接收样本作为MATLAB变量直接送入MATLAB工作空间。所需代码非常少，几行代码便可设置MATLAB系统对象，再用几行代码设置FMCOMMS3，还有几行代码用来捕获I/Q样本并将其写入一个MATLAB变量。代码示例如图2、图3和图4所示。

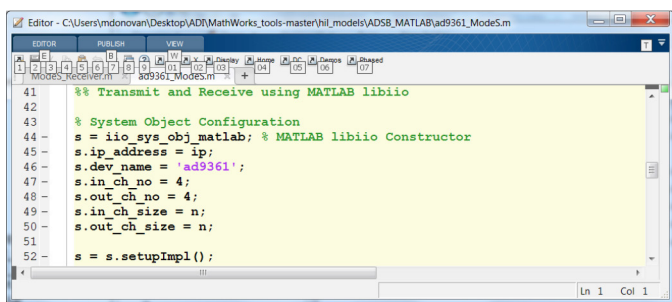


图2. 设置MATLAB系统对象的MATLAB代码示例

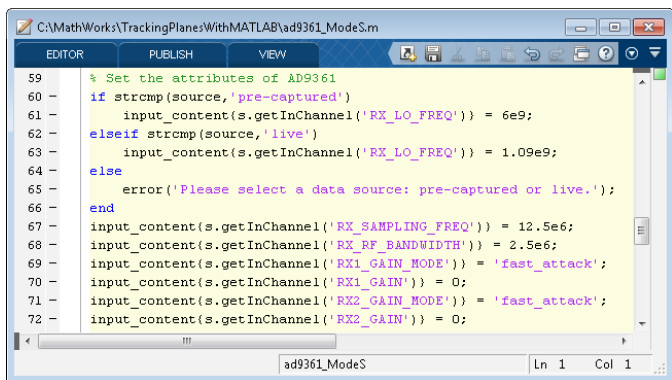


图3. 配置FMCOMMS3板的MATLAB代码示例

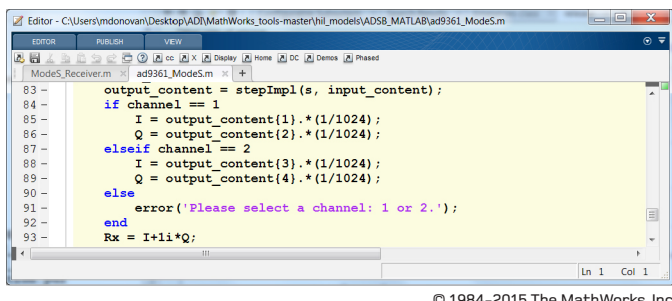


图4. 捕获I/Q样本并将其写入Rx变量的MATLAB代码示例

我们使用了一些基于这些命令的代码，以12.5 MHz的采样速率捕获数个数据集。选择12.5 MHz速率是为了提供足够的样本来使前同步码与第一个消息位精密对齐，并通过求均值方法消除用来作出位判定的样本中的噪声。捕捉一百万样本的结果如图5所示。

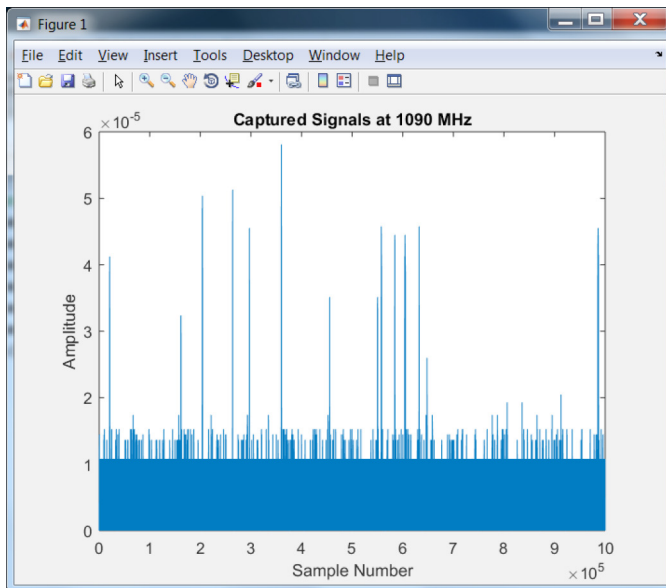


图5. 1090 MHz数据捕捉示例

在这个较短的数据集中，有14个信号从噪底中凸显出来。在这14个信号中，有两个是S模式消息。其余是传统或杂散信号，应予以抛弃。放大样本号604000附近的区域，可看到其中一个有效消息(图6)。

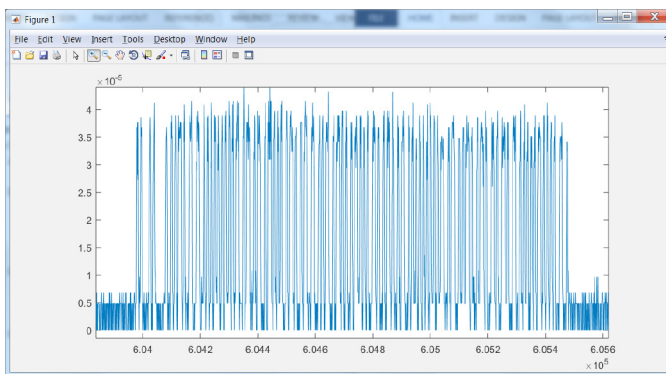


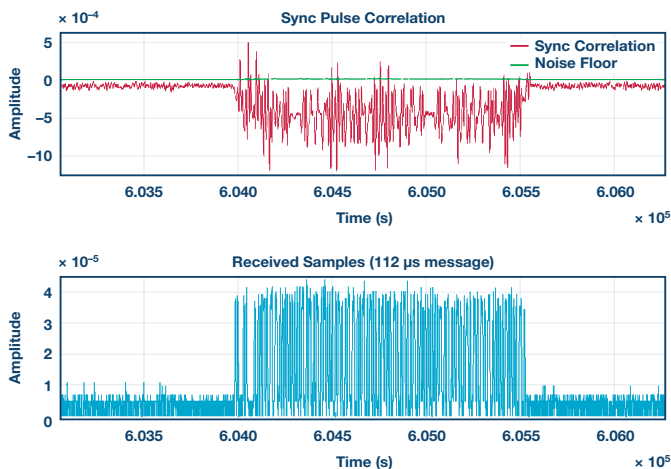
图6. 单个S模式消息

在此图中，可以清楚看到前同步码，PPM调制引起的位跃迁也很明显。即使面对如此清晰的信号，通过目视检查解码各位也需要很好的视力和极大的耐心。显然，需要一个自动化程序来解码这些消息。MATLAB非常适合于开发这种程序。

用于接收和解码S模式消息的MATLAB代码可概述如下：

1. 利用filter()函数计算一个短时间窗口上的噪底和前同步码相关性。我们的解决方案使用75个样本，相当于6 μ s。

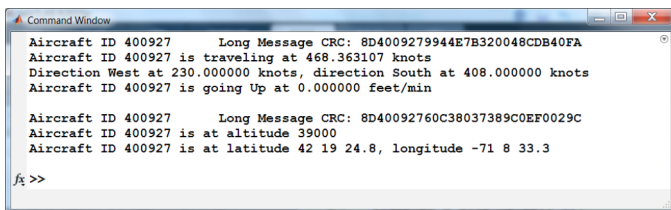
2. 当前同步码相关性比噪底大一个相当大的倍数时，启动寻找第一消息位样本的逻辑。
 - a. 此阈值可主观选择。它应足够小，以便检测弱信号，但又应足够大，以防出现大量误报。我们选择比噪底高10倍的值，这是一个能够捕捉大多数可解码消息的合理阈值。
 - b. 前同步码模式产生数个峰值。最佳匹配是第一个6 μ s，因此存储第一峰值，开始寻找第一消息位，并检查接下来的3 μ s 是否有一个更大的峰值。若有，则存储新峰值，重新开始寻找第一消息位。
 - c. 找到最大峰值时，于2 μ s后开始解码消息位。
 - d. 图7显示了噪底(绿色)以及将理想前同步码与输入数据相关的结果。噪底上有多个峰值，但有意义的峰值是幅度最大的峰值。第一消息位样本出现在该峰值后2 μ s处。



© 1984–2015 The MathWorks, Inc.

图7. 噪底和前同步码相关性的计算

3. 对于每一位，将前 $\frac{1}{2}$ μ s和后 $\frac{1}{2}$ μ s的样本幅度分别求和。哪一个和较大决定该位是逻辑1还是逻辑0。
4. 一边作出位判定，一边计算校验和。当第一位到达时，需要某种控制逻辑来复位CRC寄存器，计算88位的校验和，然后在最后的24位期间清空CRC寄存器。若接收位匹配校验和，则ADS-B消息有效。
5. 根据S模式标准解析消息位(参见图8)。



© 1984–2015 The MathWorks, Inc.

图8. 解码后的S模式消息

上图来自MATLAB命令窗口，显示了从一百万样本数据集中成功解码的两条消息。图中给出了构成88位消息和24位校验和的十六进制字符，解码过程的结果显示了航空器ID、消息类型以及航空器速度、高度和位置。

MATLAB提供了功能强大的数学和信号处理语言，使我们能够相对轻松地解决此类问题。用于处理数据样本并最终解码消息的MATLAB代码很短，只有200行。此外，MATLAB是解释性语言，因而很容易以交互方式尝试不同的设计思想，快速确定可行的解决方案。我们对不同数据集测试了多种时序机制、阈值和噪声水平，最终获得一个满意的程序。

该MATLAB代码已针对本地空域飞行的航空器发出的信号进行了测试，解码的消息也对照airframes.org和flight-aware.com等信息源进行了检查。硬件和代码表现得非常好，我们已经能够解码距离50英里的飞机发出的信号。

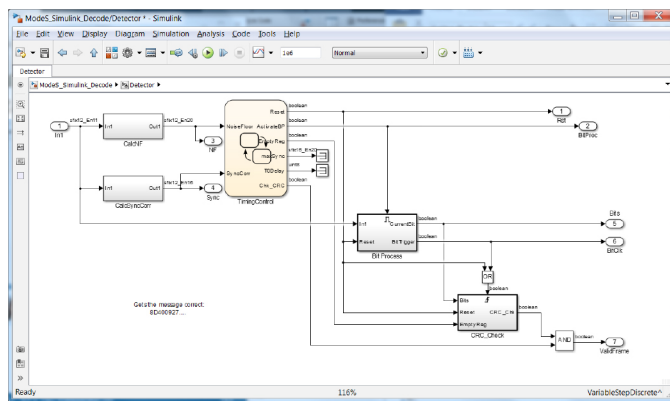
实施路径

对下述内容和Simulink模型感兴趣的读者，可在Analog Devices GitHub库中找到相关文件：

https://github.com/analogdevicesinc/MathWorks_tools/tree/master/hil_models/ADSB_Simulink

MATLAB是一个出色的环境，可让用户在PC上测试设计思想并运行算法，但如果最终目标是产生要用在嵌入式平台(例如Zynq SoC)上的软件或HDL，那么Simulink是一个不错的解决方案。Simulink非常适合针对可编程器件的硬件细化建模工作。一个很好的工作流程是先使用MATLAB开发并验证算法，然后将设计转换成Simulink，沿着开发路径向前推进，直至获得最终硬件实现方案。

幸运的是，该算法的MATLAB代码是逐个样本地处理数据，因此可以相当轻松地转换为Simulink。与200行MATLAB代码相比，Simulink模型很容易显示和描述(参见图9)。



© 1984–2015 The MathWorks, Inc.

图9. S模式检测和解码算法的Simulink模型

在图9中，可以看到解码的第一步是计算噪底和前同步码相关性。这些计算使用数字滤波器模块。时序控制模块利用Stateflow®实现，后者是一个状态机工具，用于为解码算法的其它部分产生时序、复位和控制信号。对于想要将控制逻辑与数据流分开的模型，Stateflow非常有用。一旦激活时序和触发信号，名为BitProcess的模块便会接受I/Q输入样本并计算数据位，然后CRC_Check模块计算校验和。消息解析仍然发生在由该Simulink模型驱动的MATLAB脚本中。

深入观察该模型，可以看到令Simulink适合嵌入式开发的几个特性，尤其是针对Zynq SoC将设计划分为多个功能，以及产生HDL代码和C代码。

1. Simulink具有出色的定点支持能力，用户可以构建并测试设计的位真(bit-true)版本。各个模块允许用户设置模型中数学运算的字长和小数长度。用于计算前同步码相关性的数字滤波器模块就是一个很好的例子(图10)。用户可以设置计算的舍入模式和溢出行为(对于HDL中的数学运算，Floor和Wrap是最简单的选择)。此外，用户可以为产品和滤波器的累加器操作指定不同的字长和小数精度(图11)。用户可以使用映射到接收机ADC的字长选择，并且利用硬件乘法器，例如Zynq SoC的DSP48分片内部的18位×25位乘法器。

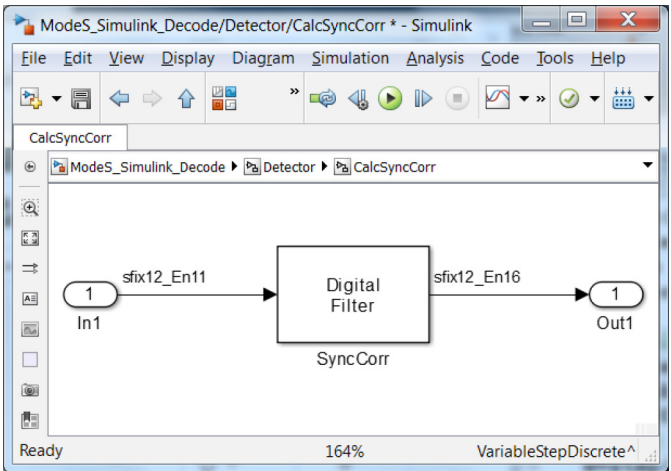


图10. 用于前同步码相关性的Simulink数字滤波器模块，12位数据类型

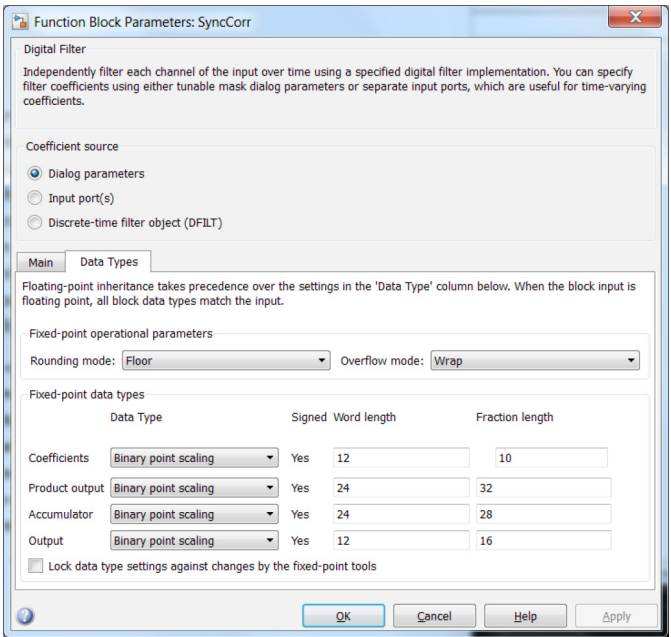


图11. 定点数据类型设置

2. 嵌入式设计常常具有多种工作模式和条件执行算法。Stateflow特别善于管理这些控制信号。Stateflow以可视化方式呈现S模式消息检测和解码所需的控制逻辑。在下面的图12中，可以看到逻辑中的如下状态：

- a. SyncSearch：寻找捕获样本中的前同步码
- b. WaitForT0：寻找第一个消息位的开始
- c. BitProcess：启用位处理
- d. EmptyReg：清空校验和寄存器并将这些位与位处理输出进行比较

当检测和解码算法在不同状态间流转时，Stateflow模块产生相关信号以启用位处理，复位判定计数器和校验和寄存器，以及在S模式消息结束时读出校验和位。

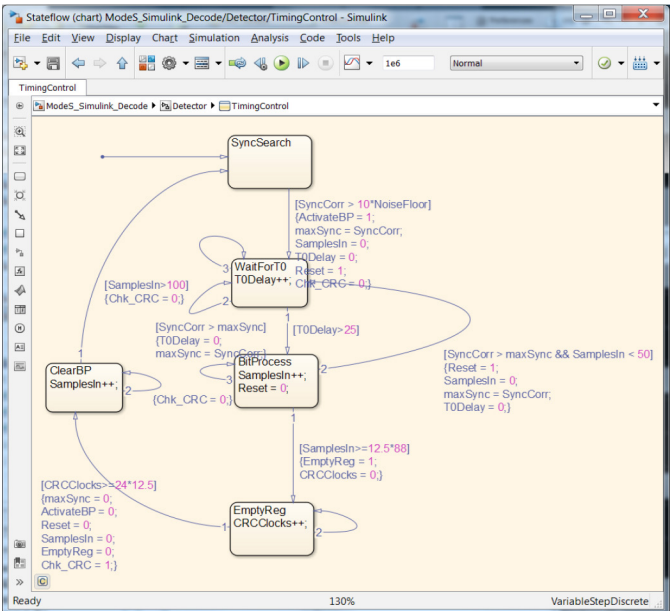


图12. 解码S模式消息的Stateflow流程图

3. Simulink模块库中既有高度概括的模块，也有非常精细的模块，工程师可以根据需要选择使用。数字滤波器、FFT和数控振荡器等是高级模块，利用这些模块很容易构建信号处理设计。如果需要更精确地控制设计，例如针对速度或面积进行优化，工程师可以使用单位延迟、逻辑运算符(如XOR)和开关等低级模块。该模块中的24位校验和便是利用这些低级模块构建的反馈移位寄存器(图13)。

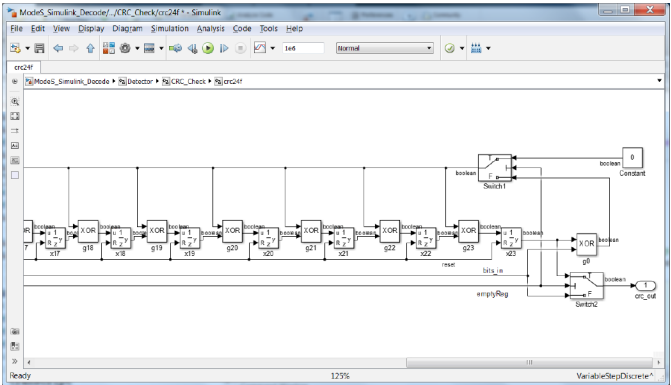


图13. 用于S模式校验和计算的反馈移位寄存器

该Simulink模型是用于检测和解码S模式消息的MATLAB算法的硬件化版本。Simulink是一个很有用的工具，填补了MATLAB中编写的行为算法与嵌入式硬件的实现代码之间的空白。您可以将针对硬件的细化工作引入Simulink模型，运行模型，验证您所做的变更没有破坏解码算法。

结论

Zynq SDR快速原型开发平台和MathWorks软件的结合，为通信工程师提供了一种全新且灵活的方式来将无线接收机设计理念快速变成原型。AD9361/AD9364捷变宽带RF收发器的高度可编程能力和性能，加上硬件与MATLAB环境之间的简单连接，让大量不同且有趣的无线信号可以为工程师所用。使用MATLAB的工程师可以快速尝试各种设计思想并确定有前途的解决方案。如果设计的最终目标是嵌入式处理器，工程师可以通过Simulink工具利用硬件相关主意优化设计，最终获得用于对处理编程的代码。这种工作流程可降低无线接收机设计对工程师技能的要求，缩短从概念到工作原型的开发周期。

在本系列的下一篇文章中，我们将介绍如何使用硬件在环(HIL)仿真来验证接收机设计，用目标收发器捕获信号，同时在Simulink中的主机上执行该信号处理系统的一个模型进行验证。

参考文献

- ¹ AD9361, Analog Devices。
- ² AD9364, Analog Devices。
- ³ 960-1164 MHz, 美国国家电信和信息管理局。
- ⁴ S模式服务和超长电文的技术规定, 国际民用航空组织。
- ⁵ 监视和避碰系统, 航空电信第IV卷, 国际民用航空组织。
- ⁶ Di Pu, Andrei Cozma和Tom Hill, “快速通往量产的四个步骤: 利用基于模型的设计开发软件定义无线电”, *Analog Dialogue*第49卷。

源代码和模型链接

MATLAB S模式解码算法: https://github.com/analog-devicesinc/MathWorks_tools/blob/master/hil_models/ADSB_MATLAB/

Simulink S模式解码模型: https://github.com/analog-devicesinc/MathWorks_tools/tree/master/hil_models/ADSB_Simulink

致谢

感谢MathWorks公司的Mike Mulligan, 他为本文示例提供了一些MATLAB代码。

Mike Donovan [mike.donovan@mathworks.com] 是MathWorks公司应用工程部门经理。他拥有巴克内尔大学电气工程学士学位和康涅狄克大学电气工程硕士学位。加入MathWorks之前, Mike开发过雷达和卫星通信系统, 并在宽带电信行业工作过。



Mike Donovan

Andrei Cozma [andrei.cozma@analog.com] 是ADI公司工程设计经理, 负责支持系统级参考设计的设计与开发。他拥有工业自动化与信息技术学士学位及电子与电信博士学位。他参与过电机控制、工业自动化、软件定义无线电和电信等不同行业领域的项目设计与开发。



Andrei Cozma

该作者的其它文章:

[基于FPGA的系统提高电机控制性能](#)
第49卷第1期

Di Pu [di.pu@analog.com] 是ADI公司系统建模应用工程师, 负责支持软件定义无线电平台和系统的设计与开发。她与MathWorks密切合作解决双方共同客户的难题。加入ADI公司之前, 她于2007年获得南京理工大学(NJUST)电气工程学士学位, 于2009年和2013年分别获得伍斯特理工学院(WPI)电气工程硕士学位和博士学位。她是WPI 2013年博士论文Sigma Xi研究奖获得者。



Di Pu

ESD二极管用于电压箝位

作者：Paul Blanchard和Brian Pelletier

摘要

当放大器发生外部过压状况时，ESD二极管是放大器与过电应力之间的最后防线。正确理解ESD单元在一个器件中是如何实现的，设计人员就能通过适当的电路设计大大扩展放大器的生存范围。本文旨在向读者介绍各种类型的ESD实现方案，讨论每种方案的特点，并就如何利用这些单元来提高设计鲁棒性提供指南。

引言

有许多应用的输入不受系统控制，而是连接到外部世界，例如测试设备、仪器仪表和某些检测设备。对于此类应用，输入电压可能会超过前端放大器的额定最大电压，因而必须采用保护方案来维持设计的使用范围和鲁棒性。前端放大器的内部ESD二极管有时会用来箝位过压状况，但为了确保这种箝位能够提供充分可靠的保护，需要考虑许多因素。了解前端放大器内部的不同ESD二极管架构，以及具体保护电路的热影响和电子迁移影响，有助于设计人员解决保护电路相关的问题，并提高其在现场的使用寿命。

ESD二极管配置

应当明白，并非所有ESD二极管都是连接到电源和地的简单二极管箝位。有许多可能的方案可以采用，例如：多个二极管串联、二极管和电阻、背靠背二极管等。下面介绍一些较为常见的方案。

连接到电源的二极管

图1显示了一个放大器实例，二极管连接在输入引脚和电源之间。在正常工作条件下，二极管反偏，但当输入高于正电源电压或低于负电源电压时，二极管变为正偏。当二极管变为正偏时，电流经过放大器的输入端流至相应的电源。

对于图1所示电路，当过压超过 $+V_s$ 时，放大器本身不会限制输入电流，需要外部增加串联电阻来限流。当电压低于 $-V_s$ 时， $400\ \Omega$ 电阻会起到一定的限流作用，设计时应当纳入考虑中。

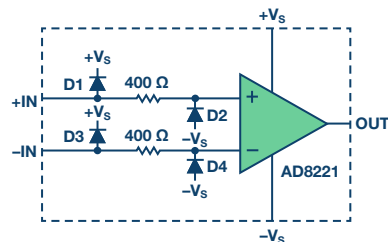


图1. AD8221的输入ESD拓扑结构

图2显示了一个具有相似二极管配置的放大器，但在本例中，电流受内部 $2.2\ \text{k}\Omega$ 串联电阻的限制。它与图1所示电路的区别不仅在于限流电阻 R 的值，还在于 $2.2\ \text{k}\Omega$ 可保护电路不受 $+V_s$ 以上电压的影响。这个例子复杂难懂，务必充分了解以便在使用ESD二极管时优化保护。

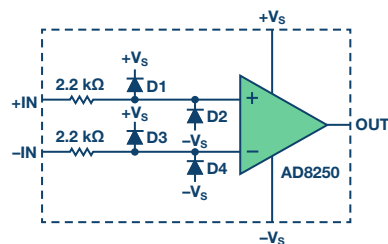


图2. AD8250的输入ESD拓扑结构

限流JFET

与图1和图2中的方案不同，IC设计可以使用限流JFET代替二极管箝位。图3显示了一个例子，当输入电压超过器件的额定工作范围时，JFET被用来保护器件。JFET输入使该器件自身就能耐受相反供电轨的最高40 V电压。由于JFET会限制流入输入引脚的电流，因此ESD单元无法用作额外的过压保护。

当需要最高40 V的电压保护时，此器件的JFET保护可提供严格受控的、可靠的、完全明确的保护方案。这常常与使用ESD二极管的保护方案相反，后者关于二极管限流的信息常常指定典型值，甚至完全不明确。

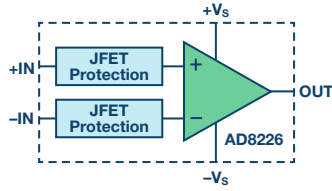


图3. AD8226的输入保护方案

二极管堆叠

在允许输入电压超过电源电压或地的应用中，可以使用二极管堆叠来防止输入受ESD事件的影响。图4所示的放大器就是采用堆叠二极管保护方案。该配置使用二极管串来防范负瞬变。在可用输入范围内，二极管串用于限制漏电流，但当超过负共模范围时，它就会提供保护。记住，二极管串的等效串联电阻是唯一的限流措施。对于给定电压，可使用外部串联电阻来降低输入电流。

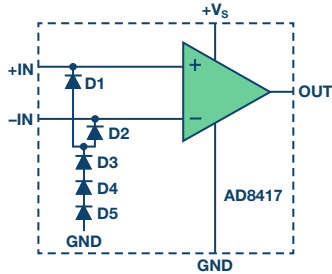


图4. AD8417的低端输入保护方案

背靠背二极管

当允许输入电压范围超过电源电压时，也可使用背靠背二极管。图5所示的放大器采用背靠背二极管来为器件提供ESD保护，采用3.3 V电源供电时，其允许电压最高达到70 V。D4和D5是高压二极管，用于应对输入引脚上可能存在的高电压；当输入电压在正常工作范围以内时，D1和D2用于防止漏电流。在这种配置中，不建议使用这些ESD单元来提供过压保护，因为若超过高压二极管的最大反偏电压，很容易造成器件永久损坏。

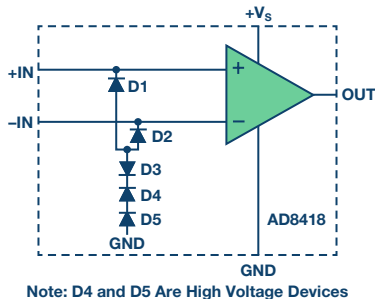


图5. AD8418的高端输入保护方案

无ESD箝位

某些器件的前端没有ESD器件。很显然，如果没有ESD二极管，设计人员当然无法将其用于箝位。之所以提到这种架构，是因为在研究过压保护(OVP)时，需要注意这种情况。图6所示的器件仅使用大阻值电阻保护放大器。

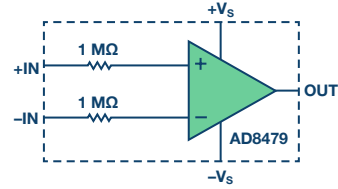


图6. AD8479的输入保护方案

ESD单元用于箝位

除了解ESD单元如何实现之外，还必须知道如何利用这些结构提供保护。典型应用使用串联电阻来限制额定电压范围内的电流。

当放大器配置为图7所示时，或者输入受连接到电源的二极管保护时，输入电流限值可利用以下公式计算。

$$I_{DIODE} = \frac{V_{STRESS} - (V_{SUPPLY} + 0.7 \text{ V})}{R_{PROTECTION}} \quad (1)$$

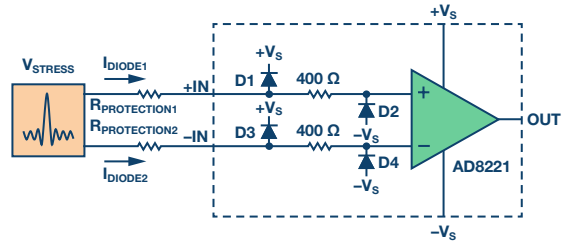


图7. ESD单元用于箝位

公式1用到一个假设，即 $V_{STRESS} > V_{SUPPLY}$ 。若非如此，应测得更精确的二极管电压并将其用于计算，而不要使用0.7 V的近似值。

下面是一个计算实例，其中放大器采用 $\pm 15 \text{ V}$ 电源供电，要防范的输入过压高达 $\pm 120 \text{ V}$ ，输入电流限制在1 mA。根据公式1，我们可以使用这些输入进行计算：

$$I_{DIODE} = \frac{V_{STRESS} - (V_{SUPPLY} + 0.7 \text{ V})}{R_{PROTECTION}} \quad (1)$$

$$1 \text{ mA} = \frac{120 \text{ V} - (15 \text{ V} + 0.7 \text{ V})}{R_{PROTECTION}} \quad (2)$$

$$R_{PROTECTION} = 104,300 \Omega \quad (3)$$

根据上述要求， $R_{PROTECTION} > 105 \text{ k}\Omega$ 可将二极管电流限制在1 mA以下。

了解限流

I_{DIODE} 最大值随器件而不同，它还取决于施加过压的特定应用情形。持续数毫秒的一次性事件，与在应用的全部20年或更多年的任务寿命中持续施加电流，其最大电流将会不同。具体指导值可在放大器数据手册的绝对最大值部分或应用笔记中找到，通常在1 mA至10 mA范围内。

故障模式

具体保护方案的最大电流额定值最终要受两个因素的限制：二极管功耗的热影响和电流路径的最大电流额定值。功耗应保持在阈值以下，使工作温度始终处于有效范围；所选电流应在额定最大值范围内，以免电子迁移引起可靠性问题。

热影响

当电流流入ESD二极管时，二极管的功耗会引起温度升高。多数放大器数据手册指定了热阻(通常指定 Θ_{JA})，它显示了结温升幅与功耗的关系。考虑最差情况下的应用温度，以及功耗引起的最坏温度升幅，可以判断保护电路是否有效。

电子迁移

即使电流不引起热问题，二极管电流也可能造成可靠性问题。由

于电子迁移，任何电气信号路径都有一个最大寿命电流额定值。二极管电流路径的电子迁移电流限值通常受与二极管串联的内部走线的厚度限制。放大器制造商不一定会发布此信息，但若二极管长时间工作(而不是工作很短时间)，就需要予以考虑。

举个例子，当放大器监控(因而连接到)一个独立于其自身供电轨的电压轨时，电子迁移便可能是一个问题。当存在多个电源域时，可能会发生因电源时序问题而引起电压暂时超过绝对最大条件的情况。考虑最差情况下的电流路径和在整个使用寿命中以此电流工作的持续时间，并了解电子迁移的最大允许电流，便可避免电子迁移引起可靠性问题。

结论

了解放大器内部ESD二极管如何在过电应力期间激活，有助于轻松提高设计的鲁棒性。研究保护电路的热影响和电子迁移影响，可以凸显潜在的问题并显示是否需要额外的保护。考虑本文提出的条件可以让设计人员作出明智选择，避免在现场发生鲁棒性问题。

Paul Blanchard [paul.blanchard@analog.com] 是ADI公司位于麻萨诸塞州威明顿市的仪器仪表、航空航天与国防业务部门的应用工程师。Paul于2002年加入ADI公司的先进线性产品(ALP)部门，从事仪表放大器和可变增益放大器方面的工作。2009年，作为线性产品部门(LPG)的一员，他主要负责汽车雷达、电流检测和AMP相关应用。目前，作为线性与精密技术(LPT)部门的一员，他从事精密输入信号调理(PISC)信号链技术方面的工作。Paul拥有伍斯特理工学院电气工程学士学位和硕士学位。



Paul Blanchard

Brian Pelletier [brian.pelletier@analog.com] 是ADI公司线性产品技术部门的产品开发工程师。他从马萨诸塞大学获得电气工程学士学位后，于2003年加入ADI公司。Brian专门研究精密放大器，包括仪表放大器和电流检测放大器。



Brian Pelletier

快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电

第三部分—利用硬件在环验证S模式信号解码算法

作者：Di Pu和Andrei Cozma

简介

在MATLAB或Simulink®中实现信号处理算法之后，合乎逻辑的下一步是利用从实际要使用的SDR硬件平台获得的真实数据验证算法的功能。首先是利用从系统获得的不同输入数据集来验证算法。这样做有助于验证算法的功能，但不能保证算法在其它环境条件下也能像预期那样工作，也不能确定对于SDR系统模拟前端和数字模块的不同设置，算法的行为和性能会如何。为了验证所有这些方面，如果能让算法在线运行以接收实时数据作为输入，并且调整SDR系统设置以实现最佳性能，将是非常有好处的。本系列文章的这一部分讨论ADI公司提供的软件工具，其支持MATLAB和Simulink模型与FMCOMMSx SDR平台直接互动¹；此外还会说明如何利用这些工具验证第二部分所述的ADS-B模型²。

MATLAB和Simulink IIO系统对象

ADI公司提供了完整的软件基础设施来支持MATLAB和Simulink模型与FMCOMMSx SDR平台(其连接到运行Linux的FPGA/SoC系统)实时互动。这之所以可能，有赖于IIO System Object³(系统对象)，它设计用于通过TCP/IP与硬件系统交换数据，从而发送(接收)数据至(自)目标，控制目标的设置，并监测RSSI等不同目标参数。图1显示了该软件基础设施的基本架构以及系统组件之间的数据流。

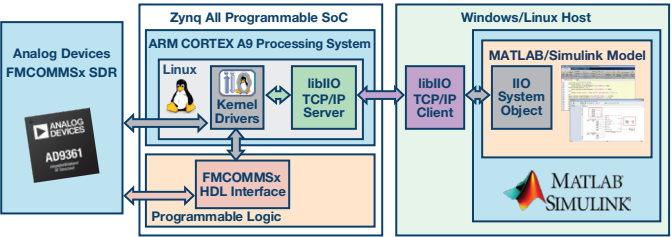


图1. 软件基础设施框图

IIO系统对象基于MathWorks系统对象规范⁴，其公开了数据和控制接口，MATLAB/Simulink模型通过这些接口与基于IIO的系统通信。这些接口在一个配置文件中指定，配件文件将系统对象接口链接到IIO数据通道或IIO属性。这样便可实

现通用型IIO系统对象，只需修改配置文件，它便能配合任何IIO平台工作。ADI GitHub库⁵提供了一些平台的配置文件和示例，包括AD-FMCOMMS2-EBZ/AD-FMCOMMS3-EBZ/AD-FMCOMMS4-EBZ/AD-FMCOMMS5-EBZ SDR板和高速数据采集板AD-FMCDQA2-EBZ。IIO系统对象与目标之间的通信是通过libiio服务器/客户端基础设施来完成。服务器运行于Linux下的嵌入式目标上，管理目标与本地/远程客户端之间的实时数据交换。libiio库是硬件低层细节的抽象，提供了简单但完整的编程接口，可用于绑定各种语言(C、C++、C#、Python)的高级项目。

本文接下来将通过一些实际例子说明如何利用IIO系统对象来验证ADS-B MATLAB和Simulink模型。一个连接到ZedBoard⁷且运行Analog Devices Linux发行版的AD-FMCOMMS3-EBZ SDR平台⁶用作SDR硬件平台，以验证ADS-B信号检测与解码算法是否正常工作，如图2所示。

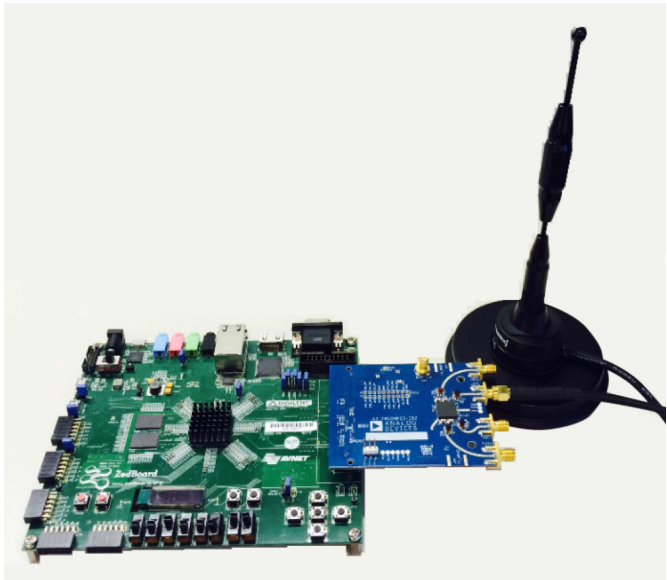


图2. ADS-B算法验证的硬件设置

利用IIO系统对象验证MATLAB ADS-B算法

为了利用从AD-FMCOMMS3-EBZ SDR平台获得的实时数据验证MATLAB ADS-B解码算法,开发了一个MATLAB脚本来执行如下操作:

- 根据用户输入计算地球带
- 创建并配置IIO系统对象
- 通过IIO系统对象配置AD-FMCOMMS3-EBZ模拟前端和数字模块
- 利用IIO系统对象从SDR平台接收数据帧
- 检测并解码ADS-B数据
- 显示解码的ADS-B信息

构建IIO系统对象之后,必须利用SDR系统的IP地址、目标设备名称、输入/输出通道的大小和数目对其进行配置。图3给出了一个创建并配置MATLAB IIO系统对象的例子。

```
% System Object Configuration
s = iio_sys_obj_matlab; % MATLAB libiio Constructor
s.ip_address = ip;
s.dev_name = 'ad9361';
s.in_ch_no = 4;
s.out_ch_no = 4;
s.in_ch_size = n;
s.out_ch_size = n;

s = s.setupImpl();
```

图3. MATLAB IIO系统对象的创建和配置

然后,利用IIO系统对象设置AD9361属性并接收ADS-B信号。AD9361属性基于以下考量而设置:

```
% Set the attributes of AD9361
if strcmp(source,'pre-captured')
    input_content(s.getInChannel('RX_LO_FREQ')) = 6e9;
elseif strcmp(source,'live')
    input_content(s.getInChannel('RX_LO_FREQ')) = 1.09e9;
else
    error('Please select a data source: pre-captured or live.');
```

```
end
input_content(s.getInChannel('RX_SAMPLING_FREQ')) = 12.5e6;
input_content(s.getInChannel('RX_RF_BANDWIDTH')) = 4e6;
input_content(s.getInChannel('RX1_GAIN_MODE')) = 'fast_attack';
input_content(s.getInChannel('RX1_GAIN')) = 0;
input_content(s.getInChannel('RX2_GAIN_MODE')) = 'fast_attack';
input_content(s.getInChannel('RX2_GAIN')) = 0;
input_content(s.getInChannel('TX_LO_FREQ')) = 6e9;
input_content(s.getInChannel('TX_SAMPLING_FREQ')) = 12.5e6;
input_content(s.getInChannel('TX_RF_BANDWIDTH')) = 4e6;
```

图4. MATLAB libiio设置AD9361属性

利用基于AD9361的平台,采样速率相当容易确定。发送数据速率一般等于接收数据速率,最终取决于基带算法。本例中,解码算法是针对12.5 MSPS的采样速率而设计,AD9361采样速率据此设置。这样,接收到的样本便可直接应用于解码算法,无需其它抽取或插值操作。

RF带宽控制设置AD9361 RX模拟基带低通滤波器的带宽,以提供抗混叠和带外信号抑制。为了成功解调收到的信号,系统必须最大程度地提高信噪比(SNR)。因此,在满足平坦度和带外抑制要求的同时,RF带宽必须设置得尽可能窄,以使带内噪声和杂散信号电平最小。如果RF带宽设置得较宽,ADC线性动态范围就会因为额外的噪声而缩小。同样,ADC无杂散动态范围也会因为较低的带外信号抑制而缩小,导致接收器的整体动态范围缩小。因此,将RF带宽设置为最优值对于接收所需的带内信号并抑制带外信号非常重要。通过观察接收信号的频谱,我们发现4 MHz是一个合适的RF带宽值。

除了通过RF带宽属性设置AD9361的模拟滤波器之外,我们还可以通过IIO系统对象使能AD9361的数字FIR滤波器以改善解码性能,如图5所示。根据ADS-B信号的频谱特性,我们设计一个数据速率为12.5 MSPS、通带频率为3.25 MHz、阻带频率为4 MHz的FIR滤波器。这样,我们就能进一步聚焦于目标带宽。

```
s.writeFirData('adsb.ftr');
```

图5. 通过libiio使能AD9361的适当FIR滤波器

Adsb.ftr文件包含FIR滤波器的系数,该FIR滤波器利用ADI公司AD9361滤波器向导MATLAB应用程序设计⁸。此工具不仅能完成通用低通滤波器设计,还能为信号路径中的其它级提供幅度和相位均衡。

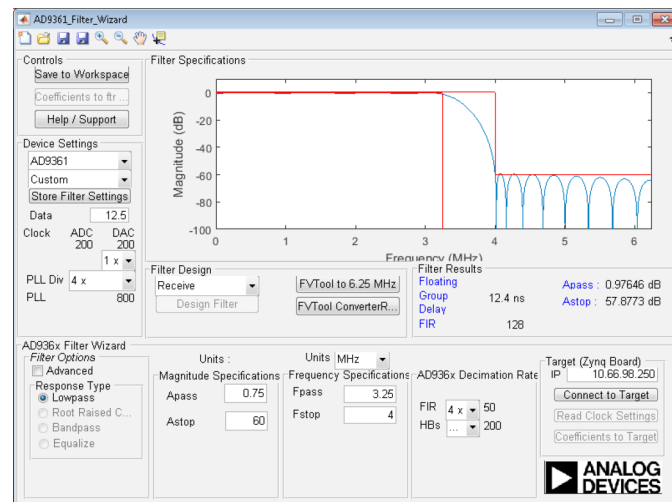


图6. 利用MATLAB AD9361滤波器向导设计的用于ADS-B信号的FIR滤波器

多功能且高度可配置的AD9361收发器具有多种增益控制模式,适合很多不同的应用。IIO系统对象的Gain Mode(增益模式)参数选择可用模式之一: manual、slow_attack、hybrid和fast_attack。最常用的模式是manual、slow_attack和fast_attack。Manual增益控制模式允许基带处理器(BBP)控制增益。Slow_attack模式主要用于慢速变化的信号,fast_attack模式主要用于“突发”开启和关闭的波形。增益模式在很大程度上取决于接收信号的强度。如果信号太强或太弱,建议使用manual或slow_attack模

式。否则，fast_attack是不错的选择。ADS-B信号具有突发性，因此fast_attack增益模式可实现最佳效果。这种波形要求使用fast_attack模式，因为其存在前同步码，并且AGC需要以足够快的速度响应以便捕捉第一位。没有信号时，启动时间(增益斜坡下降所需的时间)与衰减时间(提高增益所需的时间)存在差异。目标是快速调低增益，以便能在第一位看到一个有效的1，但不提高位时间之间的增益。

最后，根据您对TX_LO_FREQ和RX_LO_FREQ的设置，该模型有两种使用方式：使用预先捕捉的数据(RF回送)和使用从空中获得的实时数据。

预先捕捉数据

这种情况下，我们利用AD-FMCOMMS3-EBZ发送和接收预先捕捉到的一些ADS-B信号。这些信号保存在一个名为“newModeS”的变量中。

```
input_content{1} = (2^13).*newModeS./sqrt(2);
input_content{2} = (2^13).*newModeS./sqrt(2);
input_content{3} = (2^13).*newModeS./sqrt(2);
input_content{4} = (2^13).*newModeS./sqrt(2);
```

图7. 利用预先捕捉的ADS-B信号定义输入

这种情况要求TX_LO_FREQ = RX_LO_FREQ，它可以是AD-FMCOMMS3-EBZ支持的任意LO频率值。预先捕捉的数据中有大量ADS-B有效数据，因此，这是验证硬件设置是否合适的好方法。

实时数据

这种情况下，我们接收空中的实时ADS-B信号，而不是AD-FMCOMMS3-EBZ发送的信号。根据ADS-B规范，它以1090 MHz的中心频率发送，因此，这种情况的要求是：

- RX_LO_FREQ=1090 MHz，TX_LO_FREQ远离1090 MHz，以免产生干扰。
- 在接收侧使用一根适当的天线，它能覆盖1090 MHz频段，例如ADS-B双半波移动天线⁹；使用调谐不佳或制作不良的天线会导致空中雷达探测距离不够。

一切设置妥当之后，使用如下命令便可运行MATLAB模型：

```
[rssi1,rssi2]=ad9361_ModeS( 'ip', 'data source',channel);
```

其中，ip为FPGA板的IP地址，data source指定接收信号的数据源。目前，该模型支持“预先捕捉”的数据源和“实时”数据

源。Channel指定信号是利用AD-FMCOMMS3-EBZ的通道1还是通道2进行接收。

例如，发出以下命令时，系统将通过通道2接收预先捕捉的数据：

```
[rssi1,rssi2]=ad9361_ModeS( '192.168.10.2', 'pre-captured',2);
```

在仿真结束时，您会得到两个通道的RSSI值以及下表所示的结果：

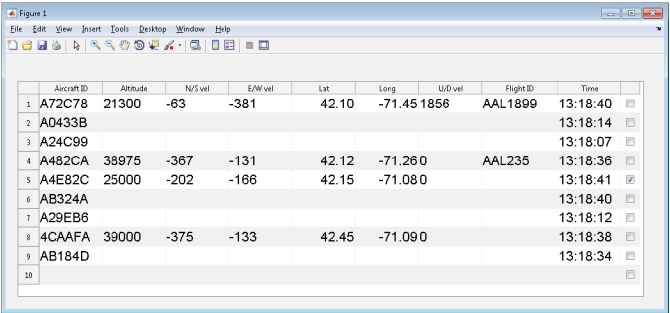


图8. 仿真结束时显示的结果表格

此结果表格显示了仿真期间出现的航空器信息。借助适当的天线，此模型利用AD-FMCOMMS3-EBZ能够捕捉并解码80英里范围内的航空器信号。S模式消息有两类(56 μs和112 μs)，因此，某些消息包含的信息比其它消息要多。

利用实际ADS-B信号测试此模型时，解码能否成功，信号强度非常重要，务必把天线放在对准航空器的良好位置上。接收信号强度可通过查看两个通道的RSSI值来了解。例如，若通过通道2接收信号，通道2的RSSI应显著高于通道1的RSSI。通过查看频谱分析仪，可以判断是否存在有用数据。

RF信号质量

任何RF信号都需要一个质量指标。例如，对于QPSK等信号，我们有误差矢量幅度(EVM)。对于ADS-B信号，查看分离器输出还不足以获得正确消息，如图8所示。我们需要一个指标来定义ADS-B/脉冲位置调制的质量，以便判断哪种设置更好。

ModeS_BitDecode4.m函数中有一个变量diffVals，它就可以用作这样的指标。此变量是一个112×1矢量。对于一条S模式消息中的每个解码位，它都会显示该位距离阈值有多远。也就是说，每个解码位相对于正确判断有多少裕量。显而易见，一个位的裕量越大，解码结果的置信度就越高。另一方面，若裕量很小，则意味着判断处于边缘区，解码位很有可能是错误的。

下面两幅图比较了有和没有FIR滤波器两种情况下从ADS-B接收器获得的diffVals值。注意y轴，我们发现，使用FIR滤波器时，无论处于最高点、最低点还是平均值，diffVals都较大。然而，当没有FIR滤波器时，几个位的diffVals都非常接近0，意味着解码结果可能不正确。因此，我们可以得出结论，使用适当的FIR滤波器可以改善解码的信号质量。

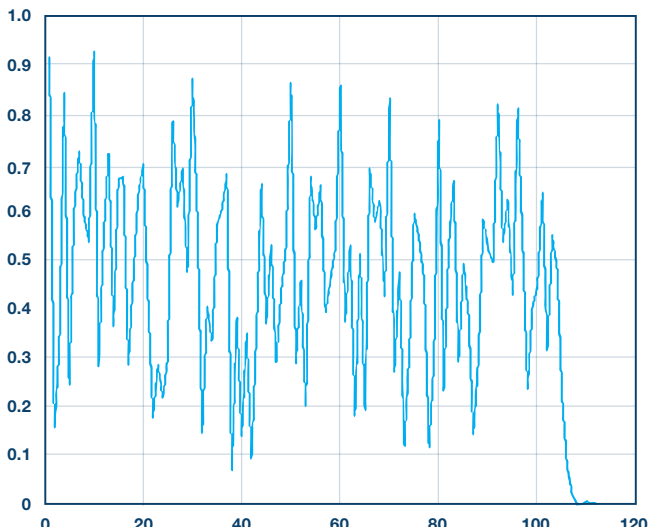


图9. 使用FIR滤波器时从ADS-B接收器获得的diffVals值

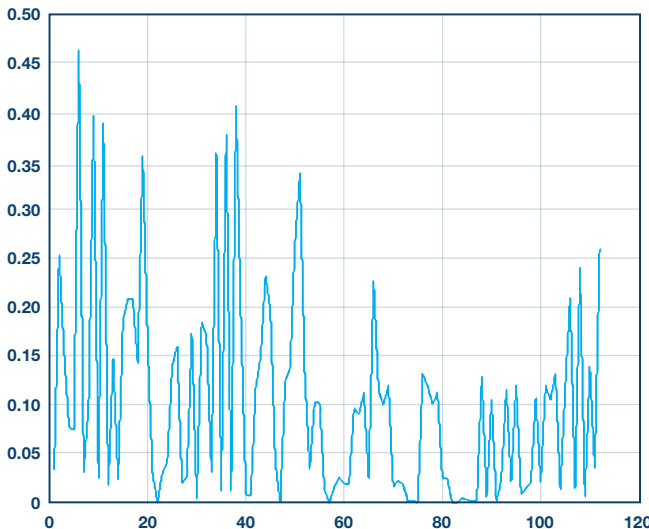


图10. 无FIR滤波器时从ADS-B接收器获得的diffVals值

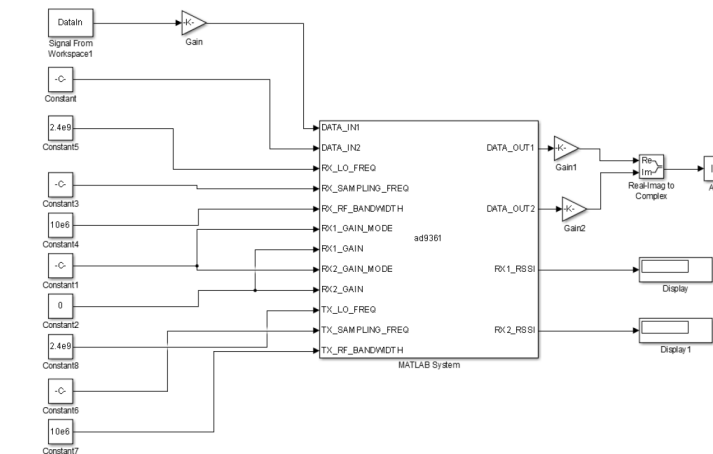


图11. Simulink模型捕捉和解码ADS-B信号

采用IIO系统对象的MATLAB ADS-B算法可从ADI GitHub库下载¹⁰。

利用IIO系统对象验证Simulink ADS-B算法

Simulink模型基于本系列文章第二部分介绍的模型²。解码器和解码模块直接来自该模型，我们增加了Simulink IIO系统对象以开展信号接收和硬件在环仿真。

原始模型以采样时间=1且帧大小=1的设置工作。然而，Simulink IIO系统对象以缓冲模式工作，它会积累若干样本，然后进行处理。为了让原始模型配合系统对象工作，我们在其间增加了两个模块：解除缓冲以使帧大小=1，转换速率以使采样时间=1。这样，原始模型便可保持不变。

Simulink IIO系统对象设置如下。与MATLAB实例相同，它创建一个系统对象，然后定义与此系统对象相关的IP地址、设备名称、输入/输出通道数目和大小。

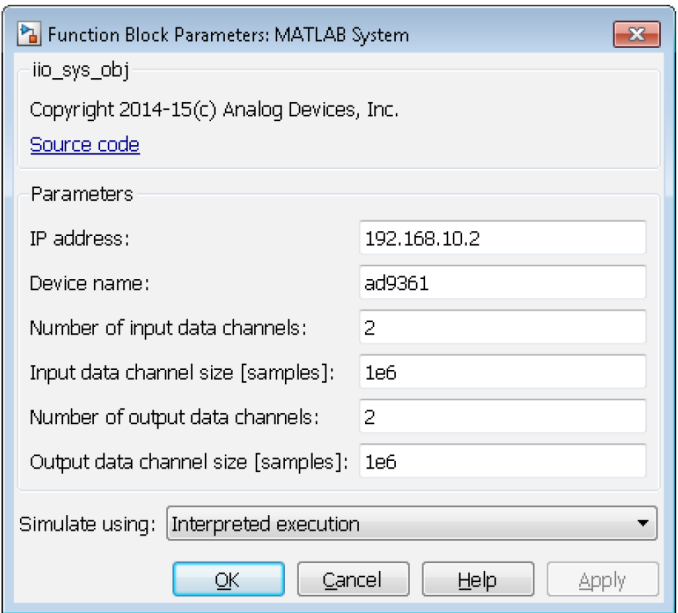
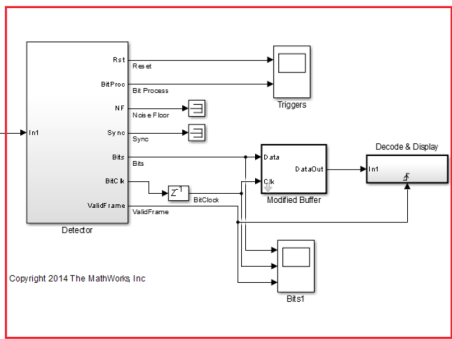


图12. Simulink IIO系统对象



Detector and Decoding

与IIO系统对象相对应，此Simulink模块的输入输出端口通过对象模块的属性对话框以及目标ADI SDR平台特定的配置文件来定义。输入和输出端口按数据和控制端口分类。数据端口以帧处理模式发送(接收)连续数据缓冲至(自)目标系统，而控制端口则用于配置和监控不同的目标系统参数。数据端口的数目和大小通过该模块的配置对话框进行配置，而控制端口则在配置文件中定义。AD9361属性设置所依据的因素与MATLAB模型所述相同。MATLAB模型运用的所有理论和方法在这里都适用。

根据您对TX_LO_FREQ和RX_LO_FREQ的设置，Simulink模型有两种运行模式：使用预先捕捉的数据“DataIn”和使用实时数据。以预先捕捉的数据为例，在仿真结束时，我们可以在命令窗口中看到如下结果：

```
Aircraft ID 400927      Long Message CRC: 8D40092760C38037389C0EF0029C
Aircraft ID 400927 is at altitude 39000
Aircraft ID 400927 is at latitude 42 19 24.8, longitude -71 8 33.3
Aircraft ID 400927      Long Message CRC: 8D4009279944E7B320048CDB40FA
Aircraft ID 400927 is traveling at 468.363107 knots
Direction West at 230.000000 knots, direction South at 408.000000 knots
Aircraft ID 400927 is going Up at 0.000000 feet/min
```

图13. 使用预先捕捉数据的仿真结束时在命令窗口中显示的结果

这里的结果以文本格式显示，而不像在MATLAB模型中以表格形式显示。

采用IIO系统对象的Simulink ADS-B模型可从ADI GitHub库下载¹¹。

结论

本文讨论了利用ADI公司提供的libiio基础设施进行的硬件在环仿真。采用这种基础设施，便可利用实际信号和硬件验证MATLAB和Simulink ADS-B信号检测与解码算法。属性设置高度依赖于应用和波形，适合一个波形的设置并不一定适合另一个波形。这是关键的一步，可确保SDR系统的模拟前端和数字模块针对目标算法和波形调谐妥当，并且算法足够鲁棒，对于不同环境条件下获

得的实际数据，它都能像预期的那样处理。有了经过验证的算法之后，便可开始下一步，即利用MathWorks代码自动生成工具将算法转换为HDL和C代码，并将此代码集成到实际SDR系统的可编程逻辑和软件当中。本系列文章的下一部分将说明如何生成代码并将其部署到生产硬件中，还会谈谈该平台在机场利用实际ADS-B信号运行所获得的结果。这样便介绍完了SDR系统从原型开发到生产的所有步骤。

参考文献

- ¹ Andrei Cozma、Di Pu和Tom Hill。“快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电—第一部分”。模拟对话，第49卷第3期，2015年。
- ² Mike Donovan、Andrei Cozma和Di Pu。“快速通往量产的四个步骤：利用基于模型的设计开发软件定义无线电—第二部分”。模拟对话，第49卷第4期，2015年。
- ³ ADI公司。“IIO系统对象”。
- ⁴ MathWorks。“什么是系统对象？”
- ⁵ ADI公司，“Mathworks_tools”。GitHub库。
- ⁶ ADI公司。AD-FMCOMMS3-EBZ用户指南。
- ⁷ ZedBoard。
- ⁸ ADI公司。MATLAB AD9361滤波器设计向导。
- ⁹ ADS-B双半波移动天线。
- ¹⁰ 采用IIO系统对象源代码的MATLAB ADS-B算法。
- ¹¹ 采用IIO系统对象源代码的Simulink ADS-B模型。

致谢

感谢MathWorks公司的Mike Donovan，他帮助开发了本文所用的MATLAB和Simulink ADS-B信号检测与解码算法。

Di Pu [di.pu@analog.com] 是ADI公司系统建模应用工程师，负责支持软件定义无线电平台和系统的设计与开发。她与MathWorks密切合作解决双方共同客户的难题。加入ADI公司之前，她于2007年获得南京理工大学(NJUST)电气工程学士学位，于2009年和2013年分别获得伍斯特理工学院(WPI)电气工程硕士学位和博士学位。她是WPI 2013年博士论文Sigma Xi研究奖获得者。



Di Pu

Andrei Cozma [andrei.cozma@analog.com] 是ADI公司工程设计经理，负责支持系统级参考设计的设计与开发。他拥有工业自动化与信息技术学士学位及电子与电信博士学位。他参与过电机控制、工业自动化、软件定义无线电和电信等不同行业领域的项目设计与开发。



Andrei Cozma

Also by this Author:
[基于FPGA的系统提高电机控制性能](#)
第49卷第1期

帶可調輸出共模的多功能、精密單端轉差分電路 提升系統動態範圍

作者: Darwin Tolentino和Sandro Herrera

差分信号适合于需要大信噪比、高抗扰度和较低二次谐波失真的电路，例如高性能ADC驱动和高保真度音频信号处理等应用。《模拟对话》曾刊载过一篇相关文章——“多功能、低功耗、精密单端差分转换器”¹，其中介绍了一种有很大改进的单端转差分电路，它具有很高输入阻抗，最大输入偏置电流为2nA，最大失调(RTI)为60μV，最大失调漂移为0.7μV/°C。性能改进是通过在反馈环路中将OP1177与差分增益为1的AD8476级联而实现的。

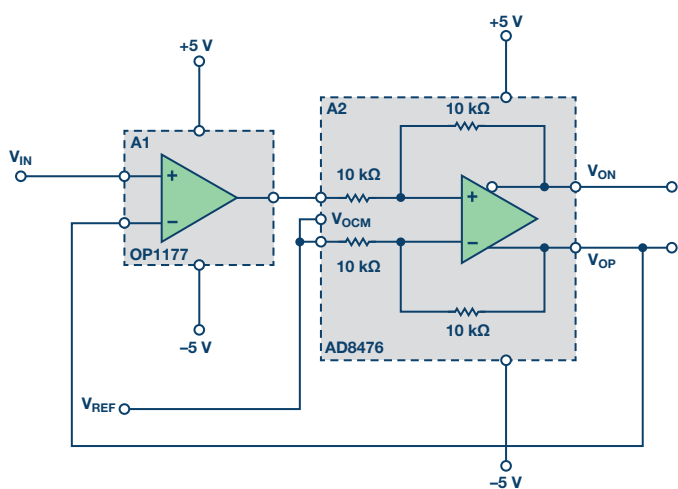


图1. 改进的单端转差分电路

然而，许多应用需要更大的输出动态范围，例如温度和压力传感器输出的信号调理等。如果还能调节共模，那么该电路将能非常

方便地与许多ADC接口，其基准电压决定满量程范围。

将环路内部差分放大器的增益配置为大于1的值,可提高电路的输出动态范围(图2)。输出通过下式计算:

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = 2(V_{IN}(1 + \frac{R_F}{R_G}) - V_{REF})$$

其中 R_C 保持开路，电路的总增益为2。A1 (OP1177)的输出通过下式计算：

$$V_{OUT, OP1177} = \frac{V_{OUT, DIFF}}{G_{DIFF, A2}} + V_{REF}$$

注意： V_{REF} 始终增加到OP1177的输出上，从而会限制其输出裕量。多数应用中， V_{REF} （输出共模）设置在电源的中点，以提供最大输出动态范围。环路内部增益大于1的差分放大器，例如图2中的ADA4940（增益为2），可降低A1输出电压，降低倍数为A2的差分增益，这样便有助于避免A1输出饱和。采用 $\pm 5\text{ V}$ 电源时，OP1177的典型输出摆幅为4.1 V，因此，当 V_{REF} 设置为0时，图2所示电路的差分输出电压摆幅约为 $\pm 8\text{ V}$ 。将A2增益配置为3可进一步改善输出动态范围，实现电路的最大输出摆幅。另一个可用增益为1、2和3的放大器ADA4950，也适合作为A2。

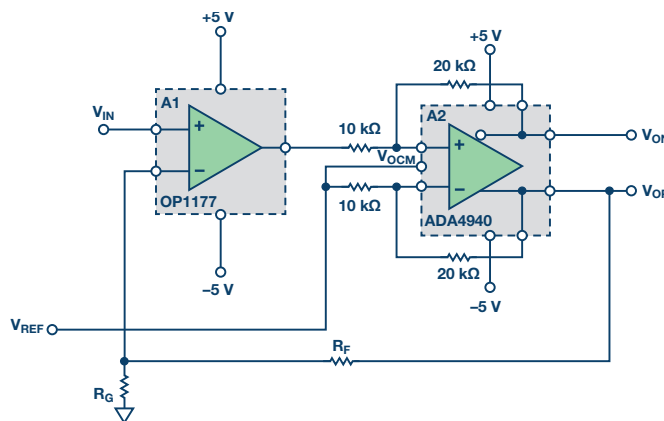
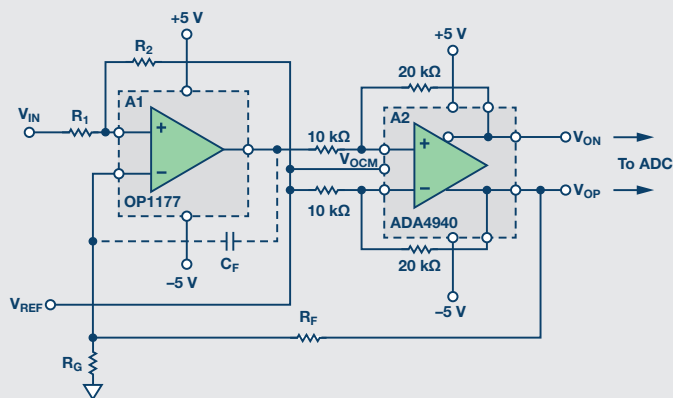
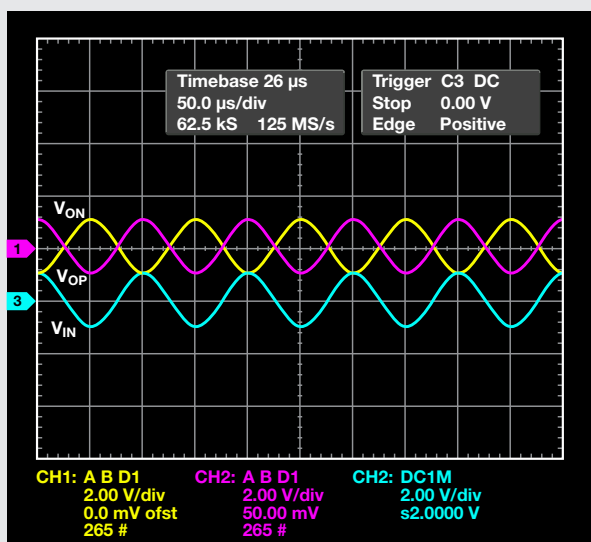


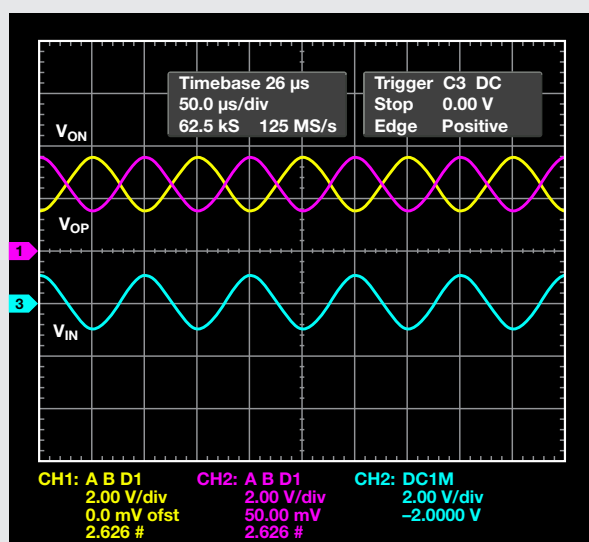
图2. 具有改进动态范围的单端转差分电路



[a]. 改进的单端差分转换器，具有可调共模。



[b] 输入和输出图，红线为 V_{OP} ，黄线为 V_{ON} ，蓝线为输入。共模为0 V。



[c] 输入和输出图，红线为 V_{OP} ，黄线为 V_{ON} ，蓝线为输入。共模为2.5 V。

图3.

可调输出共模

可以修改电路，使输出共模可调且独立于输入信号的共模。对于输入以地为基准且需要转换为具有高共模的差分信号以与ADC接口的单电源应用，这样做可带来极大的灵活性和便利。

实现方法是在输入端增加两个电阻 R_1 和 R_2 ， R_2 连接到 V_{OCM} 。若需要，可以使用输入放大器A1的双通道版本OP2177，对于非常低的输入偏置电流，可将第二放大器用作输入缓冲器。

在图1所示电路中，输入以 V_{REF} 为基准。参见图3所示电路，输入以地为基准，直接获取后转换为差分输出。现在可以调节 V_{OCM} 以使共模输出偏移，而输入仍然以地为基准。 V_{OCM} 可以设为基准电压源的一半或转换器的中间电平。 V_{OCM} 基本上像 V_{IN} 一样，用作另一个输入。所选电阻值应满足下式： $\frac{R_1}{R_G} = \frac{R_2}{R_F}$

通过叠加，当 V_{IN} 为0时，输出值与 V_{OCM} 相同。由于 V_{OCM} 是设置输出共模的值，因此差分输出为0。若 $R_1 = R_G$ 且 $R_2 = R_F$ ，则输出电压由下式给出：

$$V_{OP} = \left(\frac{R_F}{R_G}\right) V_{IN} + V_{OCM}$$

$$V_{ON} = -\left(\frac{R_F}{R_G}\right) V_{IN} + V_{OCM}$$

$$V_{OUT, DIFF} = 2\left(\frac{R_F}{R_G}\right) V_{IN}$$

带宽和稳定性

两个放大器构成一个伺服环路配置的复合差分输出运算放大器。OP1177/OP2177的开环增益和ADA4940的差分增益合并，得到电路的总开环增益，其定义电路的总带宽。其极点的合并则使环路的相移增加。A2使用较高增益时，会降低其带宽，并可能影响电路整体的稳定性。电路设计人员须检查电路整体的频率响应，评估是否需要补偿。为了确保反馈系统的稳定性，经验法则是随频率而变化的合并开环增益必须以-20 dB/十倍频程的滚降速率跨过单位增益。这在最小增益(2倍增益)的应用中更为重要，因为环路增益处于最大值，相位裕量最差。提高总增益，从而减小带宽并增加反馈环路的相位裕量，也能改善稳定性。因为环路增益减小，它会在较低的频率跨过单位增益。环路增益由下式计算：

$$\text{环路增益} = (A_{OL, 1st Amp})(A_{Diff, 2nd Amp})\beta$$

$$\beta = \frac{1}{2} \left(\frac{R_G}{R_G + R_F} \right)$$

反馈系数 β 中有一个 $\frac{1}{2}$ ，这是因为输出为差分，而反馈仅从差分输出之一中获得。ADA4940在2倍增益时的带宽为50 MHz，而OP1177的单位增益带宽约为4 MHz。受限于OP1177和闭环增益，

图3所示电路在带宽约为1 MHz时可稳定工作。如之前文章中所指出的，当使用差分放大器无法满足稳定性条件时，可以使用一个限带电容，如图3(a)所示。该电容与反馈环路内部的 R_F 形成一个积分器，将电路整体的带宽限制为：

$$\frac{1}{2} \times \frac{1}{2\pi R_F C_F}$$

可以适当选择电容和反馈电阻，使总带宽受上式限制。

参考资料：

- ¹ Sandro Herrera和Moshe Gerstenhaber。“多功能、低功耗、精密单端差分转换器”。模拟对话第46卷第4期。

Darwin Tolentino [darwin.tolentino@analog.com] 是菲律宾ADI公司线性精密技术部门的高级测试开发工程师。他曾在产品与测试工程部门工作，为放大器和线性产品(包括转换器)开发了测试解决方案。他于2000年加入ADI公司，在半导体行业已有17年的经验。他的兴趣包括历史和模拟电路设计。



Darwin Tolentino

该作者的其它文章：

[简单电路提供可调CAN级差分输出信号](#)

第46卷第2期

Sandro Herrera [sandro.herrera@analog.com] 是美国马萨诸塞州威明顿市集成放大器产品(IAP)部门的一名电路设计工程师。他目前主要从事固定、可变或可编程增益的全差分放大器设计工作。Sandro拥有麻省理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。他于2005年8月加入ADI公司。



Sandro Herrera

该作者的其它文章：

[多功能、低功耗、精密单端差分转换器](#)

第46卷第4期

快速通往量产的四个步骤：利用基于模型的设计 开发软件定义无线电

第四部分—利用Zyng SDR套件和Simulink代码生成工作流程快速完成原型开发

作者: Mike Donovan、Andrei Cozma和Di Pu

简介

本系列文章的前几部分介绍了Zynq SDR快速原型开发平台¹，说明了利用MATLAB和Simulink开发算法以成功处理和解码ADS-B传输的步骤²，并展示了如何在仿真中和利用SDR平台获得的实时数据验证该算法³。所有阶段的最终目标是创建一个经验证的模型，其可以转换为C和HDL代码，并且能够方便地集成到SDR平台的软件和硬件基础设施中。

本系列第二部分(“利用MATLAB和Simulink进行S模式检测和解码”)²讨论的Simulink模型是一个具有足够高精度硬件细节的仿真模型,可验证该设计将能成功解码ADS-B消息。以该模型为出发点,本部分将讨论为了产生一个能够在ZynqSDR快速原型开发平台上运行的有效接收机设计所需的最后步骤。像前面几篇文章一样,开发该有效设计所需的技能包括:熟练使用MATLAB和Simulink,了解Zynq无线电硬件,以及软硬件集成技能。

本文提出的步骤包括:

- 以Zynq SoC上的FPGA结构和ARM®处理系统为目标，将Simulink模型划分为多个功能。
- 引入对Simulink模型的设计变更，以改善所生成的HDL代码的性能。
- 生成ADS-B接收机算法的HDL和C语言源代码。
- 将生成的源代码集成到Zynq无线电平台设计中。
- 在目标硬件上利用实时航空器信号测试该嵌入式设计。

此过程结束时,就会产生一个经全面验证的SDR系统,其运行从Simulink ADS-B模型自动生成的C和HDL代码,可实时接收和解码商用航空器信号。

将模型划分为硬件和软件组件

生成实现代码过程的第一步是划分设计功能，以便在Zynq SoC的可编程逻辑和ARM处理系统上运行。

功能划分通常是从明确设计的不同组件的处理要求和所需的执行速率与时间开始。需要以采样速率实时运行的计算密集型组件(如数据调制/解调算法),最适合在可编程逻辑中实现。计算量相对较少的处理任务(如数据解码和渲染,以及系统监视和诊断),更适合通过软件实现。其它需要考虑的方面有:运算的数据类型和复杂度,以及输入和输出数据的精度。所有以可编程逻辑为目标的运算都采用定点、整数或布尔数据类型。对于更复杂的运算,如三角函数和平方根,须在可用硬件资源的约束下,利用近似来高效实现。所有这些约束都会导致精度损失,若不加以适当评估和处理,可能会对系统功能带来不利影响。但是,以处理系统为目标的组件可以采用浮点数,并以最高保真度实现任何复杂度的运算,不过通常要以降低执行速度为代价。

以上约束作为指导原则, ADS-B解码算法的划分是相当明显的。ModeS_Simulink_Decompile.slx模型中的检波器模块的功能, 包括I/Q样本的前端处理一直到校验和计算, 非常适合在Zynq SoC的可编程逻辑上实现(图1)。改良缓冲器和解码与显示模块中的消息位解码功能, 很容易在处理系统中实现。

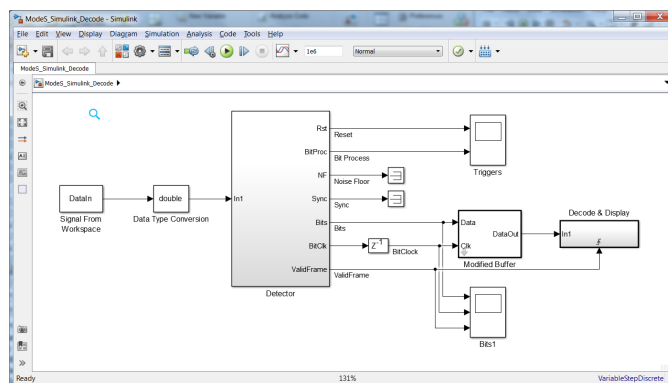


图1. ModeS Simulink Decode.slx: FPGA和ARM处理器划分

对下述内容和Simulink模型感兴趣的读者，可在Analog Devices GitHub库⁴中找到相关文件。

从Simulink模型生成HDL代码

S模式解码器模型中的检波器模块(图2)包括多个子系统：CalcSyncCorr、CalcNF、SyncAndControl、BitProcess、CalcCRC和FameDetect。MathWorks的HDL编码器⁵用于产生此设计的HDL源代码。

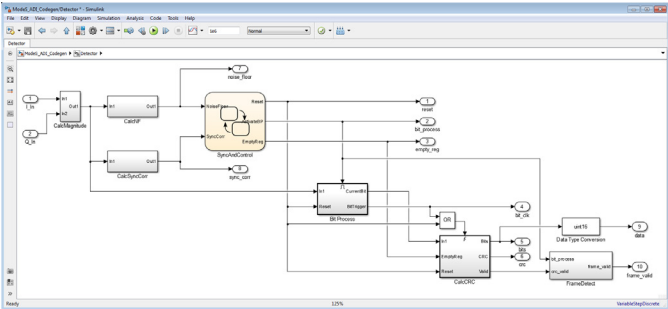


图2. 用于HDL代码生成的检波器模块

为了利用HDL编码器成功生成HDL代码，Simulink模型必须满足一些条件。下面是其中几个最重要的要求：

- 使用支持HDL代码生成的模块。HDL编码器支持大约200个Simulink模块的代码生成⁶。在检波器设计中，所有模块都支持HDL代码生成，包括状态流程图和数字滤波器模块。
- 使用定点数据类型。在检波器设计中，信号使用12位、24位和布尔数据类型。12位数据类型与ADI公司AD9361收发器上的模数转换器的位宽一致。
- 使用标量或矢量信号。矢量信号可用于多通道信号或资源共享。
- 避免模型中出现代数环。HDL编码器软件不支持存在代数环条件的模型的HDL代码生成。

ModeS_Simulink_Decode.slx模型并不满足所有这些条件，因此将比较接收位与计算校验和的CalcCRC模块部分移出检波器模块，最终用C语言实现。由此得到的模型ModeS_ADI_CodeGen.slx用于生成HDL代码。与手动编码过程相比，它只需几分钟便能生成数千行HDL代码。HDL编码器产生的源代码是Simulink模型的位真、周期精确版本。这是使用模型进行设计在生产力提升方面带来的重大好处之一，所生成的代码是Simulink模型的精确转译。

此外，这些代码易读且可追溯，工程师可以轻松地将生成的代码映射到设计模型。这是通过多种方法来实现的(图3)：

- 生成的HDL代码文件中保留了该模型的层次。本例中，顶层模块被命名为Detector.vhd，处在下一级的子系统被命名为CalcNF.vhd、Bit_Process.vhd等。
- 生成的代码中保留了该模型所用的模块名称、端口名称、信号名称、数据类型和复杂度。

模型与源代码之间存在关联，设计人员点击Simulink模型中的某个模块，便可自动导航到相应的HDL代码。同样，生成的代码中也有超级链接，点击它便会打开Simulink模型，并高亮显示与该代码段相关的模块。

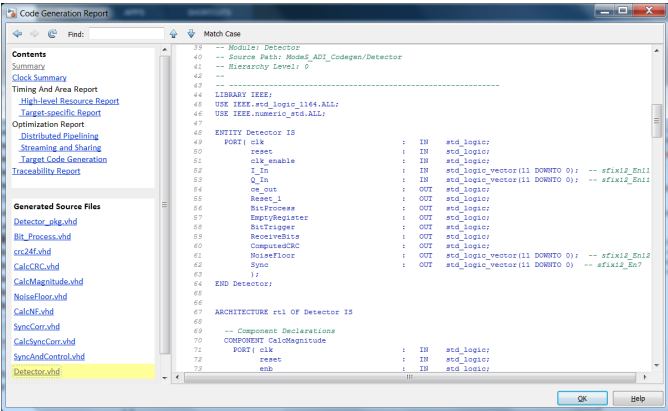


图3. ModeS_ADI_CodeGen.slx的HDL源代码

优化ADS-B模型以产生具有更高时钟速度的HDL代码

虽然ModeS_ADI_CodeGen.slx模型成功生成了HDL代码，但在绝大多数情况下，设计人员会希望改善初始结果。设计人员通常要满足速度和面积约束条件，这就需要优化初始Simulink模型以实现所需的效果。Simulink和代码生成的一个重要优势是，设计人员可以在模型中进行优化，并运行仿真以确保变更没有破坏算法，然后重新生成HDL代码。这种方法比修改HDL源代码(可能会破坏算法)更为简单，而且不易出错。

对于本设计，模型生成的HDL代码很容易适应可用的FPGA结构，但运行的时钟速率相对较低。这在许多初步设计中是常见现象。HDL编码器内置的分析工具表明，模型中的关键路径从I/Q样本输入延伸到CalcCRC子系统中的一个寄存器。在设计中插入流水线寄存器是提高时钟速度的一种常见方法(图4)。流水线缩短了信号操作之间的路径，代价是增加了整体处理的延迟。这种折中通常是可以接受的，因为相对于更高的时钟速度，延迟略微增加是很小的代价。

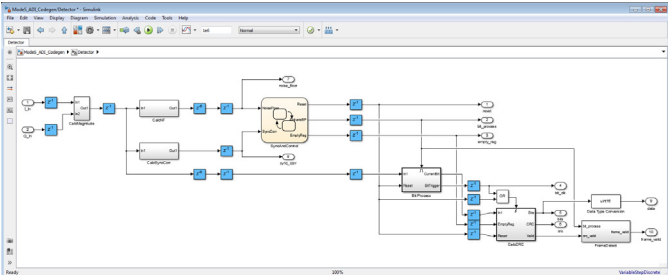


图4. 检波器设计中插入流水线寄存器

位于子系统之间的流水线寄存器有助于改善设计的时钟速率，但如果数字滤波器模块选择优越的架构，则可以实现更好的时钟速率。许多Simulink模块都有架构选择，设计人员可以藉此优化设计的速度或面积。对于计算噪底和前同步码相关性所用的数字滤波器(图5)，输出乘法器的流水线化可以缩短数字滤波器内的关键路径，提高设计时钟速率。

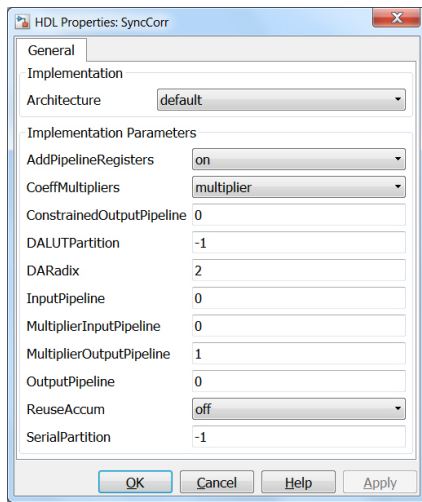


图5. 数字滤波器模块的HDL模块选择

采取这两个简单的流水线变更之后，生成的HDL代码的时钟速率便超过140 MHz。这对于使用代码生成工具的工程设计是一个有用的启示：在代码生成模型上应用一点硬件设计原理知识，便可对生成的代码结果产生相当大的影响。对该设计还可以做进一步的优化，但并无必要，因为HDL代码很容易满足该设计相对简单的时序和资源目标。

在传统无线电设计过程中，大量开发时间花在HDL代码的测试和调试上。而在基于模型的设计方法中，更多时间是花在开发仿真和代码生成模型上，本例就是如此。然而，开发时间会节省很多，因为生成的源代码与经验证的仿真行为完全一致，只需对嵌入式硬件执行极少量的调试。

利用MATLAB编码器⁷生成C语言代码

与生成HDL代码相似，为了生成用于本设计解码功能的C语言代码，也有几个条件必须满足。下面是两个最重要的要求：

- 使用MATLAB编码器支持的函数。MATLAB编码器支持大部分MATLAB语言和众多工具箱⁸，但您可能无意中使用了代码生成所不支持的函数。MATLAB编码器提供了“代码就绪工具”⁹等工具来帮助找出不支持的函数。
- 一旦声明一个MATLAB变量，其大小和类型便不得改变。这是为了确保在生成的代码中正确分配存储器。

从MATLAB生成C代码的最简单方法是从MATLAB工具列上的Apps选项卡新建一个MATLAB编码器项目。MATLAB编码器项目的最终输出如图6所示。

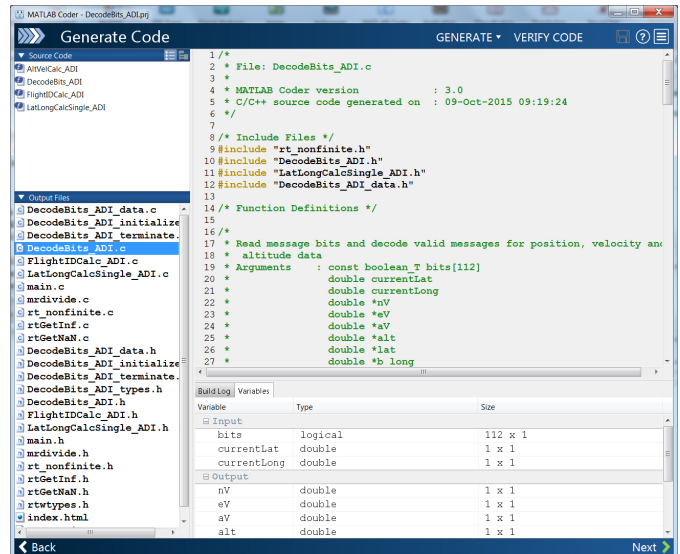


图6. 针对的DecodeBits_ADI.m的MATLAB编码器项目

在该项目中，顶层MATLAB函数是DecodeBits_ADI.m。用户需要指定此函数所需的数据类型和大小作为输入参数。图6显示，此函数的输入参数为112个布尔数据位和2个双精度值(用以提供用户当前的经度和纬度)。DecodeBits_ADI.m的输出大小和数据类型(例如：*nV表示向北速度，*eV表示向东速度，*alt表示高度)由MATLAB编码器自动确定。MATLAB编码器会找出顶层入口文件DecodeBits_ADI.m调用的所有其他函数，包括AltVelCalc_ADI.m和LatLongCalc_ADI.m，然后生成整个解码算法的C语言源代码。

MATLAB编码器生成的C语言代码是MATLAB功能的直接转译。如同HDL代码生成，MATLAB编码器产生的源代码也是易读且可追溯的，工程师可以轻松发现原始MATLAB代码与生成的C代码之间的关系。本例的C代码可从MATLAB命令提示产生，并且可由任何ANSI C编译器编译。

HDL代码平台部署

完成上述步骤(将设计划分为不同功能以在Zynq的可编程逻辑和处理系统上运行，针对HDL和C语言代码生成优化设计，以及通过仿真验证优化后的设计能够有效工作且满足性能标准)之后，现在便需要将设计部署到实际SDR硬件平台上，并验证系统在实际条件下的功能。为此，我们使用ADI公司的AD-FMCOMMS3-EBZ SDR平台¹⁰，其连接到一个运行ADI Linux发行版的Xilinx ZC706板¹¹。

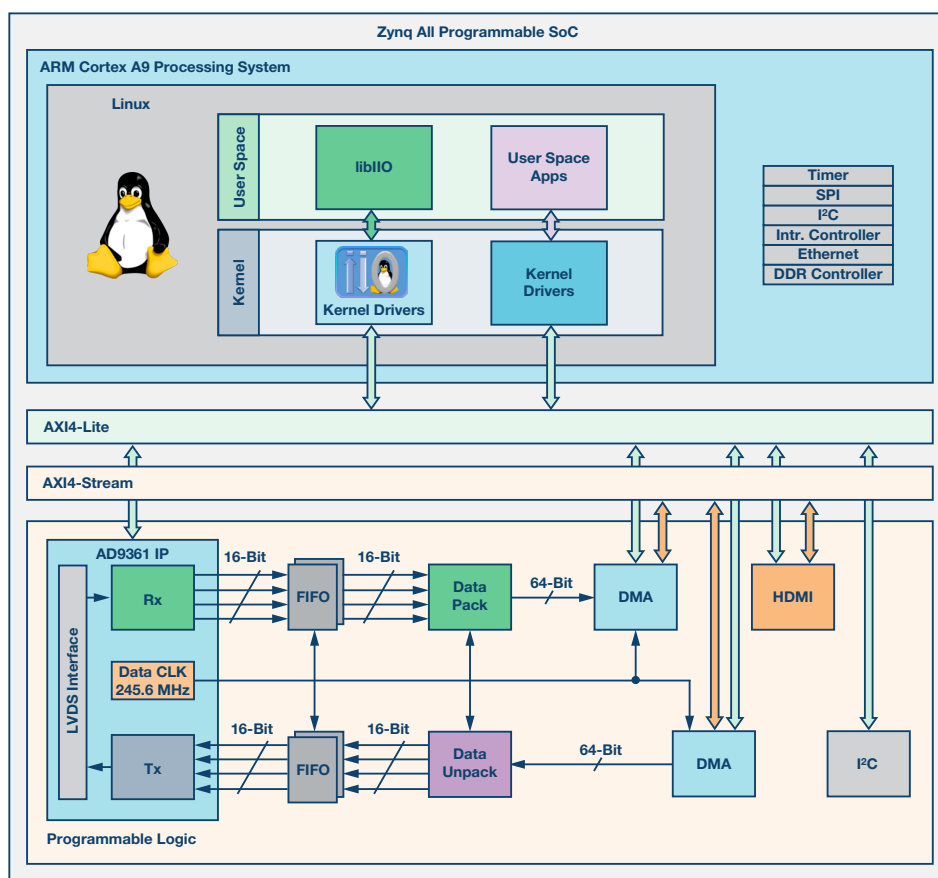


图7. HDL参考设计框图

AD-FMCOMMS3-EBZ板附带一个ADI公司提供的开源Vivado HDL参考设计¹²。该参考设计包含用以配置AD-FMCOMMS3-EBZ板上的AD9361收发器及传输数据所需的全部IP模块。图7为该HDL参考设计的框图。

AD9361 IP内核实现了AD9361收发器芯片与Zynq器件之间的LVDS接收和发送数据接口，以及与设计其余部分的数据接口。DMA模块用于AD9361 IP与DDR存储器之间的高速数据传输。AD9361 IP模块的数据接口包括4条用于接收的数据线和4条用于发送的数据线，对应于AD9361的两个接收通道和两个发送通道的I&Q数据。每条数据线都是16位宽。为使系统内部的数据传输效率更高，接收和发送数据被包装到由DMA模块管理的64位宽总线中。AD9361 IP的16位并行数据线通过打包和解包模块连接到DMA。

为了将ADS-B模型的HDL代码部署到SDR平台的现有HDL基础设施中，需要创建一个可插入数据路径中的IP内核，从而实时处理收到的数据并将处理过的数据传送到软件层。部署过程是一个困难且耗时的任务，因为它要求对HDL设计的功能有深刻的理解，同时需要娴熟的HDL编程技能。为了简化这些步骤，MathWorks在HDL编码器中集成了一个称为HDL Workflow Advisor的实用工具，ADI公司为AD-FMCOMMS2-EBZ/AD-FMCOMMS3-EBZ SDR平台和Xilinx ZC706板提供了一个板支持包(BSP)¹³。

HDL Workflow Advisor可引导用户一步一步地从Simulink模型生成HDL代码。用户可以选择不同的目标工作流程，包括“ASIC/FPGA”、“FPGA在环”和“IP内核生成”。目标平台选择包括Xilinx评估板、Altera评估板和FMCOMMS2/3 ZC706 SDR平台。余下的代码生成和目标集成过程可由HDL Workflow Advisor自动完成。

ADI公司提供的BSP是板定义和参考设计¹⁴的集合，用以为HDL Workflow Advisor提供必要的信息和工具来产生与现有HDL参考设计兼容的IP模块，以及将生成的IP插入HDL参考设计。图8显示了如何配置Workflow Advisor来产生ADS-B模型的IP内核。请注意：必须选择IP内核生成工作流程，并以ADI公司的AD-FMCOMMS3-EBZ SDR平台和Xilinx ZC706板为目标。

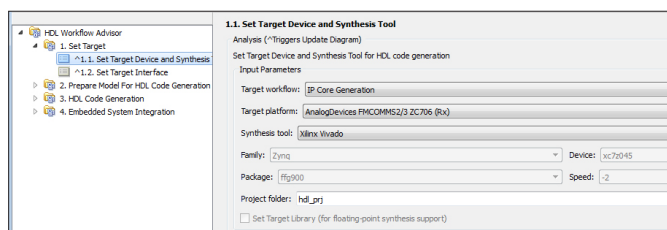


图8. Workflow Advisor配置

下一步是配置IP与参考设计之间的接口。在输入侧，该模型接受原始I&Q样本，模型的输入端口与AD9361接收器数据端口直接相连。在模型的所有输出信号中，当前阶段感兴趣的是数据、frame_valid和bit_clk信号。数据和frame_valid为16位宽，由bit_clk信号提供时钟。这些信号可以连接到BSP的“DUT Data x Out”接口，意味着它们将接收对DMA模块的直接访问；然后可以将数据传输到DDR供软件层访问。bit_clk信号连接到BSP的“DUT Data Valid Out”接口，用以控制DMA采样速率。图9显示了HDL接口必须如何配置。

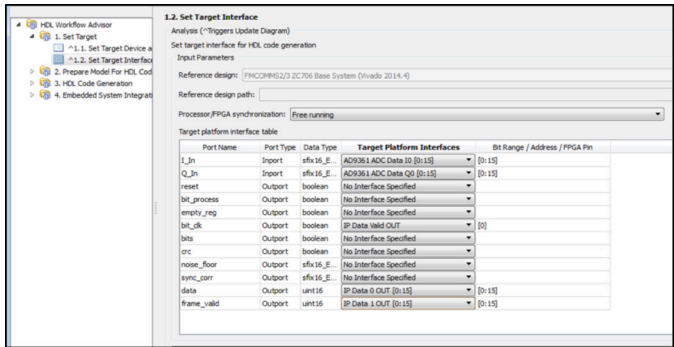


图9. HDL接口配置

一旦定义了目标接口，HDL Workflow Advisor的第2步和第3步便可保持默认状态，然后通过运行步骤4.1 (创建项目)来启动项目生成过程。此步骤的结果是产生一个Vivado项目，其ADS-B IP内核已集成到ADI公司的HDL参考设计中。图10显示了ADS-B IP内核与设计其余模块的连接。

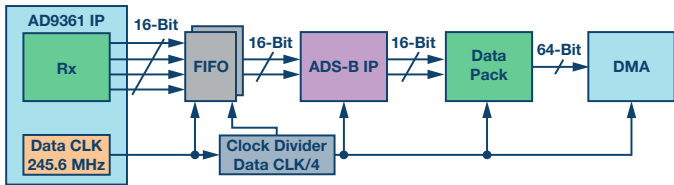


图10. HDL参考设计中的ADS-B IP连接

从Vivado项目生成位流便可结束HDL集成过程，但最终目标是让Linux在系统上运行。为此，在生成位流之后，可按照标准Xilinx SDK第一阶段引导加载程序(fsb)和Linux引导文件创建过程创建一个Linux引导文件。与新创建HDL设计对应的Linux设备树和映像文件随同AD-FMCOMMS3-EBZ BSP发布。所有文件都必须与SD卡引导分区上的Linux引导文件一同复制；引导分区用于存储在Xilinx ZC706板上运行ADI公司Linux发行版所需的全部文件。

C语言代码平台部署

将ADS-B HDL IP集成到SDR平台的HDL设计并创建Linux SD卡之后，便需要实现用来解码ADS-B数据的软件应用程序。此应用程序基于第5部分生成的C代码，执行如下任务：

- 配置AD9361以接收ADS-B信号。
- 从ADS-B IP内核读取数据。
- 在读取的数据中检测有效ADS-B帧。
- 解码并显示ADS-B信息。

实现任务1和任务2的最简单方法是使用libiio库¹⁵提供的功能。此库提供了接口函数，允许用户轻松配置AD9361以及接收和发送数据。配置过程设置如下系统参数：

- LO频率—1.09 GHz
- 采样速率—12.5 MHz
- 模拟带宽—4.0 MHz
- AGC—快速启动模式

除上述参数外，一个数据速率为12.5 MSPS、通带频率为3.25 MHz、阻带频率为4 MHz的数字FIR滤波器也被加载到AD9361中，确保收到的数据仅包含目标频段。该FIR滤波器的系统参数和设计方法详见本系列文章第三部分³所述。

ADS-B IP的输出数据通过DMA模块传输到系统的DDR存储器。libiio库提供如下功能：将从ADS-B IP获取的数据放置到指定大小的存储缓冲器中；等待缓冲器填满；通过指针访问该缓冲器。一旦缓冲器填满，ADS-B解码算法便可处理数据。ADS-B IP内核有两个输出通道：一个通道对应于ADS-B位流，另一个通道指示一个有效数据帧在位流中的何处结束。两个通道均包含相同的数据速率，彼此同步。有效通道中一个等于1的样本表示数据通道中一个有效帧的最后一位。通过解析这两个通道，软件可以从位流中提取有效的ADS-B数据帧，并将数据传送到MATLAB编码器生成的解码函数。当计算航空器坐标时，解码函数利用ADS-B数据帧和当前位置的经纬度作为输入。当前经纬度被指定为应用程序的参数。ADS-B解码数据的显示与Simulink模型相似。

ADS-B数据解码程序是在Linux下利用makefile构建。该应用程序的源代码和makefile可在Analog Devices github库中下载¹⁶。

这样就完成了利用HDL编码器从ADS-B模型生成的HDL代码和利用MathWorks MATLAB编码器生成的C代码的平台部署步骤。下一步是验证系统功能并评估结果。

系统验证

为了验证系统功能，首先要在AD-FMCOMMS3-EBZ板的一个接收端口与一个发送端口之间建立一个回送连接，并发送仿真期间使用的相同ADS-B信号。通过接收和解码此数据，可以验证SDR平台上运行的算法输出是否与仿真结果一致。图11显示了ADS-B

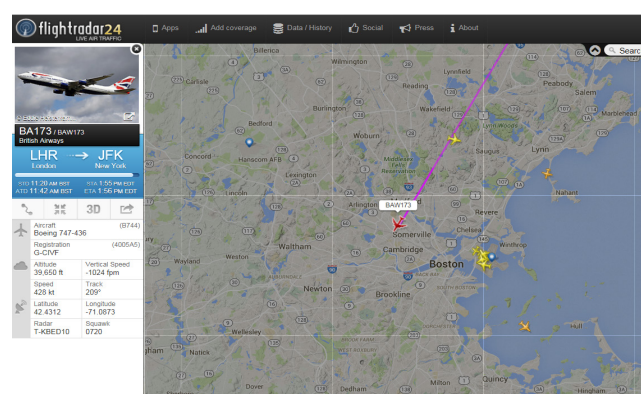
数据解码程序的输出，结果与本系列文章第三部分中利用预先捕捉的数据进行HDL仿真所获得的结果完全相同。这说明系统运行符合预期，可以利用实际数据进行测试。

```
Aircraft ID: 400927 is at altitude 39000
Aircraft ID: 400927 is at latitude 42.324, longitude -71.143

Aircraft ID: 400927 is travelling at 468.363107 knots
Direction West at 230.000000 knots, direction South at 408.000000 knots
Aircraft ID: 400927 is going Up at 0.000000 feet/min
```

图11. 回送结果

现场实际测试时，SDR接收机放在MathWorks位于美国马萨诸塞州纳蒂克的总部外面，系统解码的ADS-B信息与飞机实时跟踪网站(如flightradar24.com)提供的数据进行对比。结果证实：在天线的视线范围内，系统能够解码从飞机收到的数据。图12显示了系统检测到的航空器信息与在线飞机跟踪数据的对比情况。可以看到，解码算法给出了正确的航空器ID、高度、速度和经纬度坐标。



```
Aircraft ID: 4005a5 is at altitude 40300
Aircraft ID: 4005a5 is at latitude 42.398, longitude -71.112

Aircraft ID: 4005a5 is travelling at 427.375713 knots
Direction West at 205.000000 knots, direction South at 375.000000 knots
Aircraft ID: 4005a5 is going Down at 1216.000000 feet/min

Aircraft ID: 4005a5 is at altitude 40275
Aircraft ID: 4005a5 is at latitude 42.396, longitude -71.113

Aircraft ID: 4005a5 is at altitude 40250
Aircraft ID: 4005a5 is at latitude 42.393, longitude -71.115

Aircraft ID: 4005a5 is travelling at 428.253430 knots
Direction West at 205.000000 knots, direction South at 376.000000 knots
Aircraft ID: 4005a5 is going Down at 1344.000000 feet/min

Aircraft ID: 4005a5 is at altitude 40150
Aircraft ID: 4005a5 is at latitude 42.386, longitude -71.121

Aircraft ID: 4005a5 is at altitude 40025
Aircraft ID: 4005a5 is at latitude 42.375, longitude -71.128
```

图12. 实时数据结果

结论

本系列文章展示了如何利用基于模型的设计来实现SDR平台从仿真到生产的全过程，这是其中的最后一篇。本系列说明了开发一个“硬件准备就绪”的ADS-B Simulink模型的所有阶段。我们设计了一个仿真模型来证明我们能够解码记录到的ADS-B消息，然后利用从SDR硬件平台获取的实时数据验证该模型。这不仅验证了该模型，而且验证了SDR平台的模拟前端和数字接收机信号链的设置。同时，它令我们确信该平台已调整好，可用于接收ADS-B信号。然后，我们将该模型划分为不同的功能，以便在Zynq处理系统和可编程逻辑上运行，并优化了该模型以自动生成C和HDL代码。最后，我们将C和HDL代码集成到SDR设计中，并利用实时商业空中交通数据验证了系统的功能。最终成果是一个设计流程——使用MathWorks建模和代码生成工具，并结合Zynq SDR平台来创建全面有效的SDR系统。

示例系统说明：相比于传统设计方法，基于模型的设计工作流程与ADI公司的集成RF捷变收发器可编程无线电硬件AD9361/AD9364相结合，可以帮助设计团队更快开发出有效的无线电原型，成本也更低。文中的原型是由笔者在相对较短的时间内制作出来的，遇到的障碍极少，使用了如下资源：

- 在MATLAB和Simulink中能够创建ADS-B接收机模型，并生成可用的C和HDL源代码。
- HDL Workflow Advisor中的功能，它们使很多软硬件集成步骤自动完成。
- librio等库，帮助完成其余集成步骤以便部署SDR原型。
- MathWorks和ADI公司提供的产品帮助和技术支持。

ADS-B是一个相对简单的标准，为通过这种方法构建SDR原型提供了一个很好的测试案例。采用基于模型的设计和Zynq SDR平台的工程师应当能够按照本系列文章所提出的工作流程，开发出更复杂、更强大的QPSK、QAM和LTE SDR系统。

参考文献

¹ Di Pu, Andrei Cozma和Tom Hill, “快速通往量产的四个步骤: 利用基于模型的设计开发软件无线电, 第一部分——ADI/Xilinx SDR快速原型开发平台及其能力、优势和工具”, 模拟对话第49卷第3期。

² Mike Donovan, Andrei Cozma和Di Pu, “快速通往量产的四个步骤: 利用基于模型的设计开发软件无线电, 第二部分——利用MATLAB和Simulink进行S模式检测和解码”, 模拟对话第49卷第4期。

³ Di Pu和Andrei Cozma, “快速通往量产的四个步骤: 利用基于模型的设计开发软件无线电, 第三部分——利用硬件在环验证S模式信号解码算法”, 模拟对话第49卷第4期。

⁴ Analog Devices GitHub库。

⁵ HDL编码器。

⁶ HDL编码器模块支持。

⁷ MATLAB编码器。

⁸ MATLAB工具箱。

⁹ MATLAB代码生成就绪工具。

¹⁰ AD-FMCOMMS3-EBZ用户指南。

¹¹ Xilinx Zynq-7000 All Programmable SoC ZC706评估套件。

¹² AD-FMCOMMS2-EBZ/AD-FMCOMMS3-EBZ/AD-FMCOMMS4-EBZ HDL/AD-FMCOMMS5-EBZ HDL参考设计。

¹³ Analog Devices BSP for MathWorks HDL Workflow Advisor。

¹⁴ 电路板和参考设计注册系统。

¹⁵ 什么是Libiio?

¹⁶ MathWorks目标模型—ADSB。

Mike Donovan [mike.donovan@mathworks.com] 是MathWorks公司应用工程部门经理。他拥有巴克内尔大学电气工程学士学位和康涅狄克大学电气工程硕士学位。加入MathWorks之前, Mike开发过雷达和卫星通信系统, 并在宽带电信行业工作过。



Mike Donovan

Andrei Cozma [andrei.cozma@analog.com] 是ADI公司工程设计经理, 负责支持系统级参考设计的设计与开发。他拥有工业自动化与信息技术学士学位及电子与电信博士学位。他参与过电机控制、工业自动化、软件定义无线电和电信等不同行业领域的项目设计与开发。



Andrei Cozma

该作者的其它文章:
[基于FPGA的系统提高电机控制性能](#)
第49卷第1期

Di Pu [di.pu@analog.com] 是ADI公司系统建模应用工程师, 负责支持软件定义无线电平台和系统的设计与开发。她与MathWorks密切合作解决双方共同客户的难题。加入ADI公司之前, 她于2007年获得南京理工大学(NJUST)电气工程学士学位, 于2009年和2013年分别获得伍斯特理工学院(WPI)电气工程硕士学位和博士学位。她是WPI 2013年博士论文Sigma Xi研究奖获得者。



Di Pu

新型、完整、高分辨率、多功能、双极性DAC：易于使用的通用解决方案

作者：Estibaliz Sanz Obaldia和Junifer Frenila

当前市场在不断动态变化，促使设计周期越来越短，系统功能越来越强，而且终端系统更具便携性。这就要求必须采用新方法简化这些挑战，同时又不增加设计复杂度。本文将讨论控制和测量方面的一些关键系统挑战；许多不同应用都涉及到控制和测量，包括数据采集系统、工业自动化、可编程逻辑控制器和电机控制。本文将探讨双极性数模转换器(DAC)架构的最新进展，以及这些拓扑结构如何应对终端系统挑战，比如在相同或更少的空间中提供更多功能和智能。本文还会探讨分立式和功能更完整的解决方案。最后，本文会说明多种替代传统设计拓扑的方案，这些方案在设计重用和系统模块化方面具有更高的灵活性。

应当注意的是，下面的图形并非实际原理图，而是关于如何利用多功能DAC和其他器件来实现应用的示意图。虽然并未包括电源电路、旁路和其他无源元件等方面，但这些图形显示了此类应用的一般实现方法。

数据采集系统

数据采集系统(DAQ)用于测量电压、电流或压力等电气或物理特性，并利用微控制器或微处理器(MPU)来处理数据。DAQ由传感器、放大器、数据转换器和控制器组成，其中控制器利用嵌入式软件控制采集过程。

在过程控制应用中，传感器必须足够敏感以便保障待测信号的质量，这点非常重要。但是，即便传感器足够敏感，增益和失调等信号链误差也可能会干扰信号质量。在高性能应用中，数据采集系统利用DAC自动校准调理电路。图1是一个压力检测系统的框图。它显示了AD5761R等双极性DAC及该系列产品如何用于自动增益和失调校准方案。

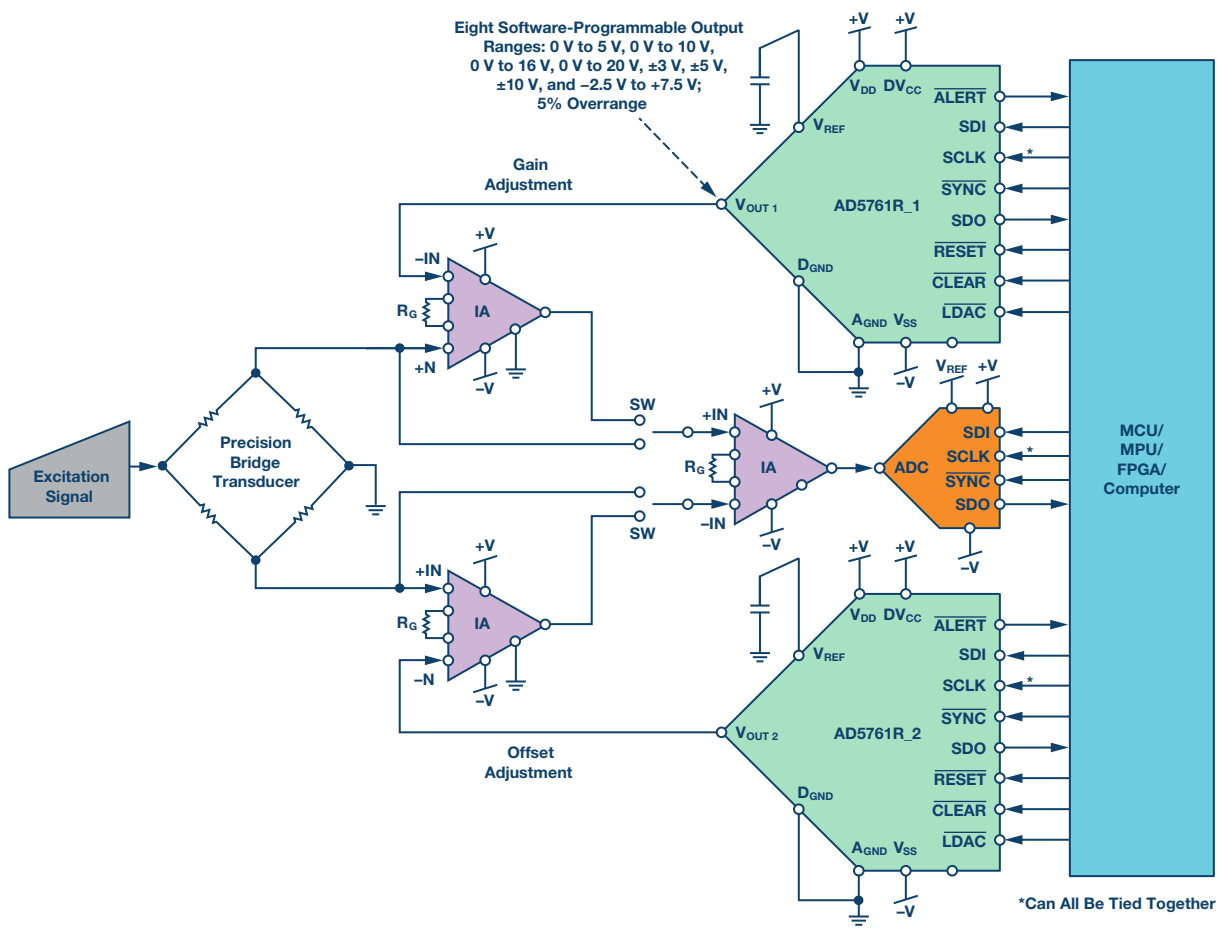


图1. 压力检测系统的自动校准

精密电桥传感器收到来自压力传感器的激励信号，产生输出电压。由于电桥传感器的信号幅度较低，通常会使用仪表放大器来放大信号。这种低幅度信号容易受误差影响。此类误差通常包括温度变化引起的漂移误差、电路板上的寄生误差以及无源器件的容差。

利用AD5761R，系统可实现增益和失调校准，从而在系统工作期间动态校正误差。根据调整水平和所需的极性，完整、高分辨率、多功能、双极性DAC可大大简化校准过程。AD5761R可通过高速4线SPI接口进行编程，该接口的串行数据输出(SDO)线可为菊花链和回读操作提供便利。

工业自动化

工业自动化应用多种多样。但无论什么应用，此类自动化系统的功能和性能都取决于其信号采集和控制单元。在采集方面，传感器的灵敏度、调理电路的适应性以及从低电平信号采集正确信息的速度是非常重要的。在控制方面，能够灵活适应不同执行器和驱动器的要求至关重要。

图2是一个工业自动化系统的示例。一个带冷结补偿的热电偶用来测量激光加工机床或重型电机等工业设备的温度。电压经过放大和滤波后送至集成模拟前端(AFE) IC进行转换，数字数据

送入处理器进行分析。基于处理过的数据，处理器将信号送至一个同样完全隔离的控制DAC，以驱动工业风机、激活Peltier之类的冷却装置或开启水冷系统的阀门。此外，用户可通过控制接口设备输入超控命令。

经过改造后，该系统也可用于压力和振动的测量与控制。油品和化学品储罐监控通常使用压力传感器系统，快速运动机器头部的振动监控通常使用陀螺仪系统。这些应用可采用相同的AFE，它与外部环境完全隔离。

AD5761R是一款高电压、高分辨率、双极性DAC，内置低漂移基准电压源并提供软件可选的输出范围，可以很好地取代多个DAC或单个复用DAC。它提供单极性和双极性电压并保持相同的精度，还有超范围输出选项。该双极性DAC支持执行器的不同需求，包括通过软件调整控制单元，以免修改硬件。

AD5761R及该系列产品提供两种小型封装——3 mm × 3 mm引脚框架芯片级封装(LFCSP)和16引脚超薄紧缩封装(TSSOP)，并且支持-55°C至+125°C的宽工作温度范围。这种新型工业控制方法对缩小电路板空间和降低成本非常有帮助。

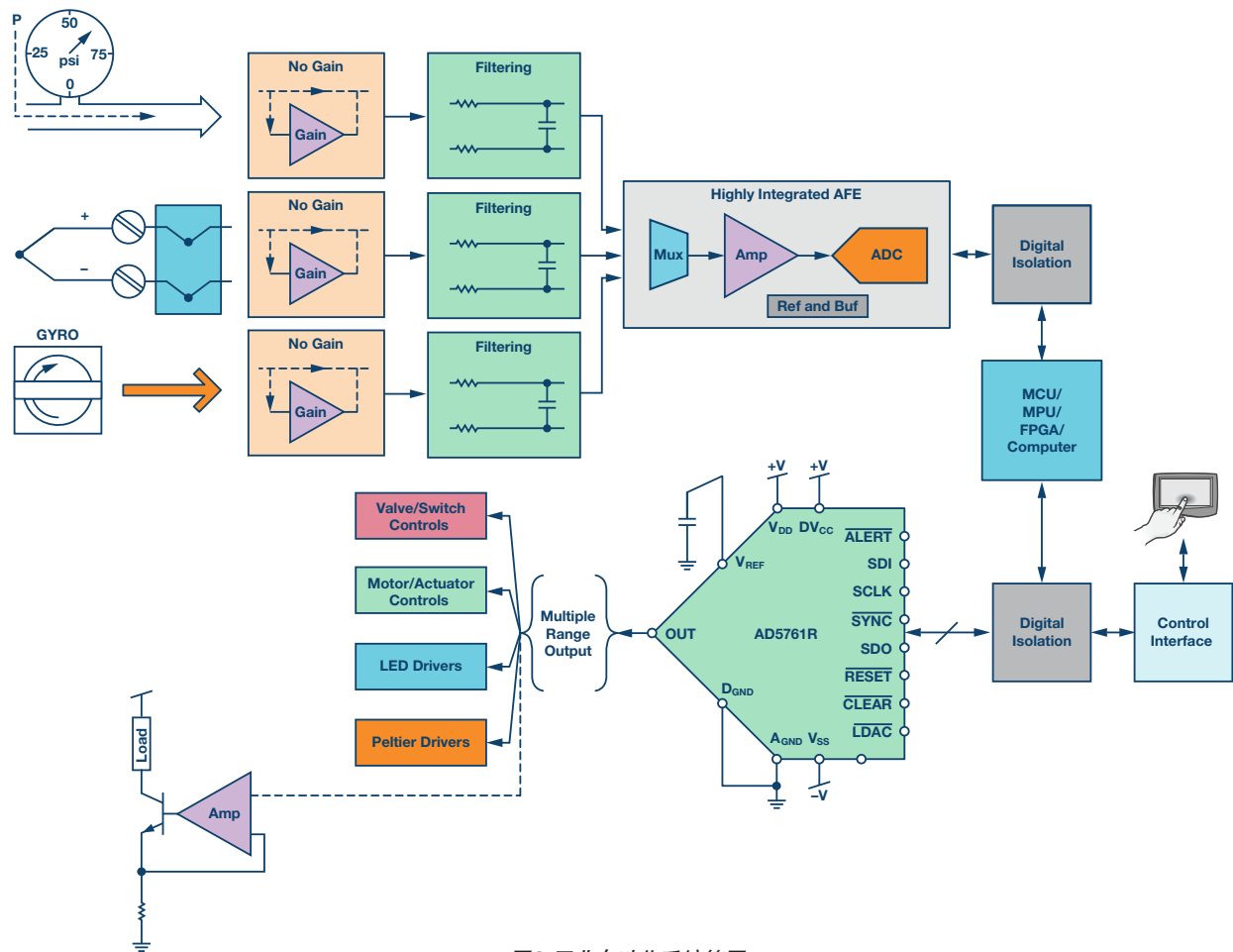


图2. 工业自动化系统简图

可编程逻辑控制器

可编程逻辑控制器(PLC)集成电源、中央处理单元和多个模拟/数字I/O模块，以便控制、激活、监测复杂的机器变量。PLC广泛用于各行各业，它们提供扩展的温度范围，不受电气噪声影响，并且能够耐受振动和冲击。图3显示了一个过程控制系统的基本构建模块。报告过程变量状态的输入信号通过输入模块来监控，并传输到MCU进行分析。基于分析结果，输出模块作出必要的响应来控制系统中的设备。

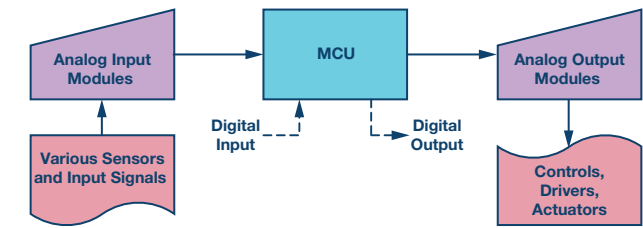


图3. 过程控制系统构建模块

图4显示了一个更完整的工业PLC系统，其中，一个嵌入式控制器/处理器用作主系统控制器，并与完全隔离的输入和输出模块接口。不算电源模块，该系统分为四个子系统，用来区分模拟输入、模拟输出、数字输入和数字输出模块。该系统采用了多种类型的

传感器来获取不同幅度和频率的模拟信号。这些信号需要进行预处理，并转换为数字形式以供进一步分析。可编程增益放大器调理小输入信号以便能进行精确测量，并通过模数转换器(ADC)转换为数字形式。为了保护控制器或处理器不受现场可能发生的意外过压事件影响，必须在处理器和输入输出模块之间放置光学或集成隔离器等进行隔离。

输入和输出模块的精度和分辨率要求大不相同。在高端应用中，输入模块需要监控高度精确的过程数据采集，而输出模块本质上是以16位分辨率和精度调整输出。因此，PLC系统的输入模块常常使用 Σ - Δ 型ADC，市场上有各种各样的隔离式、单通道/多通道、同步采样ADC可供使用。

输出模块可提供精密电压DAC、精密电流DAC或二者的结合。针对PLC模拟输出，可利用多种方法来产生电流和电压电平。AD5761R等精密双极性DAC的发展，提供了额外的功能和高集成度，对PLC系统相当有利，可降低系统复杂度、缩小电路板尺寸并减少成本。

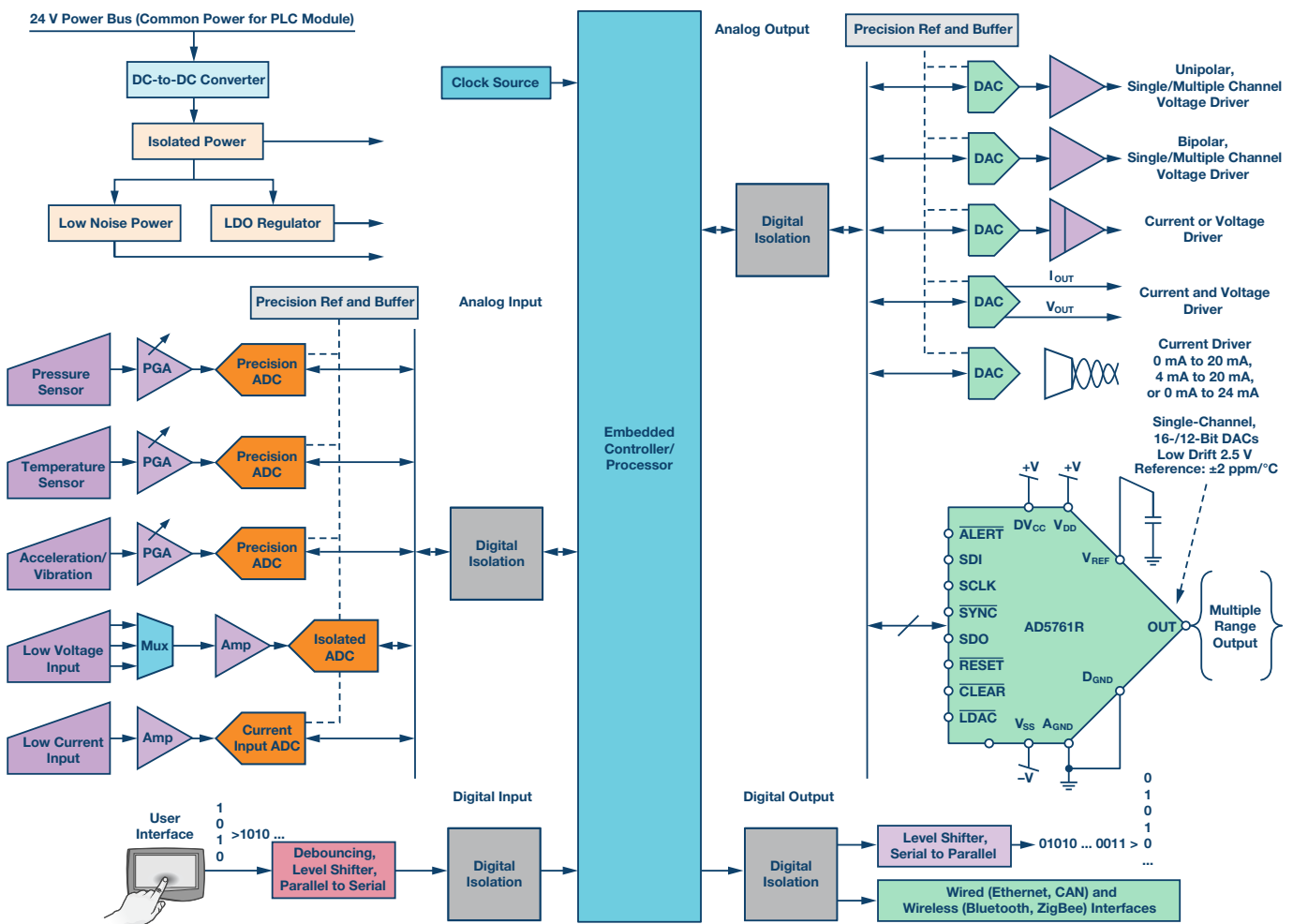


图4. 完整PLC系统框图

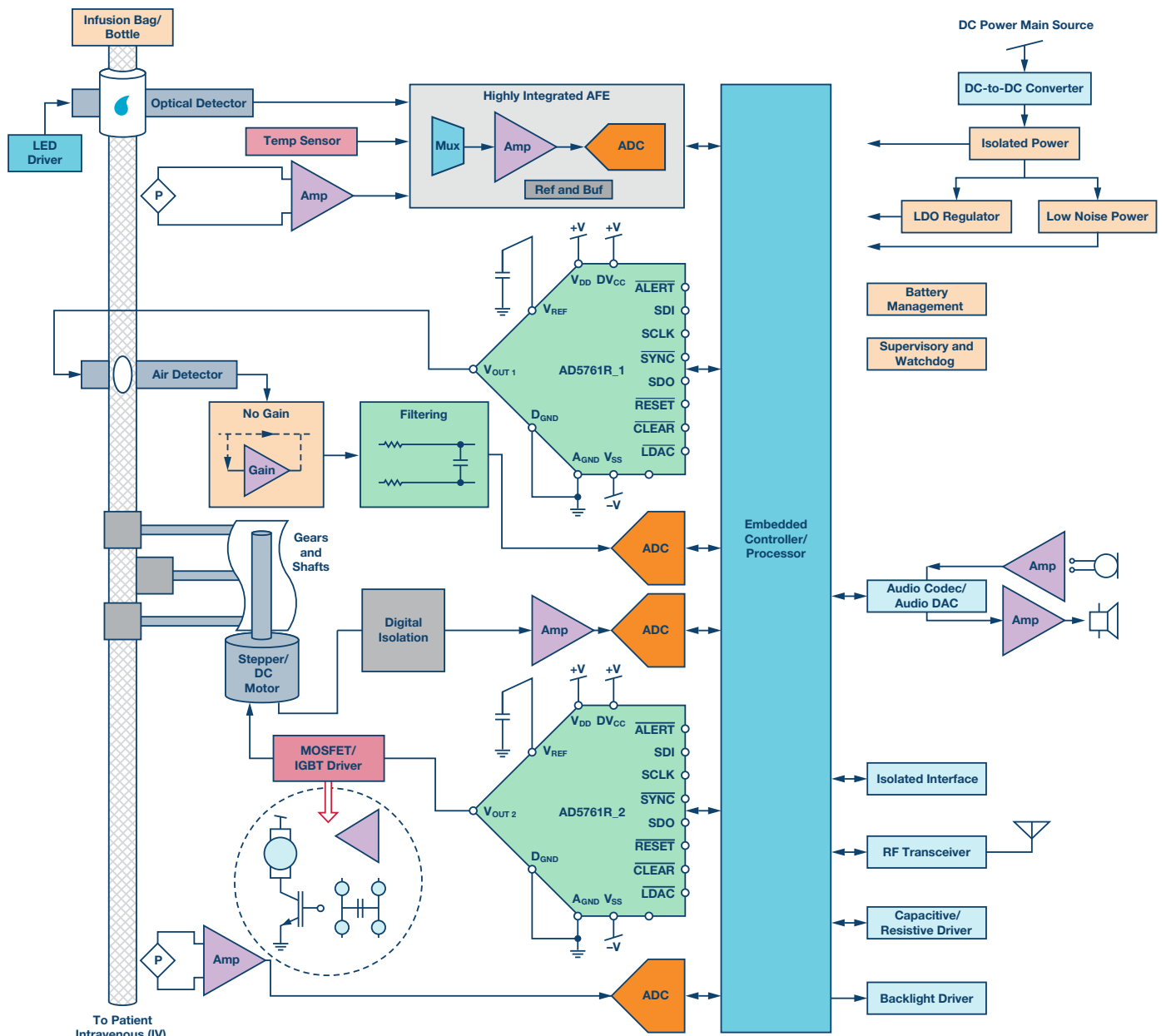


图5. 大容量输液泵系统

电机控制

在电机控制环路中，例如在输液泵系统中，DAC是必不可少的。输液泵广泛用于医疗服务中，可为所有年龄层次病人提供治疗。输液泵的作用是断续或连续地向病人的心血管系统输送液体、药物或补充剂。

虽然输液泵要求具备资格的用户来设置治疗的特定参数，但相比于手动管理，其隐含的优势无疑会提高用户的信心。在自行操作模式下，此类仪器能够以设定的间隔精确输送小剂量液体，无需护士或医生手动控制液流以输送给病人。输液泵系统能够实时显示关于剂量限制的系统信息，医生和医疗管理员可以借助输液泵系统的安全性实现滴定安全性，防止输液过量，并确保物理输送机制本身的可靠性和准确性。

工作过程中，微控制器接收来自直流电机的速度和方向信号，并进行分析和调整(如需要)以达到设定值。正反馈路径中的DAC提供对系统的调整，反馈路径中的ADC监控每次调整的效果。DAC设定的电压通过驱动器网络放大，以向直流电机提供所需的驱动电流。

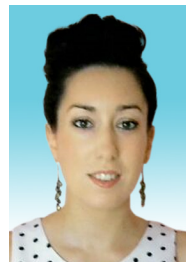
ADI公司提供高性能模拟和混合信号处理解决方案，用于检测、测量、控制化学分析仪、流式细胞分析仪、输液泵、透析设备、呼吸器、导管及其他医疗仪器中的传感器和执行器。具体而言，AD5761R这款提供8个软件可选输出范围且保持同一精度的高分辨率、双极性DAC，便非常适合电机控制应用，其支持电机所需的不同电压摆幅。

结论

对于许多控制系统和简单的转换电路,以及其他复杂应用,DAC在决定其性能和精度方面起着重要作用。AD5761R及该产品系列是完整的16位分辨率、精密双极性DAC,提供多种可编程输出范围,适合上述应用。AD5761R系列DAC高度可配置的范围(0 V至5 V、0 V至10 V、0 V至16 V、0 V至20 V、 ± 3 V、 ± 5 V、 ± 10 V

和-2.5 V至+7.5 V;5%超范围),使得该系列DAC具有普遍适用性,支持数据采集系统、工业自动化、可编程逻辑控制器和电机控制器等所有解决方案。AD5761R产品系列的高集成度,包括输出缓冲器和2 ppm/ $^{\circ}\text{C}$ 内部缓冲基准电压源,可大大简化电路板设计,缩小电路板尺寸,并使功耗和成本最低。

Estibaliz Sanz Obaldia [Estibaliz.Sanz@analog.com] 毕业于西班牙德乌斯托大学,获电子工程与自动化学士学位。2010年加入ADI公司,任爱尔兰利默里克精密转换器部门的应用工程师。



Estibaliz Sanz Obaldia

Junifer Frenila [Junifer.Frenila@analog.com] 于2005年毕业于菲律宾西部维萨亚科学技术学院(WVCST),获电子与通信工程学士学位。2006年加入ADI公司,任ADI菲律宾公司精密转换器部的设计评估工程师。他目前正在攻读玛布亚科技学院电子工程博士学位。



Junifer Frenila

Notes

全球总部

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编 : 201203
电话 : (86 21) 2320 8000
传真 : (86 21) 2320 8222

深圳分公司

深圳市福田区
盐田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编 : 518048
电话 : (86 755) 8202 3200
传真 : (86 755) 8202 3222

北京分公司

北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编 : 100085
电话 : (86 10) 5987 1000
传真 : (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编 : 430073
电话 : (86 27) 8715 9968
传真 : (86 27) 8715 9931

亚洲技术支持中心

免费热线电话 : 4006 100 006
电子邮箱 :
china.support@analog.com
技术专栏 :
www.analog.com/zh/CIC
样品申请 :
www.analog.com/zh/sample
在线购买 :
www.analog.com/zh/BOL
在线技术论坛 :
ezchina.analog.com