

Analog Dialogue

现实世界信号处理电路、系统和软件技术交流论坛 • 2014年第48卷第4期

- 2 编者寄语：新产品简介
- 3 RF至位解决方案可为材料分析应用提供精密的相位和幅度数据
- 8 同步检波器助力精密低电平测量
- 13 可穿戴电子设备可监控生命体征、活动水平等
- 19 两款新器件重塑信号发生器
- 23 ADC建模工具加快评估过程
- 27 理解低压差稳压器(LDO)实现系统优化设计



analog.com/zh/analogdialogue



本期介绍

RF至位解决方案可为材料分析应用提供精密的相位和幅度数据

在分析远程站点的材料时，可能无法把探针放进材料中。此时，高频收发器为准确量化材料的体积分数提供了一种可行的方法，而且不存在直接接触材料时的不利影响。正交解调器为测量幅度和相移提供了新颖且可靠的方法。(第3页)

同步检波器助力精密低电平测量

同步检波器可提取淹没在噪声内的小信号，用于进行各种物理量测量，例如极小的电阻、明亮背景下的光吸收或反射量，或者存在于高噪声电平下的应变。随着频率趋近于零，噪声通常会不断增加。在远离低频噪声处进行的测量可提高SNR，从而可检测到较弱信号。(第8页)

可穿戴电子设备可监控生命体征、活动水平等

可穿戴生命体征监护设备正在改变着医疗保健行业，使我们随时随地都可以监护自己的生命体征和活动。为了有效运行，可穿戴设备必须做到尺寸小、成本低且功耗低。这篇两页的文章介绍了一些用于可穿戴和个人健康应用的低功耗产品，但这个快速增长、令人激动的市场正在快速变化。(第13页)

两款新器件重塑信号发生器

过去，任意波形发生器最棘手的部分是输出级的设计。典型信号发生器的输出范围在25 mV到5 V之间。为了驱动一个50 Ω的负载，传统设计采用高性能分立式器件，并联大量集成器件，或者成本昂贵的ASIC。现在，放大器可以驱动这些负载，减少了输出级的复杂性。(第19页)

ADC建模工具加快评估过程

系统设计人员面临着共同的困境：在已知平台上设计新产品，只进行小幅度改变；或者使用全新平台和最先进的产品和功能。一套新的仿真工具使得可在软件中快速地进行原型制作，从而最大程度地降低开发风险，让设计人员可以充满自信，相信其设计的产品能按预期工作，并推迟硬件决策以便节省时间和成本。(第23页)

理解低压差稳压器(LDO)实现系统优化设计

本简短指南介绍了一些常用的LDO相关术语，以及一些基本概念，如压差、裕量电压、静态电流、接地电流、关断电流、效率、直流输入电压和负载调整率、输入电压和负载瞬态响应、电源抑制比(PSRR)、输出噪声和精度。同时，文中采用了示例和插图。(第27页)

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在analog.com/zh网站查到，只需在搜索框中输入产品型号即可。

10月

集成片内基准电压源的8通道12位ADC/DAC.....	AD5592R/AD5593R
数字PMBus接口电源监控器.....	ADM1293/ADM1294
四通道SPST双极性故障保护开关.....	ADG5412BF/ADG5413BF
四通道SPST故障保护开关.....	ADG5412F/ADG5413F

11月

16位、600 kSPS高温PulSAR ADC.....	AD7981
具有EMI/OV保护功能的双通道运算放大器.....	ADA4177-2
双通道、低漂移、105 MHz运算放大器.....	ADA4805-2
以太网/千兆以太网时钟发生器.....	AD9574
单通道精密基准电压比较器.....	ADCMP394
双通道、11/16位、2.8 GSPS、TxDAC+® DAC.....	AD9134/AD9136
集成模拟滤波器的同步解调器.....	ADA2200
d具有5 kV隔离能力的6通道SPI数字隔离器.....	ADuM4150
集成多个从机、具有5 kV隔离能力的7通道SPI数字隔离器.....	ADuM4154
具有3.75 kV隔离能力的7通道SPI数字隔离器.....	ADuM4151/ADuM4152/ADuM4153
集成小数N分频PLL和4个VCO的正交调制器.....	ADRF6720-27
集成LVDS的16位隔离式Σ-Δ型调制器.....	AD7405
具有MPPT功能的超低功耗升压调节器.....	ADP5090
超低噪声、600 mA线性调节器.....	ADM7154
150 mA极低I _Q 低压差调节器.....	ADP165/ADP166
20 V、200 mA、低噪声、低压差调节器.....	ADP7112/ADP7118
40 V、200 mA、低噪声、低压差调节器.....	ADP7142

12月

24位、31.25 kSPS、轨到轨Σ-Δ型ADC.....	AD7172-2
3.2 GHz低失真数字增益放大器.....	ADA4961
提供14路LVDS/HSTL输出的JESD204B时钟发生器.....	AD9528
四通道、精密基准电压输出比较器.....	ADCMP395
集成基准电压源和I ² C的八通道12/16位nanoDAC+ DAC.....	AD5671R/AD5675R
集成基准电压源和SPI的八通道12/16位nanoDAC+ DAC.....	AD5672R/AD5676R
八通道16位SPI nanoDAC+ DAC.....	AD5676
超低噪声双轴陀螺仪.....	ADXRS290
宽带中频接收机.....	AD6676
5 A/6 A高频降压调节器.....	ADP2165/ADP2166
双通道、2 MHz、800 mA同步降压调节器.....	ADP2230
集成AMR和信号调理技术的角度传感器.....	ADA4571
双通道精密锁相环频率合成器.....	AD9578
集成低噪声VCO的13.6 GHz超宽带频率合成器.....	ADF5355
集成低噪声VCO的4.4 GHz宽带频率合成器.....	ADF4355-2

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志，至今已经连续出版48年，主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志目前提供两种版本。在线版每月发行一期；印刷版每年发行四期，作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括：技术文章；近期应用笔记、电路笔记、新产品简介、在线研讨会和已发表文章等及时信息；以及“集锦”栏目，其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至模拟对话框案例库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档，包括三期纪念特刊。如需订阅，请访问www.analog.com/library/analogDialogue/china/subscribe.html。欢迎提出您的宝贵意见：Facebook；www.facebook.com/analogdialogue；EngineerZone：ez.analog.com/blogs/analogdialogue；电子邮件：dialogue.editor@analog.com或编辑Scott Wayne，[scott.wayne@analog.com]。

RF至位解决方案可为材料分析应用提供精密的相位和幅度数据

作者：Ryan Curran、Qui Luu和Maithil Pachchigar

简介

在分析远程站点的材料时，无法把探针放进材料中，此时，高频收发器为准确量化材料的体积分数提供了一种可行的方法，而且不存在直接接触材料时的不利影响。正交调制器为测量这些应用的幅度和相移提供了一种强大的新方法。这里谈到的接收器信号链采用ADL5380宽带正交解调器、ADA4940-2超低功耗、低失真、全差分ADC驱动器和AD7903双通道、差分、16位、1 MSPS PulSAR® ADC，不但可以提供准确的数据，同时还能确保操作的安全性和经济性。

在图1所示接收器中，一个连续波信号从发射(Tx)天线发出，通过待分析的材料，到达接收(Rx)天线。接收到的信号将相对于原始发射信号进行衰减和相移处理。该幅度变化和相移可用来确定媒介内容。

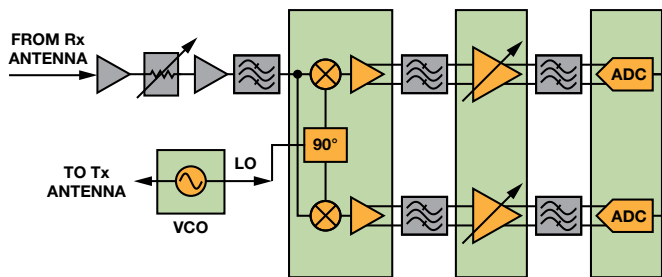


图1. 接收机功能框图

幅度和相移可以直接关联元件的透射率和反射率属性，如图2所示。举例来说，在油气水流中，对于介电常数、损耗和分散度而言，水高，油低，气超低。

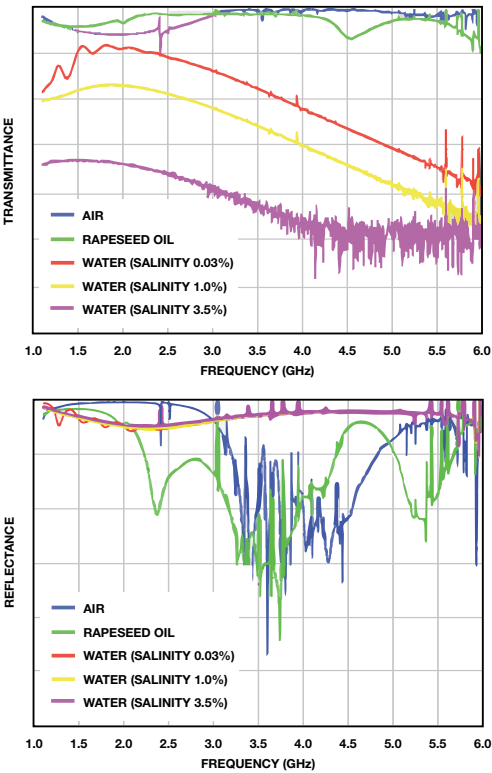


图2. 不同均质媒介的透射率和反射率

接收器子系统的实现

图3所示接收器子系统把RF信号转换成数字信号，以精确测量幅度和相位。信号链由一个正交解调器、一个双通道差分放大器和一个双通道差分SARADC构成。这种设计的主要目的是在高频RF输入动态范围较大的条件下，获得高精度的相位和幅度测量结果。

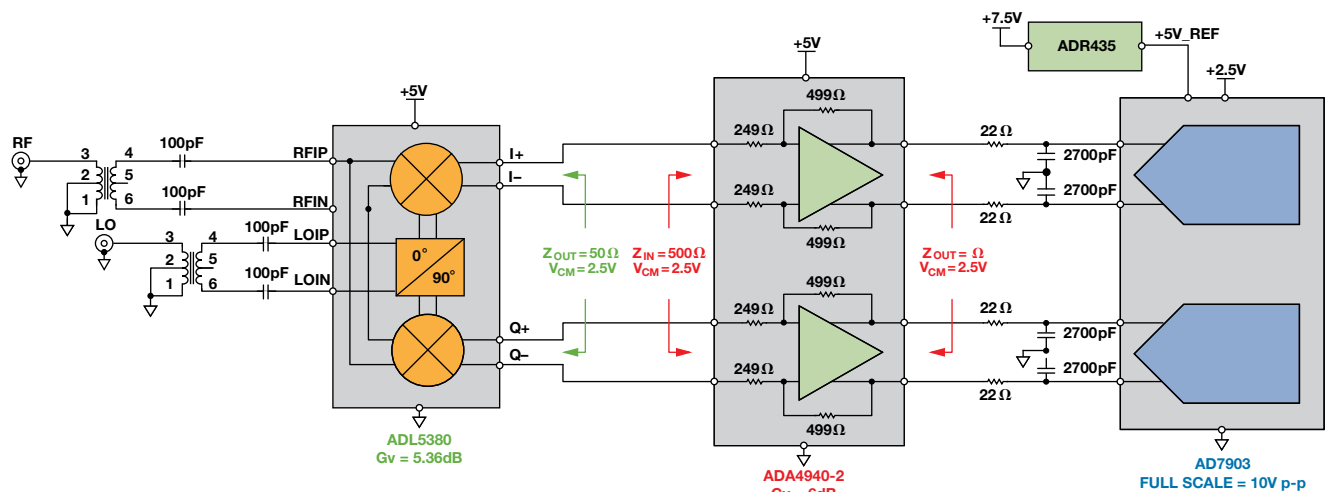


图3. 面向材料分析的接收器简化子系统

正交解调器

正交解调器提供一个同相(I)信号和一个正好反相90°的正交(Q)信号。I和Q信号为矢量，因此，可以用三角恒等式计算接收信号的幅度和相移，如图4所示。本振(LO)输入为原始发射信号，RF输入为接收信号。解调器生成一个和差项。两个信号的频率完全相同， $\omega_{LO} = \omega_{RF}$ ，因此，结果会过滤掉高频和项，差项则驻留于直流。接收信号的相位为 ϕ_{RF} ，不同于发射信号的相位 ϕ_{LO} 。该相移为 $\phi_{LO} - \phi_{RF}$ ，是媒介介电常数导致的结果，有助于确定材料内容。

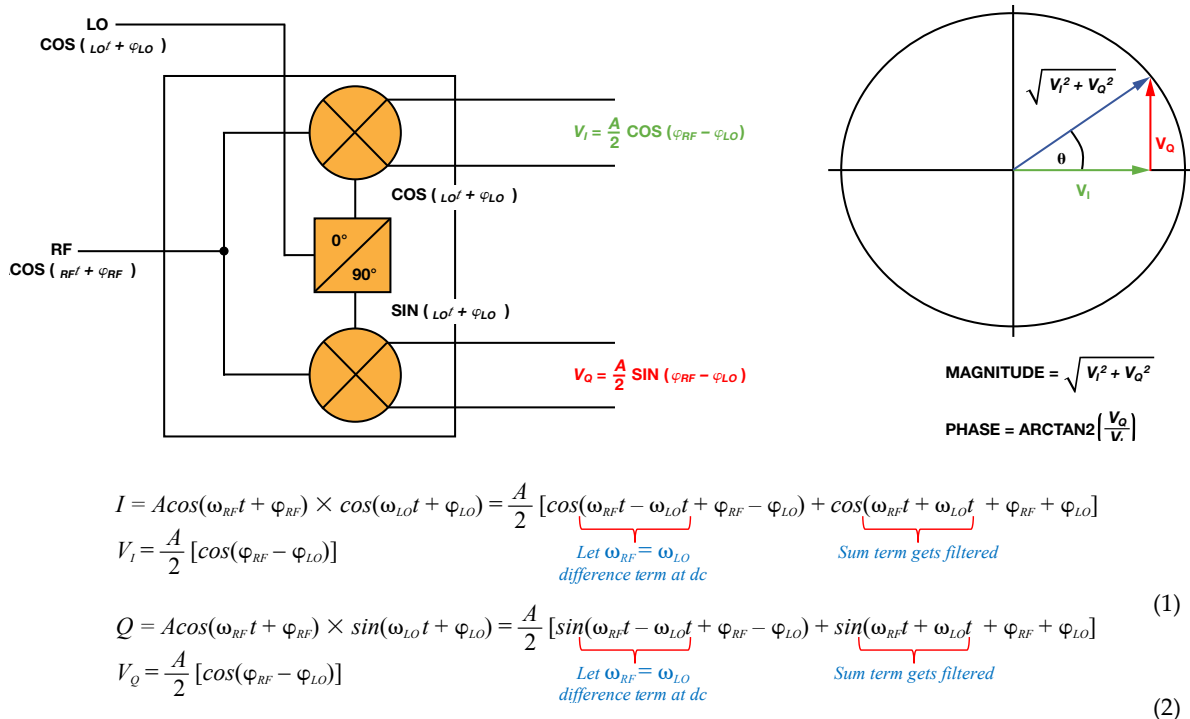


图4. 利用正交解调器测量幅度和相位

真实I/Q解调器具有许多缺陷，包括正交相位误差、增益不平衡、LO-RF泄漏等，所有这些都会导致解调信号质量下降。要选择解调器，首先确定RF输入频率范围、幅度精度和相位精度要求。

ADL5380采用5 V单电源供电，可接受400 MHz至6 GHz范围内的RF或IF输入频率，是接收器信号链的理想选择。根据配置，可提供5.36 dB电压转换增益，其差分I和Q输出可以把2.5 V p-p差分信号驱动至500 Ω负载。在900 MHz时，其噪声系数为10.9 dB，IP1dB为11.6 dBm，三阶交调截点(IIP3)为29.7 dBm，动态范围出色；而0.07 dB的幅度平衡和0.2°的相位平衡则可实现杰出的解调精度。采用高级SiGe双极性工艺制造，提供微型4 mm × 4 mm、24引脚LFCSP封装。

ADC驱动器和高分辨率精密ADC

ADA4940-2全差分双通道放大器具有卓越动态性能和可调输出共模，是驱动高分辨率双通道SAR ADC的理想之选。该器件采用5 V单电源供电，在2.5 V共模下可提供±5 V差分输出。根据配置可提供2倍增益(6 dB)，并把ADC输入驱动至满量程。RC滤波器(22 Ω/2.7 nF)有助于限制噪声，减少来自ADC输入端容性DAC的反冲。采用专有SiGe互补双极性工艺制造，提供微型4 mm × 4 mm、24引脚LFCSP封装。

AD7903双通道16位1 MSPS逐次逼近型ADC具有出色的精度，满量程增益误差为±0.006%，失调误差为±0.015 mV。该器件采用2.5 V单电源供电，1 MSPS时功耗仅12 mW。使用高分辨率ADC的主要目标是实现±1°的相位精度，尤其是当输入信号的直流幅度较小时。ADC所要求的5 V基准电压源由ADR435低噪声基准电压源产生。

如图5所示，接收器子系统利用ADL5380-EVALZ、EB-D24CP44-2Z、EVAL-AD7903SDZ和EVAL-SDP-CB1Z评估套件实现。这些电路组件针对子系统互连优化。两个高频锁相输入源提供RF和LO输入信号。

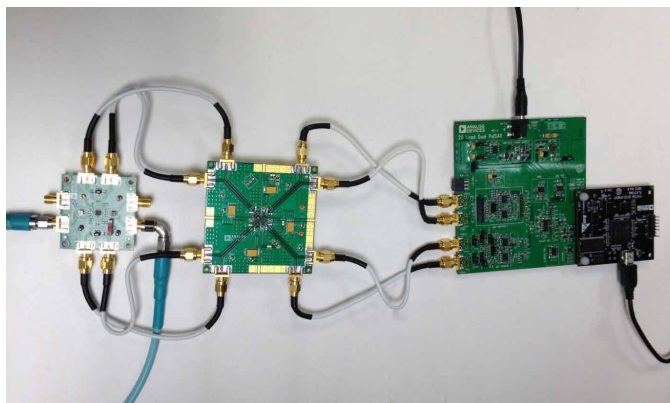


图5. 接收器子系统评估平台

表1总结了接收器子系统中各个组件的输入和输出电压电平。在解调器的RF输入端，11.6 dBm的信号产生的输入在ADC满量程范围的-1 dB之内。表中假定，ADL5380的负载为500 Ω，转换增益为5.3573 dB，功率增益为-4.643 dB，ADA4940-2的增益为6 dB。该接收器子系统的校准程序和性能结果将在后续章节讨论。

表1. 接收器子系统各组件的输入和输出电压电平。

RF Input [dBm]	ADL5380输出		AD7903输入 [dBFS]
	[dBm]	[V p-p]	
+11.6	+6.957	4.455	-1.022
0	-4.643	1.172	-12.622
-20	-24.643	0.117	-32.622
-40	-44.643	0.012	-52.622
-68	-72.643	466μ	-80.622

接收器子系统误差校准

接收器子系统有三个主要误差源：失调、增益和相位。

I和Q通道的各个差分直流幅度与RF和LO信号的相对相位存在正弦关系。因此，I和Q通道的理想直流幅度可以通过以下方式计算得到：

$$Voltage\ I_{CHANNEL} = max\ I/Q\ output \times cos(\theta) \tag{3}$$

$$Voltage\ Q_{CHANNEL} = max\ I/Q\ output \times sin(\theta) \tag{4}$$

随着相位移过极化坐标，理想状况下，有些位置会产生相同的电压。例如，I（余弦）通道上的电压应与+90°或-90°相移相同。然而，对于本应产生相同直流幅度的输入相位，恒定相移误差(不受RF和LO的相对相位影响)会导致子系统通道产生不同结果。这种情况如图6和图7所示，其中，当输入应为0 V时，结果产生了两个不同的输出码。这种情况下，-37°的相移远远大于含有锁相环的真实系统的预期值。结果，+90°实际上表现为+53°，-90°表现为-127°。

通过10个步骤从-180°到+180°收集结果，其中，未校正数据产生图6和图7所示椭圆形。通过确定系统中的额外相移量，可以解决该误差问题。表2显示，系统相移误差在整个传递函数范围内都是恒定不变的。

表2. 接收器子系统在0-dBm RF输入幅度条件下的实测相移小结

输入 相位 RF至 LO	平均I通道 输出代码	平均Q通道 输出代码	I通道电 压	Q通道 电压	实测相位	实测接收器 子系统相移
-180°	-5851.294	+4524.038	-0.893	+0.690	+142.29°	-37.71°
-90°	-4471.731	-5842.293	-0.682	-0.891	-127.43°	-37.43°
0°	+5909.982	-4396.769	+0.902	-0.671	-36.65°	-36.65°
+90°	+4470.072	+5858.444	+0.682	+0.894	+52.66°	-37.34°
+180°	-5924.423	+4429.286	-0.904	+0.676	+143.22°	-36.78°

系统相位误差校准

对于图5所示系统，当步长为10°时，平均实测相移误差为-37.32°。在已知该额外相移时，可以算出经调整的子系统直流电压。变

量 ϕ_{PHASE_SHIFT} 定义为观测到的额外系统相移的平均值。相位补偿信号链中产生的直流电压可以计算如下：

$$Voltage\ I_{CHANNEL} = max\ I/Q\ output \times (cos(\theta_{TARGET})cos(\phi_{PHASE_SHIFT}) - sin(\theta_{TARGET})sin(\phi_{PHASE_SHIFT})) \tag{5}$$

$$Voltage\ Q_{CHANNEL} = max\ I/Q\ output \times (sin(\theta_{TARGET})cos(\phi_{PHASE_SHIFT}) + cos(\theta_{TARGET})sin(\phi_{PHASE_SHIFT})) \tag{6}$$

对于给定的相位设置，等式5和等式6提供了目标输入电压。现在，子系统已线性化，可以校正失调误差和增益误差了。图6和图7中同时显示了线性化的I和Q通道结果。对数据集进行线性回归计算，结果将产生图中所示最优拟合线。该拟合线为各个转换信号链的实测子系统传递函数。

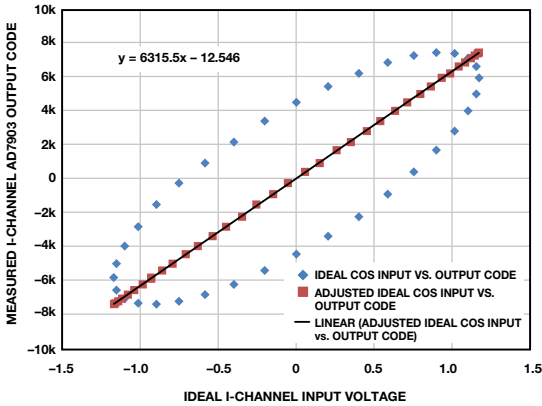


图6. 线性化的I通道结果

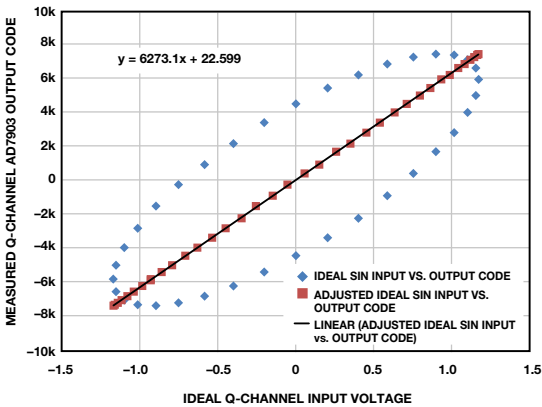


图7. 线性化的Q通道结果

系统O_set误差和增益误差校准

接收器子系统中各信号链的理想失调应为0 LSB，但是，对于I通道和Q通道，实测失调分别为-12.546 LSB和+22.599 LSB。最优拟合线的斜率代表子系统的斜率。理想子系统斜率可计算如下：

$$Ideal\ Slope = \frac{Max\ Code - Min\ Code}{+V_{REF} - -V_{REF}} = \frac{65535 - 0}{+5 - -5} = 6553.5\ \frac{Codes}{V} \tag{7}$$

图6和图7中的结果表明，I通道和Q通道的实测斜率分别为6315.5和6273.1。为了校正系统增益误差，必须调整这些斜率。校正增益误差和失调误差可以确保，利用等式1计算得到的信号幅度与

理想信号幅度相匹配。失调校正与实测失调误差正好相反：

$$\text{Offset Error Correction} = -\text{Measured Offset Error} \quad (8)$$

增益误差校正系数为：

$$\text{Gain Error Correction} = \frac{\text{Ideal Slope}}{\text{Measured Slope}} \quad (9)$$

接收转换结果可通过以下方式校正：

$$\begin{aligned} \text{Corrected Output Code} = \\ \frac{\text{Received Output Code} \times \text{Ideal Slope}}{\text{Measured Slope}} + \text{Offset Error Correction} \end{aligned} \quad (10)$$

子系统的校准直流输入电压按以下方式计算：

$$\text{Measured Signal Input Voltage} = \frac{2 \times V_{\text{REF}} \times \text{Corrected Output Code}}{2^N - 1} \quad (11)$$

要计算各子系统信号链的感知模拟输入电压，则须在I通道和Q通道上使用等式11。利用这些完全调整过的I通道和Q通道电压来计算以各直流信号幅度定义的RF信号幅度。要评估整个校准程序的精度，可以把收集到的结果转换成理想子系统电压，后者产生于调解器输出端，假设条件是不存在相移误差。这可以通过以下方式实现：用前面计算得到的平均直流幅度乘以每次试验的实测相位正弦分数(除掉其中计算得到的相移误差)。计算过程如下：

$$\text{Fully Corrected I-Channel Voltage} = \text{Average Post Calibration Magnitude} \times (\cos(\theta_{\text{MEASURED}})\cos(\varphi_{\text{PHASE_SHIFT}}) + \sin(\theta_{\text{MEASURED}})\sin(\varphi_{\text{PHASE_SHIFT}})) \quad (12)$$

$$\text{Fully Corrected Q-Channel Voltage} = \text{Average Post Calibration Magnitude} \times (\sin(\theta_{\text{MEASURED}})\cos(\varphi_{\text{PHASE_SHIFT}}) - \cos(\theta_{\text{MEASURED}})\sin(\varphi_{\text{PHASE_SHIFT}})) \quad (13)$$

$\phi_{\text{相移}}$ 为前面计算得到的相位误差，平均校准后幅度为来自等式1的直流幅度结果，已经过失调误差和增益误差补偿。表3所示为在0 dBm RF输入幅度条件下，各目标相位输入的校准程序的结果。等式12和等式13计算得到的校正因子将集成到旨在以此处所示方式检测相位和幅度的任何系统之中。

接收器子系统评估结果

表3. 0 dBm RF输入幅度条件下某些目标相位输入端实现的结果。

目标相位	I通道完全校正输入电压	Q通道完全校正输入电压	完全校正相位结果	绝对实测相位误差
-180°	-1.172 V	+0.00789 V	-180.386°	0.386°
-90°	-0.00218 V	-1.172 V	-90.107°	0.107°
0°	+1.172 V	+0.0138 V	+0.677°	0.676°
+90°	+0.000409 V	+1.171 V	+89.98°	0.020°
+180°	-1.172 V	+0.0111 V	+180.542°	0.541°

图8为实测绝对相位误差直方图，其中，对于从-180°到+180°的每10°步长，其精度均高于1°。

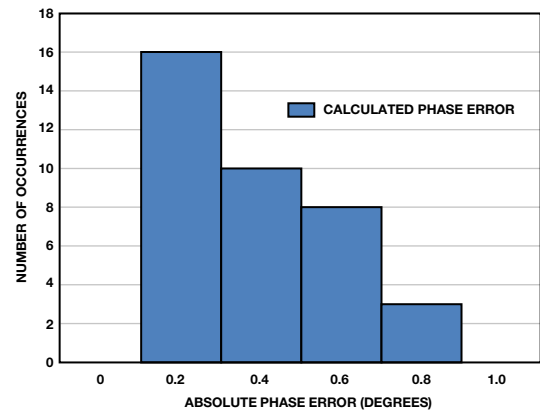


图8. 0 dBm输入电平(相位步长为10°)条件下的实测绝对相位误差直方图。

为了在任何给定输入电平条件下精确测量相位，RF相对于LO的感知相移误差($\phi_{\text{PHASE_SHIFT}}$)应恒定不变。如果实测相移误差开始以目标相位步长(ϕ_{TARGET})或幅度函数的形式发生变化，则这里所提校准程序的精度将开始下降。室温下的评估结果显示，900 MHz条件下，对于最大值为+11.6 dBm、最小值约为-20 dBm的RF幅度而言，相移误差保持相对恒定。

图9所示为接收器子系统的动态范围以及相应幅度导致的额外相位误差。当输入幅度降至-20 dBm以下时，相位误差校准精度将开始下滑。系统用户需要确定可接受的信号链误差水平，以确定可接受的最小信号幅度。

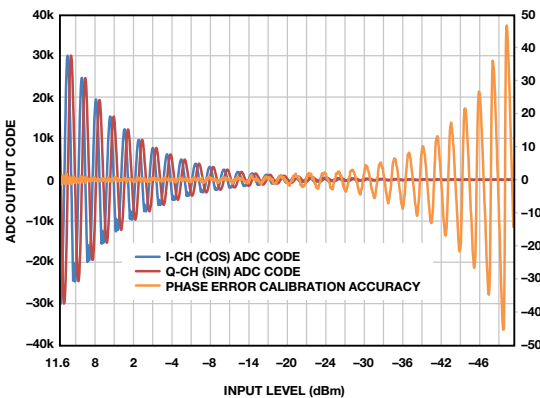


图9. 接收器子系统的动态范围以及相应的额外相位误差

图9所示结果用5V ADC基准电压源收集。该ADC基准电压源的幅度可以降低，从而为系统提供更小的量化水平。这样，在小信号条件下，相位误差精度会略有提升，但会增加系统饱和几率。为了提高系统动态范围，另一种不错的选择是采用一种过采样方案，该方案可以提高ADC的无噪声位分辨率。求均值的采样每增加一倍，结果可使系统分辨率增加 $\frac{1}{2}$ LSB。给定分辨率增量的过采样比计算方法如下：

$$\text{Oversampling Ratio} = 2^{2N} \text{ where } N = \# \text{ of bits increase} \quad (14)$$

当噪声幅度不再能随机改变各采样的ADC输出代码时，过采样会达到一个效益递减点。在该点时，系统的有效分辨率将不能再次提升。过采样导致的带宽下降并非大问题，因为系统是以缓慢变化的幅度测量信号的。

AD7903评估软件提供一个校准程序，允许用户针对三个误差源，对ADC输出结果进行校正：相位、增益和失调。用户需要收集系统未经校正的结果，确定本文计算的校准系数。图10所示为图形用户界面，其中，校准系数已高亮显示。

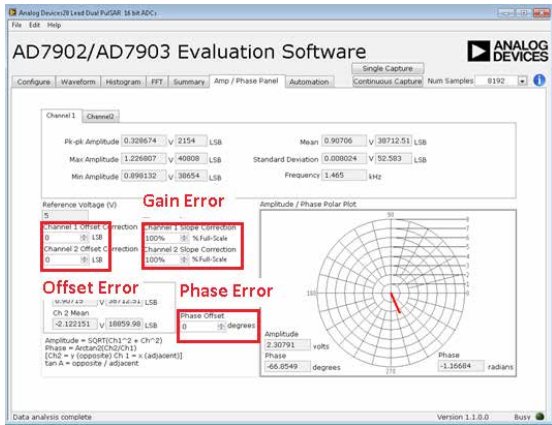


图10. 接收器子系统校准图形用户界面

系数一旦确定，则可利用这个面板来计算解调器的相位和幅度。极化坐标为观测到的RF输入信号提供了一种直观的呈现方式。幅度和相位计算通过等式1和等式2计算。用“采样数(Num Samples)”下拉框，通过调整每次捕获的采样数，可实现对过采样比的控制。

结论

本文探讨了远程检测应用面临的主要挑战，并提出了一种利用ADL5380、ADA4940-2和AD7903接收器子系统的新型解决方案，该方案可以精确、可靠地测量材料内容。提出的信号链具有宽动态范围的特点，在900 MHz条件下，可实现0°至360°的测量范围，精度优于1°。

参考文献

Mallach, Malte和Thomas Musch, “超宽带微波扫描技术：多相流测量新概念” GeMiC 2014, 德国亚琛, 2014年3月10-12

Ryan Curran [ryan.curran@analog.com] 是ADI公司精密转换器业务部门的一名产品应用工程师。自2005年加盟ADI以来，他一直主要从事SAR ADC方面工作。Ryan获缅因大学欧洛诺电子工程学士学位，目前在阿默斯特马萨诸塞大学伊森伯格管理学院攻读工商管理硕士学位。



Ryan Curran

Qui Luu [qui.luu@analog.com] 是ADI公司的一名RF应用工程师，于2000年6月加盟ADI。Qui 2000年获马萨诸塞州伍斯特理工学院电气工程学士(BSEE)学位，2005年获马萨诸塞州波士顿东北大学电气工程硕士(M.S.E.E)学位。



Qui Luu

Maithil Pachchigar [maithil.pachchigar@analog.com] 是ADI公司精密转换器业务部的一名应用工程师。他于2010年加入ADI公司，为工业、仪表、医疗和能源行业的客户提供高精度ADC产品技术支持。自2005年以来，Maithil一直在半导体行业工作，并已发表多篇技术文章和应用笔记。他于2006年获得圣何塞州立大学电气工程硕士学位，并于2010年获得硅谷大学MBA学位。



Maithil Pachchigar

该作者的其他文章：
[揭开高性能多路复用数据采集系统的神秘面纱](#)
第48卷，第3期

同步检波器助力精密低电平测量

作者: Luis Orozco

简介

同步检波器可提取淹没在噪底内的小信号,用于进行各种物理量测量,例如极小的电阻、明亮背景下的光吸收或反射量,或者存在于高噪声电平下的应变。

在很多系统中,随着频率趋近于零,噪声会不断增加。例如,运算放大器具有 $1/f$ 噪声,而光学测量易受因环境光条件变化而产生的噪声影响。在远离低频噪声处进行的测量可提高信噪比,从而可检测到较弱信号。例如,将光源调制到几千赫兹有助于测量原本会淹没在噪底内的反射光。图1显示了调制技术如何恢复原本低于噪底的信号。

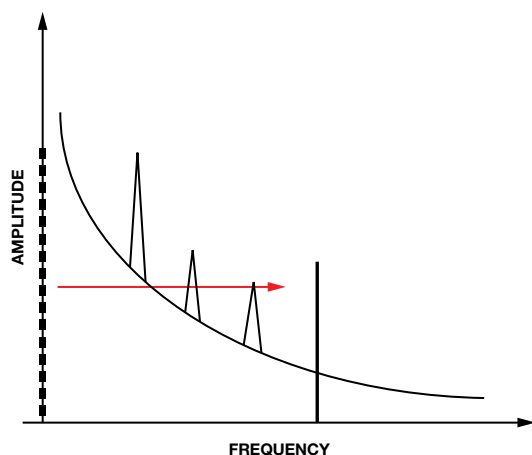


图1. 通过调制使信号远离噪声源

调制激励信号的方法有多种。最简单的方法是重复打开、关闭。在驱动LED、为应变计电桥供电的电压源和其他类型激励时,这种方法很有效。而对于光谱仪器上使用的白炽灯泡和其他不易开关的激励源,可通过使用机械快门截断光线来实现调制。

窄带通滤波器可滤除目标频率以外的所有其他频率,使原始信号得以恢复,但使用分立元器件设计所需的滤波器可能很难。另一种方法是考虑使用同步解调器,该器件可将调制信号恢复至直流,同时抑制与参考信号不同步的各信号。运用这种技术的设备称为锁定放大器。

图2显示了一个简单的锁定放大器应用。用一个调制为1 kHz的光源照射测试表面。再由光电二极管测量测试表面反射的光线,其强度与表面的污染程度成比例。参考信号和测量信号都是正弦波,

并且频率和相位相同,但幅度不同。驱动光电二极管的参考信号具有固定幅度,而测量信号的幅度会随反射光量而变化。

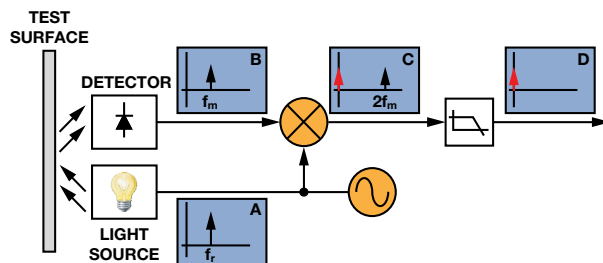


图2. 使用锁定放大器测量表面污染程度

两个正弦波相乘所得的结果是一个具有和频与差频形式频率分量的信号。这里,两个正弦波具有相同的频率,因此结果是一个直流信号和一个两倍于原始频率的信号。负号表示它具有 180° 的相移。低通滤波器会滤除信号中直流分量以外的所有分量。

$$A \sin(2\pi f_m t) \times B \sin(2\pi f_m t) = \frac{1}{2} AB - \frac{1}{2} AB \cos(4\pi f_m t) \quad (1)$$

考虑有噪输入信号时,运用这种技术的优势将变得非常明显。相乘只会使调制频率的信号移回直流,所有其他频率分量则移至其他非零频率。图3显示了一个具有50 Hz和2.5 kHz高噪声源的系统。微弱的目标信号采用1 kHz正弦波进行调制。输入信号与参考信号相乘得到的是一个直流信号,以及频率为950 Hz、1050 Hz、1.5 kHz、2 kHz和3.5 kHz的其他信号。直流信号包含所需的信息,因此可使用低通滤波器滤除其他频率。

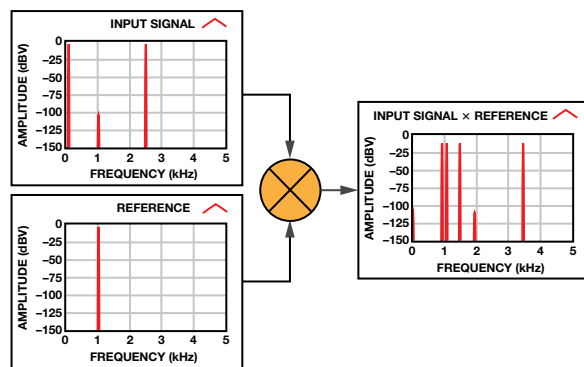


图3. 同步解调在有50 Hz和2.5 kHz强噪声源的情况下拾取1 kHz弱信号

接近目标信号的任何噪声分量均会出现在接近直流的频率上，因此必须选择附近没有强噪声源的调制频率，这点非常重要。如果无法做到这一点，则需要使用截止频率极低且响应敏锐的低通滤波器，但代价是建立时间较长。

实用锁定实现方案

生成正弦波来调制信号源可能不切实际，因此有些系统会改用方波。生成方波激励要比生成正弦波简单得多，使用简单的装置(诸如可切换模拟开关或MOSFET的微控制器引脚)即可实现。

图4显示了一种实现锁定放大器的简单方法。由微控制器或其他器件生成促使传感器作出响应的方波激励。第一个放大器是跨导放大器(用于光电二极管)或仪表放大器(用于应变计)。

用于激励传感器的信号还用于控制ADG619 SPDT开关。当激励信号为正时，放大器配置为增益+1。当激励信号为负时，放大器配置为增益-1。这在数学上相当于将测量信号乘以参考方波。输出RC滤波器会滤除任何其他频率的信号，因此输出电压是直流信号，大小等于测量方波的峰峰值电压的一半。

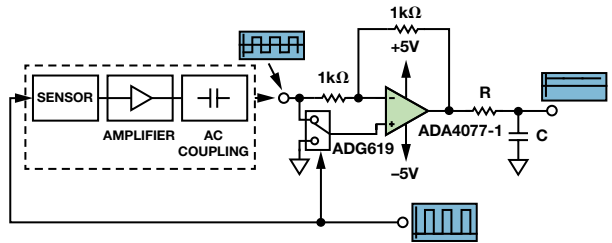


图4. 使用方波激励的锁定放大器

虽然电路比较简单，但选择正确的运算放大器非常重要。交流耦合输入级可滤除大部分的低频输入噪声，但不会滤除1/f噪声和最后一个放大器产生的失调误差。ADA4077-1精密放大器在0.1 Hz到10 Hz范围内具有250 nV p-p噪声以及0.55 $\mu\text{V}/^\circ\text{C}$ 的失调漂移，因此非常适合此应用。

基于方波的锁定放大器比较简单，但其噪声抑制性能及不上使用正弦波的锁定放大器。图5显示了方波激励和参考信号的频域表示。方波由基波和所有奇次谐波的正弦波无穷和构成。将两个同频方波相乘需要将参考信号的每个正弦分量乘以测量信号的每个正弦分量。所得到的是包含方波的每个谐波能量的直流信号。奇

次谐波频率下出现的干扰信号不会被滤除，不过会有所减弱，具体取决于其所处的谐波。因此，选择调制频率时应确保其谐波不是任何已知噪声源的频率或谐波，这点非常重要。例如，要抑制线路噪声，应选择1.0375 kHz的调制频率(不会与50 Hz或60 Hz的谐波重合)，而不是使用1 kHz(这是50 Hz的第20个谐波)。

尽管有此缺点，但该电路简单、成本低。与尝试进行直流测量相比，使用低噪声放大器并选择合适的调制频率仍然可带来大幅改进。

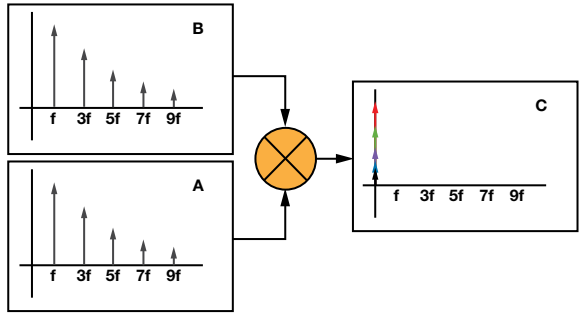


图5. 如果输入信号(A)和参考信号(B)都是方波，则将它们相乘(C)可有效解调输入信号的每个谐波。

简单的集成替代方案

图4中的电路需要一个运算放大器、一个开关和一些分立元器件，另外还需要微处理器提供参考时钟。一种替代方案是使用集成式同步解调器，如图6所示。ADA2200包含缓冲输入、可编程IIR滤波器、乘法器和可将参考信号偏移90°的模块，可轻松测量或补偿参考时钟和输入信号之间的相移。

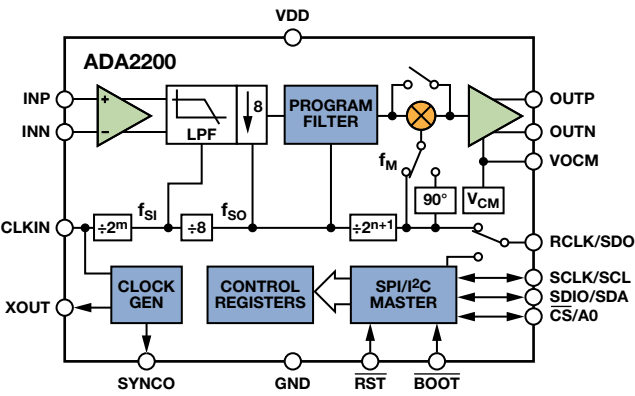


图6. ADA2200功能框图

使用ADA2200实现锁定检测电路时，只需施加等于所需参考频率64倍的时钟频率，如图7所示。可编程滤波器的默认配置为带通响应，因而不需对信号进行交流耦合。模拟输出将以数倍于采样速率的速度生成镜像，因此可使用RC滤波器后接Σ-Δ型ADC来滤除这些镜像，而仅测量信号的解调直流分量。

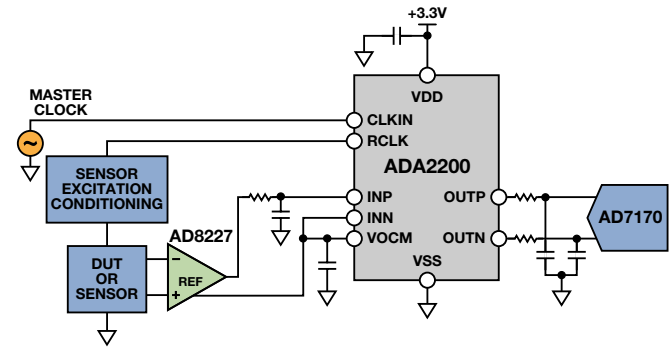


图7. 使用ADA2200实现锁定放大器

改进方波锁定电路

图8显示了方波调制电路的一种改进方式。传感器采用方波进行激励，但测量信号会与相同频率和相位的正弦波相乘。现在，只有基波频率的信号内容才会移至直流，而所有其他谐波都将移至非零频率。这样，便可轻松使用低通滤波器滤除测量信号中直流分量以外的所有其他分量。

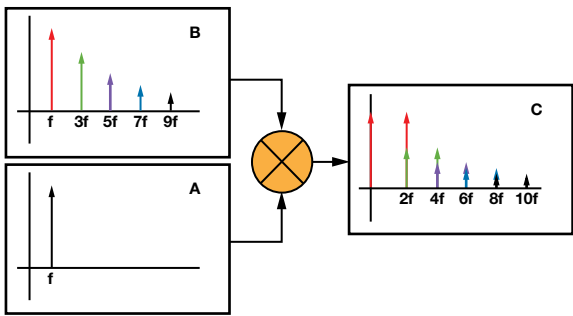


图8. 使用正弦波作为参考信号可防止噪声解调到直流

另一个难点是，如果参考信号和测量信号之间存在任何相移，所产生的输出都会小于无相移时。如果传感器信号调理电路包含任何会造成相位延迟的滤波器，就会出现这种情况。在模拟锁定放大器中，解决该问题的唯一方法是在参考信号路径中增加相位补偿电路。这并不容易，因为电路必须可调节，以补偿各种相位延

迟，并且会随温度、元件容差而变化。一个较为简单的替代方案是添加第二个乘法级，将测量信号乘以参考信号的90°相移版本。这个第二级的输出信号将与输入的反相分量成比例，如图9所示。

经过两个乘法器级后，低通滤波器的输出为与输入的同相(I)及正交(Q)分量成比例的低频信号。要计算输入信号的幅度，只需对I和Q输出求平方和。这种架构的另一个好处是，可以计算激励/参考信号和输入之间的相位。

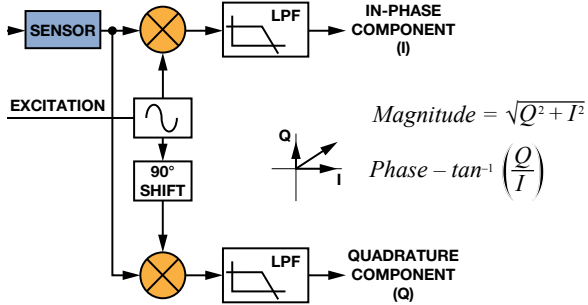


图9. 使用参考信号的正交版本计算幅度和相位

目前讨论的所有锁定放大器均会产生参考信号来激励传感器。最后一项改进是允许将外部信号用作参考信号。例如，图10中的系统可使用宽带白炽灯来测试表面的光学特性。此类系统可以测量镜面反射率或表面污染程度等参数。与使用电子调制相比，使用机械斩波碟调制白炽灯光源会简单得多。紧挨着斩波碟的低成本位置传感器生成方波参考信号，馈入锁定放大器。锁相环不直接使用此信号，而是生成频率和相位与输入参考信号相同的正弦波。使用这种方法时必须注意一点，那就是内部生成的正弦波必须具有低失真。

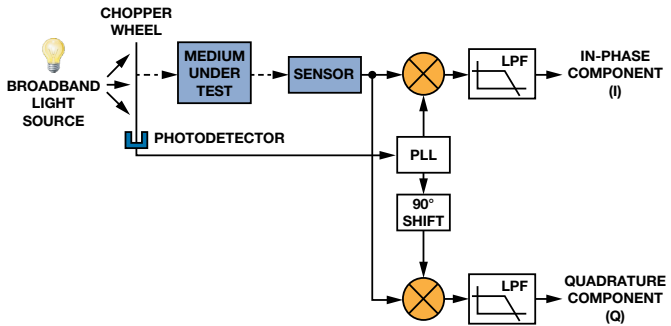


图10. 使用PLL锁定至外部参考信号

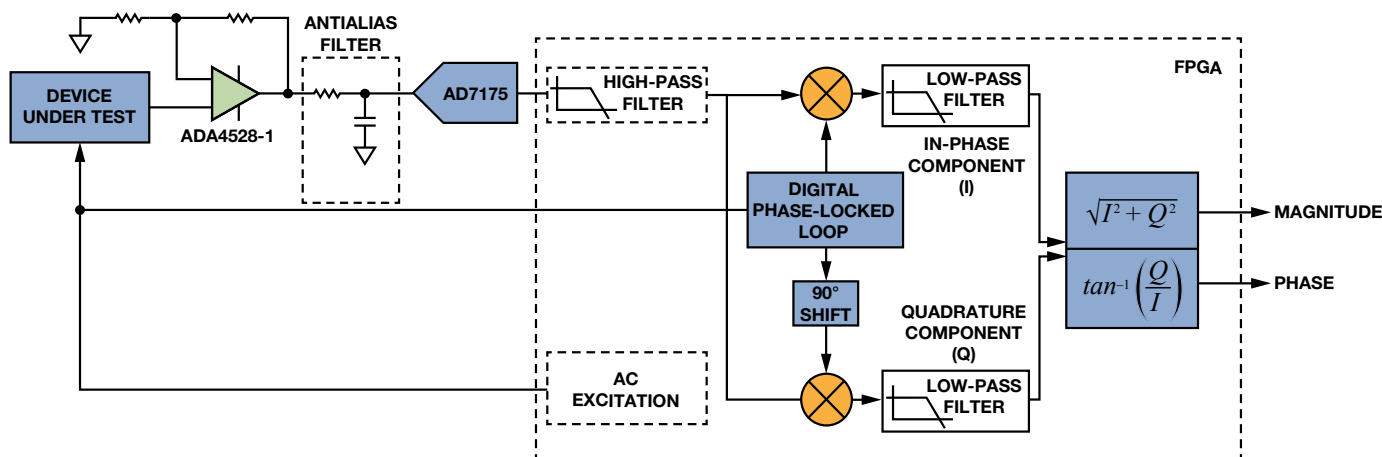


图11. 基于FPGA的锁定放大器

虽然使用分立式PLL和乘法器可以实现该系统，但是使用FPGA实现锁定放大器功能会带来多个性能优势。图11显示了使用FPGA构建的锁定放大器，其中前端基于零漂移放大器ADA4528-1和24位 Σ - Δ 型ADC AD7175。此应用无需极高带宽，因此可将锁定放大器的等效噪声带宽设置为50 Hz。受测器件为任何可外部激励的传感器。放大器配置为具有大小为20的噪声增益，以充分利用ADC的满量程范围。虽然直流误差不影响测量，但是最大限度地降低失调漂移和1/f噪声仍然很重要，因为它们会缩小可用动态范围，尤其是在放大器配置为高增益的情况下。

ADA4528-1具有2.5 μ V的最大输入失调误差，这意味着采用2.5 V基准电压源时只能使用AD7175满量程输入范围的10 ppm。ADC后方的数字高通滤波器将滤除所有直流失调和低频噪声。要计算输出噪声，首先应计算AD7175的电压噪声密度。数据手册给出的噪声规格为5.9 μ V rms，测试条件是50 kSPS输出数据速率、使用sinc5 + sinc1滤波器且使能输入缓冲器。采用这些设置时的等效噪声带宽为21.7 kHz，这将产生40 nV/ $\sqrt{\text{Hz}}$ 的电压噪声密度。

ADA4528的宽带输入噪声为5.9 nV/ $\sqrt{\text{Hz}}$ ，这在输出端表现为118 nV/ $\sqrt{\text{Hz}}$ ，因而总噪声密度为125 nV/ $\sqrt{\text{Hz}}$ 。由于数字滤波器的等效噪声带宽仅为50 Hz，因此输出噪声为881 nV rms。在2.5 V的输入范围内，这会造成系统的动态范围为126 dB。通过调整低通滤波器的频率响应，我们能够以带宽来换取动态范围。例如，如

果将滤波器的带宽设置为1 Hz，则动态范围为143 dB，而带宽设为250 Hz时动态范围为119 dB。

数字锁相环生成锁定至激励信号的正弦波，激励信号可以在外部或内部生成，并且不必是正弦波。参考正弦波中的任何谐波将与输入信号相乘，从而解调谐波频率中存在的噪声和其他无用信号，就像将两个方波相乘一样。以数字方式生成参考正弦波的一个优势是，可通过调整数字精度获得极低的失真性能。

图12显示了使用4、8、16和32位精度以数字方式生成的四个正弦波。显然，使用4位精度所获得的性能与图5中的情况差别不大，但是该情况会在使用更高精度后很快得到改善。使用16位精度时，生成具有如此低总谐波失真(THD)的模拟信号比较困难，而使用32位精度时，THD超过-200 dB，这是模拟电路无法比拟的。此外，这些是以数字方式生成的信号，因此完全可以重复生成。当数据转换成数字并输入FPGA后，将不会增加任何噪声或漂移。

在乘法器之后，低通滤波器将滤除任何高频分量并输出信号的同相和正交分量。由于等效噪声带宽仅为50 Hz，因此没有理由以250 kSPS的原始采样速率来传输数据。可在低通滤波器中加入抽取滤波器级，以降低输出数据速率。最后一步是根据同相和正交分量计算输入信号的幅度和相位。

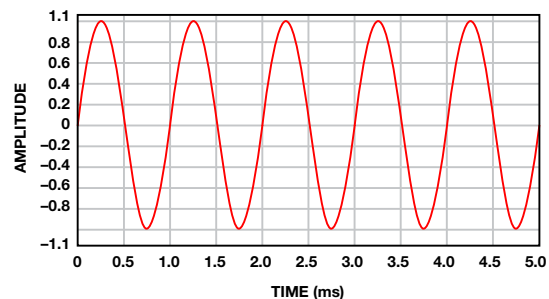
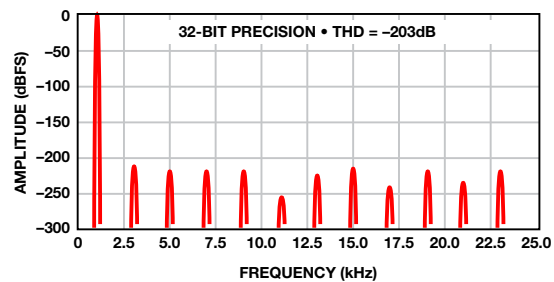
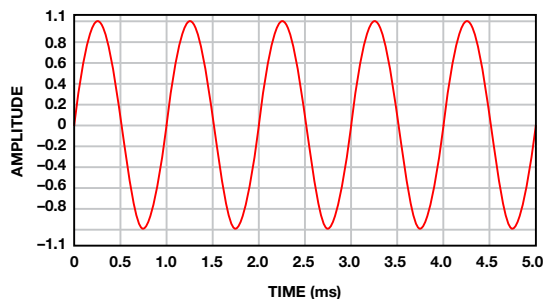
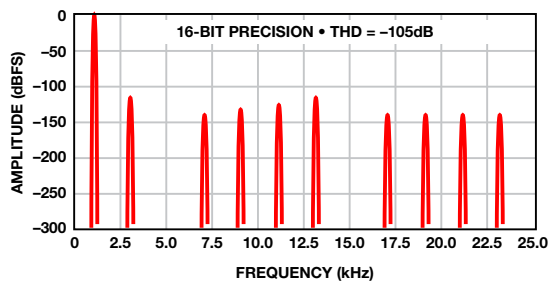
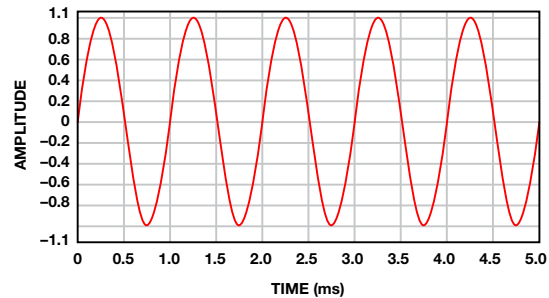
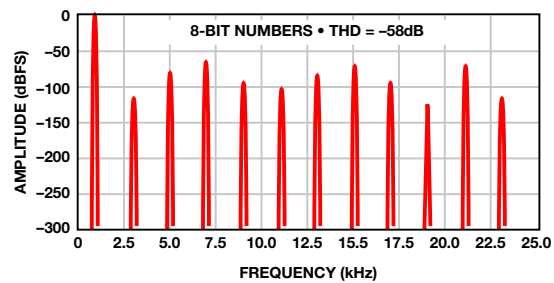
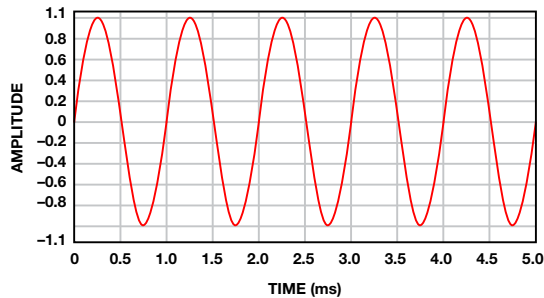
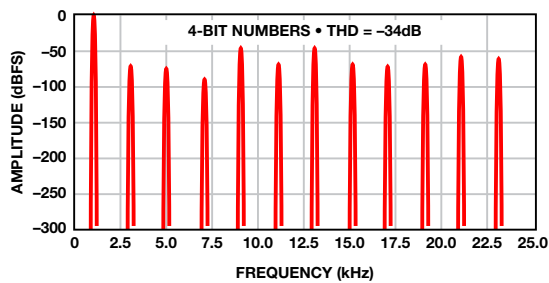


图12. 使用不同数字精度以数字方式生成正弦波

结论

淹没在噪底内的低频小信号非常难以测量，但是通过应用调制和锁定放大器技术可以实现高精度测量。最简单的锁定放大器可以是在两个增益之间切换的运算放大器。虽然这不会带来最低噪声性能，但是与简单的直流测量相比，此电路结构简单、成本低，使其具有一定的吸引力。此电路的一项改进是使用正弦波参考和乘法

器，但是这在模拟域中比较难以实现。为获得最佳性能，可考虑使用低噪声、高分辨率 Σ - Δ 型ADC，对输入信号进行数字化，在数字域中生成参考正弦波以及所有其他元素。

Luis Orozco [luis.oroazco@analog.com] 是ADI公司工业和仪器仪表部的系统应用工程师，主要涉足精密仪器仪表、化学分析和环境监测应用。他于2011年2月加入ADI公司。在加入ADI公司前，他已在数据采集设备设计方面具有10多年的工作经验。



Luis Orozco

该作者的其他文章：
精密模拟控制器优化
高效锂离子电池制造
第48卷第3期

可穿戴电子设备可监控生命体征、活动水平等

健康监护正在走向可穿戴设备

作者: Jan-Hein Broeders

当我还是个小男孩的时候,妈妈总是不停地叮嘱我要带够零钱,以防在遇到紧急情况时需要打电话。二十年后,移动电话使我们能够随时随地拨打电话。又经过20年的创新后,语音通话已不再是手机这款智能设备的主要功能,它不仅可以拍摄美丽的照片、播放音频和视频流文件,而且还提供各种各样的服务——现在还逐渐成为我们的私人教练。配备传感器或者连接到穿戴式传感器后,这些设备可用来监控日常活动和个人健康状况。在不断增强的健康意识推动下,人们开始关注测量生命体征参数——如心率、体温、血氧饱和度、血压、活动水平(运动量)和脂肪燃烧量——以及追踪这些参数的日常变化趋势。

现在,装有多个传感器的通用传感器前端可监控这些参数。最大的挑战是最大程度地缩小尺寸并延长电池使用寿命。本文讨论面向迅猛增长的可穿戴电子产品市场的解决方案。

最重要的生命体征信号

没了心跳,我们就会有麻烦,因此,脉搏或心率至今仍是我们需监控的最重要的参数。除了每分钟心跳次数以外,我们还想检查心脏行为与活动量的关系。心律也非常重要,因为快速变化的心率是心脏疾病的征兆。

心率和心脏活动监护通常是使用心电图(ECG)测量生理电信号来实现。连接到身体上的电极可测量心脏组织中心电的信号的话

动。专业的诊断系统便是基于此原理,测量时胸部和四肢最多可连接10个电极。ECG可提供一次心跳不同分量(P波、QRS波和T波)的相关详细信息。

单导联ECG在体育界的应用越来越普遍,其使用双电极胸带来测量心脏活动。虽然可检测到各种ECG波形,但大多数系统只测量心率。这些胸带穿戴起来并不舒服,因此,体育和保健行业正在寻找替代方案,例如将电极集成到运动衫上。AD8232单导联心率监护仪前端(如图1所示)就是专为此类低功耗可穿戴应用而开发的。该器件内置增益为100 V/V的仪表放大器和一个高通滤波器,能阻止皮肤上电极的半电池电位产生的失调电压。输出缓冲器和低通滤波器则可抑制肌肉活动产生的高频分量(EMG信号)。此低功耗前端功耗为170 μ A,可与16位片上计量仪ADuCM350配合使用,进行高性能、单导联ECG测量。

测量心率的新方法

心率测量的新趋势是光电容积图(PPG),这是一种无需测量生物电信号就能获得心脏功能信息的光学技术。PPG主要用于测量血氧饱和度(SpO_2),但也可不进行生物电信号测量就提供心脏功能信息。借助PPG技术,心率监护仪可集成到手表或护腕等可穿戴设备上。由于生理电势法的信号电平极其微弱,所以无法做到这一点。

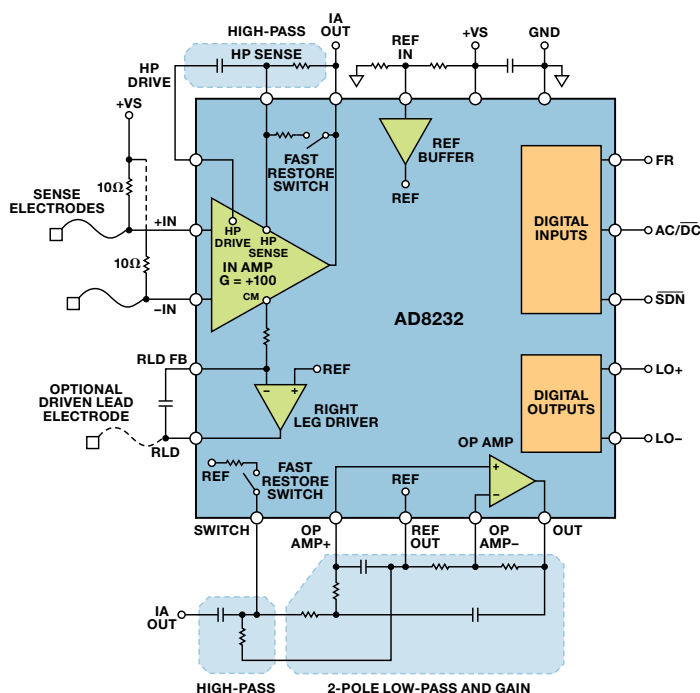


图1. AD8232单导联ECG前端

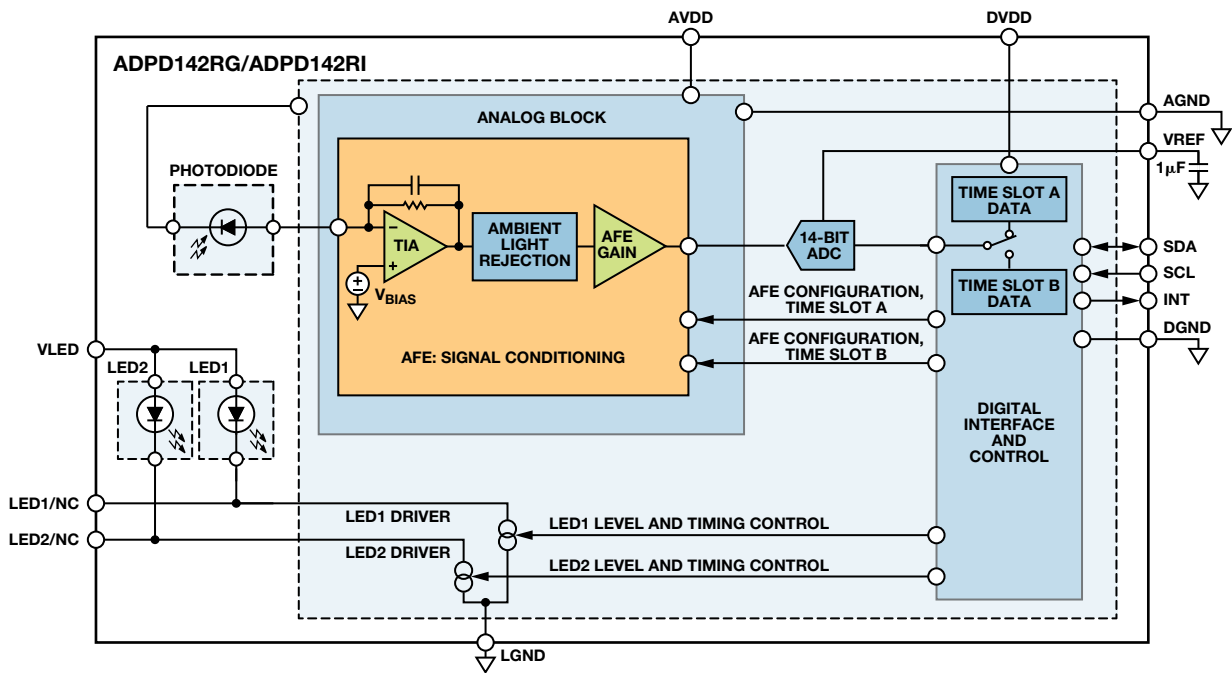


图2. ADPD142光学模块

在光学系统中，光从皮肤表面投射出来。再由光电传感器测量红细胞吸收的光量。随着心脏跳动，不断变化的血容量使接收到的光量分散开来。在手指或耳垂上进行测量时，由于这些部位有相当多的动脉血，使用红光或红外光源可获得最佳精度。不过，手腕表层很少有动脉存在，腕部穿戴式设备必须通过皮肤表层下面的静脉和毛细血管来检测脉动分量，因此绿光效果会更好。

ADPD142光学模块(如图2所示)具备完整的光度测量前端，并集成光电传感器、电流源和LED。该器件专为测量反射光而设计，可用来实现PPG测量。所有元件都封装在一个小小的模块上。

使用光学VSM所面临的挑战

利用腕部穿戴式设备测量PPG面临的主要挑战来自环境光和运动产生的干扰。阳光产生的直流误差相对而言比较容易消除，但日光灯和节能灯发出的光线都带有可引起交流误差的频率分量。模拟前端使用两种结构来抑制DC至100 kHz的干扰信号。模拟信号经过调理后，14位逐次逼近型数模转换器(ADC)将信号数字化，再通过I²C接口发送到微处理器进行最终后处理。

同步发送路径与光接收器并行集成在一起。其独立的电流源可驱动两个单独的LED，电流电平最多可编程至250 mA。LED电流是脉冲电流，脉冲长度在微秒级，因此可保持较低的平均功耗，从而最大程度地延长电池使用寿命。

LED驱动电路是动态电路且可即时配置，因此不受各种环境条件影响，例如环境光、穿戴者皮肤和头发的色泽或传感器和皮肤之间的汗液，这些都会降低灵敏度。激励LED配置非常方便，可用于构建自适应系统。所有时序和同步均由模拟前端处理，因此不会增加系统处理器的任何开销。

ADPD142提供两种版本：ADPD142RG集成红光LED和绿光LED，用于支持光学心率监护；ADPD142RI集成红光LED和红外LED，用于进行血氧饱和度(SpO₂)测量。

运动的影响

运动也会干扰光学系统。当光学心率监护仪用于睡眠研究时，这可能不是问题，但如果在锻炼期间穿戴，运动腕表和护腕将很难消除运动伪像。光学传感器(LED和光电检测器)和皮肤之间的相对运动会降低光信号的灵敏度。此外，运动的频率分量也可能被视为心率测量，因此，必须测量该运动并进行补偿。设备与人体相贴越紧密，这种影响就越小，但采用机械方式消除这种影响几乎是不可能的。

我们可使用多种方法来测量运动。其中一种是光学方法，即使用多个LED波长。共模信号表示运动，而差分信号用来检测心率。不过，最好是使用真正的运动传感器。该传感器不仅可准确测量应用于可穿戴设备的运动，而且还可用于提供其他功能，例如跟踪活动、计算步数或者在检测到特定g值时启动某个应用。

ADXL362是一款低功耗、3轴MEMS(微机电系统)加速度计，非常适合在电池供电型可穿戴应用中检测运动。内置的12位ADC可将加速度值转换为数字信号，分辨率为1 mg。功耗随采样速率动态变化，当输出数据速率为100 Hz时功耗仅为1.8 μA，在400 Hz时为3.0 μA。这些较高的数据速率对于用户接口来说非常有用，例如单击/双击检测。

对于在检测到运动时启动某个应用的情况，则无需进行高速采样，因此可将数据速率降至6 Hz，此时平均功耗为300 nA。因而，对于低功耗应用和不易更换电池的植入式设备来说，此传感器非常有吸引力。ADXL362采用3.0 mm × 3.25 mm封装。图3显示了不同电源电压条件下电源电流与输出数据速率之间的关系。

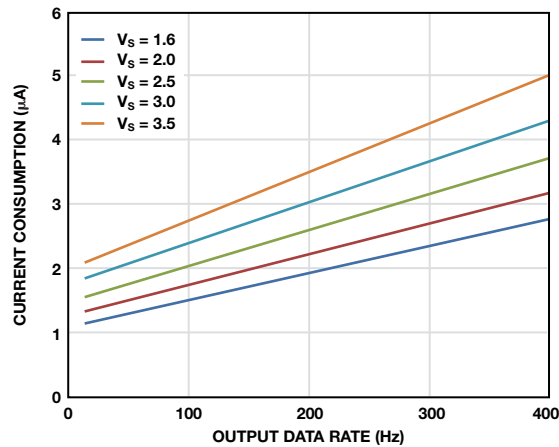


图3. ADXL362电源电流与输出数据速率的关系

系统中各传感器的连接

系统的核心是混合信号片上计量仪ADuCM350，它与所有这些传感器相连，并负责运行必要的软件，以及储存、显示或传送结果。该器件集成高性能模拟前端(AFE)和16 MHz ARM® Cortex®-M3处理器内核，如图4所示。AFE的灵活性和微处理器丰富的功能组合使此芯片成为便携式应用和可穿戴应用的理想选择。可配置的AFE支持几乎所有传感器，其可编程波形发生器可使用交流或直流信号为模拟传感器供电。高性能的接收信号链会对传感器

信号进行调理，并使用无丢码16位160 kSPS ADC将这些信号数字化。其中，后者的积分非线性(INL)/差分非线性(DNL)最大值为±1-LSB。该接收信号链支持任何类型的输入信号，包括电压、电流、恒电势、光电流和复阻抗。

AFE可在独立模式下工作，无需Cortex-M3处理器干预。可编程时序控制器控制测量引擎，测量结果通过DMA储存到存储器内。开始测量前，可执行校准程序，以校正发送和接收信号链中的失调和漂移误差。对于复阻抗测量，如血糖、体质指数(BMI)或组织鉴别应用，内置DSP加速器可实现2048点单频离散傅里叶变换(DFT)，而无需M3处理器干预。这些高性能AFE功能使ADuCM350具有其他集成解决方案无可比拟的独特优势。

Cortex-M3处理器支持多种通讯端口，包括I²S、USB、MIPI和LCD显示驱动器(静态)。此外，它还包括闪存、SRAM和EEPROM，并且支持五种不同的电源模式，可最大程度地延长电池使用寿命。

ADuCM350设计用于超低功耗传感器，性能限制为低速器件。对于要求更高处理能力的应用，可使用工作频率高达80 MHz的M3内核或者Cortex-M4处理器内核。

功耗如何？

功耗一直是便携式设备和可穿戴设备中的一个关键因素。本文介绍的设备在设计上要求性能高、尺寸小且功耗低，但在非常小的封装内集成所有一切器件(包括电池)仍然是一个挑战。尽管新的电池技术实现了每mm³更高的容量，但与电子产品相比，电池仍然体积较大。

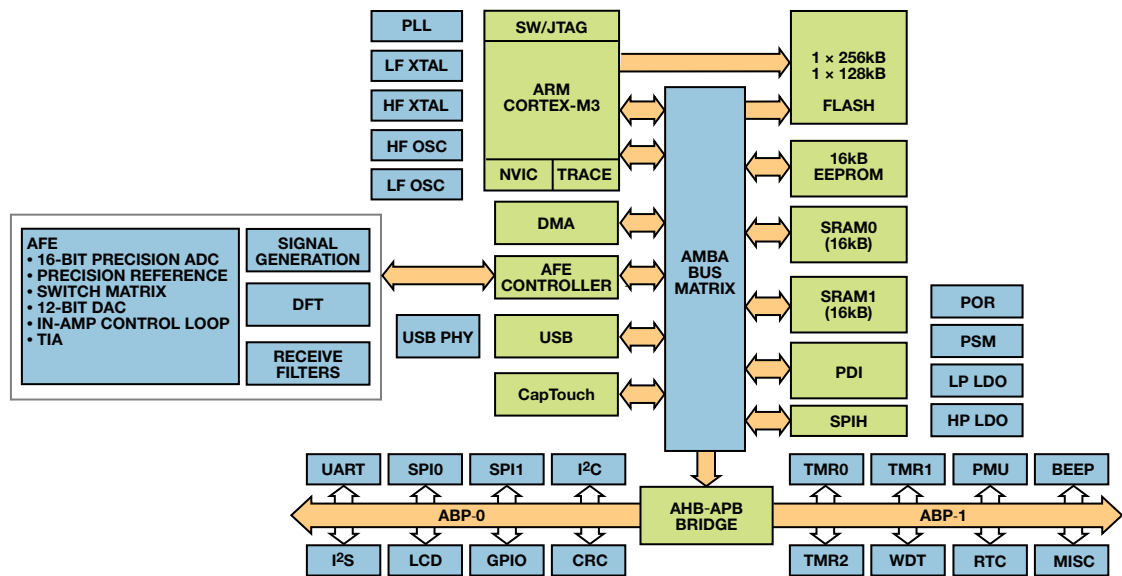


图4. 集成AFE的Cortex-M3

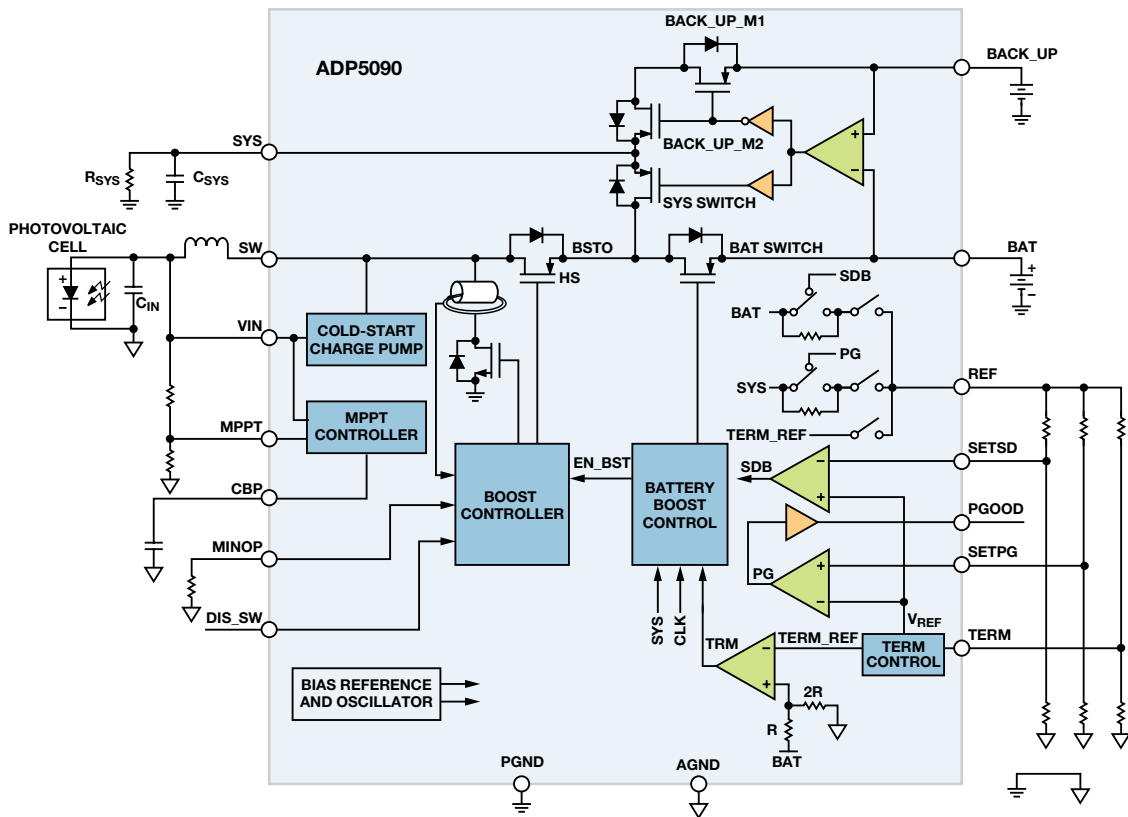


图5. ADP5090能量采集器

能量采集可减小电池尺寸并延长电池使用寿命。能量收集技术有多种，包括热电、压电、电磁和光电等技术。对于可穿戴设备，利用光和热最为合适。传感器通常不会产生大量输出功率，因此每焦耳热量都应当可以被捕获和使用。ADP5090超低功耗升压调节器(如图5所示)桥接收集器和电池。此高效开关模式电源可将输入电压从低至100 mV升高到3 V。冷启动期间，在电池完全放电的情况下，最小输入电压为380 mV，但在正常工作时，如果电池电量没有完全耗尽或者还有一些电能留在超级电容内，任何低至100 mV的输入信号都可转换为较高的电位并储存下来，以供稍后使用。

该芯片采用微型3 mm×3 mm封装，并可进行编程来支持各种不

同的能量收集传感器。最大静态电流为250 nA，支持几乎所有电池技术，从锂离子电池到薄膜电池以及超级电容均可。集成式保护电路可确保其安全运行。

结论

本文介绍了一些用于可穿戴和个人健康应用的低功耗产品，但这个快速增长的市场正在快速变化。ADI公司的技术可以将这些颇具挑战性的难题转变为完善的产品和完整的解决方案。更多惊喜敬请期待。

参考文献

www.analog.com/zh/healthcare

穿戴式系统的生物阻抗电路设计挑战

作者：José Carlos Conchell

简介

可穿戴生命体征监护(VSM)设备正在改变着医疗保健行业，使我们随时随地都可以监护自己的生命体征和活动。与这些重要参数其中一些最相关的信息都可通过测量人体阻抗来获得。

为了有效运行，可穿戴设备必须做到尺寸小、成本低且功耗低。此外，测量生物阻抗还面临着与使用干电极及安全要求相关的挑战。本文针对这些问题提出了一些解决方案。

电极半电池电位

电极是一种电气传感器，可在电子电路和非金属物体(如人体皮肤)之间建立接触。这种相互作用会产生一个电压，称为半电池电位，它可降低ADC的动态范围。半电池电位因电极材料而异，如表1所示。

表1. 常用材料的半电池电位

金属及反应	半电池电位(V)
$\text{Al} \rightarrow \text{Al}^{3+} + 3\text{e}^-$	-1.706
$\text{Ni} \rightarrow \text{Ni}^{2+} + 2\text{e}^-$	-0.230
$\text{Ag} + \text{Cl}^- \rightarrow \text{AgCl} + \text{e}^-$	+0.223
$\text{Ag} \rightarrow \text{Ag}^+ + \text{e}^-$	+0.799
$\text{Au} \rightarrow \text{Au}^+ + \text{e}^-$	+1.680

电极极化

当无电流通过电极时，可观察到半电池电位。存在直流电流时，测得的电压会升高。这种过压状况会阻止电流流动，使电极极化，并降低其性能，特别是在运动情况下。对于多数生物医学测量，非极化(湿)电极比极化(干)电极要好，但便携式设备和消费类设备通常都使用干电极，因为干电极成本低且可重复使用。

电极皮肤阻抗

图1显示了电极的等效电路。 R_d 和 C_d 表示与电极至皮肤的接触及接触处的极化情况相关的阻抗， R_s 是与电极材料类型相关的串联阻抗，而 E_{hc} 是半电池电位。

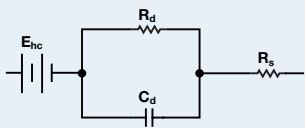


图1. 生物电位电极的等效电路模型

在设计模拟前端时，由于涉及到高阻抗，电极至皮肤阻抗非常重要。在低频条件下，该阻抗主要取决于 R_s 和 R_d 的串联组合，而在高频条件下，该阻抗会因电容的影响而降至 R_d 。表2给出了 R_d 、 C_d 的典型值及1 kHz下的阻抗。

表2. 典型的电极至皮肤阻抗

材料	R_d	C_d	$ R_d/C_d @ 1\text{ kHz}$
湿Ag/AgCl	350 k Ω	25 nF	6 k Ω
金属片	1.3 M Ω	12 nF	13 k Ω
薄膜电阻	550 M Ω	220 pF	724 k Ω
MEMS	650 k Ω	Negligible	650 k Ω

IEC 60601

IEC 60601是国际电工委员会针对医疗电气设备安全性和有效性发布的一系列技术标准。标准规定，正常情况下通过人体的最大直流漏电流为10 μ A，在最坏的单一故障状况下为50 μ A。最大交流漏电流取决于激励频率。如果频率(f_E)小于或等于1 kHz，那么最大允许电流为10 μ A rms。如果频率大于1 kHz，则最大允许电流为 $\frac{f_E}{1000\text{ Hz}} \times 10\text{ }\mu\text{A rms}$ 。这些对患者电流限值都是非常重要的电路设计参数。

电路设计解决方案

阻抗测量需要电压/电流源和电流表/电压表，因此DAC和ADC都是常用的器件。精密基准电压源和电压/电流控制回路都非常重要，而且通常需要使用微控制器来处理和获取阻抗的实部和虚部。此外，可穿戴设备通常采用单极性电池供电。最后，在单个封装内集成尽可能多的元件也非常有利。超低功耗、集成式、混合信号片上计量仪ADuCM350内置Cortex-M3处理器和硬件加速器，可进行单频离散傅里叶变换(DFT)，使其成为可穿戴设备强有力的解决方案。

为了符合IEC 60601标准，ADuCM350与AD8226仪表放大器配合使用，以便采用4线式技术进行高精度测量，如图2所示。电容 C_{ISO1} 和 C_{ISO2} 可抑制电极和用户之间的直流电流，从而消除极化效应。ADuCM350生成的交流信号将传播到人体内。

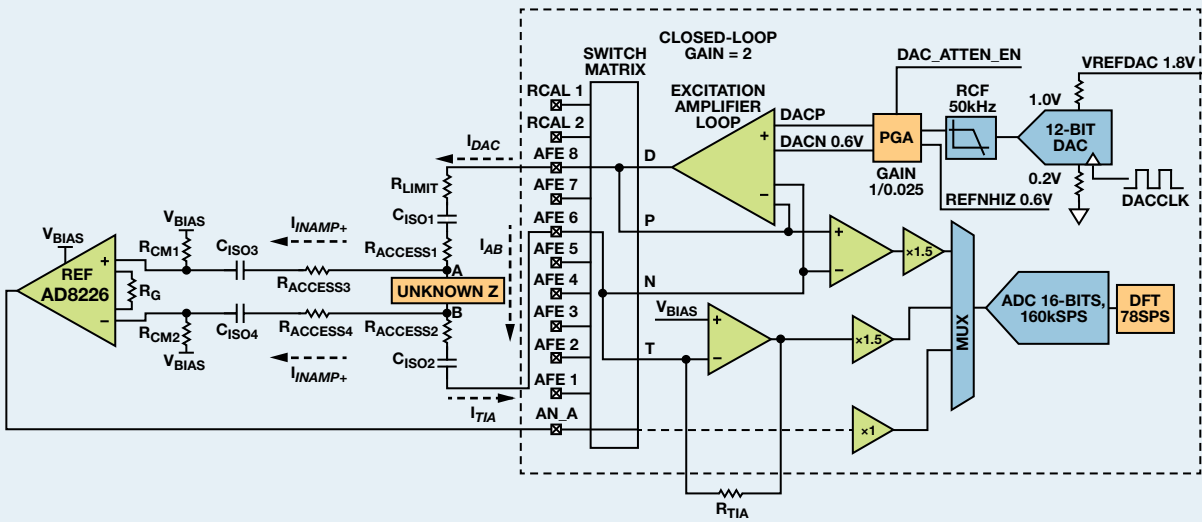


图2. 使用ADuCM350和AD8226的四线式隔离测量电路

电容 C_{ISO3} 和 C_{ISO4} 可抑制ADC产生的直流电平，从而解决半电池电位问题并始终维持最大动态范围。 C_{ISO1} 、 C_{ISO2} 、 C_{ISO3} 和 C_{ISO4} 可隔离用户，确保在正常模式下和首次出现故障时直流电流为零，以及在首次出现故障时交流电流为零。最后，电阻 R_{LIMIT} 设计用来保证正常工作时产生的交流电流低于限值。 R_{ACCESS} 表示皮肤至电极的接触点。

ADuCM350测量跨阻放大器(TIA)的电流和AD8226的输出电压，以便计算未知的人体阻抗。 R_{CM1} 和 R_{CM2} 必须尽可能高，以保证大部分电流都流过未知阻抗和TIA。建议值为10 M Ω 。

设计限制

当电极至皮肤阻抗在激励频率下接近10 M Ω 时，此设计存在一些限制。电极至皮肤阻抗必须明显小于 R_{CM1} 和 R_{CM2} (10 M Ω)，否则 V_{INAMP+} 不等于A且 V_{INAMP-} 不等于B，测量精度将有所下降。当激励频率大于1 kHz时，电极至皮肤阻抗通常远小于1 M Ω ，如表2所示。

验证

为了证明此设计的精度，我们使用了不同的未知阻抗来测试该系统，并将测试结果与采用Agilent 4294A阻抗分析仪测得

的结果进行了比较。在所有测试中，幅度误差均小于 $\pm 1\%$ 。绝对相位误差在500 Hz和5 kHz下都小于1°。50 kHz下的9°相位失调误差可在软件中进行校正。

结论

在设计可测量生物阻抗的电池供电型穿戴式设备时，必须考虑低功耗、高SNR、电极极化以及IEC 60601安全要求。本文介绍了一个使用ADuCM350和AD8226实现的解决方案。关于其他详细信息，包括完整的设计方程式，请参考：www.analog.com/library/analogdialogue/archives/48-12/bio_imp.pdf。

参考文献

Michael R Neuman, “生物电位电极”，《*生物医学工程手册*》，第四版。CRC出版社，2015年

Mike Yu Chi, Tzyy-Ping Jung和Gert Cauwenberghs. “干触点和无触点生物电位电极：方法论回顾。”《*IEEE生物医学工程评论*》，第3卷，2010年。

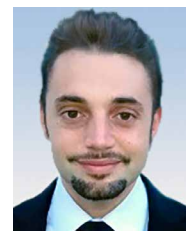
http://en.wikipedia.org/wiki/IEC_60601

Jan-Hein Broeders [jan.broeders@analog.com] 是ADI公司负责欧洲、中东和非洲业务的医疗保健业务发展经理。他与医护人员密切合作，将他们现在和将来的需求转化为各种解决方案。Jan-Hein拥有超过20年的半导体行业工作经验。他于2005年以飞利浦全球现场应用工程师(FAE)的身份加入ADI，并自2008年起开始担任目前的职务。他拥有荷兰斯海爾托亨博斯大学的电气工程学士学位。



Jan-Hein Broeders

José Carlos Conchell [jose.conchell@analog.com] 于2010年获得西班牙瓦伦西亚大学的电子工程学士学位，随后加入了ADI公司，目前是医疗保健部的一名系统应用工程师。



José Carlos Conchell

两款新器件重塑信号发生器

作者: David Hunter

过去,任意波形发生器最棘手的部分是输出级的设计。典型信号发生器的输出范围在25 mV到5 V之间。为了驱动一个50 Ω 的负载,传统设计采用高性能分立式器件,并大量集成器件,或者成本昂贵的ASIC,而要构造出稳定且可编程范围较宽的高性能输出级,设计师往往要投入无数小时的时间。现在,技术进步带来的放大器可以驱动这些负载,降低输出级的复杂性,同时还能减少成本、缩短上市时间。

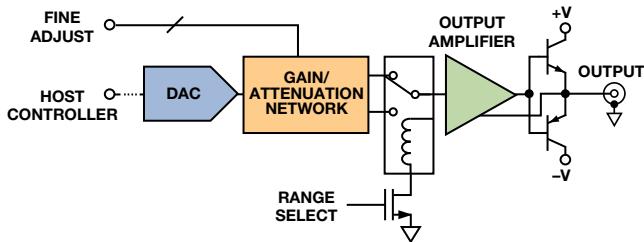


图1. 典型信号发生器模型

在使用通用信号发生器时,先输入一个频率,然后按下一个按钮,最后仪器产生一个新的频率。接下来,输入所需输出功率,再按下另一个按钮。在切换内部网络、调整输出电平时,继电器发出咔哒声。这种非连续运行模式是补偿宽可编程范围缺失问题的必要条件。本文提出一种新的架构,它可以解决输出级设计中的一半问题。

克服这个前端设计挑战的两个关键组件是:提供高速、高电压和高输出电流的高性能输出级;以及带连续线性dB调谐的可变增益放大器(VGA)。这种设计以20 MHz的性能为目标,幅度为22.4 V (+39 dBm),负载为50 Ω 。

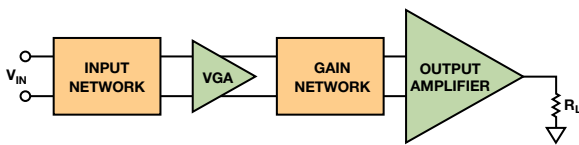


图2. 更小、更简单的信号发生器输出级

新型紧凑式输出级

初始信号可能来自数模转换器(DAC)以产生复杂波形,也可能来自直接数字频率合成(DDS)器件以产生正弦波。任一情况下,其规格和功率调整能力都可能达不到理想状态。第一个要求是用VGA提供衰减或增益。但许多VGA提供的增益是有限的,往往不足以在本应用中发挥作用。

如果VGA的输出可以设为目标电平,则无论输入为何,都可以强制输出已知幅度。例如,如果所需输出幅度为2 V,且功率输

出级的增益为10,则VGA的输出幅度应调节至0.2 V。当输出级设计正确时,输出幅度最终由VGA输出设定。不幸的是,多数VGA因可编程范围有限而成了瓶颈问题。

AD8330是实现50 dB范围的首款VGA,但AD8338则树立了新的标杆,这款新型低功耗VGA拥有高达80 dB的可编程范围。典型的高品质信号发生器的输出幅度范围为25 mV至5 V。高达46 dB的可调范围超过了市面上多数现有VGA的能力范围。理想条件下,经典信号发生器的输出幅度可能为0.5 mV至5 V,无需使用继电器或开关网络。满量程连续可调,不存在开关和继电器的非连续性问题。另外,不用继电器还可以延长仪器寿命,提高系统可靠性。

现代DAC和DDS器件一般搭载差分输出,要求设计师使用一个变压器,用单端连接损失一半信号,或者添加一个差分转单端转换器。AD8338具有天然的适用性,提供全差分接口,如图3所示。对于正弦波应用,用DDS取代DAC。

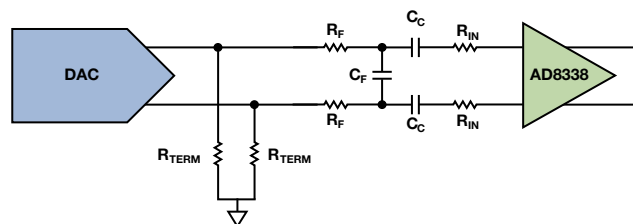


图3. 把DAC连接至AD8338的网络示例

AD8338的一个主要特点是灵活的输入级。作为一款输入VGA,它通过ADI研究员Barrie Gilbert发明的“H-amp”拓扑结构来控制输入电流。该设计用反馈来平衡输入电流,同时使内部节点电压维持于1.5 V。正常条件下,使用500 Ω 输入电阻,最大1.5 V输入信号会产生3 mA的电流。如果输入幅度较大,比如15 V,则将一个较大的电阻连接至“直接”输入引脚。该电阻的大小必须合适,以得到相同的3 mA电流:

$$\frac{15.00 \text{ V}}{3 \text{ mA}} = 5 \text{ k}\Omega \quad (1)$$

单端15 V信号将以差分方式输出1.141 V。此时,最小增益条件下,AD8338提供28.4 dB衰减,因此,最大可能增益为+51.6 dB。作为一种低功耗器件,在1 k Ω 负载条件下,典型输出摆幅为1.5 V。

输入VGA的功率必须满足以下条件：其总增益范围在不同设定点周围。首先，确定信号发生器产生最大输出需要的输出电平。许多商用发生器为50 Ω负载(正弦波)只提供250 mW rms (+24 dBm)的最大输出功率。这无法满足需要更多输出功率的应用需求，比如测试高输出高频放大器、超声脉冲发生等。

电流反馈放大器(CFA)技术的进步意味着，这不再是个问题。ADA4870 CFA可以用±20 V电源驱动1 A(17 V)。对于正弦波，可以在满负载条件下输出最高23 MHz的频率，使其成为新一代通用任意波形/信号发生器的理想前端驱动器。

对于反射敏感型50 Ω系统来说，ADA4870要求一些无源器件使源阻抗与50 Ω负载相匹配：一个阻性焊盘和一个1.5:1 RF自动变压器。在1 V裕量条件下，当放大器有效负载为16 Ω时，可取得8 W峰值功率。另外，如果反射不构成问题，则可移除阻性焊盘，并用匝数比为0.77:1的变压器代替自动变压器。无阻性焊盘地，输出功率增至16 W峰值(28.3 V幅度)

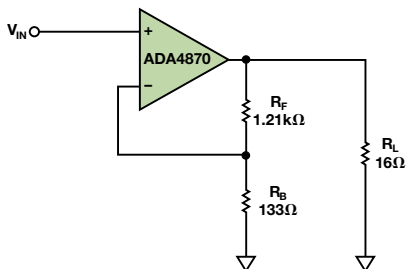


图4. ADA4870驱动16 Ω[增益=10]时的基本连接

为优化输出信号摆幅，我们将ADA4870的增益倍数配置为10，因此，所需输入幅度为1.6 V。ADA4870有一个单端输入，AD8338有一个差分输出，因此，AD8130差分接收放大器及其270 MHz增益带宽积和1090 V/μs压摆率可同时提供差分至单端转换和所需增益。AD8338的输出限制为±1.0 V，因此，AD8130必须提供1.6 V/V的中间增益。组合起来时，三个器件形成一个完整的信号发生器输出级。

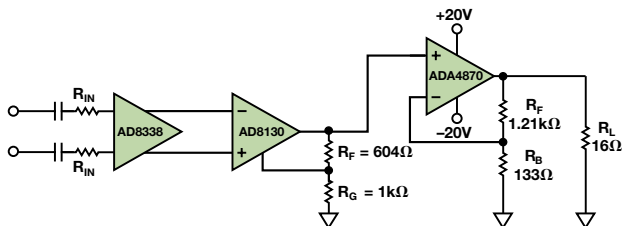


图5. 信号发生器输出级

完成整个设计还需要最后两个步骤：配置输入网络以实现最大输入信号和抗混叠，设计输出网络以实现阻抗转换。

AD8338输入网络

对于该设计，差分输出幅度为±1.0 V。在工厂默认设置、内部500 Ω电阻和最大增益条件下，输入幅度一定是100 μV。通过向

直接输入引脚增加电阻，设计师可以调节该要求。由输入电阻决定的增益范围为：

$$Gain (dB) = 80 \times (V_{GAIN} - 0.1) + 20 \log \left(\frac{19000}{R_P + R_N} \right) - 34 \quad (2)$$

在各输入端使用40.2 kΩ的电阻，可以在噪声功率与输入衰减之间实现良好平衡。当V_{GAIN} = 1.1 V(最大增益)时，增益为：

$$Gain (dB) = 80 + 20 \log \left(\frac{19000}{80400} \right) - 34 = 33.5 \text{ dB} \quad (3)$$

此时，差分输入只需为21 mV。

当V_{GAIN} = 0.1 V时，增益为：

$$Gain (dB) = 0 - 12.5 - 34 = -46.5 \text{ dB} \quad (4)$$

对于相同的21 mV输入，输出约为100 μV。

考虑AD8130和ADA4870的总增益，约为24.1 dB，ADA4870的输出幅度范围为1.6 mV至16 V。在阻性焊盘和自动变压器之后，输出端的电压将在2 mV到20 V之间。

把AD8338连接至DDS等器件，要求考虑抗混叠和输入衰减。例如，差分输出AD9834C DDS要求200 Ω电阻接地，以实现正确的摆幅。每个输出只会产生一半的正弦波信号，如图6所示。

每个输出峰值为0.6 V，使得有效输入为±0.6 V，所需衰减为26 dB。在使用200 Ω电阻时，通过构建简单的电阻分压器，可以轻松实现衰减。由于信号摆幅并不统一，因此，信号峰值应该会达到预期衰减值。

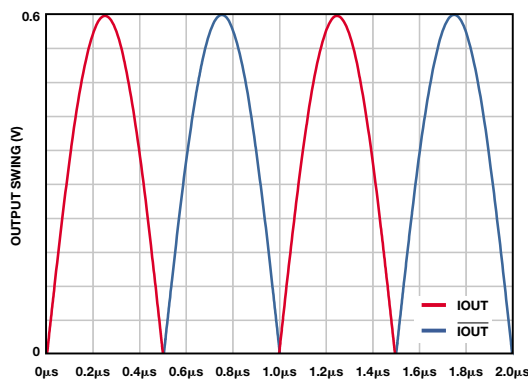


图6. 9834C IOUT和IOUT的输出摆幅。未显示混叠伪像

$$0.021 = 0.6 \left(\frac{R_{BOT}}{R_{TOP} + R_{BOT}} \right); R_{TOP} = 193 \text{ } \Omega \text{ and } R_{BOT} = 7 \text{ } \Omega \quad (5)$$

使用标准的6.98 Ω和191 Ω电阻值，结果会产生0.7%的误差。

最后，需要一定的抗混叠处理。在75-MSPS采样速率下，奈奎斯特速率输出为37.5 MHz，超过了该设计的20 MHz带宽。将抗混叠极点设为20 MHz，则所需电容为：

$$C_{FILT} = \frac{1/R_{BOT}}{2\pi \times f} = \frac{0.142}{2\pi \times 20 \times 10^6} = 1100 \text{ pF} \quad (6)$$

这是一个标准值，因此，完整的输入网络如图7所示：

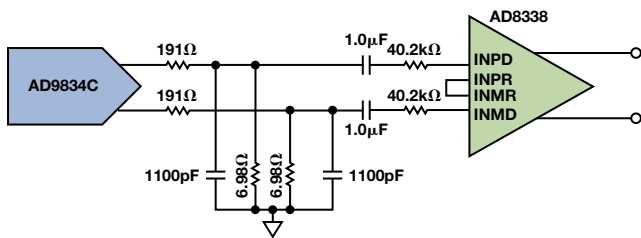


图7. DDS + 衰减和滤波器网络 + AD8338

构建该级并进行测量。总体变化在 ± 0.6 dB之内，如图8所示。

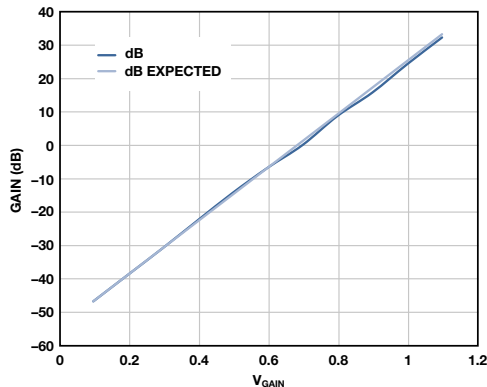


图8. AD8338配置的计算所得增益和实测增益

ADA4870输出级

在单端输出由AD8130提供的情况下，ADA4870将执行最终10倍增益。设置该增益需要两个电阻，无外部补偿情况下，该级很稳定。未完成的唯一工作是调整输出网络，以满足应用需求。有三种通用实现方案：

1. 从放大器直接输出至 $50\ \Omega$
2. 填充自动变压器输出至 $50\ \Omega$
3. 未填充自动变压器输出至 $50\ \Omega$

对于直接输出，放大器输出直接连接输出连接器，无需用任何网络来转换源，如图9所示。这种方法是真直流连接源的完美选择，虽然不能发挥出器件的全部潜力，但仍然比典型信号发生器的10 V输出幅度要好得多。在这种情况下，最大峰值功率为5.12 W。

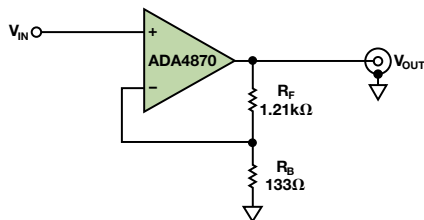


图9. 直接输出驱动连接

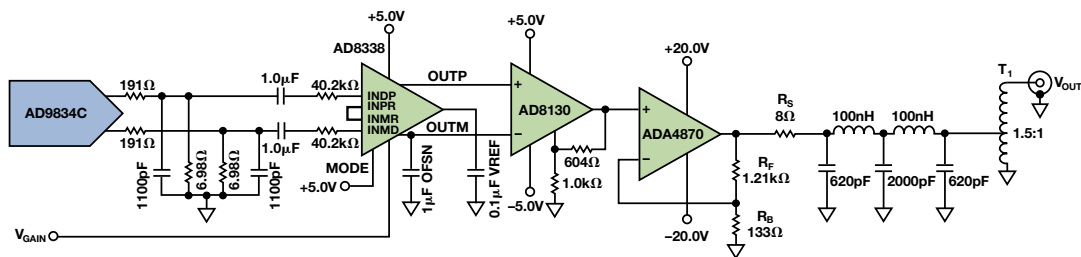


图12. 完整的简化原理图

对于焊盘式设计， $16\ \Omega$ 负载在一个 $8\ \Omega$ 的串联焊盘与经滤波处理的1.5:1自动变压器之间分配，如图10所示。在该模式下，由于设计具有低阻抗特性，因此，设计师使用的电感值可以比用于 $50\ \Omega$ 设计的电感小6.25倍。低通滤波器和自动变压器把 $8\ \Omega$ 有效源阻抗转换成匹配良好的 $50\ \Omega$ 负载。这种设计方法的总峰值输出功率为8 W，最适合需要 $50\ \Omega$ 匹配源的应用，在这类应用中，反射可能成为一个问题，比如，传输线路较长时。

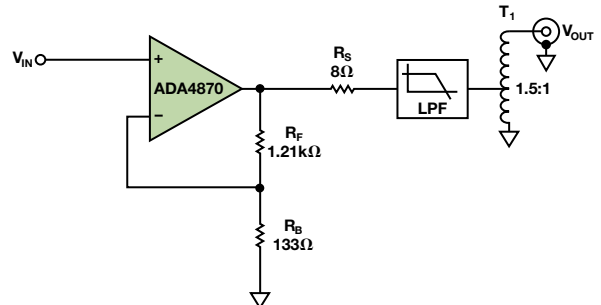


图10. 焊盘式输出设计的ADA4870连接。在目标频段内，对于任何反射，输入阻抗均表现为 $50\ \Omega$

最后一个选项，也可能是信号发生器最有用的选项，不使用 $8\ \Omega$ 焊盘，而且输出功率提高了一倍。我们仍然建议使用LC阶梯式滤波器，如图11所示，但阶梯值比用于 $50\ \Omega$ 系统(设计的标称阻抗为 $16\ \Omega$)的值小3.125倍。在这种情况下，自动变压器使用的匝数比为0.77:1。该模式下，峰值正弦波输出幅度为28.3 V，ADA4870将驱动约16 W至 $50\ \Omega$ 负载(8 W rms或39 dBm)。

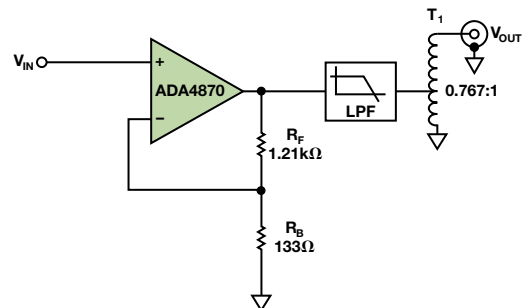


图11. 用于驱动 $50\ \Omega$ 负载的最佳功率输出连接

整体解决方案

在现实世界中，如果与真实世界不相符，仿真和等式毫无意义。因此，有必要构建一个完整的系统，基于预期值测量其性能。图12所示为一种实际焊盘式输出设计的原理图。

图13所示为无滤波器条件下的实测结果。系统增益一致性误差为 ± 1 dB，最差条件下输出功率高达2.75 W rms(5.5 W峰值)(P1dB压缩点，34 dBm)。值得注意的是，总增益范围超过62 dB，范围比许多标准发生器多16 dB。

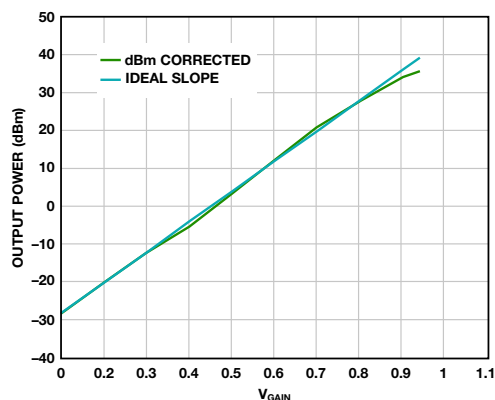


图13. 焊盘式、未滤波输出功率结果。无滤波器时，系统在36 dBm时出现一个P1dB点。 $F_{TEST} = 14.0956$

增益范围可通过改善DDS输出端滤波机制以及降低系统噪声的方式提高。图14所示为采用滤波器时的相同测量值。滤波输出不存在同样的P1dB问题，结果将满量程+36 dBm输出转换成50 Ω 负载。总增益线性度更佳(≤ 0.65 dB)，误差仅出现在中间电平周围。

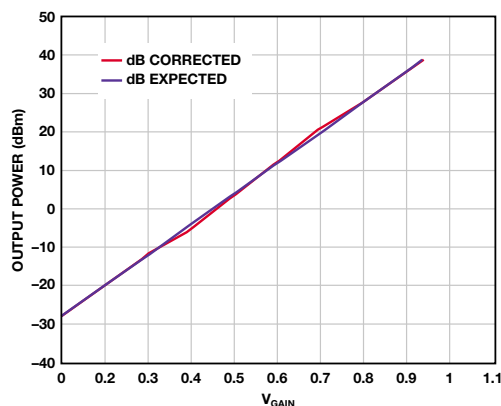


图14. 5阶低通滤波器的实测输出($f_c = 20$ MHz)。 $F_{TEST} = 14.0956$ MHz。

如果具体运行模式需要甚至更高的输出功率，则针对给定应用，可以将多个输出放大用于驱动专业变压器。或者，可以将这里

描述的设计方法用于电源较低的系统，但这些方法必须符合替代设计的限制要求。

注意，受累积输入衰减和增益误差影响，测量上限止于 $V_{GAIN} = 0.9375$ V。通过调整初始衰减网络，充分考虑总系统误差，可以解决这个问题。校正后，总系统增益范围将增至74 dB。

结论

配合高性能VGA使用高性能、高输出CFA，可以为新一代信号发生器构建一种简单前端。这些器件的高度集成可以降低PCB电路板的总面积和成本。

要获得更多功能，可以在闭环反馈系统中使用AD8310等对数放大器。增加对数放大器后，配合AD9834C等DDS，设计师可以集成各种形式的包络调制，如频移键控(FSK)、开关键控(OOK)和相移键控(PSK)，将其作为一项内在功能；通过创造性地使用两个基本模块，实现不尽其数的选项。

参考文献

电流反馈放大器。

对数放大器/检测器。

可变增益放大器(VGA)。

MT-034指南，电流反馈(CFB)运算放大器。

MT-057指南，高速电流反馈运算放大器。

MT-060指南，在电压反馈和电流反馈运算放大器之间选择。

MT-072指南，精密可变增益放大器。

MT-073指南，高速可变增益放大器。

David Hunter [david.hunter@analog.com] 是ADI公司威尔明顿园区线性产品部的一名应用工程师。他2006年加盟ADI公司，担任现场应用工程师，在西北实验室设计中心工作，为测试和测量领域以及工业客户提供服务。David 2007年毕业于波特兰州立大学，获电子工程学士学位，专业为RF工程。毕业前，他出版并合著了多篇关于自愈硬件系统和进化型硬件的论文。他同时也是一名活跃的业余无线电电话务员，呼叫代号为KE7BJB。



David Hunter

ADC建模工具加快评估过程

作者：Umesh Jayamohan

简介

消费者对更快、更智能和更好产品的需求将创新推到了前所未有的高度。因此，系统设计人员面临着共同的困境：在已知平台上设计新产品，只进行递增改变；或者使用全新平台和最先进的产品和功能。前者可能设计速度较快，风险较小，但收益较低；而后者用途更广泛、功能更佳且价值更高，但风险较高。

现在，一套新的仿真工具使得可在软件中快速地进行原型制作，从而最大程度地降低开发风险，让设计人员可以充满自信，相信其设计的新产品能按预期工作。该软件让设计人员可以深入了解各个产品(例如数模转换器、时钟IC和放大器)的能力，并且可整合各个器件(ADC和时钟等)，而不必获取实际元件。设计人员可先进行软件评估，然后再决定是否要采购硬件，从而节省了时间和金钱。

本文说明了ADIsimADC™、ADIsimCLK™和VisualAnalog®软件套件的多功能特性，该套件可预测与采样时钟结合时ADC的性能。示例采用16位、250 MSPS数模转换器AD9467和低抖动时钟发生器AD9523-1。第一部分说明了软件评估，其中模拟了ADC性能随频率的变化情况并展示了如何在软件中连接各器件。第二部分详细说明了如何使用评估板和SPIController软件进行实际硬件设置。示例中为AD9467提供的时钟速率是245.76 MSPS。AD9523-1评估板采用交互式图形用户界面(GUI)来配置时钟输出。

使用ADIsimADC和ADIsimCLK进行协同仿真

首先，下载并安装VisualAnalog和AD9523-1评估软件。ADIsimADC随VisualAnalog一起提供。启动VisualAnalog时，将出现弹出窗口，要求用户选择画布，如图1所示。

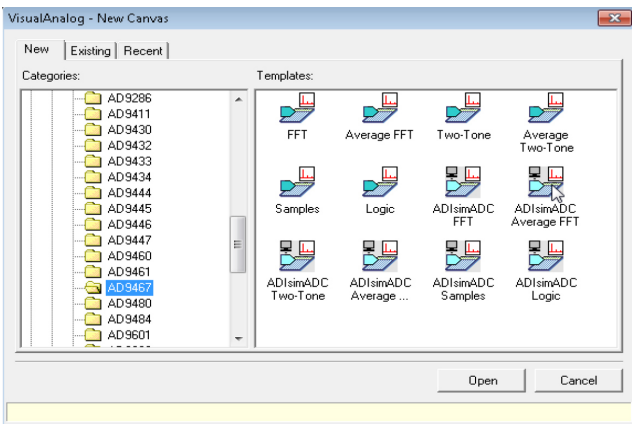


图1. VisualAnalog的“New Canvas”（新建画布）窗口

AD9467的ADIsimADC模型位于ADC→Single(单通道)→AD9467菜单选项中。图2显示了ADIsimADC的FFT均值画布。

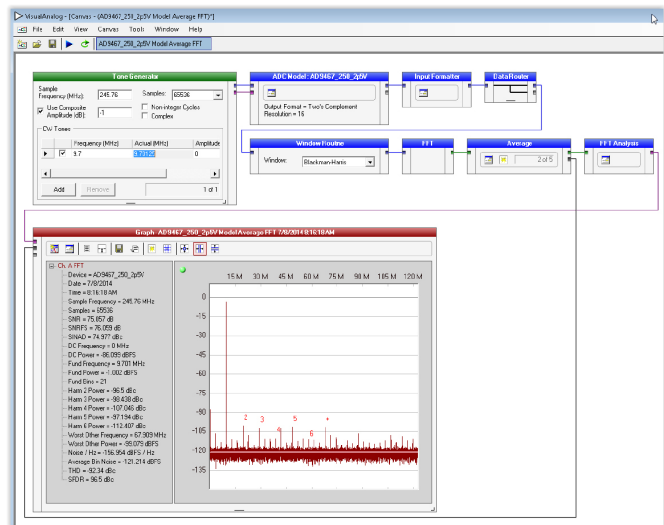


图2. ADIsimADC画布，所示为9.7 MHz时AD9467的单音FFT

设置ADIsimADC以预测ADC行为

在单音发生器(Tone Generator)模块上输入频率，然后点击制表(Tab)键。ADIsimADC会自动根据采样速率和采样大小，将该频率转换为相干频率。图3显示了采用默认设置时9.7 MHz单音输入的FFT。

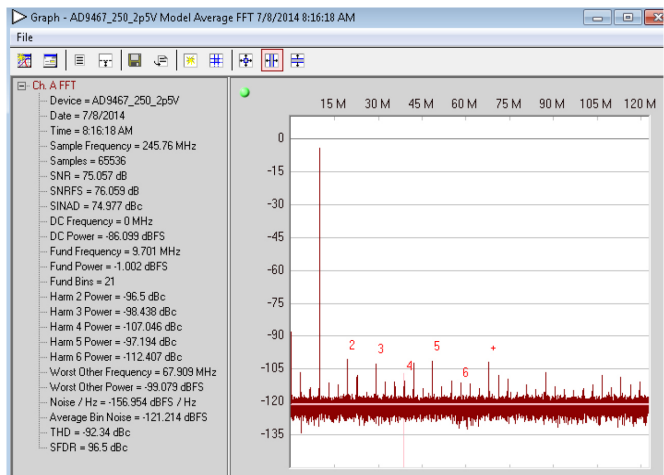


图3. ADIsimADC中9.7 MHz时的单音FFT

设置ADIsimCLK以预测AD9523-1行为

接着，下载并安装ADIsimCLK软件。安装完成后，打开程序并选择文件(File)→新建(New)。将出现一个窗口，用来选择各器件，如图4所示。

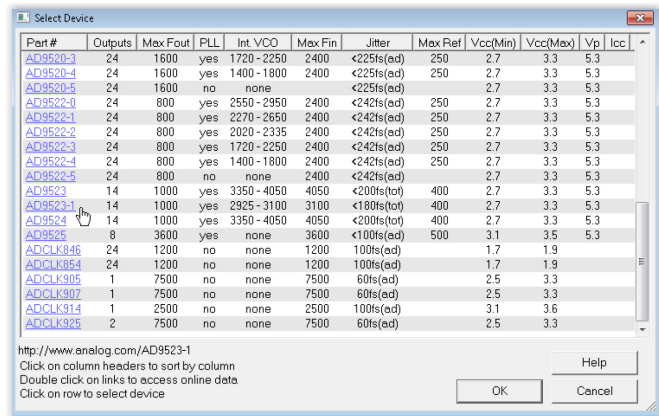


图4. ADIsimCLK的器件选择

遵循与实际目标系统实施最为相似的设置方法。本例中使用一个外部30.72 MHz时钟来为第一个PLL提供了参考时钟。Crystek CVHD-950用作双环路PLL中第一个环路的VCXO。内部VCO频率设定为2949.12 MHz，并且在内部进行3分频。OUT7上的4分频提供245.76 MHz时钟。该设置如图5所示。

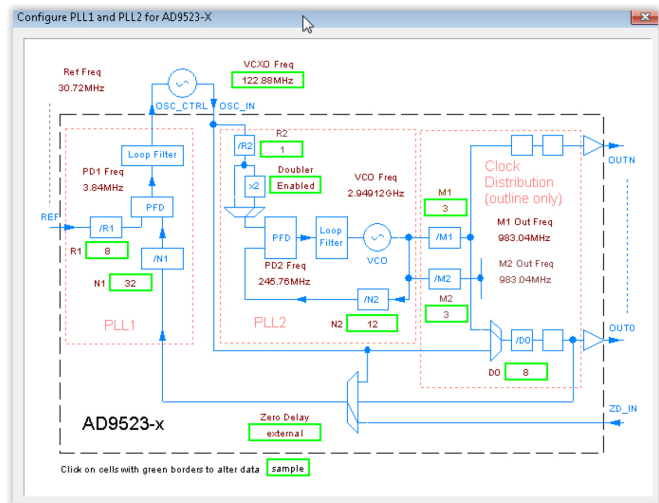


图5. ADIsimCLK内的AD9523-1设置

ADIsimCLK还会生成关于时钟输出的报告，包括不同积分范围内的输出相位噪声和抖动。这些报告可从各个输出所对应的选项卡上进行查看。在该设置中，OUT7用来为AD9467评估板提供时钟。报告页如图6所示。图中高亮显示了主要规格宽带抖动。

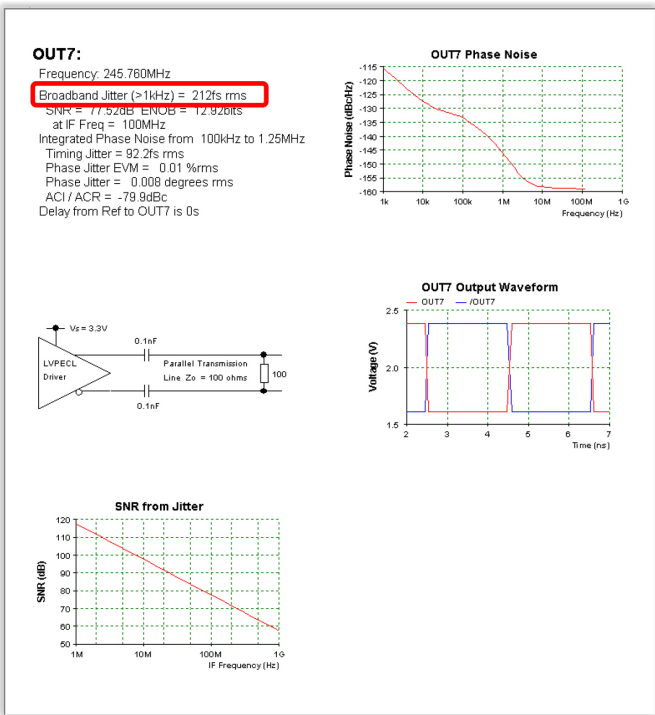


图6. ADIsimCLK中的OUT7报告

仿真带有AD9523-1的AD9467

ADIsimADC可以预测使用AD9523-1提供时钟时AD9467的性能。ADIsimCLK报告中的宽带抖动规格可传递到ADIsimADC画布上。在FFT画布上，ADC Model (ADI模型)模块使用户能够更新总抖动规格，如图7所示。

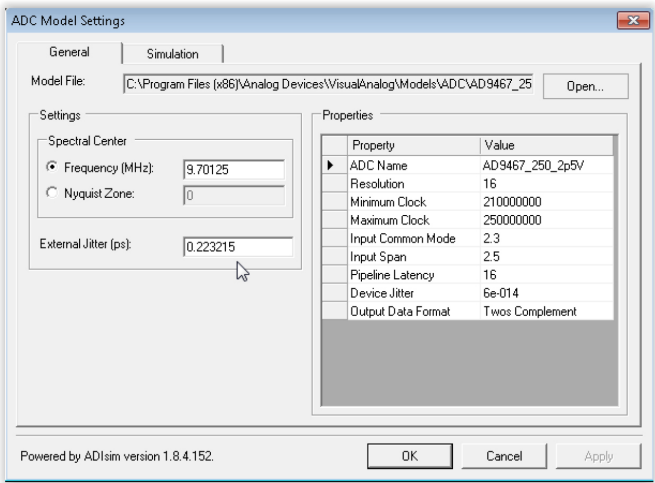


图7. 更新ADIsimADC模型中的抖动

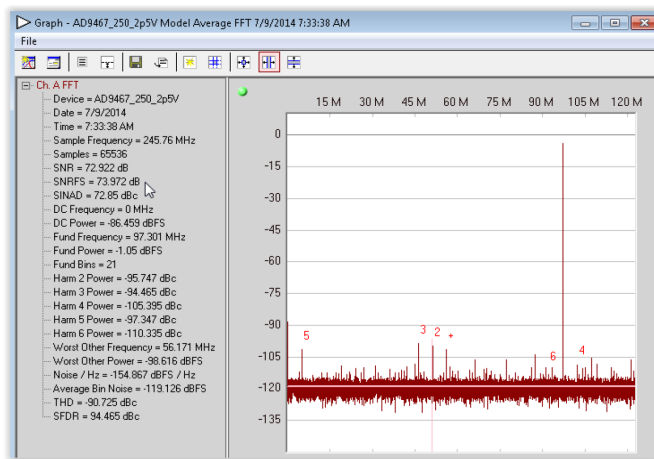


图8. ADIsimADC中97 MHz输入的单音FFT和更新后的抖动规格

总抖动可通过对各个抖动分量求取方和根而计算得出。这里，孔径抖动为60 fs，宽带抖动为215 fs。传递到ADIsimADC的rss抖动为223.2 fs，这会产生97 MHz的单音FFT，如图8所示。使用更新后的抖动，ADIsimADC可预测任何输入频率下的预期性能。

关于抖动的简短说明

ADC必须定期对模拟信号进行采样。这要求具有稳定的采样时钟，因为任何不理想的时钟源都将产生一定相位噪声。抖动是指采样时钟载波上两个指定频率偏移之间的时段上的相位噪声积分。对于ADC，一般认为宽带噪声是最重要的因素。ADIsimCLK可计算宽带抖动，即对1 kHz偏移以上的相位噪声进行积分。该宽带抖动会传递到ADIsimADC模型上，以供了解该抖动对ADC性能的影响。有关采样时钟抖动对影响ADC性能有何影响的更多详细信息，请参阅AN-756应用笔记“采样系统及时钟相位噪声和抖动的影响”。

实测性能

ADIsimADC的预测结果可使用AD9467评估板和AD9523-1评估板进行测试。AD9523-1配置为在OUT7上产生245.76 MHz LVPECL时钟。该输出耦合到AD9467评估板，该评估板已修改为可在J200和J201上接受差分时钟输入。该设置如图9所示。

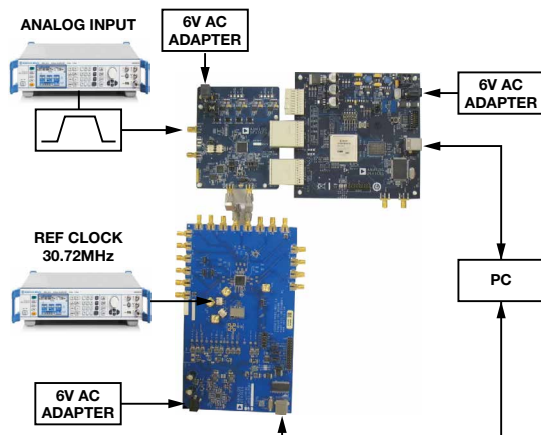


图9. 带有AD9523-1评估板和AD9467评估板的硬件设置

该设置采用2 MHz至400 MHz的模拟输入频率来采集数据。由VisualAnalog采集单音FFT，并结合ADIsimADC的预测来编译数据并绘制成曲线图。图10显示了信噪比(SNR)与频率之间的关系曲线图。注意，仿真结果完美地匹配实际测量结果。

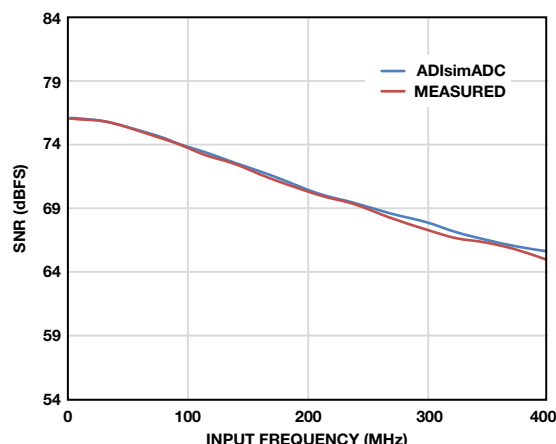


图10. SNR与模拟输入频率之间的关系曲线图
(ADIsimADC预测结果和实测数据比较)

图11显示了无杂散动态范围(SFDR)数据。这些数字并不完全一致，但模拟数据和实测数据之间的总体趋势在整个频率范围内都匹配得相当好。SFDR主要取决于PCB布局、元件、时钟幅度，这些就是差异由来。

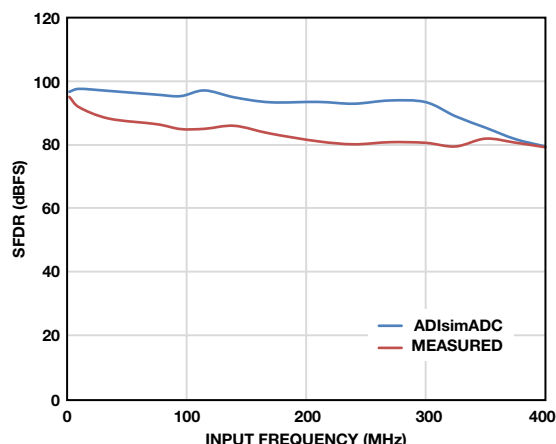


图11. SFDR与模拟输入频率之间的关系曲线图
(ADIsimADC预测结果和实测数据比较)

要更好地测量失真，可比较二次谐波失真和三次谐波失真的模拟数据和实测数据，如图12和图13所示。如果输入评估板上ADC中的差分信号在幅度和相位上均衡，并且评估板的布局良好而不会明显影响差分信号平衡，那么模拟和实测的HD2性能将匹配得非常好。

另一方面，HD3性能与频率的关系可能比较难以预测。ADIsimADC模型是在表征过程中通过观察ADC性能和DNL数据而开发出的。算法使用插值和外推技术，以便预测特定频率时的动态范围，但不能准确预测所有点上的HD3性能。

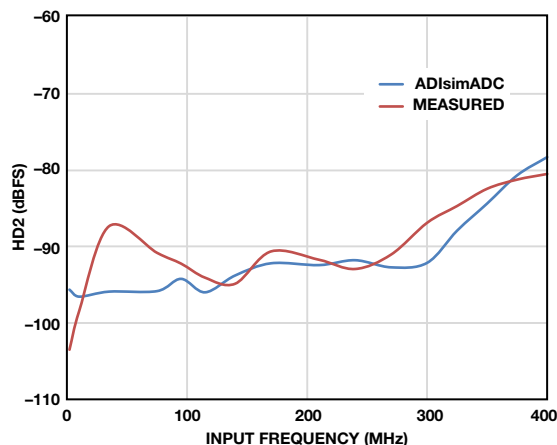


图12. HD2与模拟输入频率之间的关系曲线图(ADIsimADC预测结果和实测数据比较)

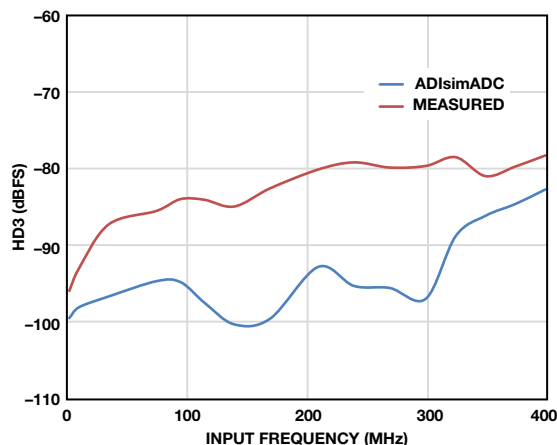


图13. HD3与模拟输入频率之间的关系曲线图(ADIsimADC预测结果和实测数据比较)

实际的HD3性能很大程度上取决于各种现实因素，例如电源电压、元件选择、ADC输入缓冲器和时钟信号质量。

HD3预测并非总是完全正确，但在频率上的总体趋势表明了模拟数据和实测数据之间的良好一致。

在很多系统设计中，主要性能指标为SNR。SFDR和动态范围取决于很多其他因素。模拟结果和实测数据之间的SNR数字匹配得非常好，这让系统设计人员在选择ADC和时钟时可以充满自信。

结论

期望缩短设计周期的需求给系统设计人员在其设计中评估新产品带来了巨大压力。硬件评估几乎是必不可少的，但选择错误的硬件组合可能会造成金钱和时间浪费。软件评估可用于对ADC产品进行快速而简便的初始测评。ADIsimADC和ADIsimCLK为系统设计人员提供了一种简单而有效的方式，让他们可以合理地选择ADC和时钟IC。借助这些软件工具，系统设计人员可混搭使用不同的ADC和时钟IC，以此获得足够信心来选择各元件进行硬件评估。

致谢

非常感谢Jillian Walsh在实验室努力工作，为本论文收集了大量数据，并感谢Kyle Slightom在AD9523-1评估板和软件设置方面的帮助。

参考文献

AN-905应用笔记 “VisualAnalog™转换器评估工具1.0版用户手册”

ADI公司高速转换器部，AN-878应用笔记 “高速ADC SPI控制软件”。ADI公司，2007年。

Brad Brannon，AN-756应用笔记 “采样系统以及时钟相位噪声和抖动的的影响”，ADI公司，2004年。

Brad Brannon和Tom MacLeod，AN-737应用笔记 “如何利用ADIsimADC完成ADC建模”，ADI公司，2009年。

MT-003指南 “了解SINAD、ENOB、SNR、THD、THD + N和SFDR，不在噪底中迷失”。

“测试高速ADC的模拟输入相位不平衡”，Rob Reeder，《Test & Measurement World》，2011年。

Kyle Slightom，“双环路时钟发生器可清除抖动并提供多个高频输出”，模拟对话，第48卷第1期，2014年。

Umesh Jayamohan [umesh.jayamohan@analog.com] 是ADI公司高速转换器部(北卡罗来纳州格林斯博罗)的一名应用工程师。Umesh于1998年获得印度喀拉拉大学电气工程学士学位，于2002年获得美国亚利桑那州立大学电气工程硕士学位，担任设计和应用工程师已逾7年。



Umesh Jayamohan

该作者的其他文章：

了解放大器噪声对于ADC信号链总噪声的影响

第47卷第1期

理解低压差稳压器(LDO)，实现系统优化设计

作者: Glenn Morita

低压差稳压器(LDO)看似简单，但可提供重要功能，例如将负载与不干净的电源隔离开来或者构建低噪声电源来为敏感电路供电。

本简短教程介绍了一些常用的LDO相关术语，以及一些基本概念，如压差、裕量电压、静态电流、接地电流、关断电流、效率、直流输入电压和负载调整率、输入电压和负载瞬态响应、电源抑制比(PSRR)、输出噪声和精度。同时，为了方便理解，文中采用了示例和插图。

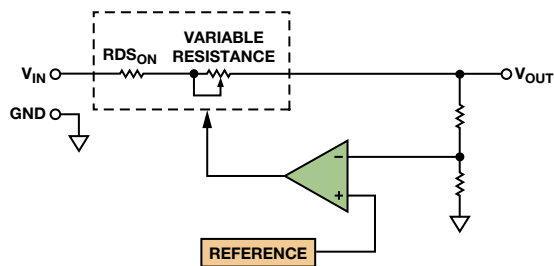
设计过程中通常到后期才会进行LDO选型，并且很少进行分析。本文所述的概念将使设计人员能够根据系统要求挑选最佳的LDO。

压差

压差(V_{DROPOUT})是指输入电压进一步下降而造成LDO不再能进行调节时的输入至输出电压差。在压差区域内，调整元件作用类似于电阻，阻值等于漏极至源极导通电阻($R_{\text{DS}_{\text{ON}}}$)。压差用 $R_{\text{DS}_{\text{ON}}}$ 和负载电流表示为：

$$V_{\text{DROPOUT}} = I_{\text{LOAD}} \times R_{\text{DS}_{\text{ON}}}$$

$R_{\text{DS}_{\text{ON}}}$ 包括调整元件电阻、片内互连电阻、引脚电阻和线焊电阻，并可通过LDO的压差进行估算。例如，采用WLCSP封装时，ADP151在200 mA负载下的最差情况压差为200 mV，因此 $R_{\text{DS}_{\text{ON}}}$ 约为 1.0Ω 。图1所示为LDO的原理示意图。在压差模式下，可变电阻接近于零。LDO无法调节输出电压，因此输入电压和负载调整率、精度、PSRR和噪声等其他参数都没有意义。



- NOTES
1. ERROR AMP CONTROLS VALUE OF VARIABLE RESISTOR TO REGULATE OUTPUT VOLTAGE.
 2. AT LOW HEADROOM VOLTAGE, THE VARIABLE RESISTOR IS NEARLY 0Ω .

图1. LDO的原理示意图

图2显示了3.0 V ADM7172 LDO的输出电压与输入电压之间的关系。2 A时的压差通常为172 mV，因此 $R_{\text{DS}_{\text{ON}}}$ 约为 $86 \text{ m}\Omega$ 。压差区域从约3.172 V的输入电压下降到2.3 V。低于2.3 V时，该器件不能正常工作。负载电流越小，压差也会按比例下降：在1 A时，压差为86 mV。低压差可最大程度地提高调节器的效率。

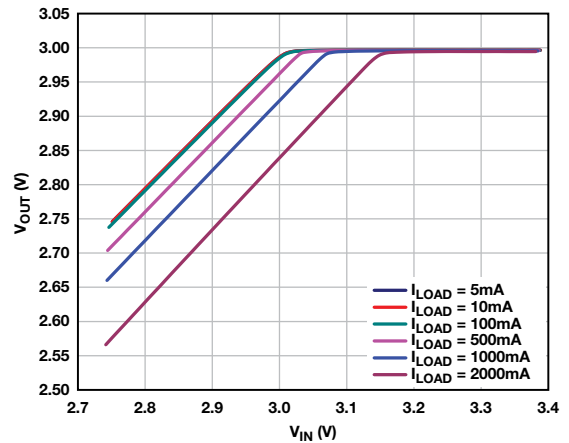


图2. 3.0 V ADM7172 LDO的压差区

裕量电压

裕量电压是指LDO满足其规格所需的输入至输出电压差。数据手册通常将裕量电压作为指定其他参数时所用的条件。裕量电压通常约为400 mV至500 mV，但有些LDO需要高达1.5 V的裕量电压。裕量电压不应与压差混淆，因为只有当LDO在压差模式下工作时这两者才相同。

静态电流和接地电流

静态电流(I_Q)是指当外部负载电流为零时为LDO的内部电路供电所需的电流。它包括带隙基准电压源、误差放大器、输出分压器以及过流和过温检测等电路的工作电流。静态电流由拓扑结构、输入电压和温度确定。

$$I_Q = I_{\text{IN}} @ \text{no load}$$

当输入电压在2 V和5.5 V之间变化时，ADP160 LDO的静态电流几乎恒定不变，如图3所示。

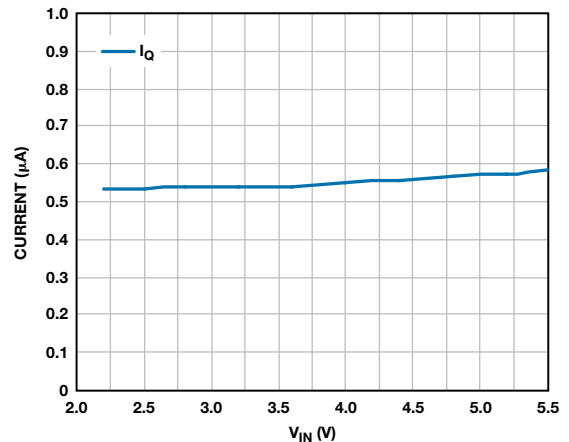


图3. ADP160 LDO的静态电流与输入电压之间的关系

接地电流(I_{GND})是指输入电流与输出电流之差,并且必然包括静态电流。低接地电流可最大程度地提高LDO效率。

$$I_{\text{GND}} = I_{\text{IN}} - I_{\text{OUT}}$$

图4显示了ADP160 LDO的接地电流变化与负载电流之间的关系。

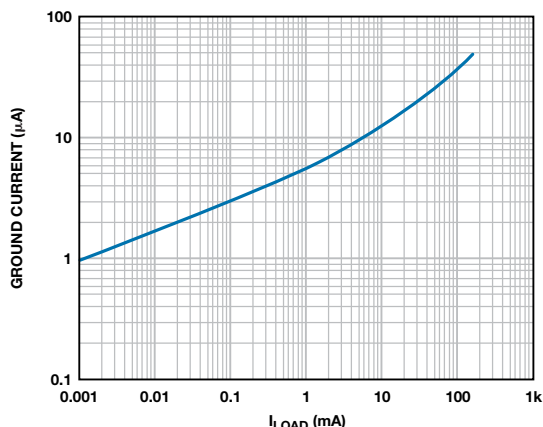


图4. ADP160 LDO接地电流与负载电流之间的关系

对于高性能CMOS LDO,接地电流通常远小于负载电流的1%。接地电流随负载电流的增加而增加,因为PMOS调整元件的栅极驱动必须增加,以补偿因其 R_{ON} 引起的压降。在压差区域内,在驱动器级开始饱和时,接地电流也会增加。对于要求具有低功耗或小偏置电流的应用而言,CMOS LDO至关重要。

关断电流

关断电流是指输出禁用时LDO消耗的输入电流。参考电路和误差放大器在关断模式下都不上电。较高的漏电流会导致关断电流随温度升高而增加,如图5所示。

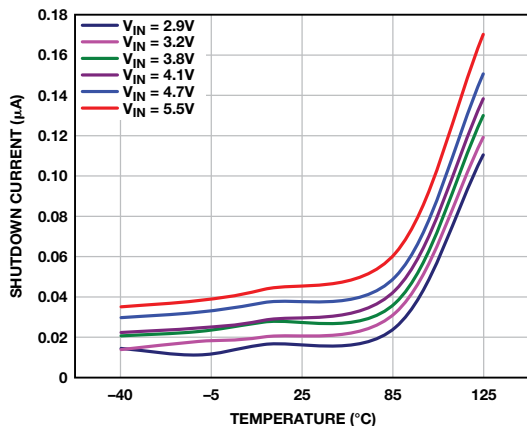


图5. ADP160 LDO关断电流与温度之间的关系

效率

LDO的效率由接地电流和输入/输出电压确定:

$$\text{Efficiency} = I_{\text{OUT}} / (I_{\text{OUT}} + I_{\text{GND}}) \times V_{\text{OUT}} / V_{\text{IN}} \times 100\%$$

若需获得较高的效率,必须最大程度地降低裕量电压和接地电流。此外,还必须最大程度地缩小输入和输出之间的电压差。输入至输出电压差是确定效率的内在因素,与负载条件无关。例如,采用5 V电源供电时,3.3 V LDO的效率从不会超过66%,但当输入

电压降至3.6 V时,其效率将增加到最高91.7%。LDO的功耗为 $(V_{\text{IN}} - V_{\text{OUT}}) \times I_{\text{OUT}}$

直流负载调整率

负载调整率衡量LDO在负载条件变化时仍保持额定输出电压的能力。负载调整率定义如下(如图6所示):

$$\text{负载调整率} = \Delta V_{\text{OUT}} / \Delta I_{\text{OUT}}$$

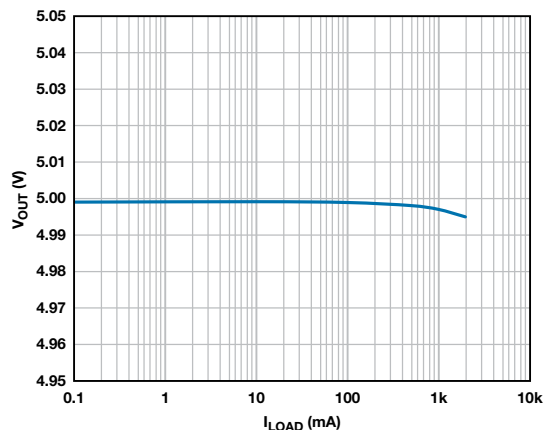


图6. ADM7172 LDO输出电压和负载电流之间的关系

直流输入电压调整率

输入电压调整率是衡量LDO在输入电压变化时仍保持规定输出电压的能力。输入电压调整率定义为:

$$\text{输入电压调整率} = \Delta V_{\text{OUT}} / \Delta V_{\text{IN}}$$

图7显示了不同负载电流条件下ADM7172的输出电压与输入电压之间的关系图。输入电压调整率随着负载电流增加而变差,原因是LDO的总环路增益不断降低。此外,LDO的功耗也随输入至输出电压差增加而增加,这会导致结温升高而使带隙电压和内部失调电压降低。

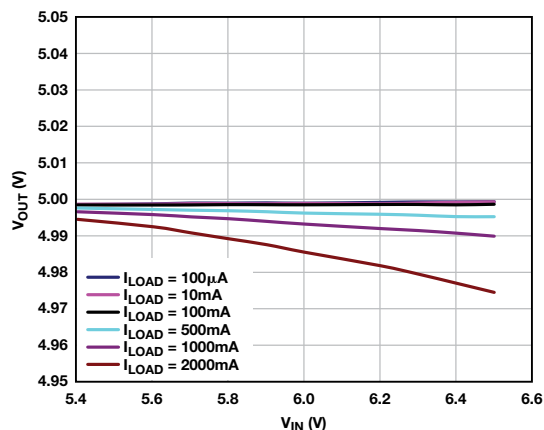


图7. ADM7172 LDO输出电压和输入电压之间的关系

直流精度

整体精度会考虑输入电压和负载调整率、基准电压漂移和误差放大器电压漂移的影响。稳压电源上的输出电压变化主要是基准电压源和误差放大器的温度变化造成的。如果使用分立电阻来设置输出电压,这些电阻的容差可能是影响整体精度的最主要因

素。输入电压和负载调整率与误差放大器失调对整体精度的影响通常为1%至3%。

例如，可利用下列工作特性来计算3.3 V LDO在0°C至125°C温度范围内的总精度：电阻温度系数为 $\pm 100 \text{ ppm}/^\circ\text{C}$ ，采样电阻容差为 $\pm 0.25\%$ ，因负载调整和输入电压调整而引起的输出电压变化分别为 $\pm 10 \text{ mV}$ 和 $\pm 5 \text{ mV}$ ，并且基准电压源的精度为1%。

温度导致的误差 = $125^\circ\text{C} \times \pm 100 \text{ ppm}/^\circ\text{C} = \pm 1.25\%$

采样电阻导致的误差 = $\pm 0.25\%$

负载调整率导致的误差 =

$100\% \times (\pm 0.01 \text{ V}/3.3 \text{ V}) = \pm 0.303\%$

输入电压调整率导致的误差 =

$100\% \times (\pm 0.005 \text{ V}/3.3 \text{ V}) = \pm 0.152\%$

基准电压源导致的误差 = $\pm 1\%$

最差情况误差假定所有误差都沿同一方向变化。

最差情况误差 =

$\pm(1.25\% + 0.25\% + 0.303\% + 0.152\% + 1\%) = \pm 2.955\%$

典型误差假定随机变化，因此采用此误差的平方根(rss)。

典型误差 =

$\pm\sqrt{(1.25^2 + 0.25^2 + 0.303^2 + 0.152^2 + 1^2)} = \pm 1.655\%$

LDO从不会超过最差情况误差，而rss误差是最有可能的误差。误差分布会以rss误差为中心并扩展到在尾部包括最差情况误差。

负载瞬态响应

负载瞬态响应是指负载电流阶跃变化时的输出电压变化。它与输出电容值、电容的等效串联电阻(ESR)、LDO控制环路的增益带宽以及负载电流变化的大小和速率有关。

负载瞬态的变化速率会对负载瞬态响应产生显著影响。如果负载瞬态非常缓慢，比如 $100 \text{ mA}/\mu\text{s}$ ，LDO的控制环路或许能够跟踪该变化。但是，如果负载瞬态较快，环路无法进行补偿，则可能会出现异常行为，例如因低相位裕量而导致过大的振铃。

图8显示了ADM7172以 $3.75 \text{ A}/\mu\text{s}$ 的变化速率对 1 mA 至 1.5 A 负载瞬态的响应曲线。 $1.5 \mu\text{s}$ 的0.1%恢复时间和最小振铃表明其具有良好的相位裕量。

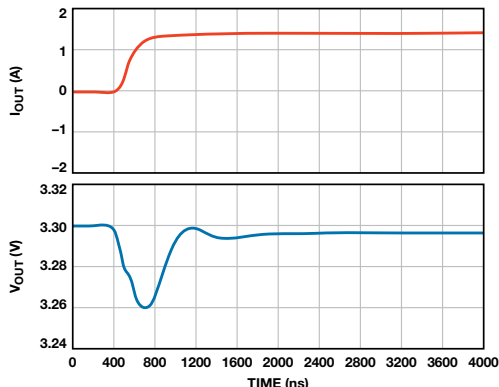


图8. ADM7172负载瞬态响应。400 ns内产生1 mA至1.5 A的负载阶跃(红线)。输出电压(蓝线)

线路瞬态响应

输入电压瞬态响应是指输入电压阶跃变化时的输出电压变化。它与LDO控制环路的增益带宽以及输入电压变化的大小和速率有关。

图9显示了ADM7150对2 V输入电压阶跃变化的响应。输出电压偏差也显示了环路带宽和PSRR的特性(参见下一部分)。对应于 $1.5 \mu\text{s}$ 内的2 V变化，输出电压变化约为2 mV，表明约100 kHz时PSRR约为60 dB。

同样，跟在负载瞬态下一样，输入电压的变化速率也对输入瞬态响应有较大的影响。当输入电压缓慢变化(在LDO的带宽内只出现一个凹陷)时，可隐藏振铃或其他异常行为。

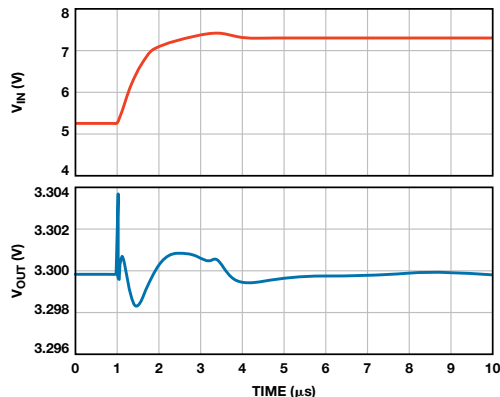


图9. ADM7150线路瞬态响应。1.5 μs 内产生5 V至7 V的线路阶跃(红线)。输出电压(蓝线)

电源抑制

简单地说，PSRR衡量电路抑制电源输入端出现的外来信号(噪声和纹波)，使这些干扰信号不至于破坏电路输出的性能。PSRR定义为：

$$\text{PSRR} = 20 \times \log(\text{VE}_{\text{IN}}/\text{VE}_{\text{OUT}})$$

其中， VE_{IN} 和 VE_{OUT} 分别是输入端和输出端出现的外来信号。

对于ADC、DAC和放大器等电路，PSRR适用于为内部电路供电的输入端。对于LDO，输入电源引脚为内部电路供电的同时也为输出电压供电。PSRR具有与直流输入电压调整率相同的关系，但包括整个频谱。

100 kHz至1 MHz范围内的电源抑制非常重要，因为LDO经常跟高效的开关电源配合使用来为敏感的模拟电路供电。

LDO的控制环路往往是确定电源抑制性能的主要因素。同时大容量、低ESR的电容也对电源抑制性能非常有用，特别是在频率超过控制环路增益带宽的情况下。

PSRR与频率的关系

PSRR不是通过单一值来定义，因为它与频率相关。LDO由基准电压源、误差放大器，以及MOSFET或双极性晶体管等功率调整元件组成。误差放大器提供直流增益以便调节输出电压。误差放大

器的交流增益特性在很大程度上决定了PSRR。典型LDO在10 Hz时可具有高达80 dB的PSRR，但在数十kHz时则可降至仅20 dB。

图10显示了误差放大器的增益带宽和PSRR之间的关系。这是一个简化的示例，图中忽略了输出电容和调整元件的寄生效应。PSRR为开环增益的倒数，直到3 kHz时增益开始下降为止。然后，PSRR以20 dB/十倍频程的速率降低，直到3 MHz时达到0 dB。

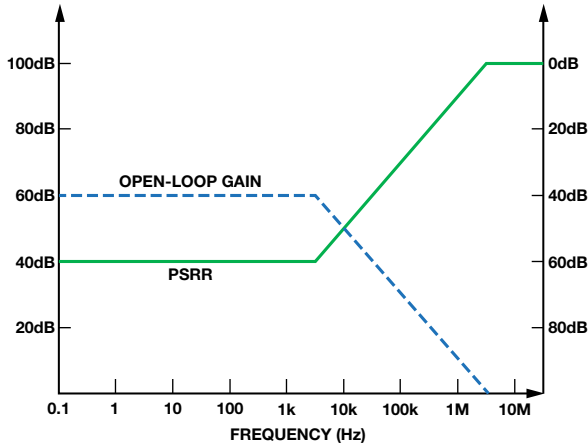


图10. LDO增益与PSRR的简化关系图

图11显示了用来表征LDO PSRR的三个主要频域：基准电压PSRR区、开环增益区和输出电容区。基准电压PSRR区取决于参考放大器的PSRR和LDO的开环增益。理想情况下，参考放大器需与电源扰动完全隔离，但实际上，参考放大器只需抑制最高数十Hz的电源噪声，因为误差放大器反馈电路能确保在低频时具有高PSRR。

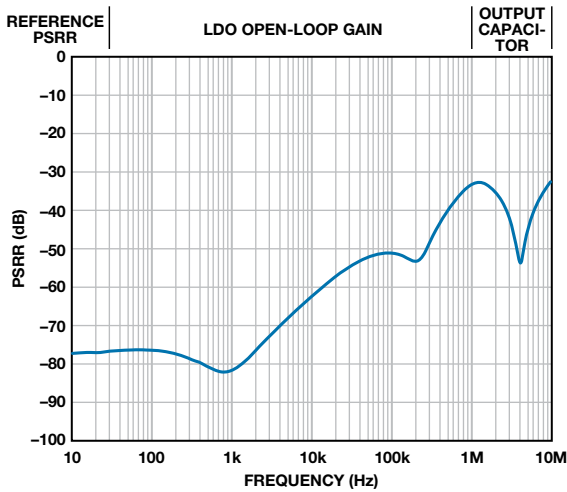


图11. 典型LDO PSRR与频率的关系

在大约10 Hz以上的第二区中，PSRR主要由LDO的开环增益决定。此区中的PSRR取决于误差放大器的增益带宽(最高为单位增益频率)。在低频时，误差放大器的交流增益等于直流增益。增益保持不变，直至达到3 dB截止频率。在高于3 dB截止频率下，误差放大器的交流增益随着频率增加而降低，速率通常为20 dB/十倍频程。

在误差放大器的单位增益频率以上，控制环路的反馈对PSRR没有影响，此时PSRR由输出电容和输入与输出电压之间的任何寄生效应确定。在这些频率下，PSRR主要受输出电容的ESR，ESL以及电路板布局布线的影响。为了降低任何高频谐振的影响，必须特别注意布局布线。

PSRR与负载电流的关系

负载电流影响误差放大器反馈环路的增益带宽，因此也会影响PSRR。在低负载电流下(通常小于50 mA)，调整元件的输出阻抗很高。由于控制环路的负反馈，LDO的输出几乎是理想的电流源。输出电容和调整元件形成的极点出现在相对较低的频率，因此，PSRR在低频条件下往往会提高。低电流时输出级的高直流增益往往也会提高误差放大器单位增益点以下各频率的PSRR。

在高负载电流下，LDO输出不能近似成一个理想电流源。调整元件的输出阻抗会下降，从而导致输出级的增益降低，DC至反馈环路单位增益频率之间的PSRR会有所下降。当负载电流增加时，PSRR会急剧下降，如图12所示。当负载电流从400 mA增加到800 mA时，ADM7150的PSRR在1 kHz时降低了20 dB。

输出级带宽随输出极点频率的升高而增加。在高频条件下，PSRR应会随带宽增加而提高，但实际上，由于总环路增益降低，高频PSRR可能不会提高。一般而言，轻载时的PSRR优于重载时。

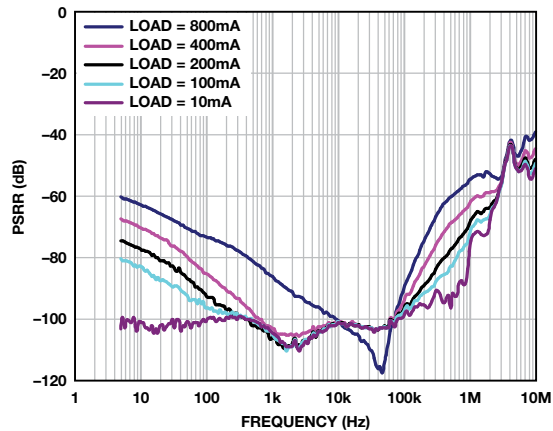


图12. ADM7150电源抑制与频率的关系($V_{OUT} = 5\text{ V}$, $V_{IN} = 6.2\text{ V}$)

PSRR与LDO裕量的关系

PSRR也与输入到输出电压差(即裕量)有关。对于固定裕量电压，PSRR随着负载电流的增加而降低；这在高负载电流和小裕量电压时尤其明显。图13显示了5 V ADM7172在2 A负载下PSRR与裕量电压之间的关系差异。

随着负载电流增加，调整元件(ADM7172的PMOSFET)脱离饱和状态，进入线性工作区，其增益相应地降低。这导致LDO的总环路增益降低，因而PSRR下降。裕量电压越小，增益降幅越大。在某些小裕量电压下，控制环路根本没有增益，PSRR几乎会降至0。

导致环路增益降低的另一个因素是调整元件的非零电阻 $R_{DS_{ON}}$ 。负载电流在 $R_{DS_{ON}}$ 上引起的任何压降都会导致调整元件有效裕量降低。例如，如果调整元件是一个1 Ω 的器件，当负载电流为200 mA时，裕量将降低200 mV。当LDO在1 V或更低的裕量电压下工作时，估算PSRR时必须考虑此压降。

在压差模式下，PSRR是由 $R_{DS_{ON}}$ 和输出电容形成的极点决定的。在非常高的频率下，PSRR会受输出电容ESR与 $R_{DS_{ON}}$ 的比值限制。

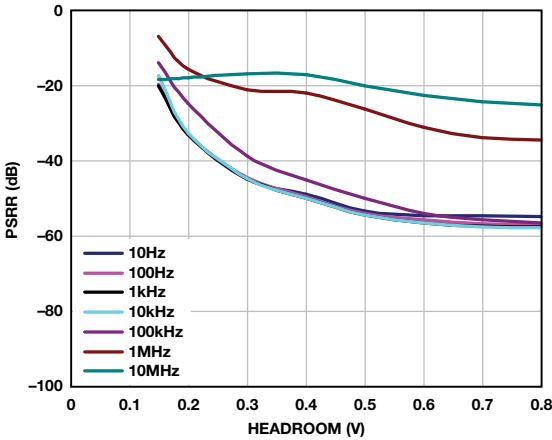


图13. ADM7172电源抑制与裕量的关系
($V_{OUT} = 5\text{ V}$, 2 A负载电流)

比较LDO PSRR规格

比较LDO的PSRR规格时，应确保测量是在相同的测试条件下进行的。许多旧式LDO仅指定120 Hz或1 kHz时的PSRR，而未提及裕量电压或负载电流。至少，电气技术规格表中的PSRR应针对不同的频率列出。为使比较有意义，最好应使用不同负载和裕量电压下的PSRR典型工作性能曲线。

输出电容也会影响高频时的LDO PSRR。例如，1 μF 电容的阻抗是10 μF 电容的10倍。在频率高于误差放大器的单位增益交越频率时，电源噪声的衰减与输出电容有关，此时电容值就特别重要。比较PSRR数据时，输出电容的类型和值必须相同，否则比较无效。

输出噪声电压

输出噪声电压是指在恒定输出电流和无纹波输入电压条件下，给定频率范围(通常为10 Hz或100 Hz至100 kHz)上的RMS输出噪声电压。LDO的主要输出噪声源是内部基准电压源和误差放大器。现代LDO采用数十nA的内部偏置电流工作，以便实现15 μA 或更低的静态电流。这些低偏置电流要求使用高达G Ω 级的偏置电阻。输出噪声的典型范围为5 $\mu\text{V rms}$ 至100 $\mu\text{V rms}$ 。图14显示了ADM7172输出噪声与负载电流之间的关系。

ADM7172等部分LDO可使用外部电阻分压器来设置初始设定点以上的输出电压，使初始设定为1.2 V的器件可提供3.6 V输出电压。对于这样的应用，可向该分压器添加降噪网络，以便使输出噪声恢复到接近初始固定电压的水平。

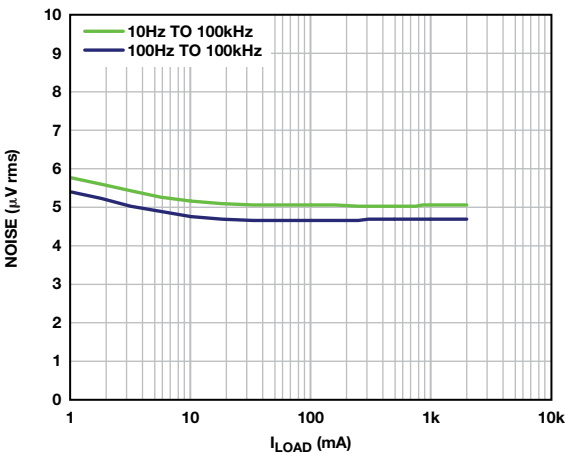


图14. ADM7172输出噪声与负载电流之间的关系

LDO输出噪声的另一种表示方式是噪声频谱密度。在宽频率范围内绘制给定频率下1 Hz带宽上的rms噪声曲线图，然后使用该信息来计算给定频率带宽下的rms噪声。图15显示了ADM7172在1 Hz到10 MHz范围内的噪声频谱密度。

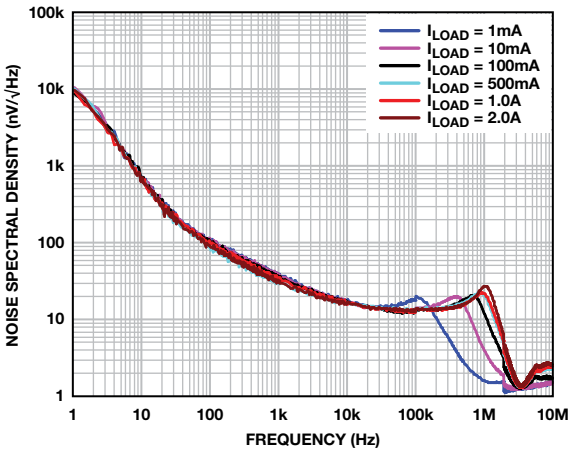


图15. ADM7172噪声频谱密度与负载电流之间的关系

结论

LDO看似简单实则非常重要。若要正确运用这些LDO并获得最佳结果，必须综合考虑很多因素。对常用LDO术语有个基本了解后，设计工程师便可有效运用数据手册来确定对于设计而言最为重要的参数。

参考文献

线性稳压器

Ken Marasco, “[如何成功运用低压差稳压器](#)”。模拟对话, 第43卷第3期, 2009年。

Glenn Morita和Luca Vassalli, “[LDO运行窘境：低裕量和最小负载](#)”。模拟对话, 第48卷第3期, 2014年。

Glenn Morita, “[可调节输出低压差稳压器的降噪网络](#)”。模拟对话, 第48卷第1期, 2014年。

Glenn Morita, “[低压差调节器——为什么选择旁路电容很重要](#)”。模拟对话, 第45卷第1期, 2011年。

Jerome Patoux, “[低压差稳压器](#)”。模拟对话, 第41卷第2期, 2007年。

Glenn Morita于1976年获得华盛顿州立大学电气工程学士(BSEE)学位。毕业后加入Texas Instruments公司, 期间参与研制旅行者号太空探测用红外分光仪。之后, Glenn一直从事仪器仪表、军用和航空航天以及医疗行业的装置设计工作。2007年, 他加入ADI公司, 成为华盛顿州贝尔维尤电源管理产品团队的一名应用工程师。他拥有25年以上的线性和开关模式电源设计经验, 所设计电源的功率范围从微瓦到千瓦不等。Glenn拥有两项利用体热能量给植入式心脏除颤器供电方面的专利, 以及另外一项延长外部心脏除颤器电池使用寿命的专利。闲暇时, 他喜欢收集矿石、雕琢宝石、摄影和逛国家公园。



Glen Morita

该作者的其他文章:
[应用工程师问答—41 LDO运行窘境：低裕量和最小负载](#)
第48卷第3期

Notes

Notes

Notes

全球总部

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编 : 201203
电话 : (86 21) 2320 8000
传真 : (86 21) 2320 8222

深圳分公司

深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编 : 518048
电话 : (86 755) 8202 3200
传真 : (86 755) 8202 3222

北京分公司

北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编 : 100085
电话 : (86 10) 5987 1000
传真 : (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编 : 430073
电话 : (86 27) 8715 9968
传真 : (86 27) 8715 9931

亚洲技术支持中心

免费热线电话 : 4006 100 006
电子邮箱 :
china.support@analog.com
技术专栏 :
www.analog.com/zh/CIC
样品申请 :
www.analog.com/zh/sample
在线购买 :
www.analog.com/zh/BOL
在线技术论坛 :
ezchina.analog.com