

Analog Dialogue

现实世界信号处理电路、系统和软件技术交流论坛 • 2014年第48卷第3期

- 2 编者寄语：新产品简介
- 3 设计适合工业、电信和医疗应用的鲁棒隔离式I²C/PMBus数据接口
- 9 揭开高性能多路复用数据采集系统的神秘面纱
- 13 精密模拟控制器优化高效率锂离子电池制造
- 19 了解开关调节器的输出，加快电源设计
- 23 应用工程师问答—41
LDO的运行困境：低裕量和最小负载
- 29 配置控制器局域网络(CAN)位时序，优化系统性能



analog.com/zh/analogdialogue



本期介绍

设计适合工业、电信和医疗应用的鲁棒隔离式I²C/PMBus数据接口

工业、电信和医疗应用要求通过一个可靠接口来传输数据。2线双向I²C总线用于IC之间的低速通信。基于I²C，PMBus针对电源转换器和其它相连器件定义了一种开放标准数字电源管理协议。(第3页)

揭开高性能多路复用数据采集系统的神秘面纱

医疗成像、工业过程控制、自动测试设备和40G/100G光通信系统所用的高通道密度数据采集系统可将众多传感器的信号多路复用至少量ADC。本文重点讨论与使用高性能精密SAR ADC的多路复用数据采集系统相关的关键设计、性能和应用挑战。(第9页)

精密模拟控制器优化高效率锂离子电池制造

节能、环保理念以及价格亲民的混合动力汽车和电动汽车的发布，增强了人们对电池技术的认知。车辆或电能存储所用的电池具有很高的容量，通常为数百Ah。这些应用均使用大量充电电池，而高功率锂离子电池单元代表了目前为止最佳的解决方案。(第13页)

了解开关调节器的输出，加快电源设计

最大程度降低开关调节器的输出纹波和瞬变十分重要，尤其是为高分辨率ADC之类噪声敏感型器件供电时，输出纹波在ADC输出频谱上将表现为独特的杂散。本文介绍测量开关调节器中的输出纹波和开关瞬变的有效方法。(第19页)

应用工程师问答—41

LDO的运行困境：低裕量和最小负载

通常用低压差线性调节器清除供电轨中的噪声，但这也会带来一些问题——它会产生功耗并散发热量。为了优化系统性能，LDO常常采用低裕量电压或可关断的负载工作，以使功耗最低。本文分两部分，讨论这些极端工作状态下的电源抑制、噪声和稳定性。(第23页)

配置控制器局域网络(CAN)位时序，优化系统性能

控制器局域网络可在多个网络站点之间提供强大的通信能力，支持各种数据速率和距离。CAN具有数据链路层仲裁、同步和错误处理等特性，适用于工业、仪器仪表和汽车应用。本文说明如何针对控制器架构、时钟、收发器、逻辑接口隔离来优化设置。(第29页)

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在analog.com/zh网站查到，只需在搜索框中输入产品型号即可。

7月

ADC，流水线式，双通道，16位，310 MSPS，LVDS输出..... AD9652
模拟前端，ADC，4通道LNA/PGA/AAF..... AD8285
运算放大器，四通道，JFET输入，轨到轨输出..... ADA4610-4
运算放大器，高压，高输出电流..... ADA4870
比较器，四通道..... ADCMP393
微控制器，14位模拟I/O，ARM Cortex-M3..... ADuCM320
片上计量仪，16位Cortex®-M3处理器..... ADuCM350
视频信号处理器，NatureVue™ 双通道HDMI发送器，
编码器..... ADV8005

8月

控制器，热插拔，电能和电源监控器..... ADM1278
DAC，四通道，16位，2.8 GSPS，TxDAC+®..... AD9144
包络检波器，0.5 GHz至43.5 GHz，45 dB范围..... ADL6010
电能计量IC，三相，多功能..... ADE78xxA
数字，6通道，SPI，3.75 kV隔离..... ADuM3150
隔离器，数字，7通道，SPI，3.75 kV隔离..... ADuM315x
接收器，HDMI/MHL，双模..... ADV7480
接收器，HDMI/MHL，集成视频解码器..... ADV7481
接收器，HDMI，集成视频解码器..... ADV7482
收发器，低功耗，sub-GHz ISM/SRD，FSK/GFSK..... ADF7024

9月

ADC，流水线式，双通道，12位，1 GSPS，JESD204B输出..... AD9234
ADC，Σ-Δ型，24位，250 kSPS..... AD7175-2
运算放大器，30 V，轨到轨输入/输出..... ADA4084-1
运算放大器，105 MHz，低漂移..... ADA4805-1
比较器，单通道/双通道，
已知上电状态..... ADCMP391/ADCMP392
转换器，DC-DC，2 MHz，同步升压..... ADP1606/ADP1607
解码器，视频，10位，4倍过采样，SDTV..... ADV7283
陀螺仪，高温，±2000°/s，抗振动..... ADXRS645
隔离器，数字，7通道，多从机SPI，3.75 kV隔离..... ADuM3154
稳压器，线性，超低噪声，高PSRR..... ADM717x
时钟转换器，4路输入，4路输出，多服务线路卡..... AD9554-1
VGA，RF，双通道，100 MHz至4000 MHz..... ADRF6573

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志，至今已经连续出版48年，主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志目前提供两种版本。在线版每月发行一期，印刷版每年发行四期。作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括：技术文章；近期应用笔记、新产品简介、在线研讨会、已发表文章等及时信息，以及“集锦”栏目，其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至模拟对话档案库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档，包括三期纪念特刊。如需订阅，请访问www.analog.com/library/analogDialogue/china/subscribe.html。欢迎提出您的宝贵意见：Facebook: www.facebook.com/analogdialogue；EngineerZone: ez.analog.com/blogs/analogdialogue；电子邮件: dialogue.editor@analog.com或编辑Scott Wayne, [scott.wayne@analog.com]。

设计适合工业、电信和医疗应用的鲁棒隔离式 I²C/PMBus 数据接口

作者: Maurice O'Brien

简介

工业和仪器仪表(I&I)、电信以及医疗应用的一个关键要求是需要一个可靠接口来传输数据。I²C总线是一种双线制双向总线，用于集成电路之间的低速、短距离通信。I²C是由飞利浦公司于20世纪80年代早期为单个电路板上的IC开发，其应用依然在不断增长。电源管理总线(PMBus)是一种速度相对较慢的双线式通信协议，该协议基于I²C，可针对电源进行数字管理。PMBus协议定义了一种开放标准数字电源管理协议，能为电源转换器或连接的其他器件通信提供便利。

图1显示隔离栅在I²C接口和与该接口相连的每个系统之间提供电流隔离，既允许在两点之间传输数字数据，又可防止接地电流流过；这样可以消除耦合到通信总线上的噪声，从而降低信号失真和误差。

电信应用中使用的PCB通常集成数字控制电源转换器以及工作在不同地电位的电路。为确保实现无差错的卡片插入/移除操作以及鲁棒的工作性能，必须隔离每一个接口；但I²C接口隔离很复杂，因为总线是双向的。光耦合器就不满足这样的要求，因为它是单向的。图2显示PMBus通信链路，该链路可将原边上的ADM1075(-48 V热插拔)以及数字电源监控器与副边相隔离，它采用12 V和3.3 V电源供电。ADM3260双通道I²C隔离器集成DC-DC转换器，可隔离SDA和SCL信号。其隔离电源(3.3 V_ISO)为ADuM3200双通道数字隔离器供电，后者可用来隔离SHDN和RESTART信号。

由于在低压域中，原边参考-48 V而副边参考地，因此需进行隔离。如果I²C端口不小心直接连接-48 V电源，那么隔离可以防止器件永久性受损。隔离还能提供针对线路浪涌或接地环路产生的高压或电流的保护——系统有多重接地时便可能会发生这种情况。

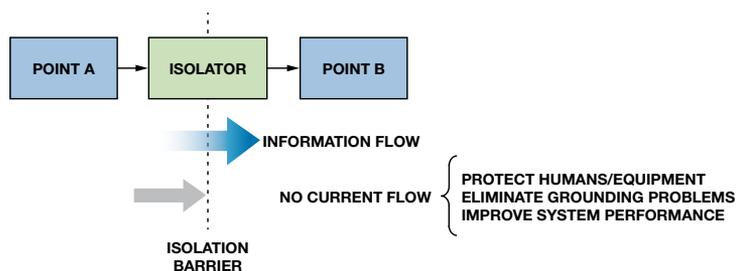


图1. 隔离功能

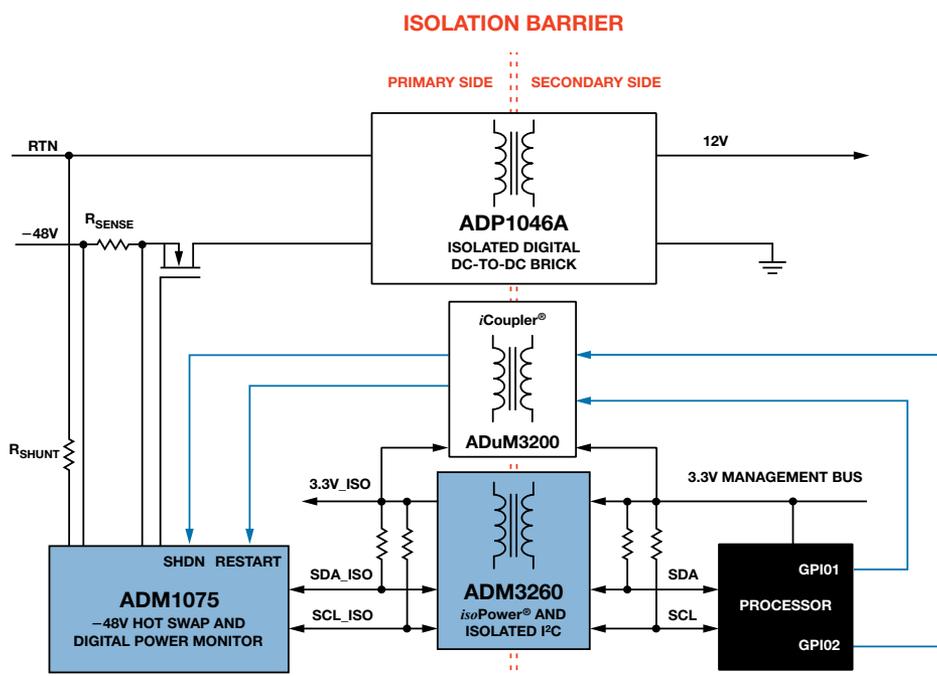


图2. 典型的隔离式PMBus通信链路

隔离电源通道(3.3V_ISO)允许副边为原边供电, 无需另行使用低压电源——这种低压电源在-48 V域中不常见, 且难以生成。跨越隔离栅的全部额外I/O信号都需要使用同样可由ADM3260供电的隔离器。为实现鲁棒的数据通信链路, 连接I²C总线的每个I²C器件都必须隔离。

隔离式I²C应用示例有:

- I²C、SMBus或PMBus接口隔离
- 用于电源的电平转换I²C接口
- 网络
- 以太网供电
- 中央交换
- 电信与数据通信设备
- 隔离数据采集系统
- -48 V分布式电源系统
- -48 V电源模块

通常需通过I²C总线并跨越隔离栅传输精密转换器数据(ADC或DAC)。图3显示两个隔离数据采集系统。这些应用还需要隔离式电源来为副边的转换器和放大器供电。

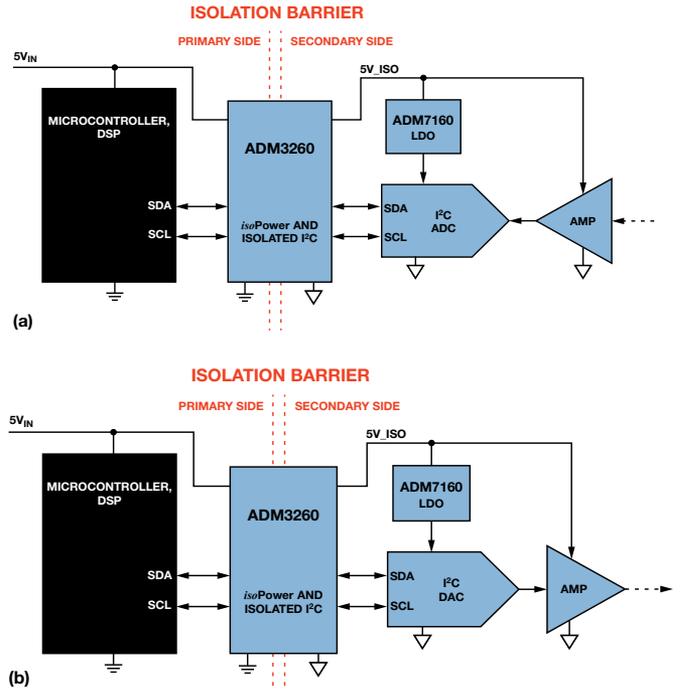


图3. (a)隔离式I²C ADC与放大器 (b)隔离式I²C DAC与放大器

某些应用要求通道间隔离, 其中每条通道都与其他所有通道隔离, 如图4所示。

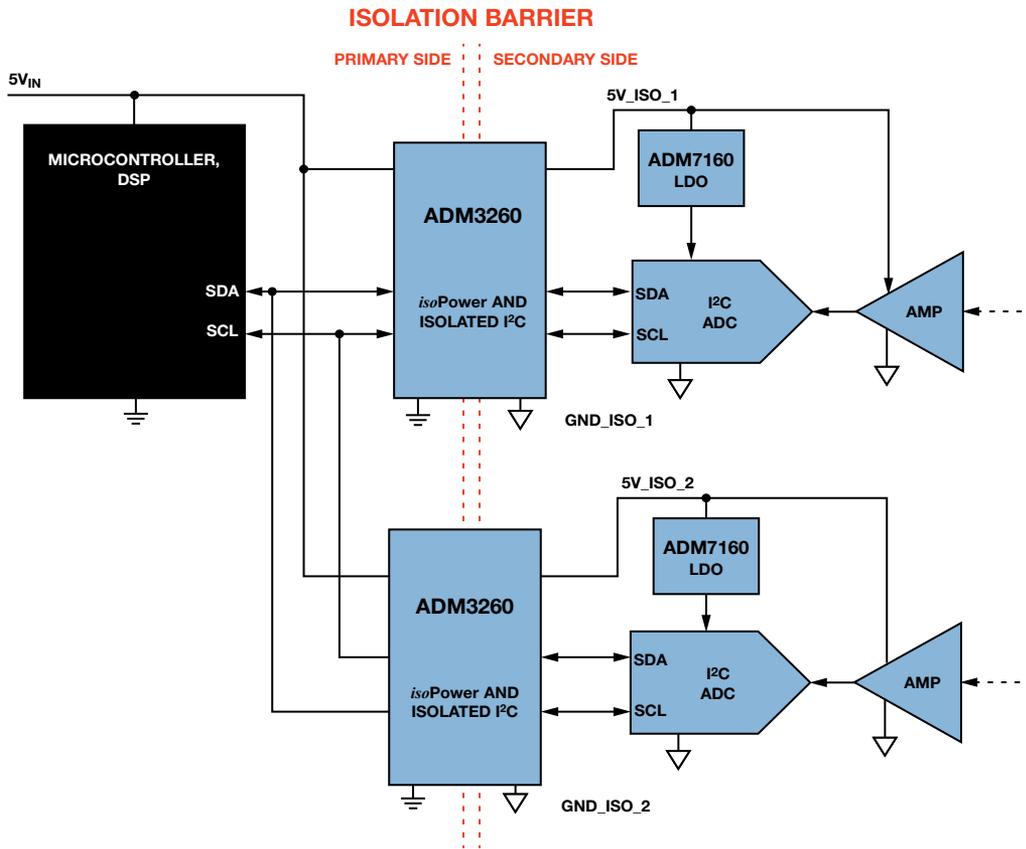


图4. 通道间隔离I²C ADC与放大器

在较为庞大的系统中，不同的电压域之间需要进行电平转换。一个例子便是在电信机架式系统中的每个线路卡上隔离PMBus。图5是一款典型的电信应用，具有个线路卡，可插入到-48 V背板中。本应用中，隔离器对I²C逻辑信号进行电平转换操作，将其从-48 V背板转换为完全隔离式+12 V系统。

使用隔离式DC-DC电源或ADI的isoPower集成式DC-DC转换器技术可实现I²C通信链路的电源隔离。使用光耦合器或ADI的iCoupler技术可实现信号隔离。

实现隔离式I²C接口

必须在原边智能器件(比如ADC或DAC)与副边处理器之间实现双向数据传输，并且电源必须从原边传输至副边。如需隔离数据链路，就必须同时隔离数据线路和电源。所有连接I²C链路的器件都必须与I²C总线隔离，如图6所示。

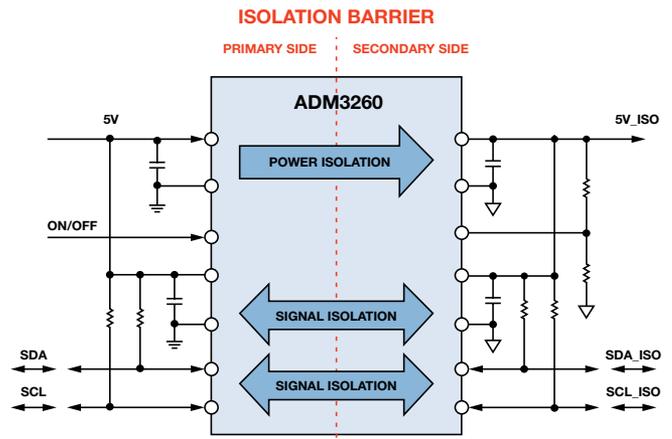


图6. 隔离式I²C接口

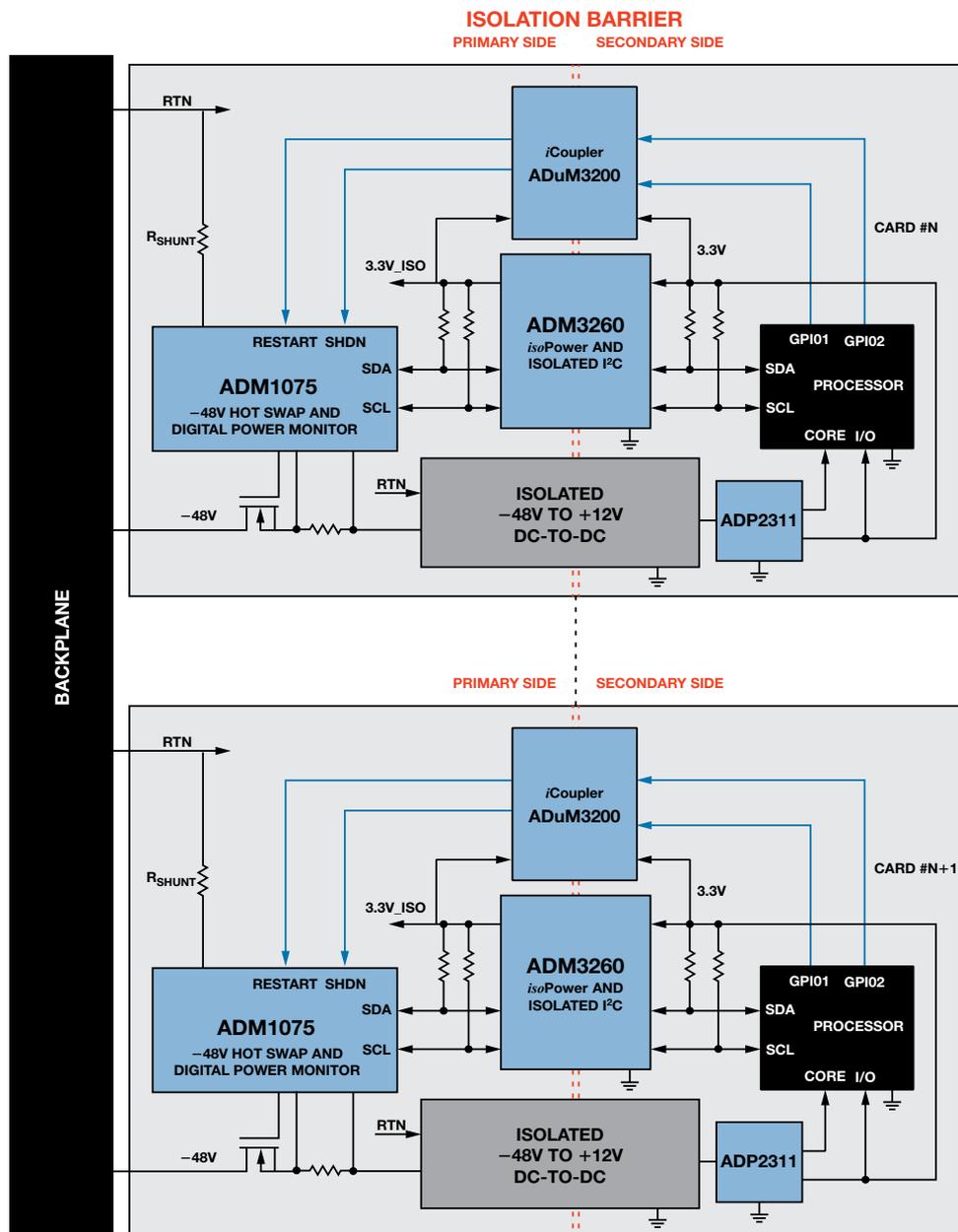


图5. -48 V应用中的PMBus信号隔离与电平转换

隔离式I²C接口挑战

由于I²C接口是双向的，进行隔离的同时避免总线毛刺和锁定将有一定难度。图7是一个基于光耦合器的接口。光耦合器是单向的，因此每条双向I²C线路必须分割为两条单向线路。隔离一个完整的I²C接口需要用到4个光耦合器和几个无源器件。由此产生的成本、PCB面积以及复杂性降低了简单的低成本双线式I²C接口本身的价值。注意，还需要一个隔离式电源。

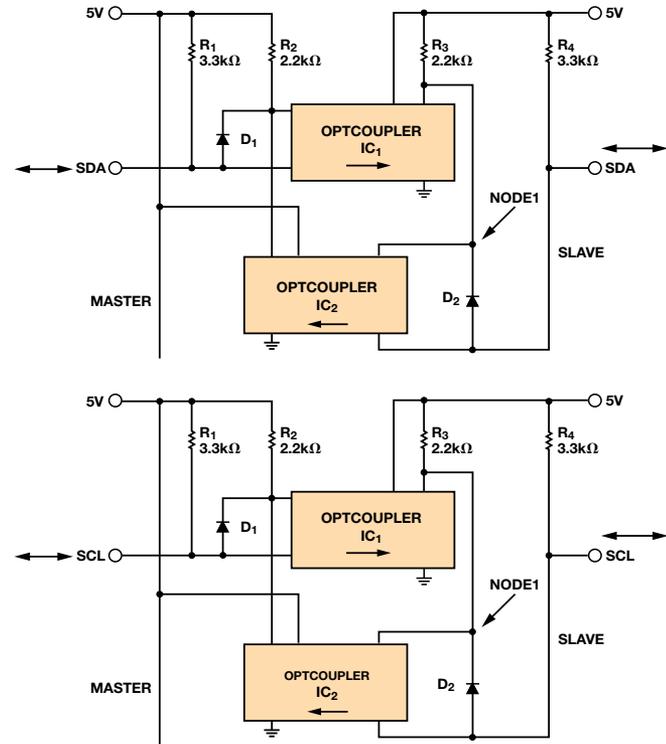


图7. 基于光耦合器的I²C接口

隔离技术：数据和功率

图8比较了两种主要的隔离技术。*iCoupler*技术(a)使用厚膜工艺技术构建微型片内变压器，实现2.5 kV隔离。较古老但广泛采用的光耦合器解决方案(b)则采用发光二极管(LED)和光电二极管。LED用于将电信号转换为光，光电二极管则用于将光转换回电信号。电光转换本身的低转换效率导致功耗相对较高；光电二极管的慢速响应则限制其速度；而老化问题会限制其使用寿命。

通过使用晶圆级工艺制造片内变压器，则*iCoupler*通道能以较低的成本相互集成，以及与其他半导体功能集成。一个例子便是集成DC-DC转换器的热插拔双通道I²C隔离器ADM3260。*iCoupler*隔离技术在很多方面克服了光耦合器所造成的限制：这些易于使用的器件缩小整体解决方案尺寸、系统成本和功耗，同时提升了性能和可靠性。此外，采用*iCoupler*技术，则性能不会因为电流传输比(CTR)而下降——标准光耦合器的CTR会随着时间的推移而老化——并且*iCoupler*是双向技术，而光耦合器技术是固有单向技术。

不久前，在隔离端创建一个低压电源尚需使用相对较大且昂贵的独立DC-DC转换器，或者需采用定制的分立电路，如图9所示。

这些方法是仅有的替代方案，哪怕对于I²C数据通信或其他只需少量隔离式电源的应用亦是如此。

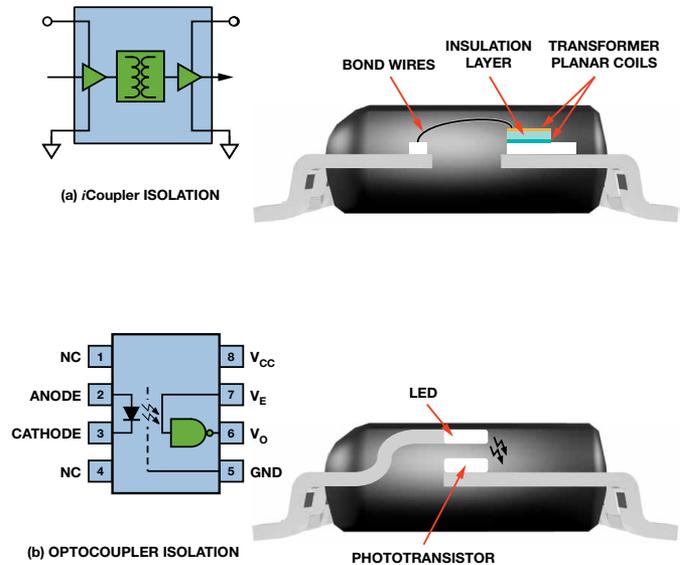


图8. 隔离技术比较：(a) *iCoupler*隔离 (b) 光耦合器隔离

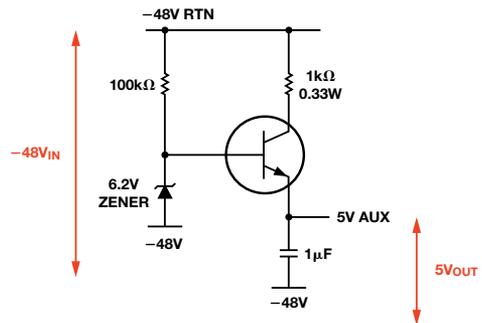


图9. 用于电源隔离器的分立式-48V至5V电源解决方案

为了解决这一问题，ADI开发了一款完整的全集成式解决方案，利用微变压器跨越隔离栅实现信号和电源传输。这是对我们完善*iCoupler*技术的延伸，是一种突破性的替代方案，称为*isoPower*。该方案可利用单个元件实现高达5 kV的信号与电源隔离，无需使用隔离式电源，大幅缩小典型I²C总线的PCB面积、缩短设计时间并降低总系统成本。

集成DC-DC转换器的双通道I²C隔离器

图10将使用分立元件的PMBus隔离解决方案与完全集成式解决方案进行了比较。这款分立式方案需要使用4个光耦合器进行隔离、一个隔离式电源以及复杂的模拟电路来防止闩锁并抑制毛刺。隔离式电源采用变压器驱动器IC来驱动分立式变压器，并与简单的整流器和低压差调节器配合，净化隔离供电轨。该设计需要8个IC和多个无源器件，导致接口成本上升、PCB面积增加、可靠性下降。

集成式解决方案采用单个IC，搭配所有I²C接口都会配备的去耦电容以及上拉电阻后，可提供完全隔离的双向I²C接口与隔离电源。ADM3260不会产生任何毛刺和锁定问题，具有经过UL认证的2.5 kV rms隔离额定值，采用20引脚SSOP封装。该器件提供双

向隔离式数据与时钟线路和隔离式电源，无光耦合器的尺寸、成本和复杂性问题的。

该单芯片解决方案能够显著缩减隔离式I²C接口所需的成本、设计时间和PCB面积，同时提升可靠性。该产品无需修改即可采用3.3 V或5 V电源供电，避免采用分立式设计时所必需的设计变更，同时提供150 mW输出功率(5V)或65 mW输出功率(3.3 V)，可用于上电ADC、DAC或隔离端的其他小系统。

瞬变保护

为了让隔离式接口能够在工业应用等恶劣工作条件下运行，iCoupler和isoPower隔离技术提供高于25 kV/μs的共模瞬变抗扰度。它确定原边和隔离端之间电位差上升沿和下降沿上的最大压摆率，确保耦合到总线的瞬变信号不会损坏连接总线的器件或破坏已传输的数据，同时增强数据链路可靠性。

2.5 kV隔离保护和认证

该隔离解决方案的器件原边与隔离端之间隔离额定值为2.5 kV rms。此隔离额定值保证电流无法从原边流入I²C总线，并且耦合至总线的电压或瞬变信号不会到达逻辑端。2.5 kV隔离保护还意味着，可以保护逻辑端的用户与设备不受总线端的高电压或瞬变影响。ADM3260的2.5 kV隔离额定值正在接受下列机构的认证：美国保险商实验所(UL)、德国电气工程师协会(VDE)和加拿大标准协会(CSA)。UL1577认证要求所有器件的隔离栅都要100%经过生产测试。ADM3260提供：

- UL认证
- 依据UL 1577, 1分钟2500 V rms
- VDE合格证书
- IEC 60747-5-2 (VDE 0884, Part 2)
- $V_{IORM} = 560 V_{PEAK}$
- CSA元件验收通知#5A

PCB布局

进行正确的PCB布局对于确保在实际设计中实现2.5 kV的额定隔离性能至关重要。主要考虑因素是逻辑端GND和总线端GND之间的爬电距离(导线表面之间沿壳体的最短距离)和电气间隙(最短空气距离)。ADM3260的逻辑接口不需要外部电路。输入和输出供电引脚需要电源旁路，如图11所示。欲了解有关PCB布局指南和电磁辐射(EMI)控制的更多信息，请参考AN-0971应用笔记“isoPower器件的辐射控制建议”。

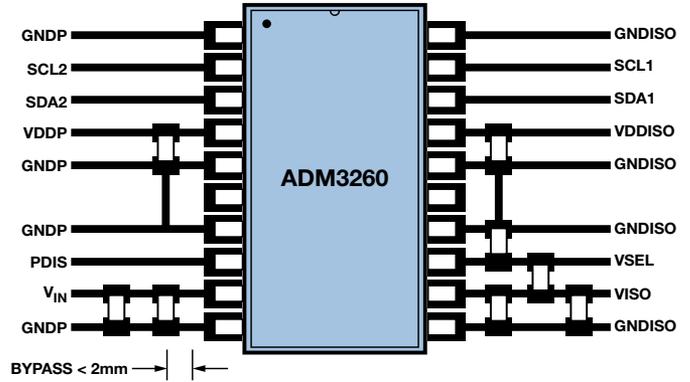


图11. ADM3260推荐的印刷电路板布局

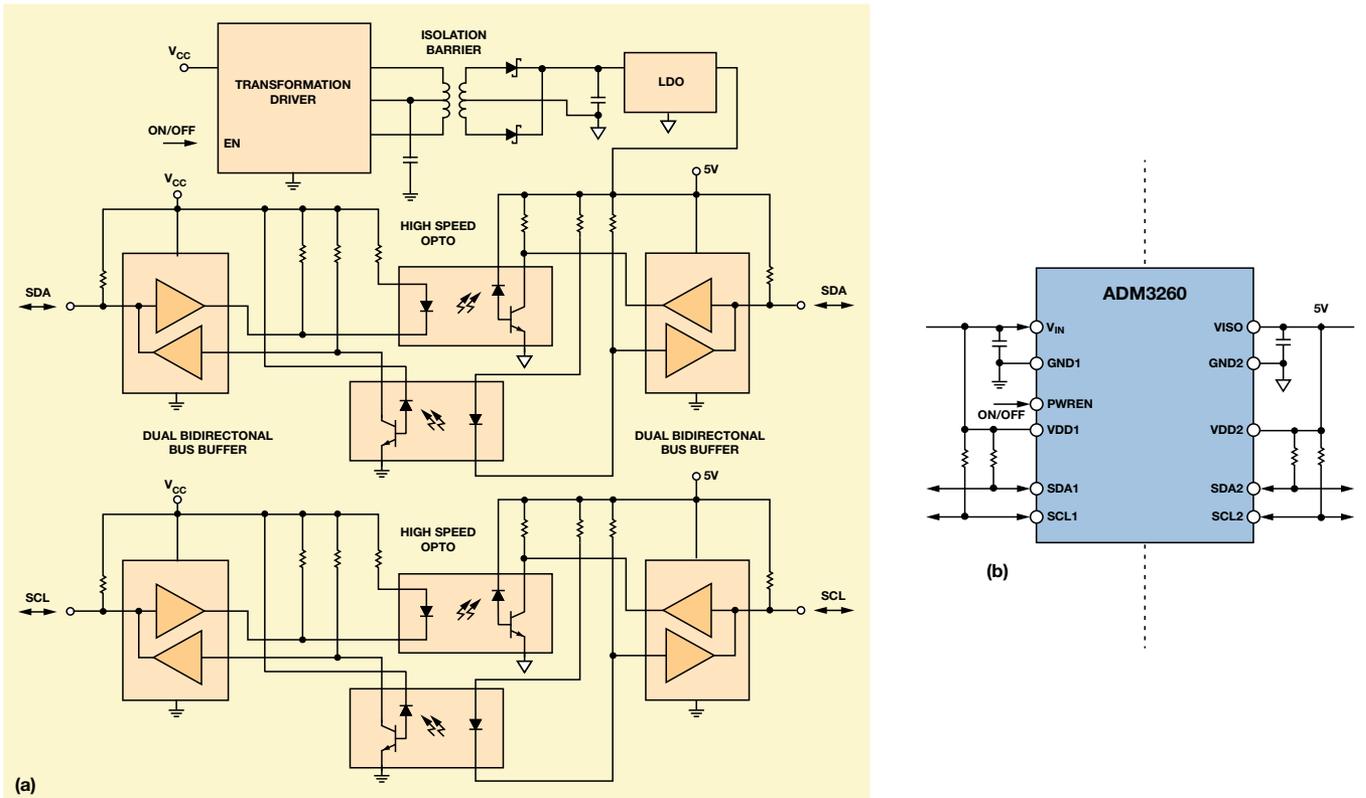


图10. 隔离式I²C设计对比：(a) 分立式解决方案 (b) 集成式解决方案

ADM3260应用与优势

ADM3260热插拔隔离器同时提供数据和电源隔离。两路无锁、双向通信通道支持完整的隔离式I²C/PMBus接口和集成式DC-DC转换器，提供最高150 mW、3.15 V至5.25 V范围的隔离式电源。拥有双向通道则无需将I²C/PMBus信号分成单独的发送信号与接收信号，供独立光耦合器使用。集成式DC-DC转换器能以小尺寸实现完整的隔离式I²C/PMBus接口。采用20引脚SSOP封装的ADM3260如图12所示，该器件具有5.3 mm爬电距离，工作温度范围为-40°C至+105°C，千片订量报价为2.99美元/片。

除了为热插拔中央交换局线路卡提供I²C总线隔离，ADM3260还可用来隔离恶劣工业环境下的数据采集设备、通过以太网提供电源和电平转换，以及用于其他各类应用中。

结论

工业与仪器仪表、电信和医疗应用中的隔离式I²C/PMBus链路解

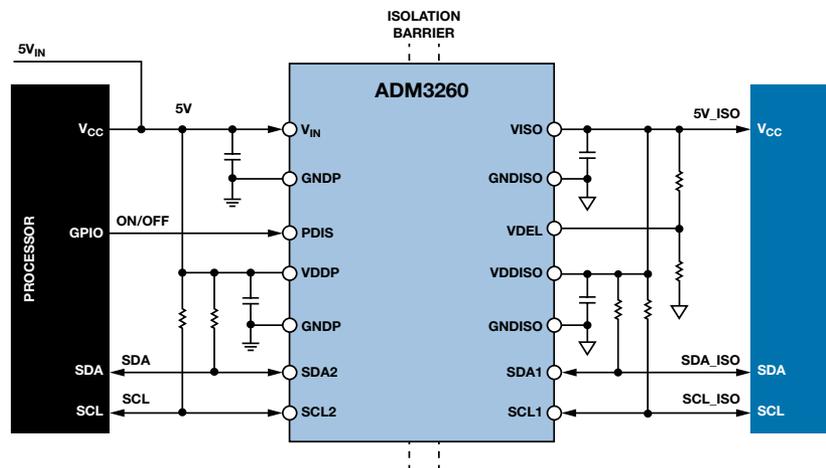


图12. ADM3260隔离式I²C/PMBus接口

I²C数字隔离器

产品型号	隔离额定值 (kV rms)	最大数据速率 (Mbps)	串行检查	串行数据	最小正电压	最大正电压	电源电流 (mA)	最大工作温度 (°C)	推荐用于汽车应用	报价(美元/片) ¹
ADM3260	2.5	1	双向	双向	3	5.5	9.5	105	–	\$2.99
ADUM2551	5	1	单向	双向	3	5.5	–	105	–	\$2.77
ADUM2250	5	1	双向	双向	3	5.5	–	105	–	\$3.00
ADUM1251	2.5	1	单向	双向	3	5.5	–	105	是	\$2.20
ADUM1251	2.5	1	双向	双向	3	5.5	5	105	是	\$2.20

¹所有报价均为1000至4999片订量的美元报价。

决方案要求做到尺寸小、性能稳定、价格适中。通过集成芯片级变压器隔离，单芯片可实现完全隔离式I²C/PMBus数据链路，并包含隔离式电源。热插拔、双通道I²C隔离器ADM3260集成DC-DC转换器，是一款紧凑、可靠、低成本、高性能解决方案，可用于这些标准严苛的应用中，并显著减少电路复杂程度，大幅缩短设计时间。

参考文献

I²C数字隔离器

数字隔离器产品选型与资源指南

采用isoPower技术的iCoupler产品：利用微变压器跨越隔离栅实现信号和功率传输

Maurice O'Brien [maurice.obrien@analog.com]于2002年毕业于爱尔兰利默里克大学，获得电子工程学士学位，毕业之后即加入ADI公司。他目前是电源管理产品线的产品营销经理。业余时间，Maurice喜欢骑马、室外运动和旅游。



Maurice O'Brien

该作者的其它文章：

适合空间受限应用的最高功率密度、多轨电源解决方案

第47卷，第4期

揭开高性能多路复用数据采集系统的神秘面纱

作者：Maithil Pahchigar

简介

高通道密度数据采集系统用于医疗成像、工业过程控制、自动测试设备和40G/100G光通信系统可将众多传感器的信号多路复用至少量ADC，随后依序转换每一通道。多路复用可让每个系统使用更少的ADC，大幅降低功耗、尺寸和成本。逐次逼近型ADC——通常根据它们的逐次逼近型寄存器而称它们为SAR ADC——具有低延迟特性，因此适用于要求对满量程输入阶跃(最差情况)作出快速响应而无任何建立时间问题的多路复用系统。易于使用的SAR ADC提供低功耗和小尺寸。本文重点讨论与使用高性能精密SAR ADC的多路复用数据采集系统相关的关键设计考虑因素、性能结果和应用挑战。

多路复用数据采集系统挑战

多路复用数据采集系统要求采用宽带放大器，以便驱动ADC的满量程(FS)输入范围时可以快速建立。此外，对多路复用通道进行开关和顺序采样必须与ADC转换周期同步。相邻输入之间的巨大电压差使这些系统易受通道间串扰的影响。为了避免产生误差，完整的信号链(包括多路复用器和放大器)必须建立至所需精度——一般以串扰误差或建立误差表示。图1显示的是一个数据采集系统框图，该系统包括多路复用器、ADC驱动器和SAR ADC。

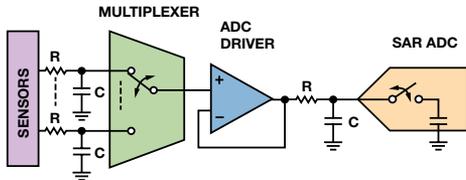


图1. 多路复用数字采集系统框图

多路复用器

多路复用器的快速输入切换和宽带宽性能是实现高性能的关键。多路复用器的开启或关断时间表示应用数字控制输入与输出超过 V_{OUT} 90%之间的延迟，如图2所示。

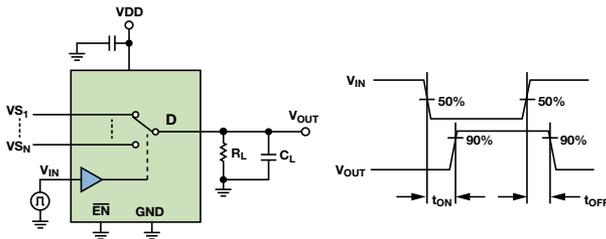


图2. 典型多路复用器的开关时间

当多路复用器切换通道时，在其输入端会产生电压毛刺或反冲。该反冲与开启和关断时间、导通电阻以及负载电容成函数关系。

具有低导通电阻的大开关通常需采用大输出电容，而每次输入端开关时，都必须将其充电至新电压。如果输出未能建立至新电压，则将产生串扰误差。因此，多路复用器带宽必须足够大，且多路复用器输入端必须使用缓冲放大器或大电容，才能建立至满量程阶跃。此外，流过导通电阻的漏电流将产生增益误差，因此这两者都应尽可能小。

ADC驱动器

开关多路复用器的输入通道时，ADC驱动放大器必须在指定的采样周期内建立一个电压阶跃。输入可从负满量程变化到正满量程，也可能从正满量程变化到负满量程，因此短时间内可创建大输入电压阶跃。放大器必须具备较宽的大信号带宽和较快的建立时间，才能处理该阶跃。此外，压摆率或输出限流会导致非线性特征。同时，驱动放大器必须建立反冲——该反冲是由于采集周期开始时，SAR ADC输入端的充电再平衡所导致。这可能会成为多路复用系统中输入建立的瓶颈。通过降低ADC的吞吐速率可缓解建立时间问题，提供更长的采集时间，从而允许放大器有充分时间建立至所需精度。

图3显示输入端发生满量程变化时，多路复用数据采集系统的时序图。ADC周期时间由转换时间和采集时间构成($t_{CYC} = t_{CONV} + t_{ACQ}$)，其在数据手册中通常指定为1/吞吐速率。转换开始时，SAR ADC的电容DAC与输入断开连接，且多路复用器通道可在一个较短的开关延迟时间 t_s 之后切换到下一通道。这样，便可有尽可能多的时间来建立至选定通道。为了保证最大吞吐速率下的性能，多路复用系统中的所有元器件都必须能在多路复用器切换和采集时间结束之间这段时间内完成ADC输入端的建立。多路复用器通道开关必须与ADC转换时间正确同步。多路复用系统可实现的吞吐速率等于单一ADC吞吐速率除以采样通道数。

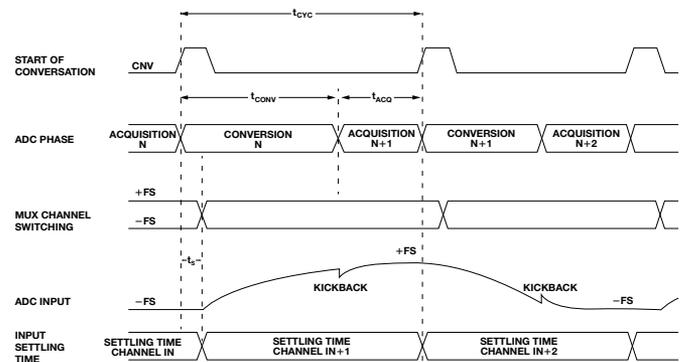


图3. 多路复用数据采集系统典型时序图

多路复用器输入端的RC滤波器

某些设计人员使用低输出阻抗缓冲器处理来自多路复用器输入端的反冲。SAR ADC的输入带宽(几十MHz)和ADC驱动器的输入带宽(几十到几百MHz)高于采样频率,且所需的输入信号带宽通常为几十到几百kHz范围内,因此多路复用器输入端可能需使用RC抗混叠滤波器,以防干扰信号(混叠)折回目标带宽,并缓解建立时间问题。每个输入通道使用的滤波器电容值都应根据下列权衡条件仔细选择:大电容有助于衰减来自多路复用器的反冲,但大电容也会降低之前放大器级的相位裕量,使其不稳定。对于高Q、低温度系数以及各种电压下电气特性稳定的RC滤波器,建议采用COG或NP0类电容。应选用合理的串联电阻值,以保持放大器稳定并限制其输出电流。电阻值不可过高,否则多路复用器反冲后放大器将无法对电容再充电。

多路复用数据采集信号链

图4显示多路复用数据采集系统的简化信号链。采用ADG774 CMOS多路复用器来选择两个差分通道之一。若要评估此系统,可连续开关ADG774的正负差分输入,以产生满量程阶跃。两个超低失真运算放大器ADA4899-1缓冲多路复用器输出,并驱动18位、5 MSPS PulSAR® ADC AD7960。RC滤波器(33 Ω/56 pF)

有助于减少来自AD7960容性DAC输入端的反冲,并限制进入AD7960输入端的噪声。

四通道2:1 CMOS多路复用器ADG774具有快速开关速度($t_{ON} = 7 \text{ ns}$, $t_{OFF} = 4 \text{ ns}$)、低导通电阻($R_{ON} = 2.2 \Omega$)、宽带宽($f_{-3dB} = 240 \text{ MHz}$)以及低功耗(5 nW),是便携式和电池供电型仪器仪表的理想之选。ADG774的输入端连接5V固定基准电压源和地,从而输出应从正满量程摆动到负满量程。图5显示典型的导通电阻与输入电压关系曲线,该曲线输入电压范围为完整的0V至5V模拟输入,温度范围为 -40°C 至 $+85^\circ\text{C}$ 。该性能水平可确保快速开关信号时拥有出色的线性度和低失真性能。

ADG774的输出连接至高输入阻抗放大器级。ADA4899-1高速运算放大器具有超低噪声($1 \text{ nV}/\sqrt{\text{Hz}}$)和超低失真(-117 dBc)、600 MHz带宽以及310 V/ μs 压摆率性能。该器件采用+7V和-2.5V电源供电,具有足够的裕量实现低系统噪声和失真。如图6所示,在2V p-p输入信号时,放大器的0.1%建立时间为50 ns,是驱动AD7960的理想之选。

精密差分ADC AD7960具有同类一流的噪声和线性度性能,无延迟或流水线延迟,提供高精度(18位分辨率、 $\pm 0.8 \text{ LSB INL}$ 、99 dB SNR和 -117 dB THD)、快速采样(5 MSPS)、低功耗和低成本特性。

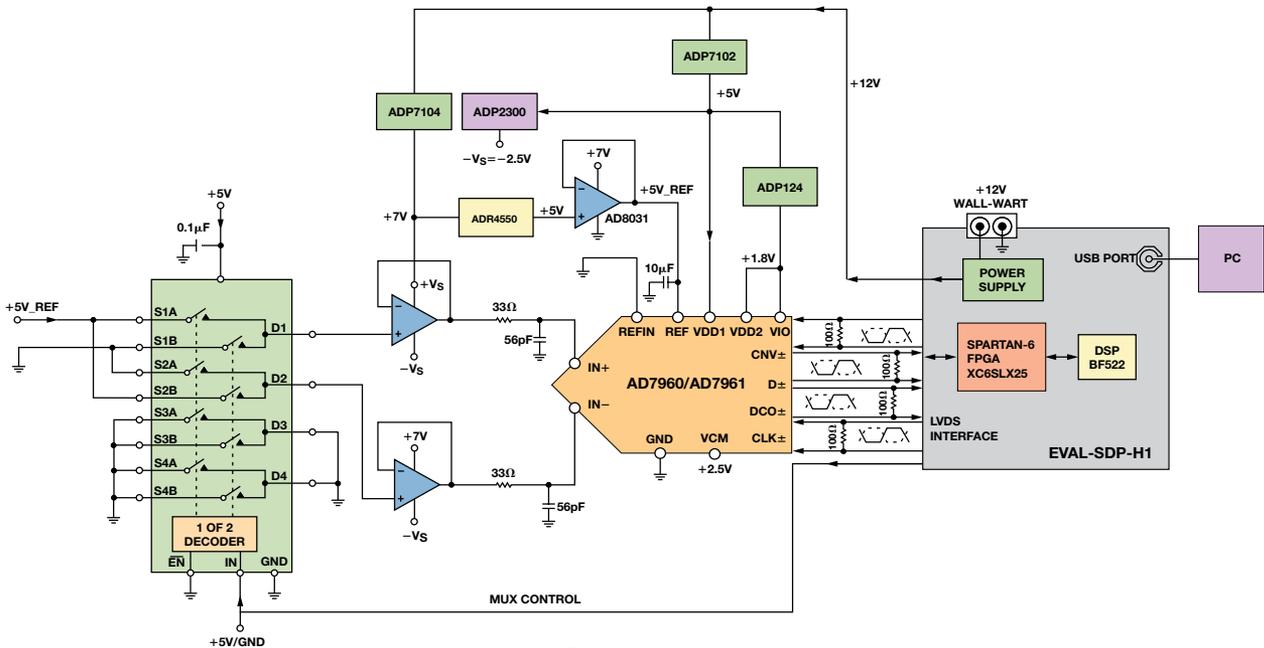


图4. 多路复用数据采集系统简化信号链

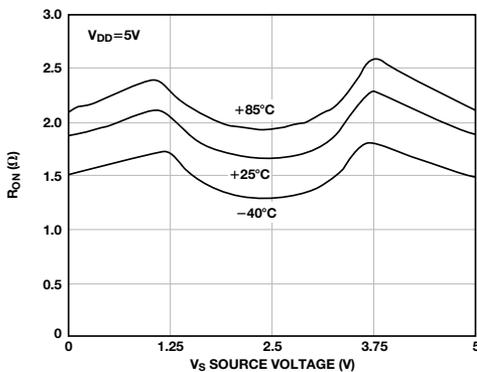


图5. ADG774导通电阻与输入电压的关系

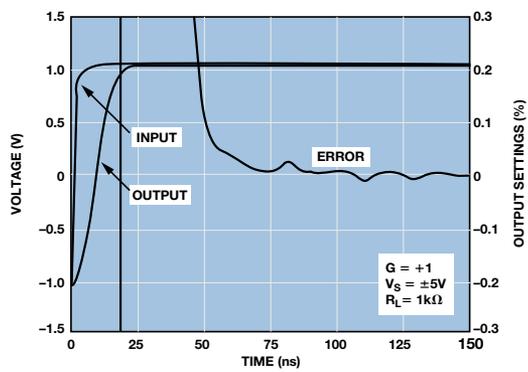


图6. ADA4899-1典型建立时间

该器件采用+5 V (VDD1)和+1.8 V(VDD2和VIO)电源供电，以回波时钟模式转换时的功耗仅为46.5 mW (5 MSPS)。其内核功耗随吞吐速率线性变化，因此非常适合低功耗、高通道密度应用。可以利用低噪声LDO(比如ADP7104和ADP124)产生5 V和1.8 V电源。

该ADC的满量程差分输入范围通过外部基准电压源设为5 V或4.096 V。若要充分利用动态范围，则输入信号必须从0摆动到 V_{REF} 。在该信号链中，5 V基准电压由高精度($\pm 0.02\%$ 最大初始误差)、低功耗(950 μ A最大工作电流)基准电压源ADR4550提供，该基准电压源具有出色的温度稳定性和低输出噪声。轨到轨运算放大器AD8031缓冲外部基准电压。该器件具有大容性负载稳定性，可驱动去耦电容，以便最大程度降低瞬态电流引起的尖峰。AD8031适合从宽带宽电池供电系统到低功耗、高器件密度、高速系统的各种应用。

AD7960数字接口采用低压差分信号(LVDS)，具有自时钟模式和回波时钟模式，提供ADC和数字主机之间高达300 MHz(CLK \pm 和D \pm)的高速数据传输。LVDS接口允许多个器件共享时钟，从而降低数字线路的数量，并简化信号路由。相比并行接口它具有更低的功耗，因此在多路复用应用中尤为有用。

AD7960在转换开始后大约115 ns内返回采集模式，采集信号的时间约为200 ns总周期时间的40%。这一相对较长的采集时间减轻了放大器的带宽负担并降低了建立时间要求，使得差分输入更易于驱动。5 MSPS吞吐速率允许多个通道以高扫描速率进行多路复用，因此高通道数系统所需的ADC数量更少。

转换期间，AD7960的静态时间要求为90 ns至110 ns，期间多路复用器输入不可切换。因此，为了避免破坏正在进行中的转换，必须在CNV \pm 起始信号上升沿后不足90 ns或超过110 ns时切换外部多路复用器。如果在此静态期间切换模拟输入，则最多可破坏15 LSB的当前转换。应当尽可能早地切换模拟输入，从而有尽可能多的时间来摆动满量程信号并建立输入。

每16次转换之后，多路复用器将在CNV \pm 上升沿过后，于-5 V和+5 V之间开关大约10 ns，如图7所示。这样会产生满量程差分阶跃，因此ADC输出从负满量程变为正满量程，如图8所示。

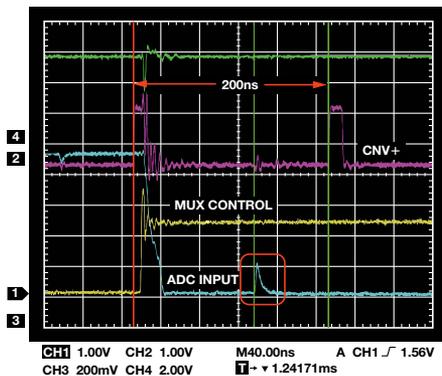


图7. 示波器曲线显示来自内部CAP DAC的反冲

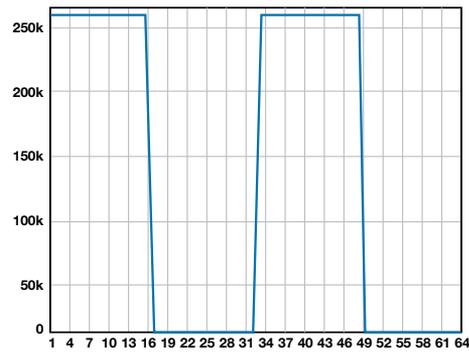


图8. AD7960输出显示ADG774在每16次转换过后开关

这一开关时间延迟必须大于ADC的1.6 ns孔径延迟。ADC输入端测得的信号显示来自AD7960中容性DAC的反冲约为1 V p-p(图7, 红色高亮部分)。为了确保输出完全建立，工作速率为5 MSPS时，驱动放大器必须在下一次转换开始前建立此瞬态，即大约80 ns采样时间内。以较低的吞吐速率运行ADC可让该反冲有更多的采集时间去建立，从而多路复用器输入通道之间的串扰误差更低，同时满量程阶跃建立时间性能更佳。

多路复用器输入端测得的信号还显示来自通道开关的反冲。多路复用器输入端的缓冲放大器有助于建立该反冲。若由于成本或空间等原因无法使用输入缓冲放大器，则可在输入端添加一个经过优化的RC滤波器，以降低反冲和串扰的影响。多路复用器输入端使用的RC滤波器值会影响信号链的总噪声和建立时间。

当多路复用器静止时，AD7960运行在5 MSPS最大吞吐速率下的数据采集系统输出离开正常满量程约14 LSB，可表示系统的总增益和失调误差。对于大多数应用而言，该多路复用器开关时，ADA4899-1驱动放大器有助于在可以接受的通道间串扰误差范围内使输出建立至正和负满量程。输出误差与吞吐速率成指数关系，并在5 MSPS时达到0.01%最大值，如图9所示。较低吞吐速率下的零串扰误差表示ADC输出在第一次转换期间建立至其最终值。

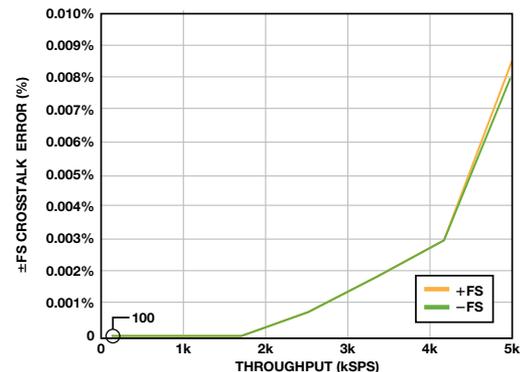


图9. 串扰误差与吞吐速率的关系，以满量程幅度的百分比表示

如图10所示，1 V p-p (满量程的10%)时，相对于满量程的串扰误差不足0.001%，并且随差分输入幅度成线性变化关系。相对于阶跃幅度的串扰误差在整个输入范围内几乎是平坦的，并且总是不足0.01%。

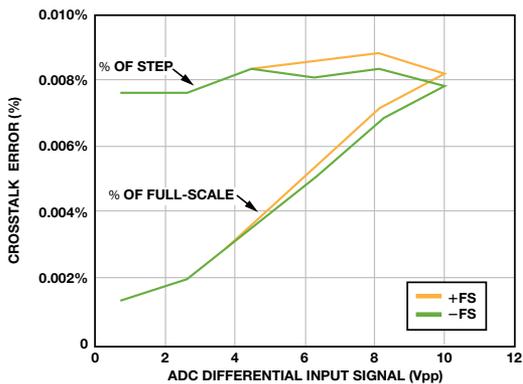


图10. 串扰误差与差分输入信号的关系

该多路复用信号链在噪声与建立时间之间取得了最佳平衡，具有最优性能。这些结果表明，建立大电压阶跃、从ADC输入端反冲以及在多路复用操作中降低串扰误差幅度时需要用到宽带宽、快速建立放大器。

多路复用数据采集系统布局考虑因素

印刷电路板(PCB)布局对于保持信号完整性以及实现信号链的预期性能至关重要。图11所示为69 mm × 85 mm四层评估板的顶视图。在电路板上进行独立元器件和各种信号路由布局时必须十分仔细。本例中，输入信号从左至右进行传递。ADC的全部电源和基准电压源引脚都必须采用电容去耦；电容应靠近DUT放置，并使用短而宽、低阻抗的走线进行连接，以便为高频电流提供路径、最大程度降低EMI的影响并减少电源线路上的毛刺效应。数据手册中建议的典型值为10 μF和100 nF。多路复用器、放大器以及ADC的输入和输出引脚之下的接地层和电源层应予以移除，以避免产生干扰寄生电容。器件的裸露焊盘应使用多个过孔直接焊接到PCB的接地层上。将敏感模拟部分与数字部分相隔离，同时使电源电路远离模拟信号路径。快速开关信号(比如CNV±或CLK±)不应靠近或越过模拟信号路径，以防噪声耦合至ADC。

多路复用数据采集应用

工业自动化和医疗成像中使用的高性能、多通道数据采集系统要求具有宽带宽、高精度和快速采样性能——所有这一切都必须通过小尺寸、低成本器件实现。18位AD7960和16位AD7961具有5 MSPS吞吐速率，允许更多通道多路复用至更少的ADC，同时

大幅降低成本、功耗和封装尺寸。这有助于设计人员应对高通道密度系统中经常遇到的空间、散热、功耗和其他重要设计挑战。

出色的线性度和低噪声性能可提升计算机断层扫描(CT)和数字X射线(DXR)应用中的图像质量。在高采样速率下将众多通道切换至较少的ADC可提供更短的扫描周期，同时降低暴露在X射线下的剂量，从而实现精确、成本合理的诊断以及更佳的患者体验。在CT扫描仪中，每通道使用一个积分器和采样保持电路连续捕获像素电流，并将输出多路复用至高速ADC。低噪声模拟前端将来自每个像素的小电流转换为大电压，然后再将电压转换为能够处理的数字数据。

多路复用医疗成像系统——特别是CT和DXR——指定相邻像素的典型像素间串扰误差为±0.1%，而非相邻像素的误差为±0.01%。本文所示结果表明，本多路复用信号链在最大吞吐速率和满量程范围内产生的串扰误差仍处于可接受的限值之内。

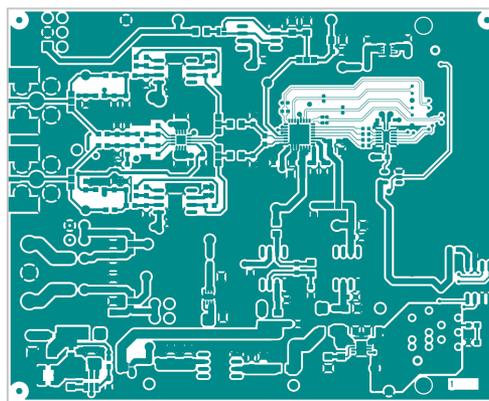


图11. 多路复用数据采集系统评估板顶层

结论

高性能、高通道密度、多路复用数据采集系统要求具备可靠的性能、灵活的功能以及高精度，同时还要满足功耗、空间和散热要求。本文提供根据关键设计考虑因素来选择多路复用信号链元器件以实现预期性能的指南，以及如何在吞吐速率、建立时间和噪声之间进行权衡取舍。该信号链可实现最优性能，满量程范围内的5 MSPS串扰误差不超过0.01%。

Maithil Pachchigar [maithil.pachchigar@analog.com]是位于马萨诸塞州威明顿的ADI高精度转换器业务部门的应用工程师。他于2010年加入ADI公司，为工业、仪表、医疗和能源行业的客户提供高精度ADC产品技术支持。自2005年以来，Maithil一直在半导体行业工作，并已发表多篇技术文章和应用笔记。他于2006年获得圣何塞州立大学电气工程硕士学位，并于2010年获得硅谷大学MBA学位。



Maithil Pachchigar

该作者的其它文章：

[高性能数据采集系统增强数字X射线和MRI的图像](#)

第47卷，第4期

精密模拟控制器优化高效率锂离子电池制造

作者：廖文帅和Luis Orozco

节能和环保在我们的日常生活中扮演着重要的角色；而随着价格亲民的混合动力汽车和电动汽车的发布，人们的这些意识进一步得到了提高。这两项技术均使用大量充电电池，其中高品质、高功率的锂离子电池单元代表了目前为止最佳的解决方案。这些电池广泛用于笔记本电脑、手机、数码相机、摄像机和其他便携式设备中，但生产效率并未成为一个主要问题，因为这些电池的容量较低，通常为每单元或每组低于5 安时(Ah)。一个典型的电池组由不到一打的电池单元组成，因此匹配也不是什么重要问题。

实现节能的一种方法是在非高峰时段储存电能，补充高峰时候的用电需求。用于车辆或电能存储的电池具有高得多的容量，通常为几百Ah。这是通过大量小型电池单元或一些大容量电池来实现的。例如，某种型号的电动汽车采用大约6800个18650锂离子电池单元，重达450 kg。由于这个原因，电池生产需要制造速度更快、效率更高以及控制更精确以满足市场的价格需求。

锂离子电池制造概述

图1显示锂离子电池制造过程。下线调理步骤中的电池化成和测试不仅对电池寿命和品质产生极大影响，还是电池生产工艺瓶颈。

就目前的技术来说，必须在电池单元级完成化成，这可能需耗时数小时甚至数天，具体取决于电池化学特性。在化成时通常采用0.1 C(C是电池容量)电流，因此一次完整的充放电循环将需要20小时。化成可占到电池总成本的20%至30%。

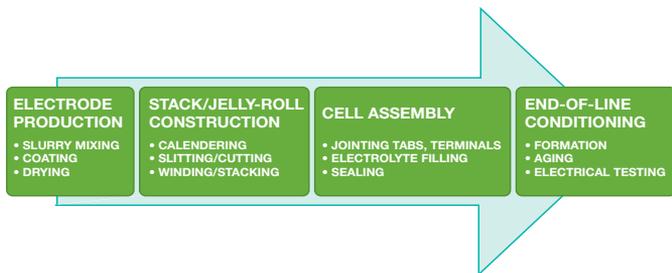


图1. 锂离子电池制造过程

电气测试通常使用1C充电电流和0.5C放电电流，这样每次循环依然需要一小时的电池充电时间和两小时放电时间，且一个典型的测试序列包括多个充放电周期。

化成和电气测试具有严格的精度规格，电流和电压控制在 $\pm 0.05\%$ 以内。作为比较，为便携式设备(比如手机和笔记本电脑)的电池充电时，精度可能仅为 $\pm 0.5\%$ (电压)和 $\pm 10\%$ (电流)。图2显示典型的锂离子充放电曲线。

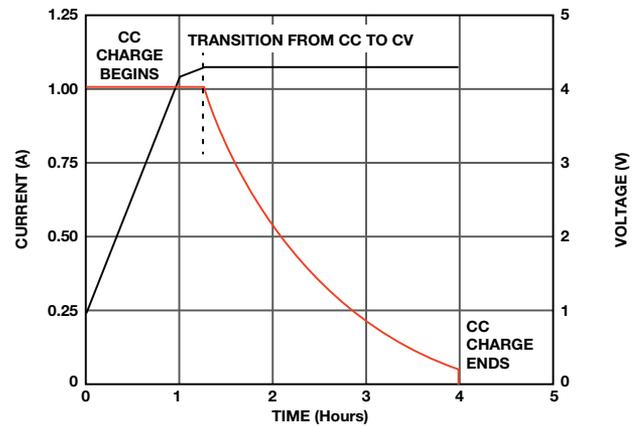


图2. 典型锂离子充放电曲线

线性或开关化成及测试系统

选择制造方法时，需考虑到的最重要因素是功效、系统精度和成本。当然，其他因素——比如小尺寸和易于维护——也十分重要。

为满足电池制造中的高精度要求，系统设计人员原来会采用线性电压调节器；这样做可以轻松满足精度要求，但效率较低。用在低容量电池生产可能是一个较好的选择，但某些制造商依然可以采用开关技术来凸显他们的优势。最终决策将是效率、通道成本和电流之间的取舍。原则上讲，开关技术能够以相同的单通道成本为容量超过3Ah电池单元提供更高的效率。表1显示各类电池单元的功率容量和最终用途。

表1. 线性和开关系统对比

电池尺寸	小	中	大
容量(Ah)	小于2	10至15	30至100
应用	手机、数码相机、摄像机	笔记本电脑	HEV、EV、滑板车
通道数	~512	~768	16至64
技术要求	较低温度和时间漂移	随温度和时间变化的精度较高	随温度和时间变化的精度最高 均流功能
测试仪拓扑	线性 效率较低	线性或开关 开关是趋势	开关；效率较高 能源循环利用

为了以更低成本更快地生产电池，系统在化成和测试阶段使用了成百上千的通道，其测试仪拓扑取决于系统的总能源容量。测试仪中的大电流会导致温度大幅上升，增加随时间推移而维持高测量精度和可重复性的难度。

在放电阶段，保存的电能必须要有地方能够输出。一个解决方法是把电池放电到阻性负载，将电能转化为热能而浪费。一个更好的解决方案是循环使用这些电能，通过精密控制电路将电流从放电电池单元馈入另一组充电电池单元中。这项技术可以显著提高测试仪效率。

一般而言，通过每个电池单元的直流总线和双向PWM转换器，可实现电能平衡。直流总线电压与特定系统有关，电压值可以是12 V、24 V甚至高达350 V。对于同样的电量而言，由于存在导通电阻，较低的电压总线具有较高的电流和较高的损耗。较高的电压会产生安全性方面的额外担忧，并且需要使用成本高昂的电源和隔离电子器件。

图3显示可实现电能循环的典型开关拓扑。各电池单元之间(红色路径)或各电池单元之间的直流链路总线(绿色路径)可实现电能的循环利用，也可将其返回电网(紫色路径)。这些灵活的高效率设计可降低生产成本，并获得90%以上的效率。

虽然这项技术具有很多好处，但也存在一些技术难题。电压和电流控制环路速度必须足够高，并且必须能随时间和温度的变化保持高精度。使用空气冷却或水冷却会有所帮助，但采用低漂移电路更为重要。该系统包括开关电源，因此必须以合理的成本抑制电源纹波。另外最大程度缩短系统校准时间也很重要，因为系统关断进行校准时不会产生收益。

控制环路设计：模拟或数字

每个系统都提供一个电压控制环路，还有一个电流控制环路，如图4所示。对于汽车中使用的电池单元，汽车加速时需要快速斜升电流，因此测试时必须对其进行仿真。快速变化速率和宽动态范

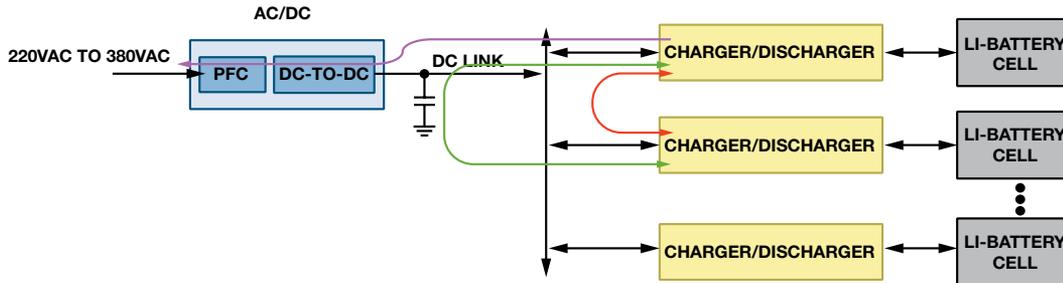


图3. 利用电源循环功能切换系统

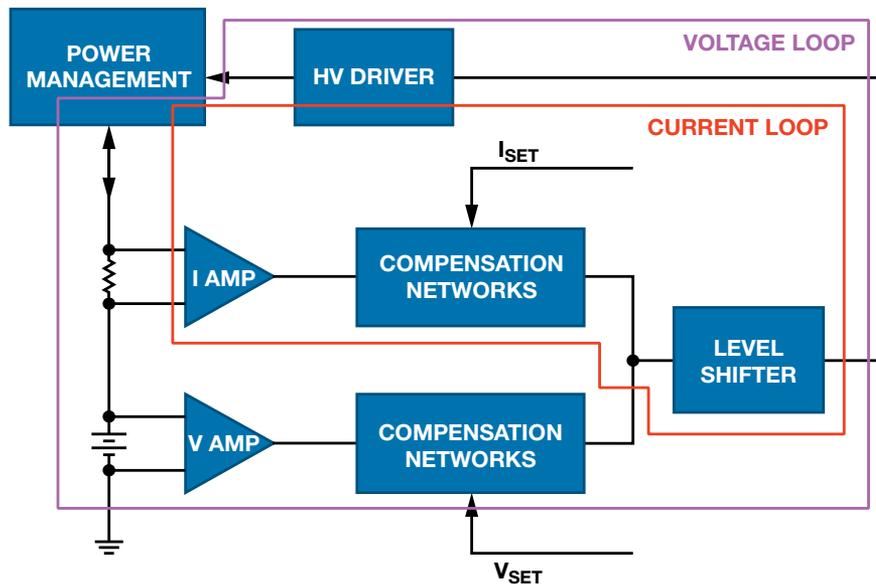


图4. 电池制造系统中的控制环路

围让电流控制环路的设计变得十分棘手。

一个系统需要四个不同的控制环路，这些环路可在模拟域或数字域中实现：恒流(CC)充电、CC放电、恒压(CV)充电和CV放电。需干净地切换CC和CV模式，无毛刺或尖峰。

图5显示数字控制环路的框图。微控制器或DSP连续采样电压和电流；数字算法决定PWM功率级的占空比。这种灵活的方式允许进行现场升级和错误修复，但有一些缺点。ADC采样速率必须超过环路带宽的两倍，大部分系统采样速率为环路带宽的10倍。这意味着，双极性输入ADC必须工作在100 kSPS，才能采用单个转换器和分流电阻涵盖充电和放电模式。某些设计人员在速度和精度更高的系统中采用16位、250 kSPS ADC。作为控制环路的一部

分，ADC精度决定了系统的整体精度，因此选择高速、低延迟、低失真的ADC很重要，比如6通道、16位、250 kSPS [AD7656](#)。

在多通道系统中，每个通道一般要求使用一个微控制器和一组专用ADC。微控制器处理数据采集、数字控制环路、PWM生成、控制和通信功能，因此它必须具有非常高的处理能力。此外，由于处理器必须处理多个并行任务，PWM信号中的抖动可能会引起问题，尤其是PWM占空比较低时。作为控制环路的一部分，微处理器会影响环路带宽。

图6中的电池测试系统采用模拟控制环路。两个DAC通道控制CC和CV设定点。[AD8450/AD8451](#)用于电池测试与化成系统的精密模拟前端和控制器可测量电池电压和电流，并与设定点进行比

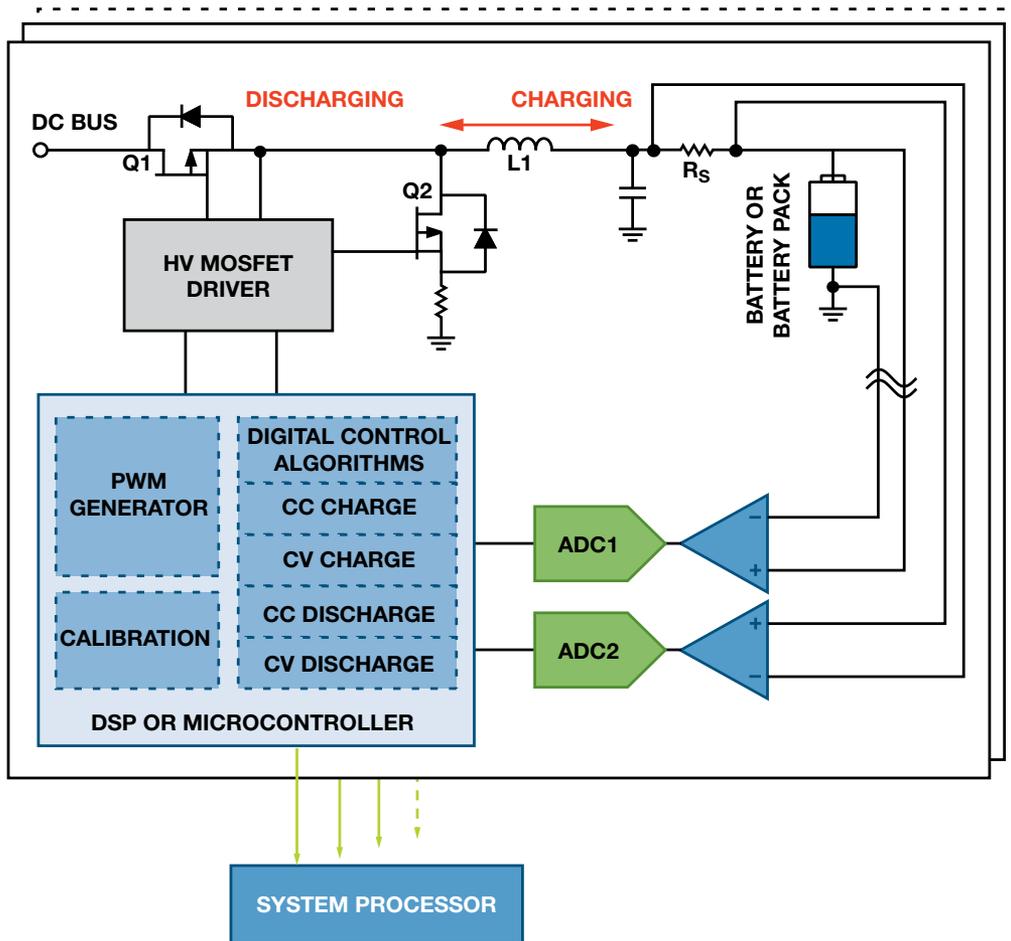


图5. 数字控制环路

较。CC和CV环路决定MOSFET功率级的占空比。模式从充电变为放电后，测量电池电流的仪表放大器的极性反转，以保证其输出为正，同时在CC和CV放大器内部切换可选择正确的补偿网络。整个功能通过单引脚利用标准数字逻辑控制。

在此方案中，ADC监测系统，但它不属于控制环路的一部分。扫描速率与控制环路性能无关，因此在多通道系统中，单个ADC可测量大量通道上的电流和电压。对于DAC而言同样如此，因

此针对多个通道可采用低成本DAC。此外，单个处理器只需控制CV和CC设定点、工作模式和管理功能，因此它能与很多通道实现接口。处理器不决定控制环路性能，因此并不要求高性能。

ADP1972 PWM发生器使用单引脚控制降压或升压工作模式。模拟控制器和PWM发生器之间的接口由不受抖动影响的低阻抗模拟信号构成；而抖动会使数字环路产生问题。表2显示模拟环路相比数字环路如何提供更高的性能和更低的成本。

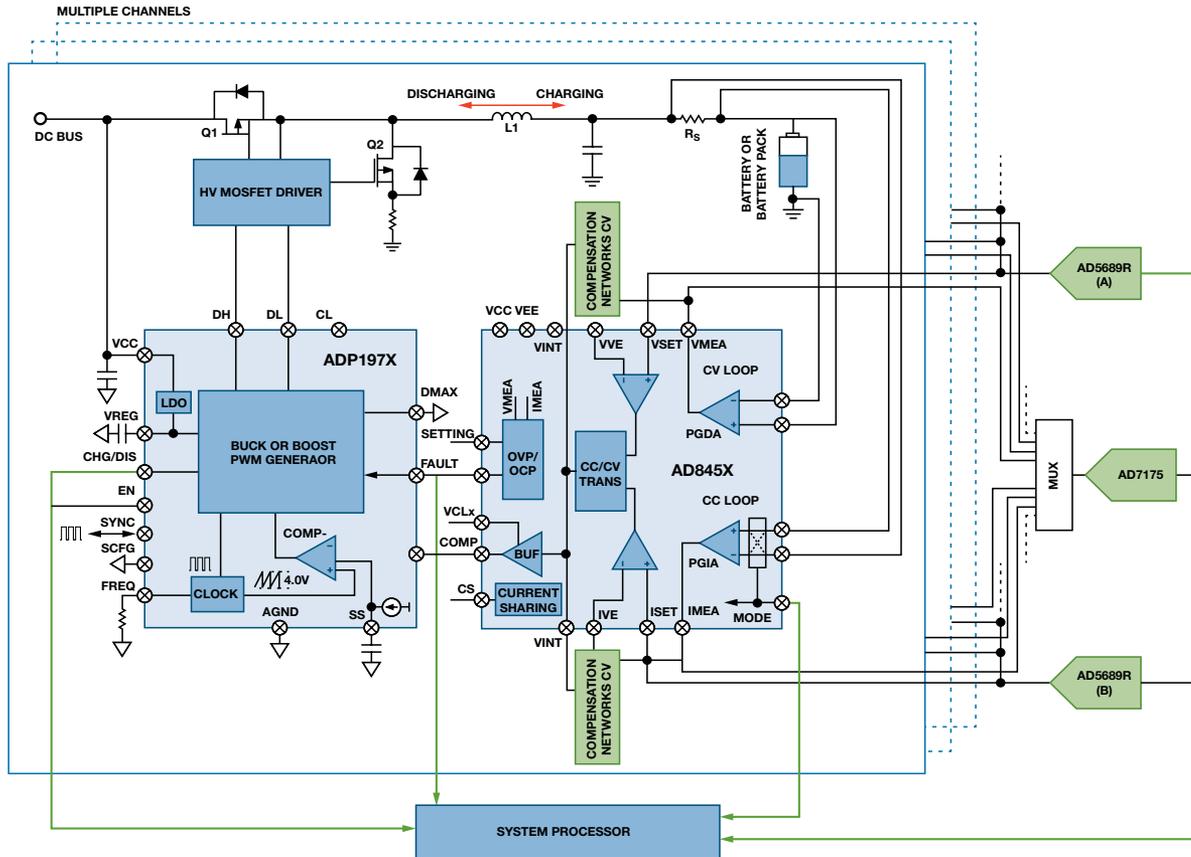


图6. 模拟控制环路

表2. 模拟和数字控制环路比较

	数字解决方案	模拟解决方案	模拟优势
环路带宽	随放大器、ADC、微处理器而变 20 kHz, 250 kSPS ADC	取决于放大器 1.5 MHz[AD845x, G = 26]	更快地控制
精度	0.05%或更差; 具体取决于ADC和算法	0.04%或更佳; 具体取决于AD845x	更高精度
开关频率	具体取决于算法和微处理器速度; 有低频抖动	高达300 kHz, 具体取决于 干净的PWM输出	成本较低的电源解决方案
能效	在资源和降压/ 升压开关频率之间权衡取舍	90%+; 芯片组无限制	更高的效率
功率电子器件	大尺寸、高成本元器件	小尺寸、低成本元器件	尺寸更小、成本更低
转换器共用	无; 高成本, 专用器件 双极性输入ADC	有; 多通道, 低电压 单极性ADC	成本更低
整体解决方案	高成本ADC和功率电子器件 大量软件投入	低成本ADC和功率电子器件 无需软件	硬件、校准和运作成本更低; 性能更高

特定温度范围内的系统精度

校准可除去大部分初始系统误差。余下的误差包括：放大器 CMRR、DAC (用于控制电流和电压设定点)非线性与温度漂移造成的误差。制造商指定的温度范围各有不同，但最常见的是 $25^{\circ}\text{C} \pm 10^{\circ}\text{C}$ ，本文即以此为例。

本设计中使用的电池，完全放电后电压为2.7V，完全充电后电压为4.2V；使用5 mΩ分流电阻的满量程电流为12 A；用于AD8450的电流检测放大器的增益为66；用来测量电池电压的差动放大器增益为0.8。

总系统误差中，电流检测电阻漂移占了相当一部分。Vishay大金属电阻；器件型号：Y14880R00500B9R，最大温度系数为15 ppm/°C，可减少漂移。AD5689双通道、16位nanoDAC+™数模转换器，最大INL额定值为2LSB，可降低非线性度。ADR4540 4.096V基准电压源，最大温度系数额定值为4 ppm/°C，是在电流和电压设定点之间进行取舍后的理想选择。经电流检测放大器以66倍衰减后，DAC INL会使满量程误差增加约32 ppm，基准电压源引入的增益误差为40 ppm。

电流检测放大器在增益为66时的CMRR最小值为116 dB。如果系统针对2.7 V电池进行校准，则4.2 V电池将产生40 ppm满量程误差。此外，CMRR变化为 $0.01 \mu\text{V}/\text{V}/^{\circ}\text{C}$ ，或者 $0.1 \mu\text{V}/\text{V}$ (10°C 温

度范围)。电流检测放大器的失调电压漂移最大值为 $0.6 \mu\text{V}/^{\circ}\text{C}$ ，因而 10°C 温度偏移将产生6 μV失调，或者100 ppm满量程误差。

最后，电流检测放大器的增益漂移最大值为3 ppm/°C，而总漂移为30 ppm (10°C 范围内)。检测电阻漂移为15 ppm/°C，因此总共增加150 ppm增益漂移(10°C 范围内)。表3总结了这些误差源，它们产生的总满量程误差不足0.04%。该误差的很大一部分来源于分流电阻，因此必要时可以采用漂移值较低的分流电阻，以改善系统精度。

类似地，对于电压输入而言，2 LSB DAC INL相当于折合到5.12 V满量程输入的31 ppm误差。若电池电压在2.7 V和4.2 V范围内变化，那么差动放大器的78.1 dB CMRR将产生187 μV失调误差，或者36.5 ppm满量程误差。来自CMRR漂移的额外误差远低于1 ppm，可以忽略。

差动放大器的失调漂移为 $5 \mu\text{V}/^{\circ}\text{C}$ ，或者10 ppm满量程误差(10°C 范围内)。差动放大器的增益漂移为3 ppm/°C，或者30 ppm (10°C 范围内)。基准电压漂移为40 ppm (10°C 范围内)。总电压误差最大值为0.015%，如表4所总结。

实现高精度电流测量要比高精度电压测量困难得多，因为信号电平更小而动态范围更宽。分流电阻和仪表放大器失调漂移随温度产生的误差最大。

表3. 10°C 范围内的电流测量误差

误差源	误差	单位
AD5689R INL	31	ppm FS
AD8450 CMRR	40	ppm FS
AD8450失调漂移	100	ppm FS
AD8450 CMRR漂移	3	ppm FS
总失调误差	174	ppm FS
ADR4540A漂移	40	ppm读数
AD8450增益漂移	30	ppm读数
分流电阻漂移	150	ppm读数
总增益漂移	220	ppm读数
总误差	0.039	% FS

表4. 10°C 范围内的电压测量误差

误差源	误差	单位
AD5689R INL	31	ppm FS
AD8450 CMRR	36	ppm FS
AD8450失调漂移	10	ppm FS
AD8450 CMRR漂移	可忽略	ppm FS
总失调误差	77	ppm FS
ADR4540A漂移	40	ppm读数
AD8450增益漂移	30	ppm读数
总增益漂移	70	ppm读数
总误差	0.015	% FS

减少校准时间

系统校准时间可达每通道数分钟，因此减少校准时间便可降低制造成本。若每通道需3分钟，则96通道系统便需要4.8小时来执行校准。电压和电流测量路径有所不同，因为电流极性会发生改变，且失调和增益误差在各种模式下均有所不同，因此需单独校准。若没有低漂移元件，就必须针对每一个模式进行温度校准，导致校准时间非常长。

当AD845x在充电和放电模式之间切换时，内部多路复用器将在到达仪表放大器和其他信号调理电路之前改变电流极性。因此，仪表放大器将始终获得相同的信号，无论处于充电还是放电模式，且增益误差在两种模式下均相同，如图7所示。多路复用器的电阻在充电和放电两种模式下不同，但仪表放大器的高输入阻抗使得此误差可忽略不计。

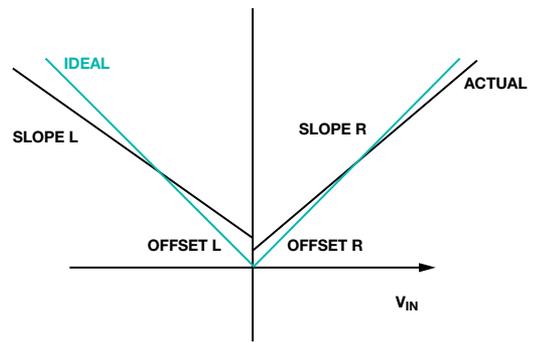
从系统设计角度而言，两种模式下具有相同的失调和增益误差意味着单次校准可消除充电和放电模式下的初始误差，使校准时间减半。此外，AD845x具有极低漂移，对其进行单次室温校准即可，无需在不同温度下进行校准。考虑到整个系统寿命期间所需的校准，节省的时间可转化为成本的大幅下降。

减少纹波

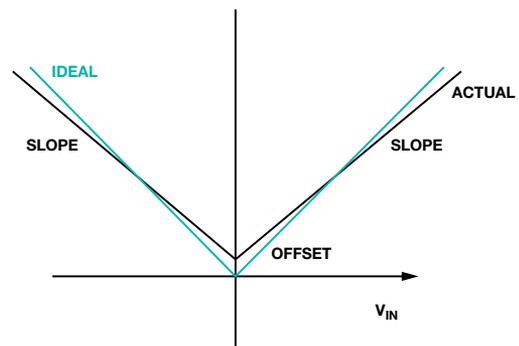
从线性拓扑转换到开关拓扑后，系统设计人员面临的问题之一是电压和电流信号中的纹波。每一个开关电源系统都会产生一些纹波，但在高效率、低成本要求的PC和其他大用量电源管理应用中稳压器模块的推动，技术变革非常快。精心设计电路和PCB布局，可以减少纹波，使得开关电源可以为一个16位ADC供电而不会降低其性能，详见AN-1141应用笔记[用开关稳压器为双电源精密ADC供电](#)。此外，[ADP1878](#)同步降压控制器数据手册提供有关高功率应用的更多信息。大部分开关电源使用单级LC滤波器，但若需要更佳的纹波和更高的系统精度，则双级LC滤波器将有所帮助。

均流控制

AD8450支持方便的纯模拟均流，是结合多通道实现高容量电池化成和测试的快速、高性价比之选。例如，可以利用一个5 V、20 A单通道设计，三个相同的通道均流后可产生5 V、60 A系统。采用AD8450和一些无源器件即可实现均流总线和控制电路。与单通道设计相比，这是一种高性价比方式，因为可以使用低成本功率电子器件，无额外开发时间。详情可参见AD8450数据手册。



OFFSET VOLTAGE AND SLOPE ARE DIFFERENT IN TRADITIONAL SOLUTION



OFFSET VOLTAGE AND SLOPE ARE THE SAME IN AD845x

图7. AD845x在充电和放电模式下具有相同的失调和斜率

(后接第22页)

了解开关调节器的输出，加快电源设计

作者：Aldrick S. Limjoco

简介

最大程度降低开关调节器的输出纹波和瞬变十分重要，尤其是为高分辨率ADC之类噪声敏感型器件供电时，输出纹波在ADC输出频谱上将表现为独特的杂散。为避免降低信噪比(SNR)和无杂散动态范围(SFDR)性能，开关调节器通常以低压差调节器(LDO)代替，牺牲开关调节器的高效率，换取更干净的LDO输出。了解这些伪像可让设计人员成功将开关调节器集成到更多的高性能、噪声敏感型应用中。

本文介绍测量开关调节器中的输出纹波和开关瞬变的有效方法。对这些参数的测量要求非常仔细，因为糟糕的设置可能会导致读数错误，示波器探针信号和接地引线形成的环路会导致产生寄生电感。这样会增加与快速开关瞬变有关的瞬变幅度，因此必须保持较短的连接、有效的方法以及宽带宽性能。此处，采用ADP2114双通道2 A/单通道4 A同步降压DC-DC转换器，演示测量输出纹波和开关噪声的方法。这款降压调节器具有高效率，开关频率最高可达2 MHz。

输出纹波和开关瞬变

输出纹波和开关瞬变取决于调节器拓扑以及外部元件的数值与特性。输出纹波是残余交流输出电压，与调节器的开关操作密切相关。其基频与调节器的开关频率相同。开关瞬变是在开关转换过程中发生的高频振荡。它们的幅度以最大峰峰值电压表示，该值很难精确测量，因为它与测试设置高度相关。图1显示输出纹波和开关瞬变示例。



图1. 输出纹波和开关瞬变

输出纹波考虑因素

调节器的电感和输出电容是影响输出纹波的主要元件。较小的电感会产生更快的瞬变响应，但代价是电流纹波更大；而较大的电感会让电流纹波更小，相应的代价就是瞬变响应较慢。采用低有效串联电阻(ESR)的电容可最大程度减少输出纹波。带电介质X5R或X7R的陶瓷电容是一个不错的选择。通常使用大电容来降低输出纹波，但输出电容的尺寸和个数却是以牺牲成本和PCB面积得来的。

频域测量

对电源工程师而言，测量不需要的输出信号时，考虑频率域是非常有用的，它能提供一种更好的视角，了解输出纹波及其谐波位于哪些离散频率，以及各自对应哪些不同的功率水平。图2显示的是一个频谱的例子。这类信息可帮助工程师确定所选开关调节器是否适合其宽带RF或高速转换器应用。

若要进行频率域测量，可在输出电容两端连接一个50 Ω同轴电缆探针。信号通过隔直电容，终止于频谱分析仪输入端的50 Ω端接电阻。隔直电容可阻止直流电流穿过频谱分析仪，避免直流负载效应。50 Ω传输环境可以最大限度减少高频反射和驻波。

输出电容是输出纹波的主要来源，因此测量点应该尽可能靠近。从信号尖端到接地点的环路应该尽可能比较小，以便尽量减少可能影响测量结果的额外电感。图2显示频域的输出纹波和谐波。ADP2114在指定工作条件下，于基频处产生4 mV p-p输出纹波。

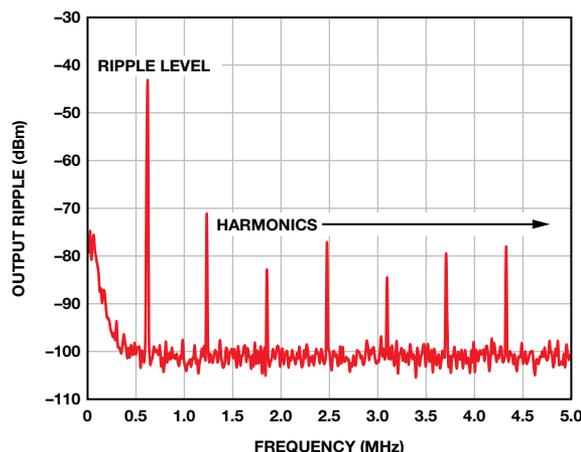


图2. 采用频谱分析仪的频域图

时域测量

采用示波器探针时，不用长接地引线可避免形成接地环路，因为信号尖端和长接地引线形成的环路会产生额外电感和较高的开关瞬变。

测量低电平输出纹波时，使用1×无源探针或50 Ω同轴电缆，而非10×示波器探针，因为10×探针会使信号衰减10倍，从而使低

电平信号降为示波器本底噪声。图3显示的是次优探测方法。图4显示采用500 MHz带宽设置时的波形测量结果。高频噪声和瞬变属于长接地引线形成的环路所造成的测量假信号，并非开关调节器所固有。

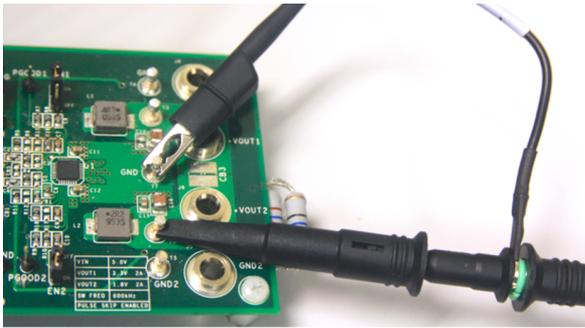


图3. 接地环路产生输出误差

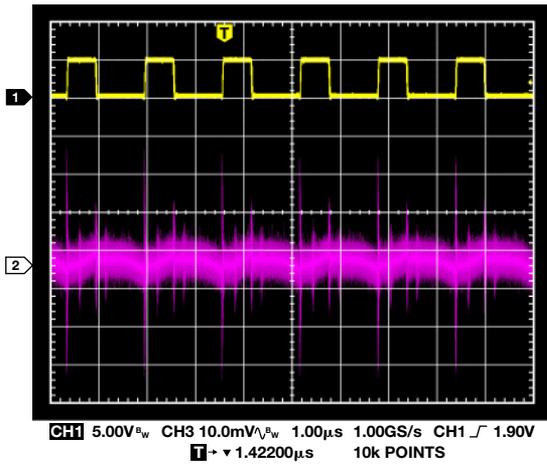


图4. 开关节点(1)和交流耦合输出波形(2)

有几种方法可以减小杂散电感。一种方法是移除标准示波器探针的长接地引线，并将其管体连接至接地基准点。图5显示尖端和管体方法。然而，在本例中，尖端连接错误的调节器输出点，而非直接连接输出电容；正确方法应当是直接与输出电容相连。接地引线已移除，但PCB上走线引起的电感仍然存在。图6显示采用500 MHz带宽设置时的波形结果。因为移除了长接地引线，所以高频噪声有所降低。

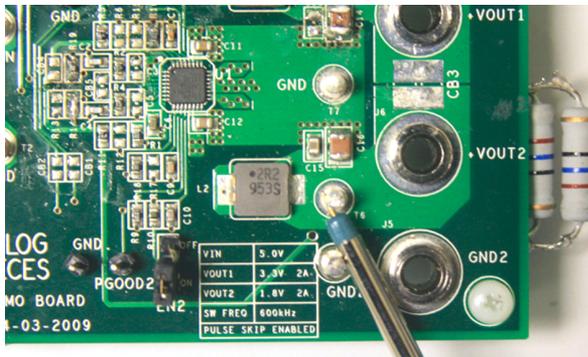


图5. 在开关输出的任意点采用尖端和管体法进行探测

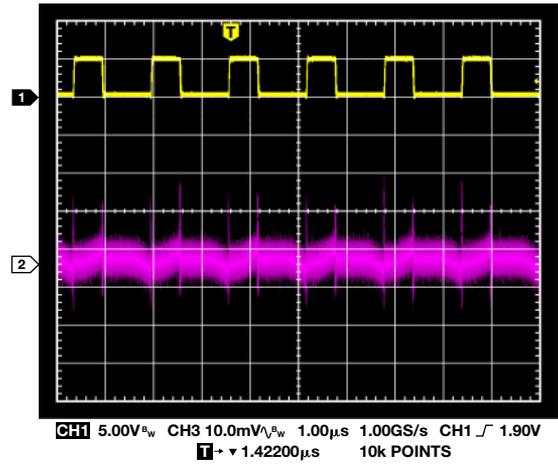


图6. 开关节点(1)和交流耦合输出波形(2)

如图7所示，使用接地线圈在输出电容上直接探测可以产生近乎最佳的输出纹波。开关瞬变的噪声情况有所改善，且PCB上的走线电感大幅下降。但是，纹波上还是明显叠加了低幅度信号轮廓，如图8所示。

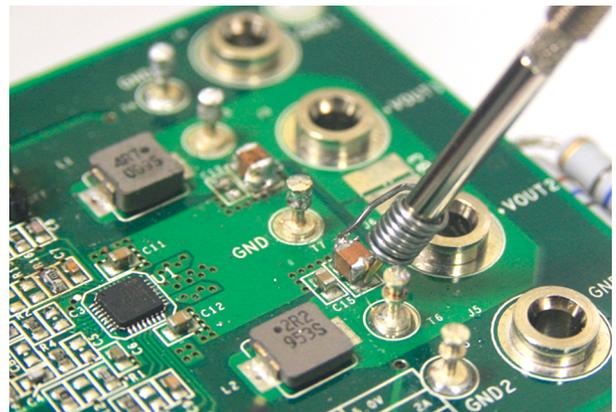


图7. 通过接地线圈，在输出电容上采用尖端和管体法进行探测

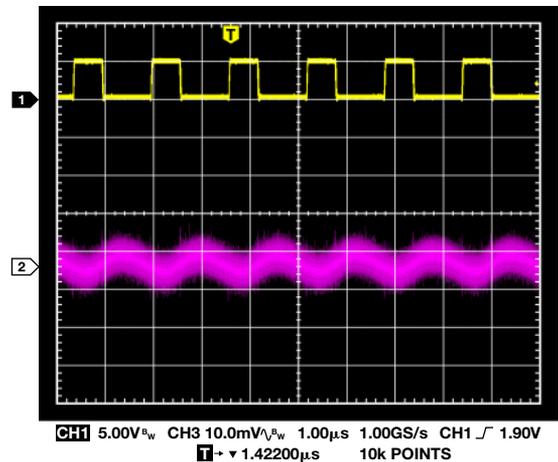


图8. 开关节点(1)和交流耦合输出波形(2)

最佳方法

探测开关输出的最佳方法是使用50 Ω同轴电缆，该电缆维持在50 Ω环境下，并通过可选50 Ω示波器输入阻抗端接。在调节器输出电容和示波器输入之间放置一个电容，可阻止直流电流通过。电缆的另一端可通过非常短的飞线直接焊接到输出电容上，如图9和图10所示。这样可以在宽带宽范围内测量极低电平信号时保持信号完整性。图11显示500 MHz测量带宽下，用尖端和管体法与50 Ω同轴法在输出电容端进行探测的对比。

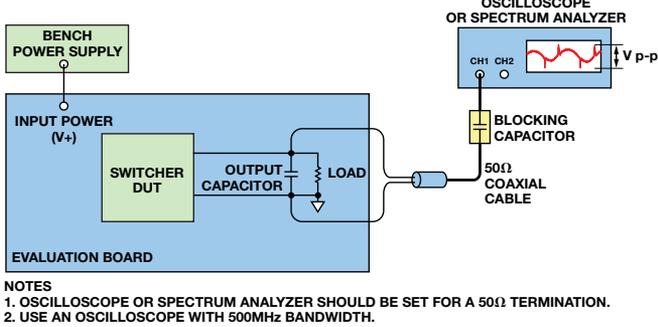


图9. 使用端接50 Ω同轴电缆的最佳探测法

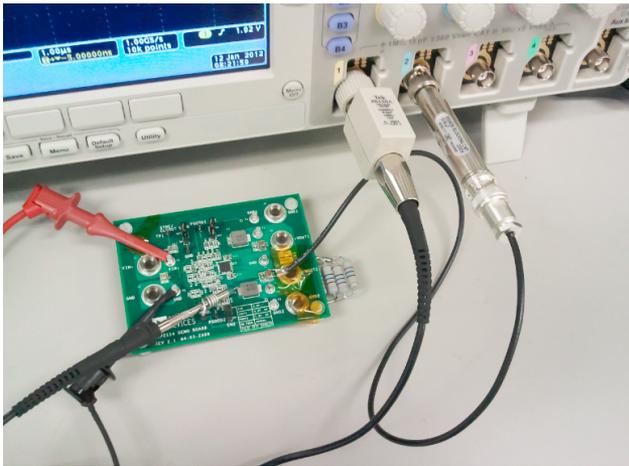


图10. 最佳探测法示例

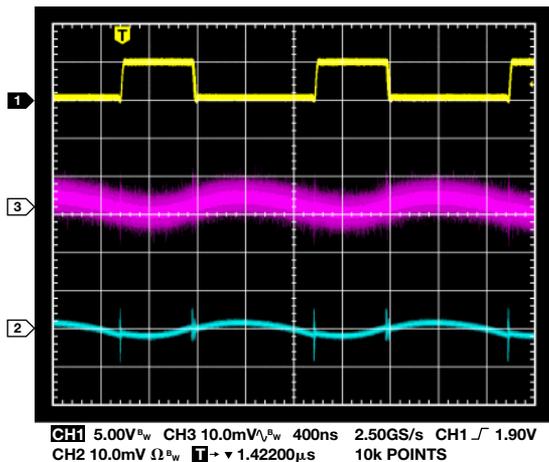


图11. 开关节点(1)、尖端和管体法(3)、50 Ω同轴法(2)

这些方法对比显示，50 Ω环境下使用同轴电缆会产生更为精确的结果，此时噪声较小，即使采用500 MHz带宽设置也是如此。将示波器带宽改为20 MHz可消除高频噪声，如图12所示。ADP2114在时域中产生3.9 mV p-p输出纹波，接近于采用20 MHz带宽设置测得的频域值4 mV p-p。

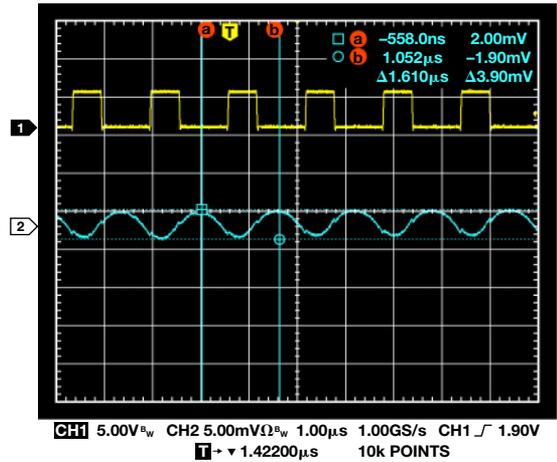


图12. 开关节点(1)和输出纹波(2)

测量开关瞬变

开关瞬变的能量较低，但是频率成分比输出纹波高。这种情况会在开关转换过程中发生，通常标准化为包含纹波的峰峰值。图13显示使用带有长接地引线的标准示波器探头与使用50 Ω同轴端接电缆(500 MHz带宽)的开关瞬变测量结果对比。通常，由长接地引线造成的接地环路会产生比预期更高的开关瞬变。

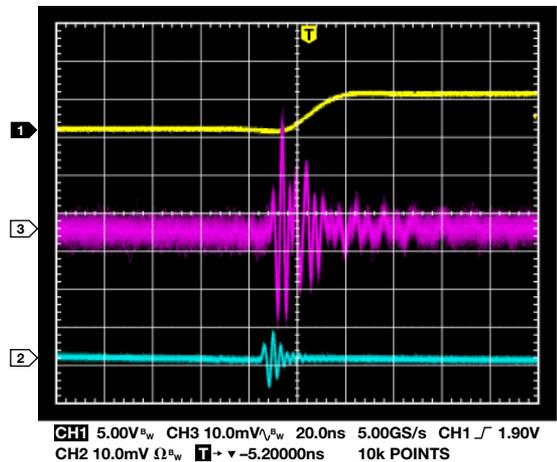


图13. 开关节点(1)、标准示波器探头(3)、50 Ω同轴端接(2)

结论

设计与优化低噪声、高性能转换器的系统电源时，输出纹波和开关瞬变测量方法是非常重要的考虑因素。这些测量方法可实现精确、可再现的时域和频域结果。在较宽的频率范围内测量低电平信号时，维持50 Ω的环境非常重要。进行这项测量的一种简单的低成本方法是使用合理端接的50 Ω同轴电缆。这种方法可用于各类开关调节器拓扑结构。

致谢

感谢以下人员为本文所作的贡献：Pat Meehan，提供出色的监督与技术指导；Donal O’ Sullivan，提供有关测试与测量技术专业知识和；Rob Reeder，提供关于模数转换器的宝贵意见和技术专业知识；Manny Malaki和Miles Ramirez，提供技术支持。

参考文献

电源管理

开关调节器

[测量开关调节器中的输出纹波和开关瞬变](#)。Aldrick Limjoco。AN-1144应用笔记。ADI公司，2013年。

应用笔记01-08-01，修订版01。[输出纹波电压测量](#)。SynQor。

Jim Williams。应用笔记70。[具有100 μV输出噪声的单芯片开关调节器](#)。Linear Technology，1997年。

Aldrick S. Limjoco [aldrick.limjoco@analog.com]于2006年8月加入ADI公司，目前担任应用工程师一职。他毕业于德拉萨大学，获得电子工程学士学位。



Aldrick S. Limjoco

(上接第18页)

结论

AD8450、AD8451和ADP1972简化系统设计，具有优于0.05%的系统精度和超过90%的能效，有助于解决可充电电池制造瓶颈问题，同时为环保技术的普及做出贡献。开关电源可为现代可充电电池的制造提供高性能、高性价比解决方案。

参考文献

[“大容量单体锂离子电池充放电系统研究。”](#) Wang, Jianqiang等人，PEDS2009。

[“锂离子电池生产线中的下线测试与化成工艺。”](#) Wolter, M等人，第9届系统、信号和设备国际多方会议，2012 IEEE

廖文帅 [wenshuai.liao@analog.com]是ADI公司位于马萨诸塞州威明顿的线性产品部门(LPG)的一名营销工程师。他在获得清华大学光学工程硕士学位后，曾在大唐电信集团任3G节点B RF工程师三年。他于2002年8月加入ADI公司。



Wenshuai Liao

该作者的其他文章：

[“宽动态范围的高端电流检测：三种解决方案”](#)

第44卷，第4期

Luis Orozco [luis.orozco@analog.com]是ADI公司工业和仪器仪表部系统应用工程师，主要涉足精密仪器仪表、化学分析和环境监测应用。Luis于2011年2月加入ADI公司。在加入ADI公司前，他拥有十年以上的数据采集设备设计经验。



Luis Orozco

该作者的其他文章：

[“可编程增益TIA最大化光谱系统中的动态范围”](#)

第47卷，第2期

应用工程师问答41——LDO的运行困境：低裕量和最小负载

LDO裕量及其对输出噪声和PSRR的影响

作者：Glenn Morita

基于深亚微米工艺的最新千兆级模拟电路对电源电压的要求越来越低，在有些情况下，还不到1V。这些高频电路往往需要较大的供电电流，因此，可能在散热方面存在困难。设计目标之一是使功耗降至电路性能绝对需要的水平。

开关模式DC-DC转换器是最高效的电源，有些器件效率可超过95%，但其代价是电源噪声，通常在较宽带宽范围内都存在噪声问题。通常用低压差线性调节器(LDO)清除供电轨中的噪声，但也需要，在功耗和增加的系统热负荷之间做出权衡。为了缓解这些问题，使用LDO时，可使输入和输出电压之间存在较小的压差(裕量电压)本文旨在讨论低裕量电压对电源抑制和总输出噪声的影响。

LDO电源抑制与裕量

LDO电源抑制比(PSRR)与裕量电压相关——裕量电压指输入与输出电压之差。对于固定裕量电压，PSRR随着负载电流的提高而降低，大负载电流和小裕量电压条件下尤其如此。图1所示为ADM7160超低噪声、2.5V线性调节器在200mA负载电流和200mV、300mV、500mV和1V裕量电压条件下的PSRR。随着裕量电压的减小，PSRR也会减小，压差可能变得非常大。例如，在100kHz下，裕量电压从1V变为500mV，结果将使PSRR减少5dB。然而，裕量电压的较小变化，从500mV变为300mV，结果会导致PSRR下降18dB以上。

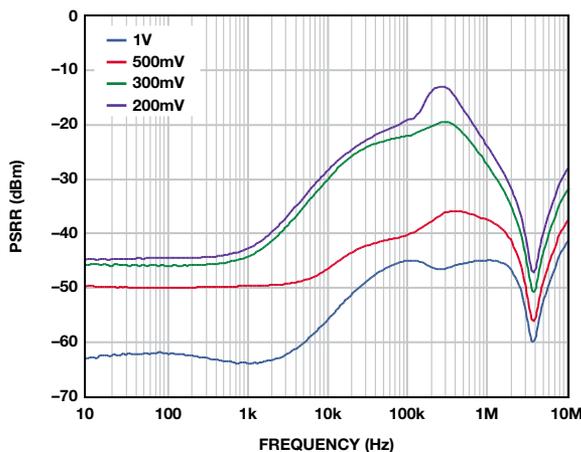
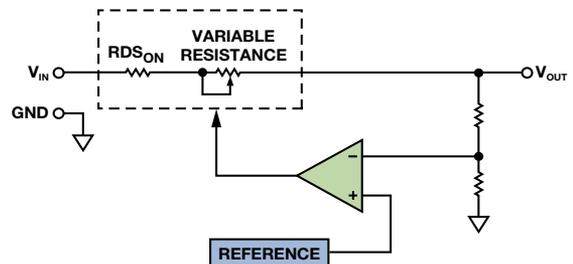


图1. ADM7160 PSRR与裕量。

图2显示了LDO的框图。随着负载电流的增加，PMOS调整元件的增益会减小，它脱离饱和状态，进入三极工作区。结果使总环路增益减小，导致PSRR下降。裕量电压越小，增益降幅越大。随着裕量电压继续减小到一个点，此时，控制环路的增益降至1，PSRR降至0dB。

导致环路增益减小的另一个因素是通路中元件的电阻，包括FET的导通电阻、片内互连电阻和焊线电阻。可以根据压差推算出该电阻。例如，采用WLCSP封装的ADM7160在200mA下的最大压差为200mV。利用欧姆定律，调整元件的电阻约为1Ω，可以把调整元件近似地当作固定电阻与可变电阻之和。

流过该电阻的负载电流导致的压差减去FET的漏极源极工作电压。例如，在1Ω FET条件下，200A的负载电流会使漏极源极电压下降200mV。在估算裕量为500mV或1V的LDO的PSRR时，必须考虑调整元件上的压差，因为调整FET的工作电压实际上只有300mV或800mV。



- NOTES
1. ERROR AMP CONTROLS VALUE OF VARIABLE RESISTOR TO REGULATE OUTPUT VOLTAGE.
 2. AT LOW HEADROOM VOLTAGE, THE VARIABLE RESISTOR IS NEARLY 0Ω.

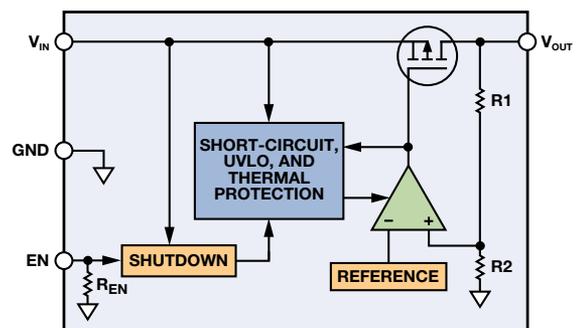


图2. 低压差调节器的框图。

容差对LDO裕量的影响

客户通常要求应用工程师帮助他们选择合适的LDO，以便在负载电流Z条件下从输入电压Y产生低噪声电压X，但在设置这些参数时，往往忽略了输入和输出电压容差这个因素。随着裕量电压值变得越来越小，输入和输出电压的容差可能对工作条件造成巨大的影响。输入和输出电压的最差条件容差始终会导致裕量电压下降。例如，最差条件下的输出电压可能高1.5%，输入电压可能低3%。当通过一个3.8 V源驱动3.3 V的调节器时，最差条件裕量电压为336.5 mV，远低于预期值500 mV。在最差条件负载电流为200 mA的情况下，调整FET的漏极源极电压只有136.5 mV。在这种情况下，ADM7160的PSRR可能远远低于标称值55 dB (10 mA时)。

压差模式下的LDO的PSRR

客户经常会就LDO在压差模式下的PSRR请教应用工程师。开始时，这似乎是个合理的问题，但只要看看简化的框图，就知道这个问题毫无意义。当LDO工作于压差模式时，调整FET的可变电阻部分为零，输出电压等于输入电压与通过调整FET的 $R_{DS\ ON}$ 的负载电流导致的压降之差。LDO不进行调节，而且没有增益来抑制输入端的噪声；只是充当一个电阻。FET的 $R_{DS\ ON}$ 与输出电容一起形成一个RC滤波器，提供少量残余PSRR，但一个简单的电阻或铁氧体磁珠即可完成同一任务，而且更加经济高效。

在低裕量工作模式下维持性能

在低裕量工作模式下，需要考虑裕量电压对PSRR的影响，否则，会导致输出电压噪声水平高于预期。如图3所示的PSRR与裕量电压关系曲线通常可在数据手册中找到，而且可以用来确定给定条件下可以实现的噪声抑制量。

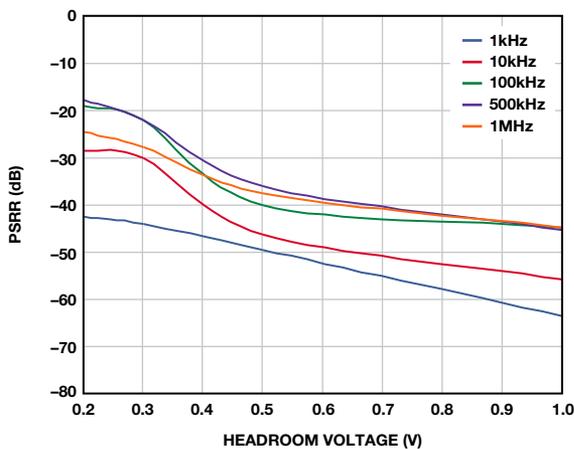


图3. PSRR与裕量电压的关系。

然而，有时候，通过展示LDO的PSRR如何有效滤除源电压中的噪声，可以更加容易地看到这种信息的利用价值。下面的曲线图展示了LDO在不同裕量电压下时，对总输出噪声的影响。

图4展示的是2.5 V ADM7160在500 mV裕量和100 mA负载条件下，相对于E3631A台式电源的输出噪声，该台式电源在20 Hz至20 MHz范围内的额定噪声低于 $350\ \mu\text{V-rms}$ 。1 kHz以下的许多杂散为与60 Hz线路频率整流相关的谐波。10 kHz以上的宽杂散来自产生最终输出电压的DC-DC转换器。1 MHz以上的杂散源于环境中与电源噪声不相关的RF源。在10 Hz至100 kHz范围内，这些测试所用电源的实测噪声为 $56\ \mu\text{V rms}$ ，含杂散为 $104\ \mu\text{V}$ 。LDO抑制电源上的所有噪声，输出噪声约为 $9\ \mu\text{V-rms}$ 。

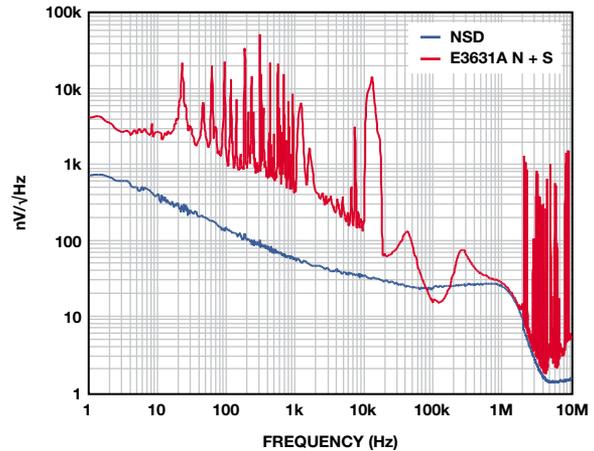


图4. ADM7160噪声频谱密度(裕量为500 mV)

当裕量电压降至200 mV时，随着高频PSRR接近0 dB，100 kHz以上的噪声杂散开始穿过噪底。噪声略升至 $10.8\ \mu\text{V rms}$ 。随着裕量降至150 mV，整流谐波开始影响输出噪声，后者升至 $12\ \mu\text{V rms}$ 。在大约250 kHz处出现幅度适中的峰值，因而尽管总噪声的增加量并不大，但敏感电路也可能受到不利影响。随着裕量电压进一步下降，性能受到影响，与整流相关的杂散开始在噪声频谱中显现出来。图5所示为100-mV裕量条件下的输出。噪声已上升至 $12.5\ \mu\text{V rms}$ 。谐波所含能量极少，因此，杂散噪声只是略有增加，为 $12.7\ \mu\text{V rms}$ 。

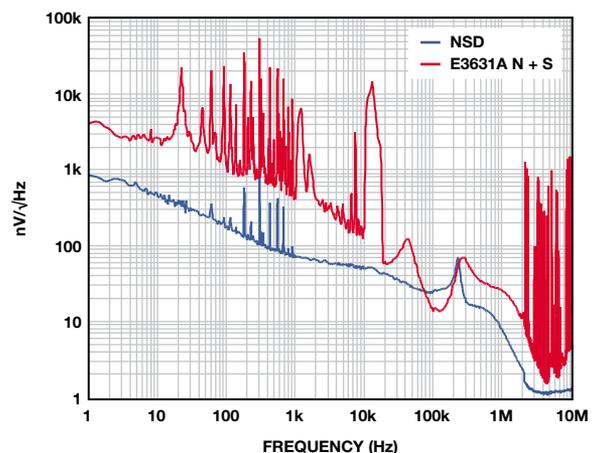


图5. ADM7160噪声频谱密度(裕量为100 mV)

当裕量为75 mV时，输出噪声受到严重影响，整流谐波出现在整个频谱中。Rms噪声升至18 $\mu\text{V rms}$ ，噪声与杂散之和升至27 $\mu\text{V rms}$ 。超过~200 kHz范围的噪声被衰减，因为LDO环路无增益，充当一个无源RC滤波器。当裕量为65 mV时，ADM7160采用压差工作模式。如图6所示，ADM7160的输出电压噪声实际上与输入噪声相同。现在，rms噪声为53 $\mu\text{V rms}$ ，噪声与杂散之和为109 $\mu\text{V rms}$ 。超过~100 kHz范围的噪声被衰减，因为LDO充当一个无源RC滤波器。

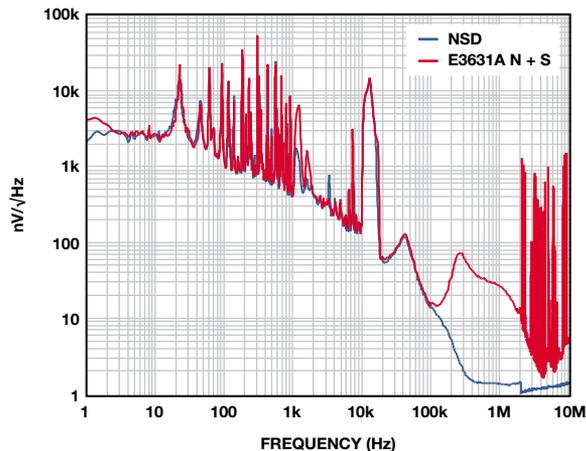


图6. ADM7160在压差模式下的噪声频谱密度

高PSRR、超低噪声LDO

如ADM7150超低噪声、高PSRR调节器一类的新型LDO实际上级联了两个LDO，因此，结果得到的PSRR约为各个级之和。这些LDO要求略高的裕量电压，但能够在1 MHz条件下实现超过60 dB的PSRR，较低频率下，PSRR可以远超100 dB。

图7所示为一个5 V的ADM7150的噪声频谱密度，其负载电流为500 mA，裕量为800 mV。10 Hz至100 kHz范围内，输出噪声为2.2 $\mu\text{V rms}$ 。随着裕量降至600 mV，整流谐波开始显现，但当输出噪声升至2.3 $\mu\text{V rms}$ 时，其对噪声的影响很小。

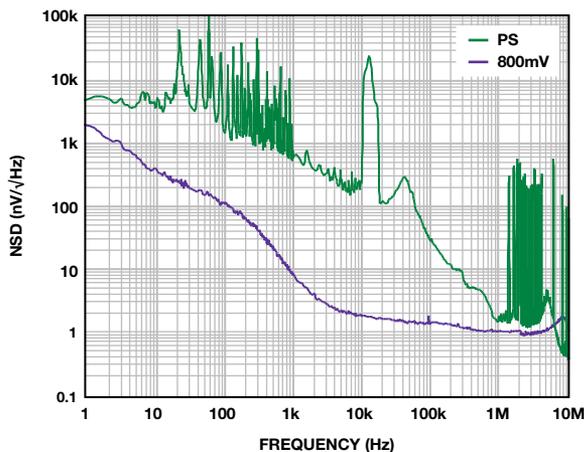


图7. ADM7150噪声频谱密度(裕量为800 mV)

当裕量为500 mV时，可在12 kHz处明显看到整流谐波和峰值，如图8所示。输出电压噪声升至3.9 $\mu\text{V rms}$ 。

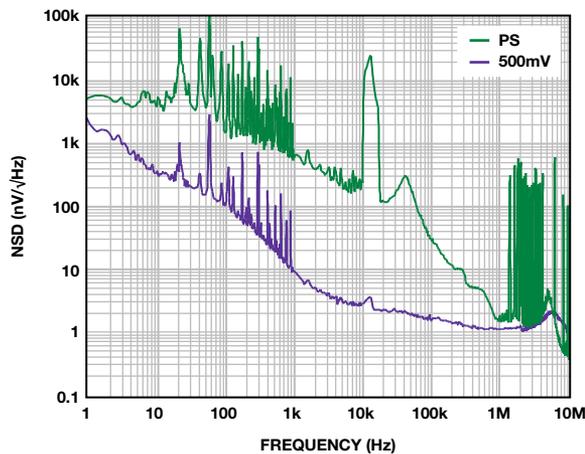


图8. ADM7150噪声频谱密度(裕量为500 mV)

当裕量为350 mV时，LDO采用压差工作模式。此时，LDO再也不能调节输出电压，充当一个电阻，输出噪声升至近76 $\mu\text{V rms}$ ，如图9所示。只有FET的 $R_{DS(on)}$ 和输出端的电容形成的极点衰减输入噪声。

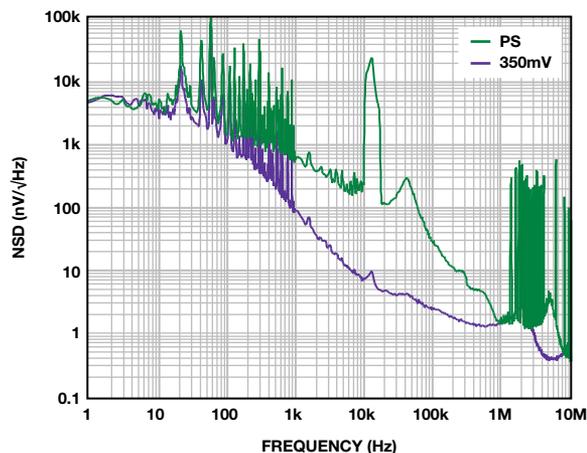


图9. ADM7150在压差模式下的噪声频谱密度

结论

现代LDO越来越多地用于清除供电轨中的噪声，这些供电轨通常通过可以在较宽频谱下产生噪声的开关调节器实现。开关调节器以超高的效率形成这些电压轨，但本身耗能的LDO既会减少噪声，也会导致效率下降。因此，应尽量降低LDO的工作裕量电压。

如前所述，LDO的PSRR为负载电流和裕量电压的函数，会随负载电流的增加或裕量电压的减少而减少，因为，在调整管的工作

点从饱和和工作区移至三极工作区时，环路增益会下降。

通过考虑输入源噪声特性、PSRR和最差条件容差，设计师可以优化功耗和输出噪声，为敏感型模拟电路打造出高效的低噪声电源。

在裕量电压超低的条件下，输入和输出电压的最差条件容差可能对PSRR形成影响。在设计时充分考虑最差条件容差可以确保可靠的设计，否则设计的具有较低的PSRR的电源解决方案，其总噪声也会高于预期。

参考文献

线性调节器

Glenn Morita, [可调节输出低压差稳压器的降噪网络](#)《模拟对话》，第48卷第1期，2014。

Glenn Morita, “[低压差调节器——为什么选择旁路电容很重要。](#)”《模拟对话》，第45卷第1期，2011。

Glenn Morita, [低压差\(LDO\)调节器的噪声源](#)。AN-1120应用笔记。ADI公司，2011。

最小负载电流工作模式——零负载工作模式

作者：Luca Vassalli

作为应用工程师，经常有人问我调节器能否在无负载条件下工作。现代的多数LDO和开关调节器都可在无负载条件下稳定工作，那么，人们为什么要反复问这个问题呢？某些较老的功率器件必须满足最低负载要求才能稳定工作，因为必须补偿的极点之一会受到有效负载电阻的影响，详见“应用工程师问答37——低压差调节器”。例如，图A表明，LM1117的最小负载电流要求为1.7 mA（最高5 mA）。

LM1117-N ELECTRICAL CHARACTERISTICS (continued)

Typicals and limits appearing in normal type apply for $T_J = 25^\circ\text{C}$. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, 0°C to 125°C .

Symbol	Parameter	Conditions	Min ⁽¹⁾	Typ ⁽²⁾	Max ⁽¹⁾	Units
I_{LIMIT}	Current Limit	$V_{\text{IN}} - V_{\text{OUT}} = 5\text{V}$, $T_J = 25^\circ\text{C}$	800	1200	1500	mA
	Minimum Load Current ⁽⁵⁾	LM1117-N-ADJ $V_{\text{IN}} = 15\text{V}$		1.7	5	mA

图A. LM1117的最小负载电流规格

多数较新的器件都支持无负载运行，极少有例外。采用使LDO在任何输出电容(尤其是低DSR电容)条件下保持稳定的相同设计技术来确保无负载条件下的稳定性。对那些要求负载的少数现代器件来说，导致限制的通常是通过调整元件的漏电流，而不是稳定性。怎样才能知道这些呢？阅读数据手册。如果器件要求最低负载，数据手册一定会有所表示。

ADP1740和其他低电压、高电流LDO就属于这类。85°C时，来自集成电源开关的最差条件漏电流约为100 μA ，125°C时为500 μA 。无负载条件下，漏电流会对输出电容充电，直到开关VDS足够低并能使漏电流降至可忽略水平，因此无负载时输出电压升高。数据手册中要求500 μA 的最低负载，如果器件将在高温条件下工作，则建议采用伪负载。相比器件的2-A额定值，该负载还是比较小的。图B所示为ADP1740数据手册规定的最小负载电流。

ADP1740/ADP1741

Data Sheet

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
SENSE INPUT BIAS CURRENT (ADP1740)	SNS_{BIAS}	$1.6\text{V} \leq V_{\text{IN}} \leq 3.6\text{V}$		10		μA
OUTPUT NOISE	$\text{OUT}_{\text{NOISE}}$	10 Hz to 100 kHz, $V_{\text{OUT}} = 0.75\text{V}$		23		$\mu\text{V rms}$
		10 Hz to 100 kHz, $V_{\text{OUT}} = 2.5\text{V}$		65		$\mu\text{V rms}$
POWER SUPPLY REJECTION RATIO	PSRR	$V_{\text{IN}} = V_{\text{OUT}} + 1\text{V}$, $I_{\text{OUT}} = 10\text{mA}$				
		1 kHz, $V_{\text{OUT}} = 0.75\text{V}$		65		dB
		1 kHz, $V_{\text{OUT}} = 2.5\text{V}$		56		dB
		10 kHz, $V_{\text{OUT}} = 0.75\text{V}$		65		dB
		10 kHz, $V_{\text{OUT}} = 2.5\text{V}$		56		dB
		100 kHz, $V_{\text{OUT}} = 0.75\text{V}$		54		dB
100 kHz, $V_{\text{OUT}} = 2.5\text{V}$		51		dB		

¹ Minimum output load current is 500 μA .

² Accuracy when V_{OUT} is connected directly to ADJ. When V_{OUT} voltage is set by external feedback resistors, absolute accuracy in adjust mode depends on the tolerances of the resistors used.

³ Based on an endpoint calculation using 10-mA and 2-A loads. See Figure 6 for typical load regulation performance.

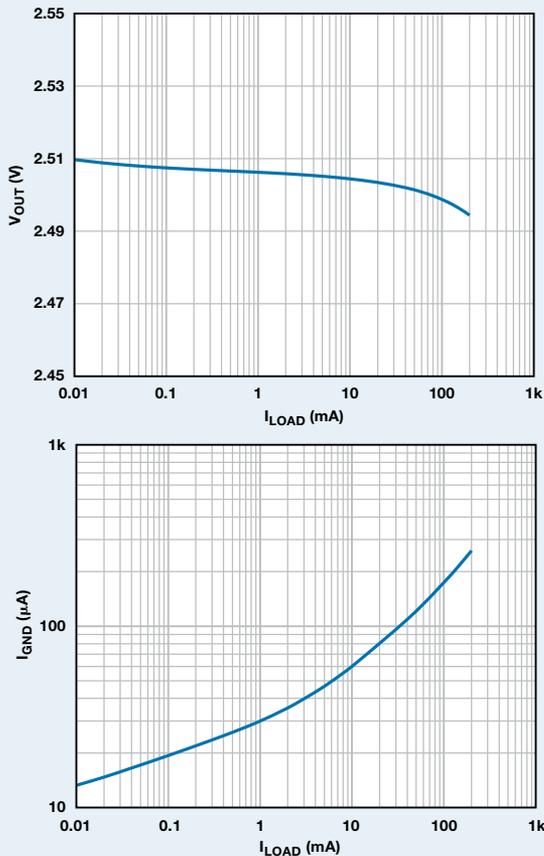
⁴ Dropout voltage is defined as the input to output voltage differential when the input voltage is set to the nominal output voltage. This applies only to output voltages above 1.6 V.

⁵ Start-up time is defined as the time between the rising edge of EN to V_{OUT} being at 95% of its nominal value.

⁶ Current-limit threshold is defined as the current at which the output voltage drops to 90% of the specified typical value. For example, the current limit for a 1.0-V output voltage is defined as the current that causes the output voltage to drop to 90% of 1.0 V, or 0.9 V.

图B. ADP1740的最小负载电流规格

如果数据手册未明确规定最小负载，应该怎么办呢？多数情况下并不需要最小负载。这可能难以令人信服，但是如果需要最小负载，数据手册一定会明确说明。引起困惑的原因在于，数据手册往往包含一些图示，展示了一定工作范围内的技术规格。多数示意图都是对数图，可以显示数十倍频程的负载范围，但对数标尺不能到零。图C展示的是ADM7160输出电压和地电流与负载电流在10 μ A至200 mA范围内的关系。其他图(比如地电流与输入电压的关系图)展示的是多个负载电流条件下的测量值，却不显示零电流下的数据。另外，PSRR、线性调整率、负载调整率和噪声等参数会规定一定的负载电流范围，其中并不包括零，如图D所示。尽管如此，所有这些都表示需要最小负载。



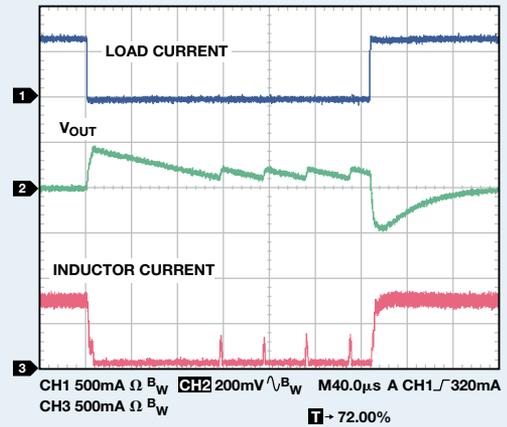
图C. ADM7160输出电压和地电流与负载电流的关系

LOAD REGULATION	$\Delta V_{OUT}/\Delta I_{LOAD}$			
$V_{OUT} < 1.8V$		$I_{LOAD} = 100 \mu A$ to 200 mA	0.006	%/mA
		$I_{LOAD} = 100 \mu A$ to 200 mA, $T_J = -40^{\circ}C$ to $+125^{\circ}C$	0.012	%/mA
$V_{OUT} \geq 1.8V$		$I_{LOAD} = 100 \mu A$ to 200 mA	0.003	%/mA
		$I_{LOAD} = 100 \mu A$ to 200 mA, $T_J = -40^{\circ}C$ to $+125^{\circ}C$	0.008	%/mA

图D. ADM7160负载调节

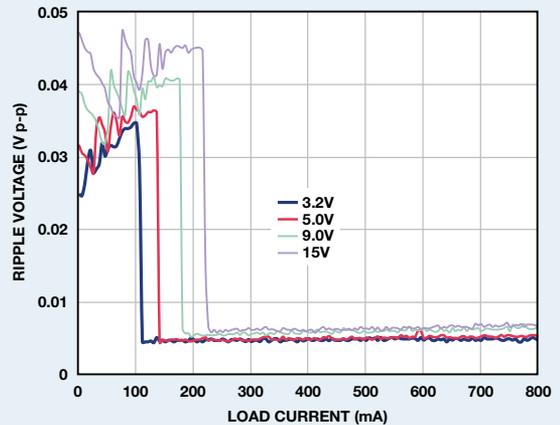
具有节能模式(PSM)的开关调节器的用户往往担心器件在轻负载条件下的工作性能，因为PSM会降低工作频率，跳脉冲工作，带来突发脉冲，或者这些问题同时存在。PSM可以在轻负载条件下降低功耗，提高效率。其不足是输出纹波会显著增加，但器件会保持稳定，可以轻松在无负载条件下正常运行。

如图E所示，当负载在800 mA和1 mA之间切换时，PSM会导致ADP2370高电压、低静态电流降压调节器的纹波增加。在1 mA条件下进行测试并不意味着1 mA就是最小负载。



图E. ADP2370在节能模式下的负载瞬态

图F所示为纹波电压随负载电流变化的情况。在这种情况下，示意图一直变为零。这表明了两点，首先，负载可以为零；第二，无负载条件下的噪声可能不会比1 mA或10 mA条件下的噪声差。



图F. ADP2370输出纹波与负载电流的关系

结论

多数现代调节器均可在零负载电流条件下稳定工作，但是，如果有疑问，请查询数据手册。谨慎为上。对数图不会变为零，测试并非始终都在零负载电流条件下进行，但不得由此推断，调节器在无负载条件下不能工作，即使数据手册未列出无负载条件下的数据。对于开关调节器，节能模式下出现纹波是正常现象，并不表示器件不稳定。

参考文献

购者自慎

线性调节器

开关调节器

Patoux, Jerome. “应用工程师问答37——低压降压调节器，” 《模拟对话》，第41卷第2期，2007。

作者简介

Glenn Morita [glenn.morita@analog.com]于1976年获得华盛顿州立大学电气工程学士(BSEE)学位。毕业后加入Texas Instruments公司，期间参与研制旅行者号太空探测用红外分光仪。之后，Glenn一直从事仪器仪表、军用和航空航天以及医疗行业的装置设计工作。2007年，他加入ADI公司，成为华盛顿州贝尔维尤电源管理产品团队的一名应用工程师。他拥有25年以上的线性和开关模式电源设计经验，所设计电源的功率范围从微瓦到千瓦不等。Glenn拥有两项利用体热能量给植入式心脏除颤器供电方面的专利，以及另外一项延长外部心脏除颤器电池使用寿命的专利。闲暇时，他喜欢收集矿石、雕琢宝石、摄影和逛国家公园。

Luca Vassalli [luca.vassalli.luca@analog.com]加盟ADI公司已超过12年，历任多种职位。参与了多种模拟系统的支持和设计工作，包括光学通信、无线系统、医疗诊断设备、测试设备等。Luca现为ADIsimPower™ 开发团队的一员，在高性能系统电源的设计、仿真、原型制作和测试方面与客户密切合作。Luca获瑞士沃州工程师管理学院(Haute Ecole d'Ingénierie et de Gestion du Canton de Vaud)电机工程学学士学位，获北卡州立大学电机工程学硕士学位。



Glenn Morita

该作者的其他文章:

[可调输出低压差调节器的降噪网络](#)

第48卷第1期



Luca Vassalli

尽管CAN节点与总线传输同步，但是，由于两个同时传输的节点之间存在传播延迟，所以不会完全同步。要让仲裁切实发挥作用，传播延迟不能过大，否则，较快的节点可能在检测到较慢节点传输的位状态之前就对总线进行采样了。最差条件下的传播延迟为两个最远节点间延迟的两倍。在图3中，如果节点A和B是总线上相隔最远的节点，则至关重要的参数是双向传播时间，即 T_{PropBA} 与 T_{PropAB} 之和。

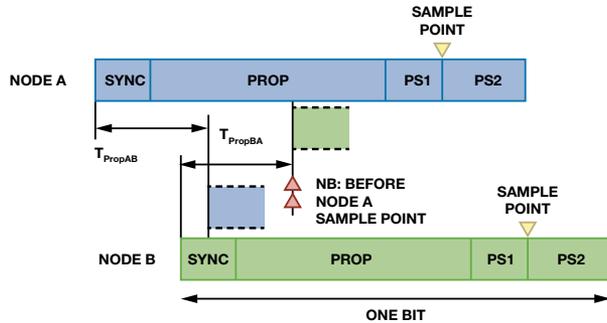


图3. 实际条件下两个CAN节点间的仲裁(含传播延迟)

总传播延迟由通过电缆、两个CAN控制器I/O和两个CAN收发器的双向传播时间构成。CAN控制器I/O并不是传播延迟的主要贡献者，往往可以忽略不计，但进行彻底评估时必须予以考虑。循环时间由从TxD到CANH/CANL、再回到RxD的传播延迟构成。电缆传播延迟取决于电缆和距离，典型值为5 ns/m。

总传播延迟由通过电缆、两个CAN控制器I/O和两个CAN收发器的双向传播时间构成。CAN控制器I/O并不是传播延迟的主要贡献者，往往可以忽略不计，但进行彻底评估时必须予以考虑。循环时间由从TxD到CANH/CANL、再回到RxD的传播延迟构成。电缆传播延迟取决于电缆和距离，典型值为5 ns/m。

隔离的影响

隔离条件下，在计算双向传播延迟时，必须考虑额外的因素。相比光耦合器，数字隔离器可减少传播延迟，但即使是最快的隔离式CAN收发器在这方面也与较慢的非隔离式收发器相当。如果允许的总传播延迟保持不变，隔离系统中，最大电缆长度较短，但可以重新配置CAN控制器，以提高允许的总传播延迟。

传播延迟的补偿

为了补偿因较长总线或隔离增加的传播延迟，必须为CAN控制器设置与时序和同步相关的特定参数。在配置控制器时，不只是选择一个数据速率，而是要设置决定着控制器所用位时间的变量。面向振荡器或内部时钟的波特率预分频器(BRP)设置时间量子(TQ)，位时间为TQ的倍数。振荡器的硬件选择，以及BRP和每位时间TQ数的软件配置设定数据速率。

控制器的位时间分为三个或四个时间段，如图3所示。每位时间的TQ总数包括一个同步以及传播延迟(PROP)、相位段1(PS1)和相位段2(PS2)的设定数量。有时候，会把PROP和PS1加起来。配置调节采样点，以支持传播延迟和再同步。

把采样点设在位时间的稍后部分可以支持更长的传播延迟，但就如总数据速率一样，采样点取决于其他时序变量，这些变量都有自己的限制。例如，内部时钟/振荡器可能固定不变，只能使用整数BRP和TQ数。因此，特定电缆长度要求的理想数据速率可能根本无法实现，因此，必须缩短电缆，或者降低数据速率。

再同步会使PS1加长，PS2缩短，加长量和缩短量为同步跳宽(SJW)规定的TQ数，因此，PS2不得短于SJW。SJW所需TQ数取决于CAN控制器的时钟容差，对于SJW和PS2，晶振一般支持最小TQ数。

CAN控制器的配置

为了实现节点间时序可靠、同步可靠的稳健网络，系统必须能承受所选数据速率和CAN控制器时钟条件下的传播延迟。如果不能，可以选择降低数据速率、缩短总线或者使用不同的CAN控制器时钟速率。配置过程包括以下三个步骤。

第一步：检查时钟和预分频器——匹配数据速率

先核实在给定目标数据速率和CAN控制器时钟条件下，有哪些可能的配置。TQ间隔必须基于时钟和各种BRP值计算，可能组合只有那些TQ间隔为位时间的整数倍的组合。根据所处系统设计阶段，也可能考虑其他CAN控制器时钟速率。在表1所示计算示例中，给定的最大数据速率为1 Mbps，使用的是一个Microchip® MCP2515独立CAN控制器和一个内置CAN控制器的ADSP-BF548 Blackfin处理器。MCP2515 f_{OSC} 取决于所使用的外部硬件振荡器，而ADSP-BF548 f_{SCLK} 则取决于硬件CLKIN和内部PLL设置(VCO的CLKIN乘数，SCLK的VCO分频)。只有CAN控制器时钟和BRP(整数个TQ)的某些组合支持1 Mbps的数据速率，如粗体所示。这会限制位时序的设置，因此一旦选择某个总线数据速率，只有部分选项可用。

表1. 给定f和BRP时1 Mbps速率下的TQ数

MCP2515; 1 Mbps速率下的TQ数				
f_{OSC}	BRP = 1	BRP = 2	BRP = 3	BRP = 4
40	20	10	6.667	5
38	19	9.5	6.333	4.75
30	15	7.5	5	3.75
20	10	5	3.333	2.5
10	5	2.5	1.667	1.25

ADSP-BF548; 1 Mbps速率下的TQ数				
f_{SCLK}	BRP = 5	BRP = 6	BRP = 7	BRP = 8
133	26.6	22.167	19	16.625
100	20	16.667	14.286	12.5
50	10	8.3333	7.143	6.25
40	8	6.667	5.714	5

第二步：确定位段配置

下一步是确定每个位段要求的TQ数。最困难的情况是在1Mbps的数据速率下支持最大传播延迟，例如，电缆长40米，隔离式节点。理想情况下，应对位时间段进行配置，使采样点在位中尽量晚。在表1中，对于每个整数的TQ总数，一个TQ必须提供给SYNC段，PS2(或TSEG2)段必须足够大，以容纳CAN控制器信息处理时间(只要BRP大于4，MCP2515为2 TQ，ADSP-BF548为小于1 TQ)。另外，对于MCP2515，PROP和PS1最多可以有8 TQ；对于ADSP-BF548，TSEG1 (PROP + PS1)最多可以为16 TQ。

图4和图5分别展示了MCP2515和ADSP-BF548的可能总TQ配置，对于1Mbps速率条件下的有效时钟和BRP组合，可支持最近采样点。MCP2515的最佳TQ总数为19，要求38MHz的硬件振荡器和1的BRP。对于ADSP-BF548，TQ总数为5的情况除外，所有配置至少为85%采样点，但最佳设置是10 TQ，要求 $f_{SCLK} = 50$ MHz且BRP=5。

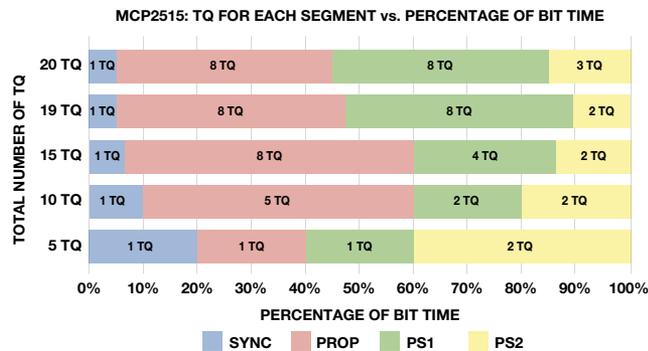


图4. MCP2515的可能TQ总数配置 (速率为1 Mbps, 最大传播延迟)

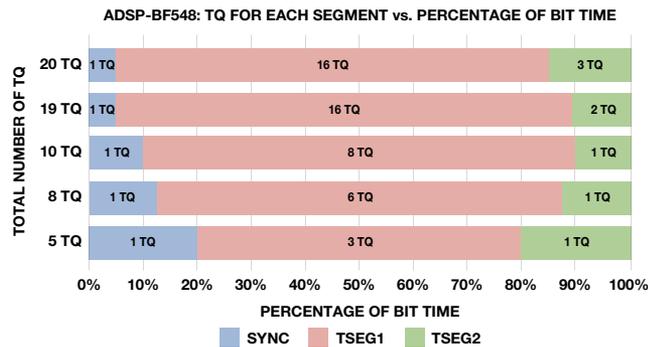


图5. ADSP-BF548的可能TQ总数配置 (速率为1 Mbps, 最大传播延迟)

第三步：使收发器/隔离延迟和总线长度与配置相匹配

在帮助CAN控制器实现最佳采样点以后，最后一步是比较允许的传播延迟与使用的CAN收发器/隔离器和总线长度。设ADSP-BF548最佳配置为10 TQ ($f_{SCLK} = 50$ MHz, BRP = 5)，可能实现的最大传播延迟为900 ns。对于集成隔离式电源的ADM3053隔离式CAN收发器，数据手册中的最大环路延迟(TxD关闭，接收器处于非活动状态)为250 ns。必须使其增加一倍(500 ns)，以便同时支持总线最远两端的两个节点处的发射延迟和接收延迟。

设电缆传播延迟为5ns/m，ADSP-BF548可以支持40米的总线长度(根据ISO11898规范，此为1Mbps条件下的最大值)，ADSP-BF548的位时间总共为10 TQ，TSEG2位段仅1 TQ。实际上，略早的采样点就够了，因为一个节点上的极端收发器传播延迟甚至很可能导致简单的再传输(由数据链路层CAN控制器自动处理)，但是，由于CAN控制器I/O与CAN收发器之间存在小延迟，因此建议把采样点配置到尽量靠后的点。

结论

隔离有利于提高鲁棒性，但同时也会增加发射和接收两个方向的传播延迟。必须使该延迟增加一倍，以支持两个节点参与仲裁。如果系统允许的传播延迟是固定的，在增加隔离措施之后，可以减少电缆长度或数据速率。另一种方法是重新配置CAN控制器，使其支持最大传播延迟，以保证支持所需的数据速率和总线长度，即使是在节点采取了隔离措施的条件。

参考文献

控制器局域网(CAN)收发器

数据隔离器

隔离式控制器局域网(CAN)—视频

Marais, Hein. 如何计算控制器参数使隔离式CAN(控制器局域网)网络以1 Mbps的速度运行。

O'Brien, Maurice. “设计适合工业、电信和医疗应用的鲁棒隔离式FC/PMBus数据接口”。《模拟对话》，第48卷第3期，2014。

Watterson, Conal. AN-1123应用笔记。控制器局域网(CAN)实施指南。ADI公司，2012年。

Conal Watterson博士 [conal.watterson@analog.com]现为ADI公司接口与隔离技术部门(ITG)的收发器应用工程师，在爱尔兰利默里克工作。他于2003年获得利默里克大学计算机工程学士学位，随后在利默里克大学自动化研究中心(ARC)从事现场总线诊断研究工作，2005年获工程学硕士学位。其后在利默里克大学电路与系统研究中心(CSRC)和电信价值链研究中心(CTVR)研究嵌入式软件的监控和可靠性，于2010年获博士学位。



Dr. Conal Watterson

全球总部

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司

深圳市福田区
益田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司

北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编: 100085
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

亚洲技术支持中心

免费热线电话: 4006 100 006
电子邮箱:
china.support@analog.com
技术专栏:
www.analog.com/zh/CIC
样品申请:
www.analog.com/zh/sample
在线购买:
www.analog.com/zh/BOL
在线技术论坛:
ezchina.analog.com