现实世界信号处理电路、系统和软件技术交流论坛

# Analog Dialogue

## 本期介绍

- <u>2 编者寄语,新</u>产品简介
- 3 精密旋变数字转换器测量角位置和速度
- 9 可调节输出低压差稳压器的降噪网络
- 12 如何在对电桥传感器进行电路设计时避免陷入困境
- 15 双环路时钟发生器可清除抖动并提供多个高频输出
- 19 电磁流量计可在工业应用中实现高精度
- 27 深入了解差动放大器



www.analog.com/zh/analogdialogue

# 编者寄语

#### 本期介绍

#### 精密旋变数字转换器测量角位置和速度

旋变器在初级绕组和次级绕组间实现磁耦合,以便测量旋转部件 的精确角位置。旋变器可用于工业电机控制、伺服器、机器人、 混合动力和全电动汽车中的动力系统单元以及其他许多应用中。 旋变器在这些应用中可以耐受严苛条件,是恶劣环境下军用系统 的完美选择。(第3页)

#### 可调节输出低压差稳压器的降噪网络

噪声对于高性能模拟电路的设计人员而言极为重要,尤其是高速 时钟、ADC、DAC、VCO和PLL。降低噪声的关键是保持驱动 电路的低压差调节器(LDO)噪声增益接近单位增益,且不影响交 流性能或直流增益。一个简单的RC网络即可降低可调节输出LDO 的输出噪声。(第9页)

#### 如何在对电桥传感器进行电路设计时避免陷入困境

传感器产生的电气信号通常很小,因此需要高增益。此外,它们 可能会叠加到大共模电压或直流失调上。精密仪表放大器可以提 供高增益,选择性地放大两个输入电压之间的差异,同时抑制两 个输入中的共模信号。这可以实现信号的数字化、存储或将其用 于控制过程。(第12页)

#### 双环路时钟发生器可清除抖动并提供多个高频输出

随着数据转换器的速度和分辨率不断提升,对具有更低相位噪声的 更高频率采样时钟源的需求也在不断增长。时钟输入面临的抖动是 设计师在设计蜂窝基站、军用雷达系统和要求高速和高性能时钟信 号的其他设计时面临的众多性能瓶颈之一。(第15页)

#### 电磁流量计可在工业应用中实现高精度

从炼油厂到自动售货机等工业应用要求具有精确的温度、压力和 流量测量。食品行业的产品灌装或油罐和油罐车之间石油交换的 流量精确控制会直接影响利润。本文概述流量计技术,重点描述 高精度电磁流量计。(第19页)

#### 深入了解差动放大器

经典的四电阻差动放大器似乎很简单,但其在电路中的性能不 佳。本文从实际生产设计出发,讨论了分立式电阻、滤波、交流 共模抑制和高噪声增益的不足之处。为了获得稳定且值得投入生 产的设计,应仔细考虑噪声增益、输入电压范围、阻抗比和失调 电压规格。(第27页)

Scott Wayne [scott.wayne@analog.com]

## 产品目录: 第48卷 第1期

所有ADI产品数据手册都可在www.analog.com/zh网站查到,只需在搜索 框中输入产品型号即可。

#### 1月

四通道、	低噪声、	RRIO运算放力	大器	ADA4084-4
双向零漂	原移电流检	验测放大器		AD8417/AD8418A

#### 2月

双通道、16位、1 MSPS逐次	逼近型ADC	AD7903
符合JESD204B标准的四通道	1. 16位、	
125 MSPS流水线式ADC		. AD9656

DAC+® <b>DAC AD9142A</b>	i道、16位、1600 MSPS	双通道、
0 MHz正交解调器 ADRF6820	ZPLL和VCO的695 MHz	集成PLI
热插拔的双通道I <sup>2</sup> C隔离器ADM3260	、隔离式DC-DC转换器、	集成隔离
离器ADuM124x	i道、2.5 kV增强隔离型数	双通道、
ADAU1452	naDSP®音頻处理器	SigmaDS
	择幕显示的HDMI® <b>收发器</b>	带屏幕显
	幕显示的HDMI交叉点。	带屏幕显

#### 3月

2/4/8通道、12位、1 MSPS逐次逼近型ADCAD7091R-x
6通道、16位、250 kSPS同步采样ADCAD7656A/AD7656A-1
18位、100 kSPS/500 kSPS逐次逼近型ADC AD7989-1/AD7989-5
低失调、宽带宽、低噪声运算放大器 ADA4077-1
集成PMBus接口、用于隔离式电源的数字控制器ADP1050
用于电池测试应用的降压/升压PWM控制器ADP1972
16位nanoDAC <sup>®</sup> 型DACAD5683
集成2 ppm/°C基准电压源的10位
nanoDAC型DAC AD5310R/AD5311R
集成2 ppm/°C基准电压源的12/14/16位nanoDAC型DACAD568xR
12通道、24位、192 kHz差分输出DACADAU1962
12通道、24位、192 kHz差分输出DACADaU1962 具有4 A峰值输出电流的半桥隔离式 <b>驱动器</b> ADuM3224/ADuM4224
12通道、24位、192 kHz差分输出DAC
12通道、24位、192 kHz差分输出DACADAU1962 具有4 A峰值输出电流的半桥隔离式 <b>驱动器</b> ADuM3224/ADuM4224 用于测试和监控电池的模拟 <b>前端</b> ADu8450 用于降压调节器、电压监控器、
12通道、24位、192 kHz差分输出DAC

## -Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967 年创办的技术杂志,至今已经连续出版48年,主要讨论有关模拟信号、数 字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志目前提供 两种版本。在线版每月发行一期;印刷版每年发行四期。作为对在线版中 技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔 记、新产品简介、在线研讨会、已发表文章等及时信息;以及"集锦"栏目, 其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接 网址。感兴趣的读者也可以至*Analog Dialogue*档案库www.analog.com/ library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创 刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问www.analog. com/library/analogDialogue/china/subscribe.html。欢迎提出您的宝贵 意见:Facebook:www.facebook.com/analogdialogue;模拟对话博 客:ez.analog.com/blogs/analogdialogue,电子邮件:dialogue.editor@ analog.com或编辑*Scott Wayne*, [scott.wayne@analog.com]。

## 精密旋变数字转换器测量 角位置和速度

作者: Jakub Szymczak、Shane O'Meara、Johnny S. Gealon和Christopher Nelson De La Rama

#### 简介

旋变器和机电传感器可用来精确测量角位置,以可变耦合变压器 的方式工作,其初级绕组和两个次级绕组之间的磁耦合量根据旋 转部件(转子)位置而改变,转子通常安装在电机轴上。旋变器可 部署在工业电机控制、伺服器、机器人、混合动力和全电动汽车 中的动力系统单元以及要求提供精确轴旋转的其他许多应用中。 旋变器在这些应用中可以长期耐受严苛条件,是恶劣环境下军用 系统的完美选择。

标准旋变器的初级绕组位于转子上,两个次级绕组位于定子上。而 另一方面,可变磁阻旋变器的转子上无绕组,其初级和次级绕组均 在定子上,但转子的凸极(裸露极点)将次级正弦变化耦合至角位置。 图1显示经典和可变磁阻旋变器。



图1. 经典旋变器与可变磁阻旋变器

如等式1所示,当正弦信号激励初级绕组*R1-R2*时,在次级绕组上 会产生一个感应信号。耦合至次级绕组的信号大小与相对于定子的 转子位置成函数关系,其衰减系数称为旋变器转换比。由于次级绕 组机械错位90°,两路正弦输出信号彼此间的相位相差90°。旋变器 输入和输出电压之间的关系如等式2和等式3所示。等式2为正弦信 号,等式3为余弦信号。

$$R1 - R2 = E_0 \sin \omega t \tag{1}$$

$$S3 - S1 = T \times E_0 \sin \omega t \times \sin \theta \tag{2}$$

$$S2 - S4 = T \times E_0 \sin \omega t \times \cos \theta \tag{3}$$

其中, $\theta$ 是轴角, $\omega$ 是激励信号频率, $E_0$ 是激励信号幅度,T是旋变器转换比。

两路输出信号由轴角的正弦和余弦信号调制。激励信号以及正弦 和余弦输出信号的图示如图2所示。正弦信号在90°和270°时具有 最大幅度,余弦信号在0°和180°时具有最大幅度。



图2. 旋变器电气信号示意图

旋变器传感器有一组独特的参数,在设计时应予以考虑。最重要的 电气参数以及相关的典型规格汇总在表1中。

#### 表1. 旋变器关键参数

电气参数	典型范围	单位	说明
输入电压	3–7	V rms	建议施加在旋变器初级绕组R1 – R2的激励信号幅度
输入频率	50-20,000	Hz	建议施加在旋变器初级绕组R1 – R2的激励信号频率
转换比	0.2–1.0	V/V	初级和次级绕组信号幅度比
输入阻抗	100–500	Ω	旋变器输入阻抗
相移	±25	度	施加在初级绕组(R1 – R2)上的激励信号和次级绕组(S3 – S1, S2 – S4)上的正弦/余弦信号之间的相移
极点对	1–3		每次机械旋转的电气旋转数

#### 旋变数字转换器

采用正弦波参考信号激励初级绕组会在次级绕组上产生两路电磁感 应差分输出信号(正弦信号和余弦信号)。旋变数字转换器(RDC)在 旋变器和系统微处理器之间实现接口,采用这些正弦和余弦信号解 码电机轴的角位置和旋转速度。

大部分RDC使用Type-II跟踪环路计算位置和速度。Type-II环路 采用二阶滤波器,确保静止或恒定速度输入信号的稳态误差为零。 RDC对两路输入信号进行同步采样,为跟踪环路提供数字化数 据。使用这类环路的RDC最新实例,是ADI的完整10位至16位跟 踪转换器AD2S1210,其片内可编程正弦振荡器提供初级绕组的 激励信号。

如表1所示,典型旋变器需要一个低阻抗的3Vrms至7Vrms信号, 才能驱动初级绕组。RDC采用5V电源供电,提供典型值为7.2V p-p差分信号的激励输出。该信号的幅度和驱动能力无法满足旋变 器的输入规格。此外,旋变器最高可将信号衰减5倍,因此旋变器 输出幅度不符合RDC输入幅度要求,如表2所示。

对此问题的一种解决方案是使用差分放大器增压初级端的正弦信号。 该放大器必须要能够驱动低至100 Ω的负载。常见的做法是以大信 号驱动初级端,以获得良好的信噪比。随后,便能以电阻分压器衰 减输出正弦和余弦信号。

在很多工业和汽车应用中,噪声环境下使用RDC会使正弦和余弦 线路上感应高频噪声。为了解决这一问题,应尽可能靠近RDC放 置一个简单的差分低通滤波器。图3显示集成放大器和滤波器的典 型旋变数字转换器接口。



图3. 典型旋变系统框图

#### 表2. AD2S1210的RDC重要参数和数值

#### 工作原理

图4显示RDC的工作框图。转换器通过产生一个输出角φ连续跟踪 轴角θ,然后将其反馈并与输入角进行比较。当转换器跟踪位置时, 两个角度之间的误差最小。



图4. AD2S1210工作原理图

为了测量误差,将正弦和余弦输入分别乘以 $\cos(\phi)$ 和 $\sin(\phi)$ :

 $E_0 \sin \omega t \times \sin \theta \cos \phi (\text{for } S3 - S1)$ <sup>(4)</sup>

$$E_0 \sin \omega t \times \cos \theta \sin \phi (\text{for } S2 - S4) \tag{5}$$

然后, 求两者之差:

 $E_0 \sin \omega t \times (\sin \theta \cos \phi - \cos \theta \sin \phi) \tag{6}$ 

最后,使用内部产生的合成基准解调信号:

$$E_0\left(\sin\theta\cos\phi - \cos\theta\,\sin\phi\right) \tag{7}$$

对于较小的角度误差( $\theta - \phi$ ),运用三角恒等式 $E_0$  (sin  $\theta$  cos  $\phi -$  cos  $\theta$  sin  $\phi$ ) =  $E_0$  sin ( $\theta - \phi$ ),即大致等于 $E_0$  ( $\theta - \phi$ )。 $E_0$  ( $\theta - \phi$ ) 是转子角度误差和转换器数字角度输出之差。Type-II跟踪环路消除了误差信号。完成该操作后, $\phi$ 等于旋转角 $\theta$ 。

#### RDC重要参数

选择合适的器件之前,工程师必须考虑表征旋变数字转换器的一系 列参数。表2显示AD2S1210的RDC重要参数和规格,这些参数和 规格奠定了同类一流转换器的基础。

参数	典型值	単位	说明
输入电压	2.3–4.0	V p-p	正弦和余弦输入的差分信号范围
锁相范围	$\pm 44$	度	RDC产生的激励信号与正弦和余弦输入之间的相移
角度精度	±2.5	弧分	RDC角度精度
分辨度	10, 12, 14, 16	位	RDC分辨率
速度精度	2	LSB	RDC提供的速度精度
跟踪速率	3125, 1250, 625, 156	rps	特定分辨率下的跟踪能力
建立时间	2.2, 6, 14.7, 66	ms	特定分辨率下针对179°步进变化的转换器响应时间

#### 误差源

完整系统的精度由RDC精度,以及旋变器、系统架构、线缆、激励缓冲器和正弦/余弦输入电路的误差所确定。最常见的系统误差 来源是幅度失配、信号相移、失调和加速。

幅度失配是正弦和余弦信号达到峰值幅度(余弦为0°和180°,正弦 为90°和270°)时,它们的峰峰值幅度之差。失配可以是旋变器绕组 的变化产生的,也可以是旋变器和RDC正弦/余弦输入之间的增益 产生的。等式3可以重新改写为:

$$S2 - S4 = T \times (1 + \delta) \times E_0 \sin \omega t \times \cos \theta$$
 (8)

其中, δ是余弦信号相对于正弦信号的幅度失配百分比。静态位置 误差ε以弧度表示, 定义如下:

$$\varepsilon = \frac{\delta}{2} \sin(2\theta)$$
 (9)

等式9显示幅度失配误差以转速的两倍振荡, δ/2最大值等于45°的 奇数倍,并且在0°、90°、180°和270°时无误差。对于12位RDC 而言,0.3%幅度失配将产生大约1 LSB的误差。

RDC可接受来自旋变器的差分正弦和余弦信号。旋变器移除载波 上的所有直流分量,因此必须添加一个V<sub>REF</sub>/2直流偏置,以确保对 于RDC而言,旋变器输出信号在正常工作范围内。SIN和SINLO 输入或COS和COSLO输入之间的任何直流偏置失调都会引起额 外的系统误差。

在正弦和余弦信号载波相互反相的象限内,共模失调引起的误差更 严重。当位置范围为90°至180°,以及270°至360°时,就会出现这 种情况,如图5所示。两端点之间的共模电压会使差分信号产生两 倍于共模电压的失调。RDC是比率式的,因此输入信号幅度感知 变化会导致位置产生误差。



图6显示哪怕正弦和余弦信号的差分峰峰值幅度相等,输入信号的 感知幅度也有所不同。在135°和315°时,误差最大。在135°时,理 想系统中A=B,但存在失调时A  $\neq$  B,因此产生了感知幅度失配。



图6. 直流偏置失调

误差的另一个来源是差分相移,即旋变器正弦和余弦信号之间的 相移。受耦合影响,所有旋变器上都会出现一些差分相移。只要 存在微小的旋变残余电压或正交电压,即表示出现较小的差分相 移。如果正弦和余弦信号线路的电缆长度不等,或者驱动不同的 负载,也会产生相移。

余弦信号相对正弦信号的差分相位可以表示为:

$$S2-S4 = T \times E_0 \sin(\omega t + \alpha) \times \cos\theta$$
 (10)

其中, α是差分相移。

求解α引起的误差,便可得到误差项ε:

$$\varepsilon = \frac{\alpha^2}{2} \times 0.5 \tag{11}$$

其中, α和ε的单位为弧度。

大部分旋变器还会在激励参考信号和正弦/余弦信号之间产生相移,导致额外的误差*ε*:

$$\varepsilon = 0.53 \times \alpha \times \beta \tag{12}$$

其中, β是正弦/余弦信号和激励参考信号之间的相移。

通过选择具有较小残余电压的旋变器、确保正弦和余弦信号采取 完全相同的处理方式并消除参考相移,则可将此误差降至最小。 在静态工作条件下,激励基准信号和信号线之间的相移不会影响转 换器精度,但由于转子阻抗和目标信号的无功分量,运动中的旋变 器会产生速度电压。速度电压位于目标信号象限内,它仅在运动时 产生,在静态角度下并不存在。其最大幅度为:

Speed\_Voltage = 
$$\frac{Motor_Speed}{Excitation_Frequency}$$
 (13)

在实际旋变器中,转子绕组同时含有无功和阻性分量。当转子存在 速度但又处于静止状态时,阻性分量会在参考激励中产生非零相移。 激励的非零相移与速度电压共同导致跟踪误差,可近似计算如下:

$$\varepsilon = \beta \times \text{Speed Voltage}$$
 (14)

为了补偿旋变器参考激励和正弦/余弦信号之间的相位误差,AD2S1210采用内部滤波后的正弦和余弦信号来合成与参考频率载波相位一致的内部参考信号。它通过确定正弦或余弦(取较大者,以改善相位精度)的过零并评估旋变器参考激励相位,便可降低参考信号和正弦/余弦输入信号之间的相移至10°以内,并在±44°相移情况下工作。合成参考模块的框图如图7所示。



相比Type-I环路,Type-II跟踪环路的优势是恒定速度下不会产生位 置误差。然而,哪怕在完美平衡的系统中,加速度也会产生误差项。 加速度产生的误差量由控制环路响应确定。图8显示AD2S1210的 环路响应。





环路加速度常数Ka可以表示为:

$$K_{a} = \frac{k1 \times k2 \times c^{2} (1-a)}{T^{2} (1-b)}$$
(15)

其中,环路系数随分辨率、输入信号幅度和采样周期的变化而改变。AD2S1210在每个CLK<sub>IN</sub>周期中进行两次采样。

加速度产生的跟踪误差便可计算如下:

Tracking Error = 
$$\frac{\text{Input Acceleration}}{K_a}$$
 (16)

图9显示不同分辨率设置下的角度误差与加速度的关系。



图9. 角度误差与加速度的关系

#### 表3. RDC系统响应参数

参数	说明	10位分辨率	12位分辨率	14位分辨率	16位分辨率
k1	ADC增益	输入电压/基准电压 = (3.15/2)/2.47(标称值)			
k2	误差增益	$12\pi  imes 10^{6}$	$36\pi  imes 10^6$	$164\pi  imes 10^6$	$132\pi  imes 10^{6}$
a	补偿器 零点系数	8187/8192	4095/4096	8191/8192	32,767/32,768
b	补偿器 极点系数	509/512	4085/4096	16,359/16,384	32,757/32,768
с	积分器增益	1/2 <sup>20</sup>	1/2 <sup>22</sup>	$1/2^{24}$	$1/2^{26}$
Т	采样周期	1/(CLK <sub>IN</sub> /2)			

#### 输入滤波器

为获得最佳的系统精度,可将旋变器输出直接连接至AD2S1210 SIN、COS、SINLO和COSLO引脚,减少失配或相移。但是,该 方法并非始终有效。可能需要衰减旋变器的正弦和余弦信号,以 匹配RDC的输入规格;由于环境噪声干扰严重,可能需要对信号 进行过滤,并且旋变器的连接器还可能需要提供ESD或短路保护。 图10显示旋变器和AD2S1210之间的典型接口电路。串联电阻和 二极管提供适当的保护,降低外部事件(如ESD或电源/接地短路) 的能量。这些电阻和电容部署了低通滤波器,可以减少由于驱动 电机而耦合至旋变器输入端的高频噪声。可能还需要衰减旋变器 的正弦和余弦输入信号,以便符合RDC的输入电压规格。这可以 通过添加一个电阻RA来实现。AD2S1210集成内部偏置电路,可 将SIN、SINLO、COS和COSLO偏置为V<sub>REF</sub>/2。该微弱的偏置 可轻松过载,一种简单的实现方法是采用47 kΩ电阻R<sub>B</sub>,它可将信 号偏置为2.5V。



#### 激励缓冲器

通常需要使用缓冲器来驱动旋变器的低阻抗输入。有很多种方法可 以部署该激励缓冲器,本文介绍其中的两种方法。第一种电路常用 于汽车和工业设计中,第二种电路以高输出电流放大器代替标准推 挽式架构,简化了设计。

图11所示之高电流驱动器可放大参考振荡器的输出,并对其进 行电平转换操作。驱动器使用双通道、低噪声、精密运算放大器 AD8662,以及一个分立式发射极跟随器输出级。缓冲器翻版电路 提供全差分信号,驱动旋变器的初级绕组。



图11. 使用运算放大器AD8662的高电流参考 缓冲器(具有推挽式输出)

该高电流缓冲器提供针对标准旋变器优化的驱动能力、增益范围和 带宽,可进行调节以便满足特定应用和传感器的要求,但其复杂的 设计带来了一系列缺点,比如元件数、PCB尺寸、成本和进行修改 以满足特定应用所需的工程设计时间。

通过采用放大器代替AD8662,可以优化该设计,放大器提供直 接驱动旋变器所需的高输出电流,简化了设计,无需使用推挽级。 图12中的高电流驱动器采用高电流双通道运算放大器AD8397,该 器件具有轨到轨输出,可以放大参考振荡器输出信号并对其进行电 平转换,优化旋变器接口。AD8397具有低失真、高输出电流和宽 动态范围特性,非常适合与旋变器一同使用。在32 Ω负载情况下, 该器件具有310 mA电流能力,无需使用传统的推挽级便可为旋变 器提供所需的电源,从而简化驱动器电路,并降低功耗。翻版电路 提供全差分信号,驱动初级绕组。AD8397采用8引脚SOIC封装, 额定工作温度为-40°C至+125°C扩展工业温度范围。



#### 图12. 基于运算放大器AD8397的高电流参考缓冲器

可以修改无源元件值,以改变输出幅度和共模电压;输出幅度由放 大器增益R2/R1设置,而共模电压由R3和R4设置。

电容C1和电阻R2组成低通滤波器,最大程度降低EXC和EXC输出 端的噪声。应当以最大程度降低载波的相移为标准选择电容。激励 输出和正弦/余弦输入之间的总相移不应超过RDC的锁相范围。电 容为可选元件,因为经典旋变器可以很好地过滤高频分量。 图13显示AD8397参考缓冲器与传统推挽电路的对比。FFT分析仪测量AD2S1210激励信号的基波和谐波功率。



图13. 缓冲器AD8397与推挽缓冲器AD8662

在两种配置中,基波功率几乎没有差异,但缓冲器AD8397的谐波 更低。虽然AD8397电路的失真略低,但两个缓冲器的性能相当。 相比传统电路,省略推挽级可以简化设计、减少空间并降低功耗。

#### 结论

与旋变数字转换器AD2S1210一同使用时,旋变器可以为电机控制 应用的位置和速度测量提供高精度、性能稳定的控制系统。为了获 得最佳的整体性能,需要使用基于AD8662或AD8397的缓冲器电 路以放大激励信号,同时提供旋变器所需的驱动强度。为了使系 统更为完整,可以按需采用基本输入电路提供信号调理。如同所 有混合信号机电一体化信号链,设计精确系统时必须十分仔细地 考虑到所有误差来源。AD2S1210具有可变的分辨率,可以生成 参考信号,并集成片内诊断功能,是旋变器应用的理想RDC解决 方案。该器件同时提供工业级和汽车级产品。

#### 参考文献

电路笔记CN-0276:高性能、10位至16位旋变数字转换器 电路笔记CN-0192:用于AD2S1210旋变数字参考信号输出的高 电流驱动器

## 作者简介

Jakub Szymczak [jakub.szymczak@analog.com] 是 爱尔兰利默里克精密转换器部的应用工程师。他从波 兰弗罗茨瓦夫理工大学毕业并获得电气工程硕士学位 后,于2007年加入ADI公司。

Shane O'Meara [shane.omeara@analog.com] 是 ADI公司的应用工程师。他于2011年加入ADI公司, 就职于爱尔兰利默里克的精密转换器应用部门。他毕 业于利默里克大学,获电子工程学士学位。



Johnny S. Gealon [johnny.gealon@analog.com] 毕 业于菲律宾棉兰老州立大学伊利甘理工学院并获得电 子和通信工程学士学位。在任职于菲律宾ROHMLSI Design公司PCB布局工程师三年之后,他修完了台湾 省国立台北大学的IC设计研究生学分。Johnny于2011 年加入ADGT,第一年任职HAD和PMP产品的测试 开发工程师,目前是一名PAD产品应用工程师。



#### Christopher Nelson De La Rama

[christopher.delarama@analog.com] 是ADI公司的产品应用工程师。他于2011年加入ADI公司位于菲律宾甲米地垂亚斯将军城的产品应用部。Christopher毕业于菲律宾圣卡洛斯大学(科技中心),并获得电子和通信工程学士学位。



# 可调节输出低压差稳压器的 降噪网络

作者: Glenn Morita

#### 简介

低压差稳压器(LDO)可用来为高速时钟、模数转换器、数模转换器、压控振荡器和锁相环这些电路供电。噪声对于高性能模拟电路的设计人员而言极为重要。降低噪声的关键是保持LDO噪声增益接近单位增益,且不影响交流性能或直流闭环增益。

本文描述简单的RC网络如何降低可调节输出低压差稳压器的输出 噪声。本文通过实验数据来演示这一简单方法的有效性。虽然RC 网络的主要目的是降噪,但它也能改善电源抑制和负载瞬态响应。 图1显示典型可调节输出LDO的简化框图。输出电压V<sub>OUT</sub>等于基准 电压与误差放大器直流闭环增益的乘积:V<sub>OUT</sub>=V<sub>R</sub>×(1+R1/R2), 其中(1+R1/R2)是误差放大器的直流闭环增益。

误差放大器噪声V<sub>N</sub>和基准电压噪声V<sub>RN</sub>放大相同的倍数,使输出 噪声与设定的输出电压成比例增加。这使得输出电压上的噪声比 参考电压高但小于2倍输出噪声适度增加但在敏感应用中哪怕这种 适度增加都有可能无法接受。



图1. 显示内部噪声源的可调节LDO简化框图

#### LD0噪声

LDO的主要噪声源是内部基准电压和误差放大器。当今的器件 工作时内部偏置电流为几百nA或更低,可实现高达15 μA的静态电 流。这些小电流需要使用高达1 GΩ的偏置电阻,使得误差放大器 和基准电压电路相比分立式部署更为噪杂。典型LDO采用电阻分 压器设置输出电压,因此噪声增益等于交流闭环增益,其结果与 直流闭环增益相同。

#### 降低LD0噪声

两种降低LDO噪声的主要方法是过滤基准电压,以及降低误差放大器的噪声增益。某些LDO可采用外部电容过滤基准电压。事实上,

许多所谓的超低噪声LDO都需要使用外部降噪电容来实现其低噪声 性能。这项技术的缺点是误差放大器噪声和任何残留的基准电压噪 声依然会通过交流闭环增益放大。这使得噪声与输出电压成正比。 降低误差放大器的噪声增益可使LDO的输出噪声不随输出电压 上升而大幅增加。不幸的是,这对于固定输出LDO而言是不可行 的,因为反馈节点不易获得。然而幸运的是,该节点在可调节输 出LDO中容易获得。

图2显示的是一个可调节输出LDO,其中R1和R2设置输出电压。 由R3和C1构成的网络可降低误差放大器的交流增益。为确保具有 低相位裕量(或者非单位增益稳定)LDO的稳定性,选择R3将放大 器的高频增益设为1.1左右。如需降低1/f区的噪声,则需选择C1 将低频零点设为10 Hz以下。



图2. 降低可调节输出LDO噪声增益的简单RC网络

图3将交流闭环增益(其降噪网络经过适当设计)与开环增益以及未 经过修改的闭环增益进行比较。采用降噪网络后,在大部分带宽 中交流增益接近单位增益,因此基准电压噪声和误差放大器噪声 放大的程度较低。



图3. LDO环路增益与频率的关系(带降噪网络)

图4显示降噪网络对ADP125 LDO噪声谱密度的影响。该曲线比较了使用和不使用降噪网络时,4 V电压下的噪声谱密度,以及单位增益下的噪声谱密度。

可看到在20 Hz至2 kHz范围内,噪声性能得到了极大的改善。在R1 和C1组成的零点之上,采用降噪网络的噪声特性与单位增益时基本 相同。噪声谱密度曲线在20 kHz以上融合,这是因为误差放大器的 闭环增益与开环增益相交,无法进一步降低噪声增益。



图4. 可调节输出LDO ADP125的噪声谱密度

#### 电源抑制

此频率范围内的电源抑制比(PSRR)同样得到了改善。PSRR衡量电路抑制电源输入端出现的外来信号(噪声和纹波),使这些干扰信号不至于破坏电路输出的能力。PSRR定义为:PSRR=VE<sub>IN</sub>/VE<sub>OUT</sub>。这还可以用dB表示:PSR =  $20 \times \log(VE_{IN}/VE_{OUT})$ ,其中VE<sub>IN</sub>和 VE<sub>OUT</sub>为出现在输入端和输出端的外来信号。

对于大部分模拟电路, PSR用于为电路内部供电的引脚。然而, 对于LDO, 输入引脚不仅为内部电路供电, 还为稳压输出提供负 载电流。

#### 改善PSR

使用降噪网络降低可调节输出LDO输出噪声还有另一个优势,即还能改善低频PSR。图2中的R1、R3和C1形成超前-滞后网络,其零点大致在1/(R1×C1)处,极点大致在1/(R3×C1)处。超前-滞后网络为补偿环路提供正馈功能,因此能改善PSR。对于低于闭环增益和开环增益融合的频率而言,若改善的量以dB表示,则数值约为20×log(1+R1/R3)。

图5显示降噪网络对可调节输出LDO ADP7102所产生的影响。若输出为9V,则R1 = 64 k $\Omega$ 、R2 = 10 k $\Omega$ 、R3 = 1 k $\Omega$ 、C1 = 1  $\mu$ F。 R1和C1在大约2.5 Hz时建立的零点证明10 Hz以上PSRR得到了改善。在100 Hz至1 kHz范围内,总PSRR增加约17 dB。改善情况 直到约20 kHz处才有所下降;在该处,开环增益和闭环增益融合。



图5. 使用和不使用降噪网络的可调节输出LDO ADP7102/ADP7104的PSRR

#### 瞬态负载改善

降噪网络还能改善LDO的瞬态负载响应。同样,R1、R3和C1执 行补偿环路的前馈功能。负载瞬态的高频分量——由未经衰减的 误差放大器检测——允许误差放大器快速响应负载瞬态。图6显 示使用与不使用降噪网络时的ADP125负载瞬态响应情况。使用 降噪网络后,LDO能在50 μs内响应负载瞬态,而不使用降噪网 络时为500 μs。



图6. 可调节输出LDO ADP125的瞬态负载响应 (a)不使用降噪网络(b)使用降噪网络

#### 对启动时间的影响

降噪网络的一个缺点是它会极大地增加启动时间。图7显示使用与 不使用降噪网络时的ADP125启动时间。正常启动时间约为 600 μs。若C1 = 10 nF,则启动时间增至6 ms,若C1 = 1 μF,则 增至600 ms。对于电路完全上电后不再开关LDO的应用而言,启 动时间增加应该不是问题。





#### 结论

通过添加一个简单的RC降噪网络,便可明显改善可调节输出LDO 的噪声、电源抑制和瞬态性能,为高速时钟、模数转换器、数模 转换器、压控振荡器和锁相环等噪声敏感型应用带来极大的优势。

ADP125、ADP171、ADP1741、ADP1753、ADP1755、 ADP7102、ADP7104和ADP7105等LDO均具有这种通用架构, 并将极大地受益于降噪网络的使用。该技巧可用于与图2所示相似 的LDO架构,在该架构中,基准电压噪声和误差放大器噪声均由直 流闭环增益放大,因此输出噪声与输出电压成比例关系。

较新的超低噪声LDO——比如ADM7151——不会得益于此降噪网络,因为该架构采用单位增益LDO误差放大器,所以基准电压等于输出电压。此外,内部基准电压滤波器极点低于1Hz,可极大地过滤基准电压,并消除几乎全部基准电压噪声影响。

#### 参考文献

Glenn Morita, 低压差调节器——为什么旁路电容的选择很重要, *模拟对话*, 第45卷第1期, 2011年。

Glenn Morita,应用笔记AN-1120,低压差(LDO)调节器的噪声 源,ADI公司,2011年。

#### 作者简介

Glenn Morita [glenn.morita@analog. com] 于1976年获得华盛顿州立大学电气 工程学士(BSEE)学位。毕业后加入Texas Instruments公司,期间参与研制旅行者号 太空探测用红外分光仪。之后,Glenn一直 从事仪器仪表、军用和航空航天以及医疗行 业的装置设计工作。2007年,他加入ADI 公司,成为华盛顿州贝尔维尤电源管理产 品团队的一名应用工程师。他拥有25年以



上的线性和开关模式电源设计经验,所设计电源的功率范围从微瓦 到千瓦不等。Glenn拥有两项利用体热能量给植入式心脏除颤器供 电方面的专利,以及另外一项延长外部心脏除颤器电池使用寿命的 专利。闲暇时,他喜欢收集矿石、雕琢宝石、摄影和逛国家公园。

# 如何在对电桥传感器进行 电路设计时避免陷入困境

作者: Gustavo Castro和Scott Hunt

仪表放大器可以调理传感器生成的电信号,从而实现这些信号的数 字化、存储或将其用于控制信号一般较小,因此,放大器可能需要 配置为高增益。另外,信号可能会叠加大共模电压,也可能叠加 较大直流失调电压。精密仪表放大器可以提供高增益,选择性地 放大两个输入电压之间的差异,同时抑制两个输入中共有的信号。

惠斯登电桥是这种情况的经典例子,但像生物传感器一类的原电池 具有类似的特性。电桥输出信号为差分信号,因此,仪表放大器是 高精度测量的首选。理想情况下,无负载电桥输出为零,但仅当所 有四个电阻均完全相同时,这种情况方为真。假如有一个以分立式 电阻构建的电桥,如图1所示。最差情况差分失调Vos为

$$V_{OS} = \pm V_{EX} \frac{TOL}{100} \quad (1)$$

其中, V<sub>EX</sub>为电桥激励电压, TOL为电阻容差(单位为百分比)。



#### 图1. 惠斯登电桥失调

例如,在各元件的容差均为0.1%且激励电压为5 V时,差分失调 可以高达±5 mV。如果需要400的增益来实现所需电桥灵敏度,则 放大器输出端的失调变成±2 V。假设放大器由同一电源驱动,并 且其输出可以轨到轨摆动,则仅电桥失调就可能消耗掉80%以上 的输出摆幅。在行业要求电源电压越来越小的趋势下,这个问题 只会变得更加糟糕。

传统的三运放仪表放大器架构(如图2所示)有一个差分增益级,其 后为一个减法器,用于移除共模电压。增益施加于第一级,因此, 失调放大的倍数与目标信号相同。因此,将其移除的唯一方法是在 参考(REF)端施加反电压。这种方法的主要不足在于,如果放大器 的第一级已经饱和,则调节REF上的电压并不能更正失调。克服这 点不足的几种方法包括:

- 根据具体情况,以外部电阻对电桥分流,但对于自动化生产 来说,这是不现实的,而且在出厂后是无法调整的
- 减少第一级增益,通过微调REF上的电压来移除失调,并再 添一个放大器电路以实现所需增益
- 减少第一级增益,以高分辨率ADC完成数字化输出,并在 软件中移除失调

后两种选项还需要考虑最差情况下与原始失调值的偏差,从而进一步减少第一级的最大增益。这些解决方案并不理想,因为它们需要额外的电源、电路板空间或成本,来达到高CMRR和低噪声的目标。另外,交流耦合并不是测量直流或超慢移动信号的一种选择。



间接电流反馈(ICF)仪表放大器(如AD8237和AD8420)可在放大之前移除失调。图3显示ICF拓扑结构原理图。



图3. 间接电流反馈仪表放大器拓扑结构

该仪表放大器的传递函数在形式上与经典三运放拓扑结构的传递 函数相同,其计算公式为

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \left(V_{+IN} - V_{-IN}\right) + V_{REF}$$
(2)

由于输入之间的电压等于反馈(FB)与参考(REF)端子之间的电压 时,放大器的反馈要求可得到满足,因此,我们可将该公式重写为

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \left(V_{FB} - V_{REF}\right) + V_{REF} \quad (3)$$

这意味着,引入一个等于反馈和参考端子之间失调的电压,即使 在存在大输入失调的情况下,也可将输出调整为零伏特。如图4所 示,该调整可以通过以下方法实现:从一个简单的电压源(如低成 本DAC)或者来自嵌入式微控制器的滤波PWM信号,通过电阻R<sub>A</sub> 将一个小电流注入反馈节点。





#### 设计步骤

据等式(3), R<sub>1</sub>与R<sub>2</sub>之比将增益设为:

$$G = \left(1 + \frac{R_2}{R_1}\right) \quad (4)$$

设计师必须确定电阻值。较大电阻值可降低功耗和输出负载,较 小值可限制FB输入偏置电流和输入阻抗误差。如果R<sub>1</sub>和R<sub>2</sub>的并联 组合大于约30 kΩ,则电阻开始引起噪声。表1显示了一些建议值。

$\mathbf{R}_1$ (k $\Omega$ )	$\mathbf{R}_2$ (k $\Omega$ )	増益
无	短路	1
49.9	49.9	2
20	80.6	5.03
10	90.9	10.09
5	95.3	20.06
2	97.6	49.8
1	100	101
1	200	201
1	499	500
1	1000	1001

表1. 各种增益的推荐电阻(1%电阻)

为了简化R<sub>A</sub>值的查找过程,假设采用双电源运行模式,有一个接 地REF端子和一个已知的双极性调整电压V<sub>A</sub>。这种情况下的输出 电压可通过以下公式计算:

$$V_{OUT} = \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_A}\right) V_{IN} - \frac{R_2}{R_A} V_A \quad (5)$$

注意,从V<sub>A</sub>至输出的增益为反相。V<sub>A</sub>的增加会使输出电压降低, 比值为R<sub>2</sub>和R<sub>A</sub>之比。此比值下,可以针对给定的输入失调,使调 整范围达到最大。由于调整范围指向增益之前的放大器输入,因 此,即使在低分辨率源的情况下,也可实施微调。由于RA一般都 比R<sub>1</sub>大得多,因此,我们可以得到等式(5)的近似值:

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) V_{IN} - \frac{R_2}{R_A} V_A \quad (6)$$

为了找到一个 $R_A$ 值以允许最大失调调整范围 $V_{IN(MAX)}$ ,在给定调整 电压范围 $V_{A(MAX)}$ 的情况下,使 $V_{OUT} = 0$ ,求 $R_A$ ,结果得到

$$R_A = \left(\frac{R_1 R_2}{R_1 + R_2}\right) \frac{V_{A(MAX)}}{V_{IN(MAX)}} \quad (7)$$

其中,V<sub>IN(MAX)</sub>为传感器预期的最大失调。等式(5)同时显示,调整 电路的插入会修改从输入到输出的增益。即使如此,其影响一般也 很小,增益可以重新计算为:

$$Gain = \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_A}\right) \quad (8)$$

一般地,对于单电源电桥调理应用,参考端的电压应大于信号地。 如果电桥输出可以在正负间摆动,情况尤其如此。如果基准电压 源由一个低阻抗源(如分阻器和缓冲器)驱动至电压V<sub>REF</sub>,如图5所 示,则等式(5)变为:

$$V_{OUT} = \left(1 + \frac{R_2}{R_1} + \frac{R_2}{R_A}\right) V_{IN} - \frac{R_2}{R_A} \left(V_A - V_{REF}\right) + V_{REF} \quad (9)$$

如果相对于原始等式中的 $V_{REF}$ 取 $V_{OUT}$ 和 $V_A$ ,则可得到相同的结果。 $V_{A(MAX)} - V_{REF}$ 也应替换等式(7)中的 $V_{A(MAX)}$ 。

#### 设计示例

假设有一个单电源电桥放大器,如图4所示,其中,用3.3V电压来 激励电桥并驱动放大器。满量程电桥输出为±15mV,失调可能处于 ±25-mV的范围。为了取得所需灵敏度,放大器增益需为100,ADC 的输入范围为0V至3.3V。由于电桥的输出可以为正,也可以为 负,因此,其输出指向中间电源或1.65 V。只需通过施加100的增 益,失调本身即会强制使放大器输出处于-0.85 V至+4.15 V的范 围内,这超过了电源轨。

这个问题可通过图5所示的电路来解决。电桥放大器A1是一个像 AD8237一样的ICF仪表放大器。放大器A2,带R4和R5,将A1的 零电平输出设为中间电源。AD56018位DAC对输出进行调整,通 过RA使电桥失调为0。然后,放大器的输出由AD7091微功耗12位 ADC数字化。



图5. 针对单电源工作模式而修改的失调移除电路

从表1可以发现,增益为101时,R<sub>1</sub>和R<sub>2</sub>需为1kΩ和100kΩ。电路包括一个可以在0V至3.3V范围内摆动,或者在1.65V基准电压左右摆动±1.65V。为了计算R<sub>A</sub>的值,我们使用等式(6)。其中,V<sub>A(MAX)</sub> = 1.65V且V<sub>IN(MAX)</sub> = 0.025V,R<sub>A</sub> = 65.347 kΩ。当电阻容差为1%时,最接近的值为64.9 kΩ。然而,这没有为源精度和温度变化导致的误差留下任何裕量,因此,我们选择一个常见的49.9-kΩ低成本电阻。这样做的代价是调整分辨率降低了,结果导致略大的调整后失调。

从等式(7),我们可以算出额定增益值为103。如果设计师希望得 到接近目标值100的增益值,最简单的办法是使 $R_2$ 的值降低3%左 右,至97.6 k $\Omega$ ,结果对 $R_A$ 的值的影响非常小。在新的条件下,额 定增益为100.6。

由于DAC可以摆动±1.65 V,因此,总失调调整范围可通过由 R<sub>A</sub>以及R<sub>1</sub>和R<sub>2</sub>的并联组合形成的分压器给定,其计算方法如下:

$$V_{A_{RANGE}} = \left(\frac{R_1 \| R_2}{R_1 \| R_2 + R_A}\right) V_{A(MAX)} =$$
(10)

 $\frac{0.99 \,\mathrm{k}\Omega}{0.99 \,\mathrm{k}\Omega + 49.9 \,\mathrm{k}\Omega} \left(\pm 1.65 \,\mathrm{V}\right) = \pm 32.1 \,\mathrm{mV}$ 

在±25-mV最大电桥失调范围内, ±32.1-mV的调整范围可提供 28%的额外调整裕量。对于8位DAC, 调整步长为

$$V_{A\_STEP} = \frac{2 \times V_{IN(MAX)}}{2^n} = \frac{64.2 \text{ mV}}{256} \approx 250 \text{ }\mu\text{V}$$
<sup>(11)</sup>

对于250-µV调整分辨率,输出端的最大残余失调为12.5 mV。

R<sub>3</sub>和C<sub>1</sub>的值可以通过ADC数据手册中的建议值或参考文献2来确 定。对于采样率为1 MSPS的AD7091,这些值为51 Ω和4.7 nF。在 以较低速率采样时,可以使用较大的电阻或电容组合,以进一步减 少噪声和混叠效应。

该电路的另一个优势在于,可以在生产或安装时完成电桥失调调 整。如果环境条件、传感器迟滞或长期漂移对失调值有影响,则 可重新调整电路。

受其真轨到轨输入影响,AD8237最适合采用超低电源电压的电桥应用。对于要求较高电源电压的传统工业应用,AD8420不失为一款良好的替代器件。该ICF仪表放大器采用2.7 V至36 V电源供电,功耗低60%。

表2是对两款仪表放大器进行了比较。都使用了最小和最大规格。 有关更多详情和最新信息,请参见产品数据手册。

表2. AD8237和AD8420比较

技术规格	AD8237	AD8420
技术	CMOS(零漂移)	双极性
静态电源电流	130 µA	80 µA
电源电压范围	1.8V至5.5V	2.7V至36V
输入电压范围	$-V_{S} - 0.3 V$ 至 + $V_{S} + 0.3 V$	$-V_{S} - 0.15 V \Xi$ + $V_{S} - 2.2 V$
差分输入电压限值	$\pm (V_{S} - 1.2) V$	$\pm$ 1 V
轨到轨输出	是	是
CMRR(G = 100, dc至60 Hz)	114 dB	100 dB
失调电压	75 μV	125 μV
失调电压漂移	0.3 μV/°C	1 μV/°C
电压噪声频谱密度	68 nV/√Hz	55 nV/√Hz
增益误差(G = 100)	0.005%	0.1%
增益漂移	0.5 ppm/°C	10 ppm/°C
带宽, -3 dB (G = 100)	HBW模式下 为10 kHz	2.5 kHz
封装	8-lead MSOP	8-lead MSOP

#### 参考文献

AN212 Application Note. Handling Sensor Bridge Offset. Honeywell International Inc., Rev 05-05.

HMC1001/HMC1002/HMC1021/HMC1022 1- and 2-Axis Magnetic Sensors Data Sheet. Honeywell International Inc., 2008.

3Kitchin Charles和Lew Counts, <u>仪表放大器应用工程师指南</u>, 第三版, ADI公司, 2006年。4NPC-410系列数据手册, GE Sensing, 2006年。

Product Training Module. Indirect Current Feedback Instrumentation Amplifier Applications Guide. Digi-Key Corporation.

Walsh, Alan."精密SAR模数转换器的前端放大器和RC滤波器设计." 模拟对话,第46卷,2012年。

#### 作者简介

Gustavo Castro [gustavo.castro@analog.com] 是马萨 诸塞州威明顿市精密信号调理部门的应用工程师。2011 年1月加入ADI公司之前,他曾经从事数字万用表及直流 源等高精度仪器仪表设计工作达10年。2000年,他从



墨西哥蒙特利技术学院获得电子工程学士学位。他拥有两项专利。

Scott Hunt [scott.hunt@analog.com] 是线性产品部(马 萨诸塞州威明顿市)的一名产品应用工程师。他获得 伦斯勒理工学院电气工程学士学位后,于2011年加入 ADI。Scott专门从事集成精密放大器技术工作,包括 仪表放大器、差分放大器和热电偶放大器。



## 双环路时钟发生器可清除 抖动并提供多个高频输出

作者: Kyle Slightom

随着数据转换器的速度和分辨率不断提升,对具有更低相位噪声的 更高频率采样时钟源的需求也在不断增长。时钟输入面临的积分相 位噪声(抖动)是设计师在设计蜂窝基站、军用雷达系统和要求高速 和高性能时钟信号的其他设计时面临的众多性能瓶颈之一。普通系 统有多个低频噪声信号,PLL可将其上变频至更高频率,以便为这 些器件提供时钟。单个高频PLL可以解决频率转换问题,但很难设 计出环路带宽足够低,从而能够滤除高噪声参考影响的PLL。搭载 低频高性能VCO/VCXO和低环路带宽的PLL可以清除高噪声参考, 但无法提供高频输出。高速和噪声过滤可以通过结合两个PLL同时 实现:先是一个低频窄环路带宽器件(用于清除抖动),其后是一个 环路带宽较宽的高频器件。

有些现代双环路模拟PLL集成于单个芯片之上,允许设计师减少 低频参考抖动,同时还能提供高频、低相位噪声输出。这就节省 了宝贵的PCB电路板面积,而且允许要求不同频率的多个器件以 同一相位对齐源为时钟源。

AD9523、AD9523-1和AD9524时钟发生器(如图1所示)由两个串 联模拟PLL构成。第一个PLL (PLL1)清除参考抖动,第二个PLL (PLL2)生成高频相位对齐输出。PLL2也可生成高基频,再以此 为基础衍生出各种低频。PLL1使用一个外部低频VCXO和一个 部分嵌入式三阶环路滤波器来构成一个PLL,其环路带宽范围为 30 Hz至100 Hz。该环路的带宽直接影响将传播至输出的参考输入 相位噪声量。PLL2使用一个内部高速VCO(中心频率为3.8 GHz, AD9523-1为3 GHz)和一个部分嵌入式三阶环路滤波器,其额定环 路带宽约为500 kHz。该内部VCO的带宽和相位噪声会直接影响整 体输出的宽带相位噪声。



图1. AD9523-1的功能框图

许多工程师把双环路PLL当作频率转换器,可减少固定量的参考 输入抖动,但更加准确的做法是将其视为低相位噪声频率转换器, 其性能受到各个PLL的环路带宽以及VCO/VCXO的相位噪声曲 线的影响。

ADIsimCLK<sup>™</sup>仿真工具为确定参考相位噪声对双环路PLL输出相 位噪声的影响提供了一种简便的方法。本例使用ADIsimCLK来模拟 高噪声参考对AD9523-1整体相位噪声的影响。图2所示为一个仿真 122.88 MHz参考输入的典型相位噪声曲线。



PLL1依赖高性能VCXO和低环路带宽来衰减参考相位噪声,从 而允许VCXO的相位噪声占据主导地位。本例采用一个Crystek CVHD-950 VCXO来生成与参考输入相同的输出频率。这幅图 直接比较了PLL1输出端出现的参考相位噪声量。图3对Crystek CVHD-950 VCXO的相位噪声曲线与参考输入相位噪声进行了 比较。



图3. 122.88 MHz时的Crystek CVHD-950相位噪声曲线

图4和表1所示为ADIsimCLK配置参数,这些参数用来仿真针对图 3所示参考输入和PLL1VCXO相位噪声曲线,AD9523-1的PLL1 输出相位噪声响应情况。表2所示为ADIsimCLK在这些设置下生 成的PLL1环路滤波器值。



图4. ADIsimCLK v1.5中的AD9523-1配置

表1. PLL1配置参数

可变	值
VCXO工作频率	122.88 MHz
参考频率	122.88 MHz
输出频率	122.88 MHz
R分频器	2
N分频器	2
电荷泵电流	6 μΑ
Crystek CVHD-950的K <sub>VCO</sub>	3.07 kHz/V
所需环路带宽	30 Hz
所需相位裕量	75°

#### 表2. ADIsimCLK产生的PLL1环路滤波器元件值

可变	值
C <sub>POLE1</sub>	1.5 nF
R <sub>ZERO</sub>	10 kΩ
C <sub>EXT</sub>	4.7 μF
R <sub>POLE2</sub>	165 kΩ
C <sub>POLE2</sub>	337 pF

图5展示的是通过ADIsimCLK生成的PLL1在122.88 MHz条件下 的仿真输出(实线),以及高噪声122.88 MHz参考频率的原始相位 噪声曲线(虚线)。请注意,PLL1的输出相位噪声远远低于原始参 考输入相位噪声。PLL1的环路带宽会显著衰减参考频率的相位噪 声,使VCXO的低相位噪声曲线可以在30 Hz环路滤波器截止频率 之后占据主导地位。如果参考相位噪声在全部偏移频率上都在增加, 则输出相位噪声将只会随PLL1环路带宽而增加。



-- NOISY 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

— AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISY REFERENCE

图5. 采用高抖动参考频率的PLL1输出相位噪声

图6和图7展示的是AD9523-1 PLL1输出,其相位噪声比图2中的高 噪声参考频率分别高出6 dB和12 dB。在频偏约20 kHz以外,PLL1 的输出相位噪声由其环路设置和VCXO的性能所主导。因此,由于 积分范围始于20 kHz失调,抖动性能只会略微变化,尽管参考输 入相位噪声会增加12 dB。这是在设计时使PLL1具备低环路带宽 并使用低相位噪声VCXO带来的直接结果。必须使用具有低K<sub>VCO</sub> 的低频、高性能VCXO来形成足够低的PLL1环路带宽,以便实现 抖动的清除。PLL1的低相位噪声输出充当PLL2的参考频率,以形



-- NOISY 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISY REFERENCE

-- NOISIER 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIER REFERENCE

-- NOISIEST 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIEST REFERENCE

图6. 采用各种参考频率的PLL1输出相位噪声

成相位对齐、频率更高的输出。

PLL2含有一个内部VCO (其中心频率为3 GHz),最高支持1 GHz 的输出频率。为了比较高噪声输入参考频率和AD9523系列器件 的整体相位噪声,需要在122.88 MHz下考察所得到的相位噪声 (F<sub>VCO</sub>除以24)。注意,PLL2的输出一般用于频率转换或高频输 出。表3所示为输入ADIsimCLK的PLL2配置参数。表4所示为 ADIsimCLK在这些设置下生成的PLL2环路滤波器值。



-- NOISY 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISY REFERENCE

-- NOISIER 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIER REFERENCE

-- NOISIEST 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIEST REFERENCE

图7. 采用各种参考频率的PLL1输出相位噪声(放大图)

可变	值
VCO工作频率	2949.12 MHz
来自PLL1的参考频率	122.88 MHz
倍频器使能?	是
输出频率	122.88 MHz
R分频器	1
N分频器	12
M1分频器	3
输出分频器	8
电荷泵电流	417 μΑ
所需环路带宽	450 kHz
所需相位裕量	70°

#### 表3. PLL2配置参数

#### 表4. 来自ADIsimCLK的PLL2环路滤波器元件值

可变	值
C <sub>POLE1</sub>	16 pF
R <sub>ZERO</sub>	1.85 kΩ
C <sub>EXT</sub>	1.2 nF
R <sub>POLE2</sub>	900 Ω
C <sub>POLE2</sub>	16 pF



图8和图9对各参考输入相位噪声与通过ADIsimCLK仿真得到的 AD9523-1输出相位噪声结果进行了比较。请注意10kHz和1 MHz 之间增加的相位噪声基底。这是因为PLL2的内部VCO相位噪声 的关系。

PLL2中的内部VCO相位噪声在大约频偏为5 kHz之后足够高,会 开始主导器件的总输出相位噪声。在频偏5 kHz区域之后,增加的 参考相位噪声对输出相位噪声的影响很小。

#### 结论

PLL1的抖动清除功能可以防止多数参考输入相位噪声到达PLL2。高 噪声参考输入确实会影响近载波相位噪声(频偏10kHz以下),但器



-- NOISY 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE

- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISY REFERENCE
- -- NOISIER 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE
- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIER REFERENCE
- -- NOISIEST 122.88MHz REFERENCE INPUT PHASE NOISE PROFILE
- AD9523-1 PLL1 OUTPUT PHASE NOISE @ 122.88MHz WITH NOISIEST REFERENCE

图9. 采用各种参考频率的PLL2输出相位噪声(放大图)

件的总输出抖动是由器件的性能而非参考频率的性能所主导的。对 于积分抖动计算值处于12 kHz至20 MHz之间的情况,输出抖动很 可能相同,不受输入抖动的影响。真正的性能指标不是声称双环路 模拟PLL可以衰减多少抖动,而是它会产生多少抖动。

## 作者简介

Kyle Slightom [kyle.slightom@analog.com] 是时钟与信号部(北卡罗来纳州格林斯博罗)的一 名产品应用工程师。他从北卡罗来纳州立大学毕 业并获得电气工程学士学位后,于2012年加入 ADI公司。



# 电磁流量计可在工业应用中实 现高精度

作者: 李可和Colm Slattery

## 简介

从炼油厂到自动售货机等工业应用要求具有精确的温度、压力和流 量测量,以控制复杂以及简单过程。例如,在食品行业,产品装瓶 和装罐的流量精确控制会直接影响利润,因此必须最大程度降低流 量测量误差。类似地,封闭运输应用——比如石油工业中油罐和油 罐车之间的原油和成品油交换——需要高精度测量。本文提供流量 计技术概述,重点讨论液体流量测量中精度最高之一的电磁流量计。 图1显示采用流量计和执行器控制液体流速的基本过程控制系统。 在最低的水平处,诸如温度、流速和气体浓度等过程变量通过 输入模块监控,该模块通常是可编程逻辑控制器(PLC)的一部分。 这些信息由比例-积分-微分(PID)环路在内部处理。PLC利用这些 信息来设置输出,控制稳态过程。过程数据、诊断和其他信息可 向上传递至操作层,而命令、参数和校准数据可向下传递至传感 器和执行器。



图1. 测量和控制液体流速的基本系统

采用多种不同技术测量流速,包括差压、科氏力、超声和电磁等。 最常用的是差压流量计,但它们对系统中的压力变化较为敏感。科 氏流量计具有最高的精度(高达0.1%),但它们体积较大且成本高昂。 超声流量计通常体积较小、成本较低,但精度有限(典型值为0.5%)。 超声流量计采用无创测量技术,提升可靠性的同时最大程度减少了 随时间变化的检测要素的影响,但无法用于脏水或遭到污染的液体。

电磁流量计也能提供无创检测。 这些设备可用于酸性、碱性和 离子液体——这些液体的电导率范围为10 S/m至10<sup>-6</sup> S/m,并且 可以是干净、肮脏、腐蚀性、侵蚀性或粘性的液体或浆体,但不 适用于碳氢化合物或气体流量测量。 它们能够针对直径小至大约 0.125英寸、最大容量为10立方英尺的低流速和高流速提供相对 较高的系统精度(0.2%),并且哪怕在更低的流速下也能保持读数 的可重复性。它们可以测量双向流量,即上游或下游。表1比较了 几种常见的流量计技术。

电磁流量计采用法拉第电磁感应定律,该定律指出,在磁场中移动 的导体将会产生感应电压。液体可看作导体,磁场由流管外的通电 线圈产生。感应电压幅度直接与导体的运动速度和导体类型、流管 直径以及磁场强度成正比,如图2所示。

法拉第定律在数学上可以表示为: E = kBLV

其中,V表示导电流体的运动速度,B表示磁场强度,L表示拾取电 极之间的间距,E表示电极两端测得的电压,k为常数。B、L和k可 以是固定值,也可以进行校准,从而等式简化为:E ~ V。



图2. 电磁流量计

	电磁	差压	超声	科氏
测量技术	法拉第电磁感应定律	差分:基于容性或基于 电桥	传感器互相关、时间-数字、多普勒	差分相位
平均精度	0.2%-1%	0.5%-2%	0.3%-2%	0.1%
平均成本	300-1000美元	300-1000美元	300-1000美元	3000-10000美元
优点	无活动零件 适合腐蚀性液体使用 双向流量测量	无活动零件 多功能,可用于液体/ 气体	无活动零件 多功能,可适应后向安装	多功能,可用于几乎全部 液体/气体 独立于压力和温度

#### 表1. 工业流量计技术

流过励磁线圈的电流产生受控磁场。 专用励磁波形是电磁流量计 的一个重要方面,在实际应用中会使用多种类型,包括低频矩形 波、电力线频率正弦波、双频波和可编程脉冲宽度。表2显示各种 传感器线圈的励磁波形。

大部分应用采用低频直流矩形波励磁<sup>1/2</sup>、<sup>1</sup>/16、<sup>1</sup>/10、<sup>1</sup>/8、<sup>1</sup>/4或<sup>1</sup>/2电力 线频率(50 Hz/60 Hz)的传感器线圈。低频励磁具有恒定的幅度和 方向交替变化的电流,实现低频零漂移性能。电流方向采用晶体管 或场效应管H电桥进行切换。若SW1和SW4导通,而SW2和SW3 关闭(图3a),则传感器线圈处于正相位励磁期间;同时,恒定电流 进入EXC+并流出EXC-。若SW1和SW4关闭,而SW2和SW3导通 (图3b),则传感器线圈处于负相位励磁期间;同时,恒定电流进入 EXC-并流出EXC+。

#### 表2. 传感器励磁类型、波形和特性

励磁类型	波形	产品特性
直流电流励磁	B	自从1832年以来就一直在使用。用于核能工业的液态金属流量测量。无极化,但有涡电流。
	+	
交流正弦波		自从1920年以来就一直在使用。1950年投入商用。低极化电压、 电磁干扰、零点漂移。
低频直流矩形波		自从1975年以来就一直在使用。频率为电力线频率的1/16-1/2。低零 点漂移、抵抗嘈杂浆液的能力较差。
三态低频直流波		自从1978年以来就一直在使用。无励磁电流时校准零点。低功耗。 占空比为矩形波的½。
双频波		以更高的频率调制½电力线频率。可以最大程度降低浆液噪声。 低零点漂移。快速响应。复杂操作。
可编程脉冲宽度		使用微处理器控制励磁脉冲宽度和频率。不受浆液噪声影响。



图3. H电桥控制传感器线圈励磁相位

电磁流量计的励磁电流相比其他流量测量技术而言非常大,其 范围为125 mA至250 mA,覆盖线路供电式流量计的主要范围。 高达500 mA或1 A的电流将用于直径更大的管道。图4所示电路 可以产生精密250 mA传感器线圈励磁。8 ppm/°C基准电压源 ADR3412提供实现电流偏置的1.2V设定点。



虽然这种传统的电流励磁方法采用基准电压源、放大器和晶体管电路提供良好的低噪声性能,但该方法由于经过功率晶体管的电流和 其两端的电压降都很大,因此功率损失极大。该方法需要使用散热器,从而增加了系统成本和尺寸。具有开关模式电源的恒流源正成 为更流行的传感器线圈励磁方法。图5显示同步降压DC-DC调节 器ADP2441配置为恒流源输出。这项技术可以消除使用线性电流 源的功率损失,并可极大地改善系统性能。



图5. 开关模式恒定电流励磁电路

功率更高的系统采用电流检测诊断功能监测随负载、电源、时间和 温度变化的电流改变,同时还能检测传感器线圈开路。分流放大器 AD8219可用来监测80 V共模电压范围内60 V/V增益和0.3%精度 的励磁电流。 隔离式电流放大器采用隔离式Σ-Δ调制器AD7400A 以及轨到轨运算放大器AD8646,如图6所示。AD7400的输出通 过四阶低通滤波器处理,以便重构检测输出。



图6. 隔离式励磁电流监控

电极或检测元件同样也是重要的考虑因素。两种主要的测量技术都 是容性的,一种是电极安装在管道外面,另一种更常见,即电极插 入管道中,并由液体冲刷。

传感器电极有多种不同的材料选项,每一种都有独特的属性,包括温度漂移、腐蚀率和电极电位。最佳组合是采用低腐蚀率(每年<0.02英寸)的高温材料(>100°C)。表3显示部分具有代表性的传感器材料,及其标准电位。

表3. 传感器材料和电位

材料	标准电位(V)	材料	标准电位(V)
镁	-2.34	镍	-0.25
铍	-1.70	铅	-0.126
铝	-1.67	铜	+0.345
锰	-1.05	银	+0.800
锌	-0.762	铂	+1.2
铬	+0.71	金	+1.42

铂是高质量电极材料的一个极佳示例,它的腐蚀率低于每年0.002 英寸,并且可在高达120°C的环境温度下工作。然而铂具有相对 较高的1.2 V电极电位,并且会产生需要在传感器输出端进行抑制 的共模电压(CMV)。不锈钢电极的CMV仅为几百mV,因而可以 更为轻松地抑制共模电压。在非腐蚀性流体中,不锈钢材料的使 用更为广泛。 如果两个电极采用相同的材料,并且具有相同的表面状况,那么它 们的电位应当相等。然而,事实上,极化电位会像低频交流信号那 样缓慢波动,因为流体和电极之间存在物理摩擦或电化学效应。任 何失配都将表现为差模噪声。偏置电压与电极电位共同组成共模电 压,在第一级放大器输入端产生几百mV至大约1V的共模电压;因 此,电子器件必须具有适当的共模抑制能力。图7显示差分系统的 单电极电位,该系统#316不锈钢电极的偏置为0.28 V<sub>DC</sub>,噪声为 0.1V p-p;电极安装在直径为50 mm的水管上。



图7. 偏置为0.28 V<sub>DC</sub>、共模噪声为0.1 V p-p系统中的 电极电位

典型流速范围为0.01 m/s至15 m/s——即动态范围为1500:1。典型 线路供电电磁流量计的灵敏度为150 μV/(m/s)至200 μV/(m/s)。因 此,双向流速为0.01 m/s时,150 μV/(m/s)传感器将提供3 μV p-p 输出。对于2:1的信噪比而言,折合到输入端的总噪声不应超过 1.5 μV p-p。在直流到低频范围内,流速的变化十分缓慢,因此 0.1 Hz至10 Hz噪声带宽非常重要。此外,传感器输出电阻可以非 常高。为了满足这些要求,前端放大器必须具备较低的噪声、较高 的共模抑制能力,以及较低的输入偏置电流。

传感器的共模输出电压由前端放大器的共模抑制进行衰减。若 CMR为120 dB,则0.28 V<sub>DC</sub>偏置被抑制到0.28 μV<sub>DC</sub>。该失调可 以通过对信号进行交流耦合而校准或消除。交流分量会在放大器 输出端产生噪声,降低最低可检测水平。若CMR为120 dB,则 0.1 Vp-p被抑制到0.1 μVp-p。

传感器输出电阻在几十Ω至10<sup>7</sup>Ω之间变化,具体取决于电极类型 和流体导电率。为了最大程度降低损失,前端放大器的输入阻抗 必须远大于传感器的输出电阻。需要用到一个具有高输入电阻的 JFET或CMOS输入级。前端放大器的低偏置电流和低失调电流是 最大程度降低电流噪声和共模电压的关键参数。表4显示数个推荐 前端放大器的规格。

模型	増益	Z <sub>IN</sub>	CMR (最小值, dB) , 直流至1 kHz, G = 10	1/f噪声(µV p-p)	I <sub>BIAS</sub> (pA)	电源电压(V)
AD620	1至10,000	$10^9 \Omega \mid \mid 2 \mathrm{pF}$	100	0.55	500	±2.3至±18
AD8220	1至1000	$10^{13} \Omega \mid \mid$ 5 pF	100	0.94	10	±2.25至±18
AD8221	1至1000	$10^{11} \Omega \mid \mid 2 \text{ pF}$	110	0.5	200	±2.3至±18
AD8228	10, 100	$10^{11} \Omega \mid \mid 2 \text{ pF}$	100	0.5	400	±2.3至±18
AD8421	1至10,000	$3 \times 10^{10} \Omega \mid \mid 3 \text{ pF}$	114	0.5	100	±2.5至±18

#### 表4. 代表性仪表放大器规格

图8显示采用精密仪表放大器AD8228的流量计。前端放大器抑制 共模电压,同时放大微弱的传感器信号。该流量计合理的布局以 及经激光调整的电阻允许其提供有保证的增益误差、增益漂移和 共模抑制规格。为了最大程度降低泄漏电流,可以通过对输入电 压进行采样,并将缓冲电压连接至输入信号路径周围的未屏蔽走 线,从而保护高阻抗传感器输出。

第一级的增益通常为10至20,但不会更高,因为低电平信号必须 经过放大才能进行后期处理,同时保持较小的直流失调,避免后 级电路饱和。

输入级后接有源带通滤波器,可用来消除直流分量,并将增益设 为充分利用后级ADC的输入动态范围。传感器励磁频率范围为电 源线频率的<sup>1/25</sup>至<sup>1/2</sup>,据此可设置带通截止频率。图9显示流量计 中使用的带通滤波器。 第一级是一个交流耦合单位增益高通滤波器,截止频率为0.16 Hz。 其传递函数为:

$$H(\omega) = \frac{j\omega R_{91}C}{1+j\omega R_{91}C} \cdot \left(1 + \frac{R_{97}/R_{98}}{1+j\omega R_{97}C_{162}}\right) \cdot \frac{j\omega R_{94}C_{152}}{1+j\omega R_{94}C_{152}} \cdot \frac{-R_{95}/R_{89}}{1+j\omega R_{95}C_{160}}$$

随后几级结合第一级形成完整的带通滤波器,其低频截止频率为 0.37 Hz,高频截止频率为37 Hz,3.6 Hz时的峰值为35.5 dB,滚 降为-40 dB/十倍频程,等效噪声带宽为49 Hz。针对该级选择的 放大器一定不能产生额外的系统噪声。

使用低功耗精密运算放大器AD8622——其1/f噪声额定值为 0.2  $\mu$ V p-p,宽带噪声额定值为11 nV/ $\sqrt{Hz}$ ——折合到滤波器 输 入端的噪声为15 nV rms。当折合到放大器输入端时,该噪声变 为1.5 nV rms,与0.01 m/s流速下的±1.5  $\mu$ V p-p噪声相比可以忽 略不计。将来自共模电压、前端放大器和带通滤波器的噪声源相 加,则折合到AD8228输入端的方和根噪声为0.09  $\mu$ V rms,或者 约为0.6  $\mu$ V p-p。



图8. 前端放大器和电磁流量传感器之间实现接口



图9. 输入放大器后接带通滤波器

滤波器输出在幅度中包含流速,在相位中包含流向。双极性信号通 过模拟开关、保持电容和差动放大器进行解调,如图10所示。模拟 开关必须具有较低的导通电阻和中等开关速度。高压防闩锁型四通 道单刀单掷(SPST)开关ADG5412具有9.8ΩR<sub>ON</sub>典型值和1.2ΩR<sub>ON</sub> 平坦度,对信号造成的增益误差和失真很小。



图10. 同步解调电路

低功耗、低成本、单位增益差动放大器AD8276以5 V满量程输入 范围与ADC实现接口。因此,其REF引脚连接2.5 V基准电压源, 并对双极性输出进行电平转换处理,将其转换为单极性范围。高于 2.5 V的输出表示正向流动,而低于2.5 V则表示反向流动。

#### 选择ADC

确定系统误差预算时,通常传感器是主导的因素,并且很多传感 器都会占到总误差的80%至90%。电磁流量计的国际标准规定, 在25°C和恒定流速的情况下,测量可重复性不应超过系统最大偏 差的<sup>1</sup>/3。若总误差预算为0.2%,则可重复性不应超过0.06%。若 传感器占用了系统噪声预算的90%,则变送器电极的最大误差应 为60 ppm。

若要最大程度降低误差,可以对ADC样本求平均值。例如,对于 五个样本,可以舍弃最大样本和最小样本,并对余下的三个样本 求均值。ADC在每个建立的间隔期间都需要获取五个样本,并在 励磁周期的最后10%期间获取。这要求ADC的采样速率至少是传

#### 表5. AD7192有效分辨率与增益和输出数据速率的关系

滤波器字 输出数据速率 建立时间 增益 = 1<sup>1</sup> 增益 = 32<sup>1</sup> 增益 = 8<sup>1</sup> 增益 = 16<sup>1</sup> 增益 = 64<sup>1</sup> 增益 = 128<sup>1</sup> (十进制) (Hz) (ms) 24 (22) 24 (21.5) 24 (21.5) 1023 4.7 852.5 24 (22) 23.5 (21) 22.5 (20) 24 (21.5) 23.5 (21) 23 (20.5) 23 (20.5) 24 (22) 24(21.5)23.5 (21) 22.5 (20) 640 7.5533 24 (21.5) 23.5 (21) 23.5 (21) 22 (19.5) 10 400480 22 (19.5) 96 50 80 22 (19.5) 22 (19.5) 22 (19.5) 21.5(19)21 (18.5) 80 22 (19.5) 21.5 (19) 22 (19.5) 22 (19.5) 21.5 (19) 60 66.7 20.5 (18) 22 (19.5) 21.5 (19) 21.5 (19) 21.5 (19) <u>21.5 (19)</u> 21.5 (19) 21.5 (19) 21 (18.5) <u>21 (18.5)</u> 21 (18.5) 40 120 33.3 20.5 (18) 20 (17.5) 150 32 26.716 300 13.3 21.5 (19) 21.5 (19) 21 (18.5) 21 (18.5) 20.5(18)19.5 (17) 960 4.1720.5 (18) 20.5 (18) 20.5 (18) 20 (17.5) 19.5 (17) 19 (16.5) 5 2 19.5 (17) 19.5 (17) 19 (16.5) 18 (15.5) 240020 (17.5) 1.6720 (17.5) 4800 0.83 19 (16.5) 19 (16.5) 19 (16.5) 18.5 (16) 18.5(16)17.5 (15)

<sup>1</sup>括号中的数字表示输出峰峰值(p-p)分辨率。

感器励磁频率的50倍。为了适应最快的30 Hz励磁,最小采样速率 需达到1500 Hz。更高的采样速度允许对更多样本求均值,从而抑 制噪声,获得更佳的精度。

Σ-Δ技术非常适合用来满足这些对ADC的要求,以适当的速度提供 出色的噪声性能。超低噪声Σ-Δ型ADC AD7192适合电磁流量计使 用,该器件在4800 Hz输出数据速率下具有16.5位无噪声分辨率额 定值。表5显示该器件的有效分辨率与增益和输出数据速率的关系。

图11显示ADC子电路,包括解调器输出和微功耗、高精度2.5V基 准电压源ADR3425。



图11. ADC子电路

某些应用(比如饮料灌装)需更高频率的传感器励磁。150 Hz传感器线 圈励磁允许在大约一秒时间内完成灌装过程。噪声要求不变,但 ADC必须更快。Σ-Δ型ADC AD7176-2的建立时间为20 μs, 250 kSPS 时的无噪声分辨率为17位, 50 Hz和60 Hz信号音的噪声抑制性能 为85 dB。

#### 模拟信号链测试

此处所述之构建块用来在校准实验室内励磁和测试电磁流量传感器。在真实的流量系统中还测试了完整的前端,包括高CMRR输入级、带通滤波器和增益级。两块测试板在1 m/s至5 m/s范围内达 到±0.2%精度,可重复性为0.055%,很好地满足了工业标准。电磁流量计的信号链如图12所示。

传感器励磁和测量表示整体系统性能,因为电极产生的mV级信号

最终转换为流量结果。流速信号通过多种协议传送至系统控制器, 包括RS-485和4 mA至20 mA电流环路。电流环路的重要优势是它 不受线路压降的影响,可以实现长距离通信,并且相比电压通信更 不容易受到噪声干扰影响。在工厂自动化应用中,数字总线协议更 为常用,使用差分电压模式信号通过较短的距离便可提供高速通信。 图13显示4 mA至20 mA采样电路,使用HART<sup>®</sup>进行通信。图14显 示隔离式RS-485解决方案。



图12. 电磁流量计



图13. 集成HART的4 mA至20 mA电流环路



#### 图14. 隔离式RS-485电路

为了保持用户界面的安全电压,并防止源信号产生瞬变,通常在每个通信通道与系统控制器之间需要进行电流隔离。表6列出的器件针对 这些通信标准可提供最高的集成度。

表6. )	<b>刊于工业数据采集的集成电</b> 路	各
-------	-----------------------	---

输出	解决方案	说明	优点
4 mA至20 mA	AD5410/AD5420	单通道、16位、电流源DAC	开路/短路诊断 过温故障
			输出压摆率控制
			软件可编程电流/电压范围
4 mA至20 mA	AD5412/AD5422	单通道、16位、电流源和电压输出	开路/短路诊断 过温故障
		DAC、HART连接	输出压摆率控制
			软件可编程电流/电压范围
4 mA至20 mA	AD5750	工业电流/电压输出驱动器,输出范围可编程	开路/短路诊断 过温故障
			输出压摆率控制
			CRC差错校验
			负电流范围
HART	AD5700	低功耗HART调制解调器	接收模式时的电源电流:115 μA(最大值)
			集成带通滤波器
			只需极少的外部器件
RS-232	ADM3251E	隔离式单通道RS-232线路驱动器/接收机	R <sub>IN</sub> 和T <sub>OUT</sub> 引脚提供ESD保护
			±8 kV: 接触放电
			±15 kV: 气隙放电
CAN BUS	ADM3053	2.5 kV rms信号和电源隔离CAN收发器	限流和热关断特性,可防止输出短路
RS-485	ADM2582E	2.5 kV信号和电源隔离、±15 kV ESD保护、	开路和短路故障保护接收器输入
		全/半双工RS-485	热关断保护

(接第29页)

## 深入了解差动放大器

作者: Harry Holt

#### 简介

经典的四电阻差动放大器似乎很简单,但其在电路中的性能不佳。 本文从实际生产设计出发,讨论了分立式电阻、滤波、交流共模 抑制和高噪声增益的不足之处。

大学里的电子学课程说明了理想运算放大器的应用,包括反相和同相放大器,然后将它们进行组合,构建差动放大器。图1所示的经典四电阻差动放大器非常有用,教科书和讲座40多年来一直在介绍该器件。



图1. 经典差动放大器

该放大器的传递函数为:

$$V_{OUT} = \left(\frac{R4}{R3 + R4}\right) \times \left(\frac{R1 + R2}{R1}\right) \times V2 - \frac{R2}{R1} V1 \qquad (1)$$

若R1 = R3且R2 = R4, 则公式1简化为:

$$V_{OUT} = \left(\frac{R2}{R1}\right) \left(V2 - V1\right) \tag{2}$$

这种简化可以在教科书中看到,但现实中无法这样做,因为电阻 永远不可能完全相等。此外,基本电路在其他方面的改变可产生 意想不到的行为。下列示例虽经过简化以显示出问题的本质,但 来源于实际的应用问题。

#### CMRR

差动放大器的一项重要功能是抑制两路输入的共模信号。如图1所 示,假设V2为5 V,V1为3 V,则4V为共模输入。V2比共模电压 高1 V,而V1低1 V。二者之差为2 V,因此R2/R1的"理想"增益 施加于2 V。如果电阻非理想,则共模电压的一部分将被差动放大 器放大,并作为V1和V2之间的有效电压差出现在V<sub>OUT</sub>,无法与 真实信号相区别。差动放大器抑制这一部分电压的能力称为共模 抑制(CMR)。该参数可以表示为比率的形式(CMRR),也可以转 换为分贝(dB)。 在1991年的一篇文章中, Ramón Pallás-Areny和John Webster指出, 假定运算放大器为理想运算放大器,则共模抑制可以表示为:

$$CMRR \cong \frac{A_d + 1}{4t} \qquad (3)$$

其中, A<sub>d</sub>为差动放大器的增益, t为电阻容差。因此, 在单位增益和1%电阻情况下, CMRR等于50 V/V(或约为34 dB), 在0.1%电阻情况下, CMRR等于500 V/V(或约为54 dB)——甚至假定运算放大器为理想器件, 具有无限的共模抑制能力。若运算放大器的共模抑制能力足够高,则总CMRR受限于电阻匹配。某些低成本运算放大器具有60 dB至70 dB的最小CMRR, 使计算更为复杂。

#### 低容差电阻

第一个次优设计如图2所示。该设计为采用OP291的低端电流检测 应用。R1至R4为分立式0.5%电阻。由Pallás-Areny文章中的公式 可知,最佳CMR为64 dB。幸运的是,共模电压离接地很近,因 此CMR并非该应用中主要误差源。具有1%容差的电流检测电阻 会产生1%误差,但该初始容差可以校准或调整。然而,由于工作 范围超过80°C,因此必须考虑电阻的温度系数。



针对极低的分流电阻值,应使用4引脚开尔文检测电阻。采用高精 度0.1 Ω电阻,并以几十分之一英寸的PCB走线直接连接该电阻很 容易增加10 mΩ,导致10%以上的误差。但误差会更大,因为PCB 上的铜走线温度系数超过3000 ppm。

分流电阻值必须仔细选择。数值更高则产生更大的信号。这是好 事,但功耗(I<sup>2</sup>R)也会随之增加,可能高达数瓦。采用较小的数值 (mΩ级别),则线路和PCB走线的寄生电阻可能会导致较大的误差。 通常使用开尔文检测来降低这些误差。可以使用一个特殊的四端电 阻(比如Ohmite LVK系列),或者对PCB布局进行优化以使用标准 电阻,如"改进低值分流电阻的焊盘布局,优化高电流检测精度" 一文中所述。若数值极小,可以使用PCB走线,但这样不会很精 确,如"PCB走线的直流电阻"一文中所述。

商用四端电阻(比如Ohmite或Vishay的产品)可能需要数美元或更昂贵,才能提供0.1%容差和极低温度系数。进行完整的误差预算分析可以显示如何在成本增加最少的情况下改善精度。

有关无电流流过检测电阻却具有较大失调(31 mV)的问题,是"轨 到轨"运算放大器无法一路摆动到负电源轨(接地)引起的。术 语"轨到轨"具有误导性:输出将会靠近电源轨——比经典发射 极跟随器的输出级要近得多——但永远不会真正到达电源轨。轨到 轨运算放大器具有最小输出电压 $V_{OL}$ ,数值等于 $V_{CE(SAT)}$ 或 $R_{DS(ON)}$ × $I_{LOAD}$ ,如"MT-035:运算放大器输入、输出、单电源和轨到 轨问题"所述。若失调电压等于1.25 mV,噪声增益等于30,则输 出等于:1.25 mV × 30 = ±37.5 mV(由于存在 $V_{OS}$ ,加 $LV_{OL}$ 导 致的35 mV)。根据 $V_{OS}$ 极性不同,无负载电流的情况下输出可能 高达72.5 mV。若 $V_{OS}$ 最大值为30  $\mu$ V,且 $V_{OL}$ 最大值为8 mV,则 现代零漂移放大器(如AD8539)可将总误差降低至主要由检测电阻 所导致的水平。

#### 另一个低端检测应用

另一个示例如图3所示。该示例具有较低的噪声增益,但它使 用3 mV失调、10 μV/°C失调漂移和79 dB CMR的低精度四通道 运算放大器。在0 A至3.6 A范围内,要求达到±5 mA精度。若采 用±0.5%检测电阻,则要求的±0.14%精度便无法实现。若使用 100 mΩ电阻,则±5 mA电流可产生±500 μV压降。不幸的是,运 算放大器随温度变化的失调电压要比测量值大十倍。哪怕Vos调整 为零,50°C的温度变化就会耗尽全部误差预算。若噪声增益为13, 则Vos的任何变化都将扩大13倍。为了改善性能,应使用零漂移运 算放大器(比如AD8638、ADA4051或ADA4528)、薄膜电阻阵列 以及精度更高的检测电阻。



#### 高噪声增益

图4中的设计用来测量高端电流,其噪声增益为250。OP07C运算 放大器的 $V_{OS}$ 最大额定值为150  $\mu$ V。最大误差为150  $\mu$ V × 250 = 37.5 mV。为了改善性能,采用ADA4638零漂移运算放大器。该 器件在-40°C至+125°C温度范围内的额定失调电压为12.5  $\mu$ V。然 而,由于高噪声增益,共模电压将非常接近检测电阻两端的电压。 OP07C的输入电压范围(IVR)为2 V,这表示输入电压必须至少比 正电轨低2 V。对于ADA4638而言, IVR = 3 V。



#### 单电容滚降

图5中的示例稍为复杂。目前为止,所有的等式都针对电阻而言, 但更准确的做法是,它们应当将阻抗考虑在内。在加入电容的情况 下(无论是故意添加的电容或是寄生电容),交流CMRR均取决于目 标频率下的阻抗比。若要滚降该示例中的频率响应,则可在反馈电 阻两端添加电容C2,如通常会在反相运算放大器配置中做的那样。



图5. 尝试创建低通响应

如需匹配阻抗比Z1=Z3和Z2=Z4,就必须添加电容C4。市场上很 容易就能买到0.1%或更好的电阻,但哪怕是0.5%的电容售价都要 高于1美元。极低频率下的阻抗可能无关紧要,但电容容差或PCB 布局产生的两个运算放大器输入端0.5 pF的差额可导致10 kHz时交 流CMR下降6 dB。这在使用开关稳压器时显得尤为重要。

单芯片差动放大器(如AD8271、AD8274或AD8276)具有好得多的 交流CMRR性能,因为运算放大器的两路输入处于芯片上的可控环 境下,且价格通常较分立式运算放大器和四个精密电阻更为便宜。

#### 运算放大器输入端之间的电容

为了滚降差动放大器的响应,某些设计人员会尝试在两个运算放大器输入端之间添加电容C1以形成差分滤波器,如图6所示。这样做对于仪表放大器而言是可行的,但对于运算放大器却不可行。Vour将会通过R2而上下移动,形成闭合环路。在直流时,这不会产生任何问题,并且电路的表现与等式2所描述的相一致。随着频率的增加,C1电抗下降。进入运算放大器输入端的反馈降低,从而导致增益上升。最终,运算放大器会在开环状态下工作,因为电容使输入短路。



在波特图上,运算放大器的开环增益在-20 dB/dec处下降,但噪声 增益在+20 dB/dec处上升,形成-40 dB/dec交越。正如控制系统课 堂上所学到的,它必然产生振荡。一般而言,永远不要在运算放大 器的输入端之间使用电容(极少数情况下例外,但本文不作讨论)。

#### 结论

无论是分立式或是单芯片,四电阻差动放大器的使用都非常广泛。 为了获得稳定且值得投入生产的设计,应仔细考虑噪声增益、输入电压范围、阻抗比和失调电压规格。

#### 参考文献

Kitchin, Charles和Counts, Lew. <u>仪表放大器应用工程师指南</u>(第三版), 第2-1页。

## Miller, Eric M. PCB走线的直流电阻。

改进低值分流电阻的焊盘布局,优化高电流检测精度,模拟对话, 第46卷,第2期,2012年。 Pallás-Areny, Ramón和Webster, John G, Common Mode Rejection Ratio in Differential Amplifiers(差分放大器的共模抑制 比), *IEEE Transactions On Instrumentation and Measurement*, 第 40卷, 第4期, 1991年8月, 第669页至676页。

指南MT-035,运算放大器输入、输出、单电源和轨到轨问题。

#### 作者简介

Harry Holt [harry.holt@analog.com] 是ADI 核心应用部门的高级应用工程师。之前,他在 精密放大器部门任职五年。Harry曾在美国国 家半导体公司工作了27年,从事各种产品的现 场和工厂应用,包括数据转换器、运算放大器、 基准源、音频编解码器和FPGA。他持有圣何



塞州立大学的电子工程学士学位(BSEE),并且是国家工程荣誉协会(Tau Beta Pi)终身会员和IEEE的高级会员。

(接第26页)

#### 结论

电磁流量计是目前使用最为广泛的流量技术之一。主要用于液体流 量测量,重点是自来水与污水处理系统,在欧洲尤为受欢迎。其主 要的发展趋势是减少PCB面积和提升性能。系统性能取决于模拟 输入模块,该模块需要用到高阻抗、低噪声、高CMRR输入放大 器和低噪声、高分辨率Σ-Δ型ADC。后续发展趋势表明需要用到 速度更快的ADC。AD719x系列ADC满足当前的系统级要求,而 AD7176系列能够很好地满足未来的要求。ADI的高效率DC-DC 调节器、集成式通信、高分辨率ADC、精密放大器以及高精度基 准电压源可让设计人员实现新设计,并获得高于这些要求的性能。

#### 作者简介

Li Ke [ke.li@analog.com] 于2007年加入ADI公司,担 任精密转换器产品线应用工程师,任职地点在中国上海。 他曾在安捷伦科技有限公司的化学分析部门担任过四年 的研发工程师。李可于1999年获得西安交通大学电子

工程学士学位,并于2003年获得西安交通大学生物医学工程硕士 学位。他在2005年成为中国电子学会专业会员。

**Colm Slattery** [colm.slattery@analog.com] 1995年 毕业于爱尔兰利默里克大学,获得电子工程学士学位。 他曾在Microsemi的测试开发工程部门工作,后于1998 年加入ADI公司。他还曾在上海从事应用工作三年,目 前是工业和仪器仪表部门的一名系统应用工程师。



# **Notes**

# **Notes**

#### 全球总部

One Technology Way P.O. Box 9106, Norwood, MA 02062-9106 U.S.A. Tel: (1 781) 329 4700 Fax: (1 781) 461 3113

大中华区总部 上海市浦东新区张江高科技园区 祖冲之路 2290 号展想广场 5 楼 邮编:201203 电话:(86 21) 2320 8000 传真:(86 21) 2320 8222

**深圳分公司** 深圳市福田中心区 益田路与福华三路交汇处 深圳国际商会中心 4205-4210 室 邮编:518048 电话:(86 755) 8202 3200 传真:(86 755) 8202 3222

**北京分公司** 北京市海淀区 上地东路 5-2 号 京蒙高科大厦 5 层 邮编:100085 电话:(86 10)5987 1000 传真:(86 10)6298 3574

**武汉分公司** 湖北省武汉市东湖高新区 珞瑜路 889 号光谷国际广场 写字楼 B 座 2403-2405 室 邮编: 430073 电话: (86 27) 8715 9968 传真: (86 27) 8715 9931

#### 亚洲技术支持中心

免费热线电话: 4006 100 006
电子邮箱:
china.support@analog.com
技术专栏:
www.analog.com/zh/CIC
。 样品申请:
www.analog.com/zh/sample
在线购买:
www.analog.com/zh/BOL
在线技术论坛:

