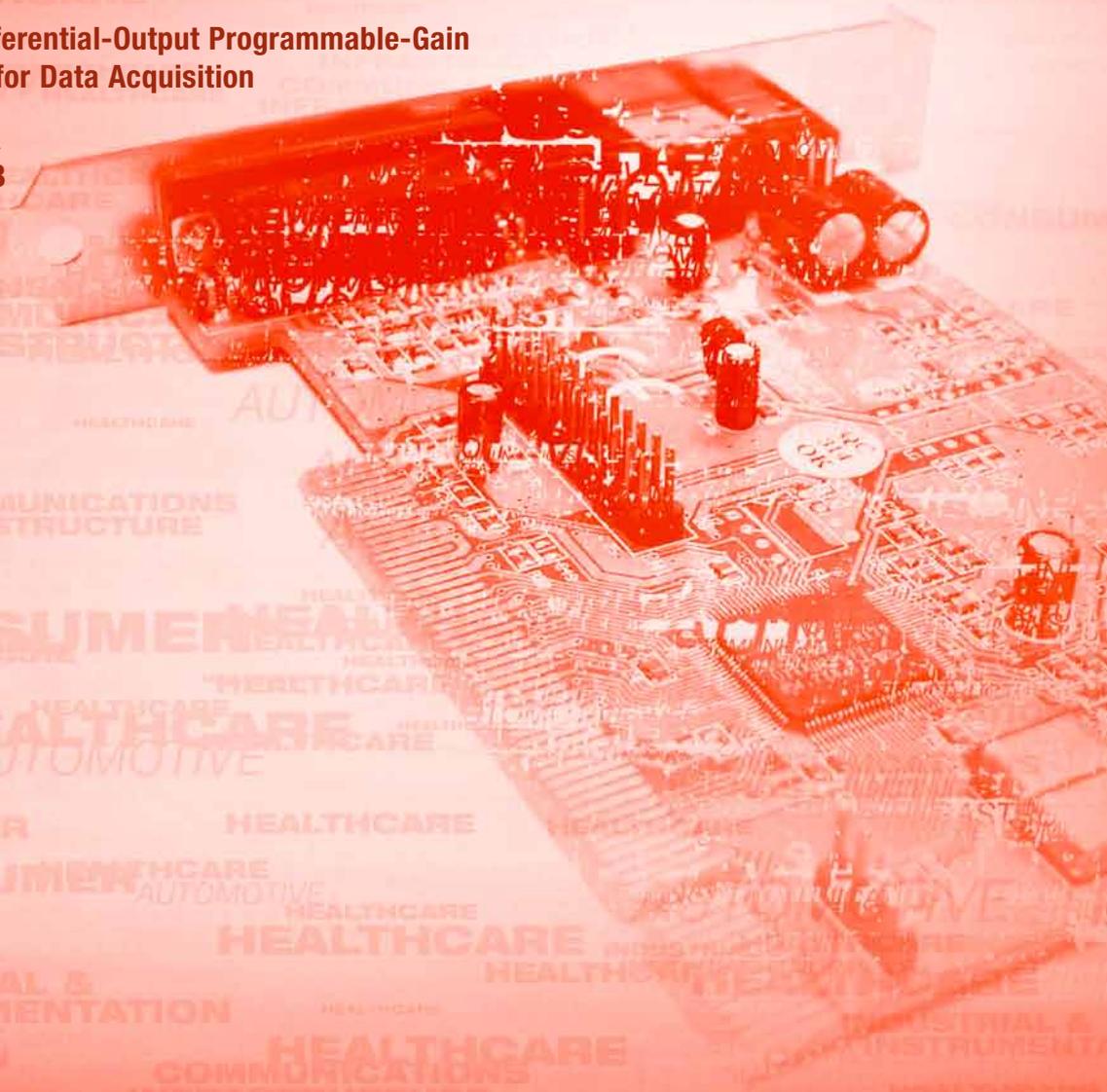


# Analog Dialogue

## In This Issue

- 2** Editors' Notes and Product Introductions
- 3** Front End Turns PC Sound Card into High-Speed Sampling Oscilloscope
- 7** Monitoring and Sequencing in Multirail Power-Supply Systems
- 11** S-Parameters Allow High-Frequency Verification of RF Switch Models
- 15** How to Apply DC-to-DC Step-Up/Step-Down Regulators Successfully
- 17** Ultrahigh-Performance Differential-Output Programmable-Gain Instrumentation Amplifier for Data Acquisition
- 19** Oversampled ADC and PGA Combine to Provide 127-dB Dynamic Range



## 本期介绍

## 如何通过前端将PC声卡变成高速采样示波器

有多种软件包可以使PC声卡提供类似示波器的显示,但低采样速率、高分辨率ADC和交流耦合前端具有有限带宽。针对重复波形,采样前端可以延展时间轴,使PC能够用作高速采样示波器。本文描述一种能够实现这种功能的前端和探头。详情见第3页。

## 多电源系统的监控和时序控制

现今,电子系统往往具有许多不同的电源轨。为实现可靠、可重复的操作,必须监控各电压的开关时序、上升和下降速率、加载顺序以及幅度。典型的系统设计可能包括电源时序控制、电源跟踪、电源电压/电流监控和控制。现有多种电源管理IC可以执行上述功能。详情见第7页。

## 利用S参数对RF开关模型进行高频验证

S(散射)参数用于表征使用匹配阻抗的电气网络。散射是电流或电压在传输线路中断情况下所受影响的方式。利用S参数可以将一个器件看作一个具有输入和输出的“黑匣子”,这样就可以进行系统建模而不必关心其实际结构的复杂细节。详情见第11页。

## 在系统中成功运用DC-DC降压/升压稳压器

高效率DC-DC转换器采用三项基本技术:降压型、升压型和降压/升压型。降压转换器可产生较低的直流输出电压,升压转换器可产生较高的直流输出电压,降压/升压转换器则可产生小于、大于或等于输入电压的输出电压。详情见第15页。

## 用于数据采集的超高性能差分输出可编程增益仪表放大器

数据采集系统和PLC需要多功能的高性能模拟前端,以便与各种传感器接口来精确、可靠地测量信号。根据待测电压或电流幅度的不同,信号可能需要放大或衰减,从而匹配ADC的满量程输入范围,以供进一步的数字处理和反馈控制。详情见第17页。

## 过采样ADC与PGA结合,提供127 dB动态范围

通常需要测量宽动态范围信号,但目前的技术常常难以满足系统要求。本文提出了一种替代方法,即结合采用高速、逐次逼近型ADC和自动调节量程的可编程增益放大器前端(增益根据模拟输入值自动变化),从而提供126 dB以上的动态范围。详情见第19页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在[www.analog.com/zh](http://www.analog.com/zh)网站查到,只要在搜索框中输入产品型号即可。

10月	
12位、250 MSPS/210 MSPS/170 MSPS ADC .....	AD9634
14位、250 MSPS/210 MSPS/170 MSPS ADC .....	AD9642
双通道、10位、125 MSPS/105 MSPS ADC .....	AD9608
双通道、12位、125 MSPS/105 MSPS ADC .....	AD9628
双通道、14位、125 MSPS/105 MSPS ADC .....	AD9648
集成12位ADC和可执行闪存的黑fin处理器 .....	ADSP-BF506F
集成两个800 mA降压稳压器和一个300 mA LDO的电源管理单元 ...	ADP5023
集成两个800 mA降压稳压器和两个300 mA LDO的电源管理单元 ...	ADP5037
集成两个1200 mA降压稳压器和一个300 mA LDO的电源管理单元 ..	ADP5024
中频接收机 .....	ADM6672
小数N分频/整数N分频PLL高压频率合成器 .....	ADF4150HV
11月	
6 GHz超高数据速率差分放大器 .....	ADL5565
双通道、低功耗、运算放大器 .....	ADA4084-2
600 kHz双通道同步降压控制器 .....	ADP1876
数字功率因数校正控制器 .....	ADP1047/ADP1048
高速、200 dB对数转换器 .....	ADL5304
16通道、24位、192 kHz DAC .....	ADAU1966
4串白光LED驱动器 .....	ADD5205
多路输出时钟发生器 .....	AD9577
具有振动抑制特性的±250°/s偏航角速度陀螺仪 .....	ADXRS646
超低噪声、模拟输出MEMS麦克风 .....	ADMP504
400 MHz至1250 MHz正交调制器 .....	ADRF6701
2050 MHz至3000 MHz正交调制器 .....	ADRF6704
四通道中频接收机 .....	AD6657A
汽车应用、16位数字温度传感器 .....	ADT7311
高端负载逻辑电平控制开关 .....	ADP198
多服务线路卡时钟转换器 .....	AD9557/AD9558
宽动态范围(DR)、高速、数字控制VGA .....	ADL5202
12月	
8通道、12位、40 MSPS/80 MSPS、LVDS ADC .....	AD9637
8通道、14位、40 MSPS/65 MSPS、LVDS ADC .....	AD9257
4通道、12位、80 MSPS/105 MSPS/125 MSPS、LVDS ADC .....	AD9633
4通道、14位、80 MSPS/105 MSPS/125 MSPS、LVDS ADC .....	AD9253
差分放大器,输入具有短路保护功能 .....	ADA4830-1
精密、低功耗、G = 1差分放大器 .....	AD8476
1.5 nV/√Hz、G = 2000仪表放大器 .....	AD8428
低噪声、低功耗、运算放大器 .....	ADA4897-2
精密、零漂移运算放大器 .....	ADA4638-1
兼容USB的快速充电电池管理器 .....	ADP5065
热插拔、-48 V、数字电源监控系统控制器 .....	ADM1075
超低功耗、低失真ADC驱动器 .....	ADA4940-1/ADA4940-2
集成谐波监控的三相电表 .....	ADE7880
具有数字输出的全向MEMS麦克风 .....	ADMP441
64位、按钮接口、数字电位计 .....	AD5116
128/64/32位、I <sup>2</sup> C接口、数字电位计 .....	AD5110/AD5112/AD5114
128/64/32位、升降接口、数字电位计 .....	AD5111/AD5113/AD5115
低噪声、300 mA/500 mA低压差稳压器 .....	ADP7102/ADP7104
高精度、低功耗基准电压源 .....	ADR35xxW
±450°/秒精密角速率传感器 .....	ADIS16136
10自由度战术级惯性传感器 .....	ADIS16488
高端负载逻辑电平控制开关 .....	ADP199
小数N分频/整数N分频PLL频率合成器 .....	ADF4151
低噪声、快速建立、6 GHz PLL频率合成器 .....	ADF4196
带24 V总线保护的CAN收发器 .....	ADM3051
带5 kV隔离和24 V总线保护的CAN收发器 .....	ADM3054
宽动态范围(DR)、高速、数字控制VGA .....	ADL5201

## Analog Dialogue

模拟对话杂志([www.analog.com/zh/analogdialogue](http://www.analog.com/zh/analogdialogue))是ADI公司于1967年创办的技术杂志,至今已经连续出版45年,主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本:在线版每月发行一期;印刷版每年发行四期,印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔记;新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息;以及“集锦”栏目,其中包括从ADI网站([www.analog.com/zh](http://www.analog.com/zh))获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库[www.analog.com/library/analogdialogue/archives.html](http://www.analog.com/library/analogdialogue/archives.html)查阅自1967年第1卷第1期创刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问[www.analog.com/library/analogdialogue/subscribe.html](http://www.analog.com/library/analogdialogue/subscribe.html)。欢迎提出您的宝贵意见: Facebook: [www.facebook.com/analogdialogue](http://www.facebook.com/analogdialogue); 模拟对话: [analogdiablog.blogspot.com](http://analogdiablog.blogspot.com); 电子邮件: [dialogue.editor@analog.com](mailto:dialogue.editor@analog.com); 编辑Dan Sheingold, [[dan.sheingold@analog.com](mailto:dan.sheingold@analog.com)]或出版人兼总编辑Scott Wayne, [[scott.wayne@analog.com](mailto:scott.wayne@analog.com)]。

# 如何通过前端将PC声卡变成高速采样示波器

作者: Doug Mercer

有多种软件包可以使个人计算机(PC)中的立体声声卡提供类似示波器的显示,但低采样速率、高分辨率模数转换器(ADC)和交流耦合前端最适合20 kHz及以下的可用带宽。现在,这种有限的带宽可以扩展——针对重复波形,可以在声卡输入前使用一个采样前端。利用高速采样保持器(SHA)对输入波形进行二次采样,然后通过低通滤波器重建波形,并使其平滑,可以有效延展时间轴,使PC能够用作高速采样示波器。本文描述一种能够实现这种改造的前端和探头。

图1所示为一个插入式附件的原理图,它可以配合典型PC声卡采样使用。每个示波器通道使用一个高速采样保持放大器AD783。SHA的采样信号由时钟分频器电路的数字输出提供,下文将通过一个例子说明。AD783输入由一个FET缓冲,因此可以使用简单的交流/直流输入耦合。在所示的两个通道中,当直流耦合跳线开路且输入为交流耦合时,1 M $\Omega$ 电阻(R1和R3)提供直流偏置。采样输出由图中所示的双极点有源RC网络低通滤波。该滤波器不必是一个有源电路,但所示的滤波器能够提供有益的缓冲低阻抗来驱动PC声卡输入。

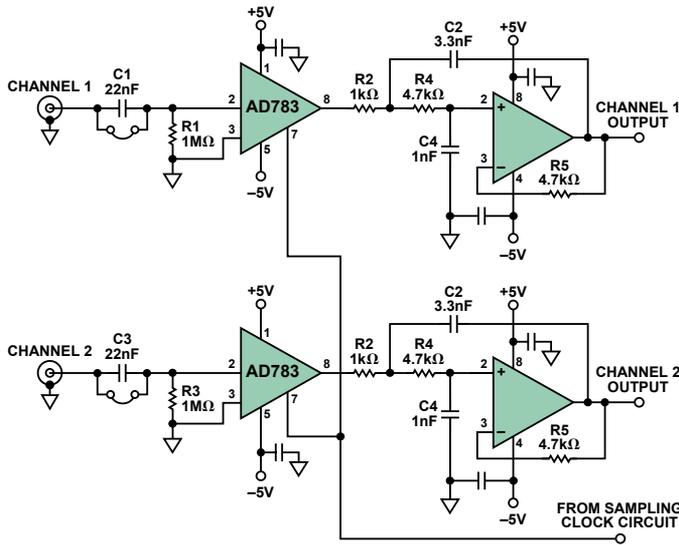


图1. 双通道模拟采样电路

AD783 SHA提供高达数MHz的可用大信号带宽。输入端的有效压摆率约为100 V/ $\mu$ s以上。采用 $\pm 5$  V电源时,输入/输出摆幅至少为 $\pm 3$  V。对于500 mV p-p以下的摆幅,小信号3 dB带宽接近50 MHz。

利用图1所示的前端电路以及采用Visual Analyser1软件的PC声卡,可以得到一个以1 MHz频率重复的2 MHz单周期正弦波,如图2的屏幕截图所示。采样时钟以80.321 kHz的采样速率提供250 ns宽的采样脉冲。这里的有效水平时基为333 ns/分频比。例子中使用的PC声卡采用SoundMax<sup>®</sup>编解码器,其采样速率为96 kSPS。本例中,有效采样速率约为40 MSPS。

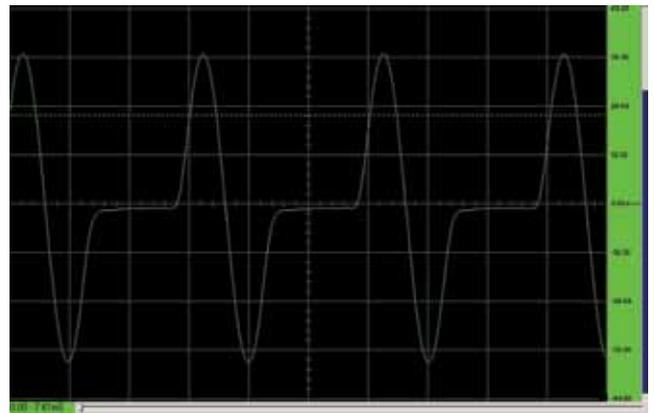


图2. 以1 MHz频率重复的2 MHz单周期正弦脉冲

图3中的屏幕截图显示的是一个以1 MHz频率重复的高斯正弦脉冲。采样时钟速率同样是80.321 kHz,采样脉冲宽度为250 ns。



图3. 以1 MHz频率重复的4 MHz高斯正弦脉冲

## 采样时钟发生器示例

AD783要求一个宽度为150 ns至250 ns的窄正采样脉冲。为使显示的波形保持稳定,无来回跳动,采样脉冲必须非常稳定,抖动很低。这一要求往往将可能的时钟选择限定于晶体振荡器。另一个要求是采样速率可以在略低于100 kHz到大约500 kHz的范围内进行调整或调谐。为使下采样信号落在声卡的20 Hz至20 kHz音频带宽内,采样频率间的调谐步进必须较为精细。一个诸如图4所示的N分频电路和一个频率介于10 MHz至20 MHz的晶体振荡器(IC4),可以提供从80 kHz到350 kHz的多达200种或更多的不同采样速率,步进大小介于300 Hz到5 kHz之间。本例使用两个4位二进制升降计数器74HC191, N可以是4到256之间的任意整数。也可以使用74HC190等十进制计数器,其引脚排列与74HC191相同,可以提供4到100的N值。分频比利用两个十六进制开关S1和S2设置。开关S3设置计数器是递增还是递减计数。电阻R1 (250  $\Omega$ )和电容C1 (68 pF)给引脚计数输出增加一个很短的延迟,经过该延迟后,引脚计数输出加载起始计数值。74HC00的四个NAND门用于实现单稳态模式,当R12为2.7 k $\Omega$ 且C2为68 pF时,单稳态模式提供200 ns的采样脉冲。

IC4是固定频率金属帽壳晶体振荡器。另一种方法是使用CMOS反相器(74HC04)和分立晶体X1来构成一个振荡器,如图5所示。这种方法使用的元件虽然多于一体式金属帽壳振荡器,但它支持通过调整电容C1来调节晶体频率,从而实现精密的频率调谐。

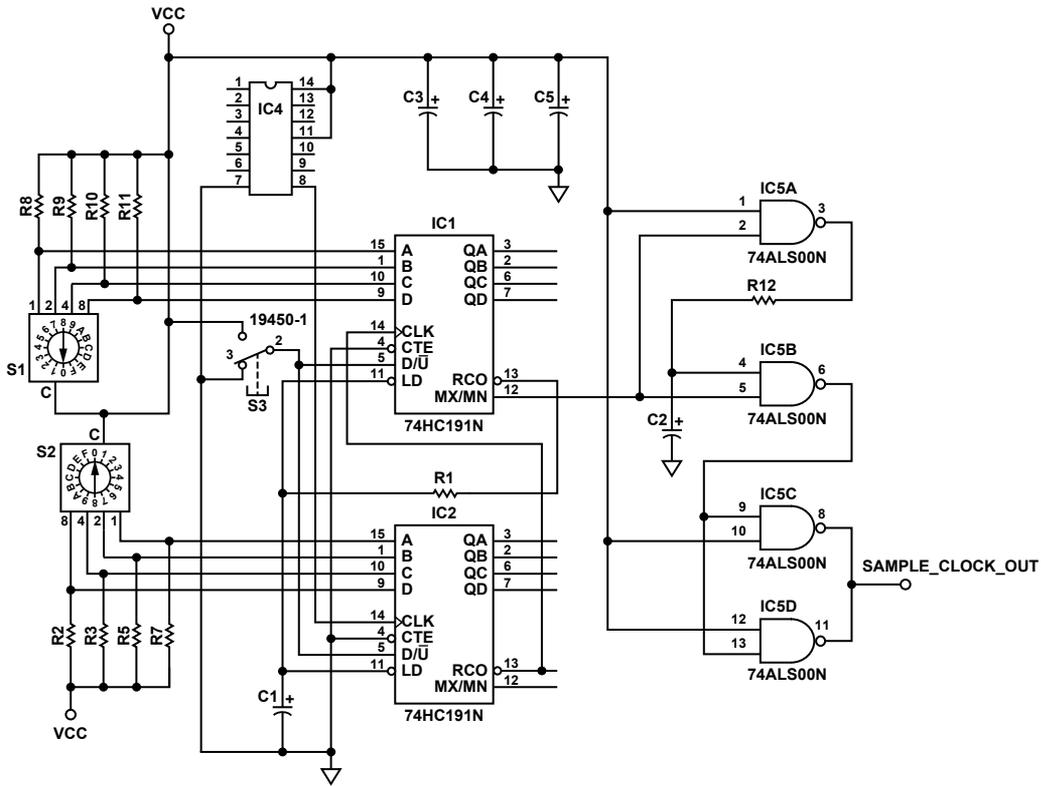


图4. 采样时钟分频器电路

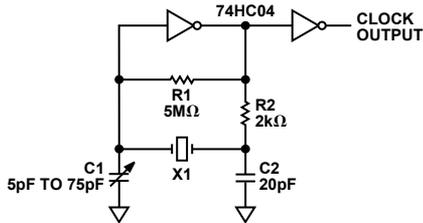


图5. 采用机械调谐方式的分立晶体振荡器

为了消除机械可变元件，D1可以使用变容二极管，其电容取决于电压，如图6所示。

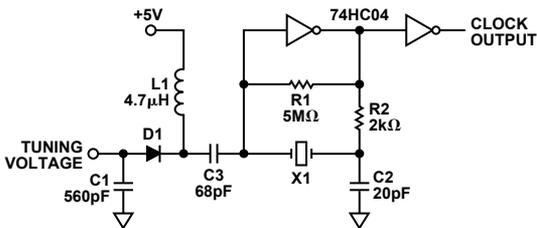


图6. 采用电压调谐方式的分立晶体振荡器

### 有源重构滤波器示例

图7和图8所示为有源滤波器设计，它们应能很好地代替简单的无源RC滤波器。图7显示的是一个二阶Sallen-Key滤波器，转折频率约为39 kHz，使用标准电阻和电容值。双通道运算放大器AD8042和AD822具有低电源电压和宽摆幅特性，是很好的选择。该滤波器在通带内的增益为+1。

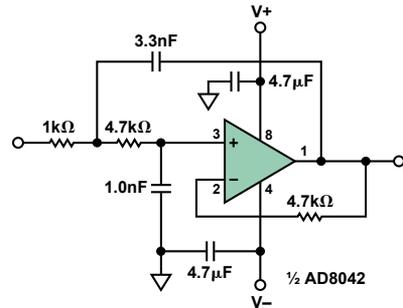


图7. Sallen-Key 39 kHz低通滤波器

图8显示的是一个二阶多路反馈(MFB)滤波器，转折频率约为33 kHz，使用标准电阻和电容值。该滤波器的通带增益为-1，因此，使用该滤波器时，为使显示的波形右侧朝上，应选择示波器软件上的“反相”按钮。

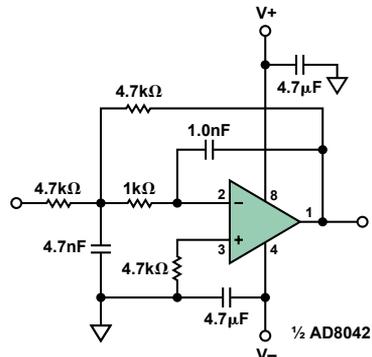


图8. MFB 33 kHz低通滤波器

## 电路供电

重构滤波器使用的AD783和放大器需要双电源供电。可以使用6节AA电池，3节提供+4.5 V电源，另外3节提供-4.5 V电源。或者，也可以使用单个9 V电池，利用一个电阻分压器来提供作为地的中间电源电压，这将需要由一个运算放大器进行缓冲才能提供电路所需的地电流。第三种方法是使用一个可调线性调节器，产生相对于电池负极的约4.5 V电压，用作接地基准。

第四种方法是使用备用PC或笔记本电脑USB端口提供的+5 V电源。-5 V电源可以由DC/DC电压逆变器产生，例如ADI公司的ADM8829(表贴封装)。应特别注意避免受到DC/DC电压逆变器产生的开关噪声干扰。

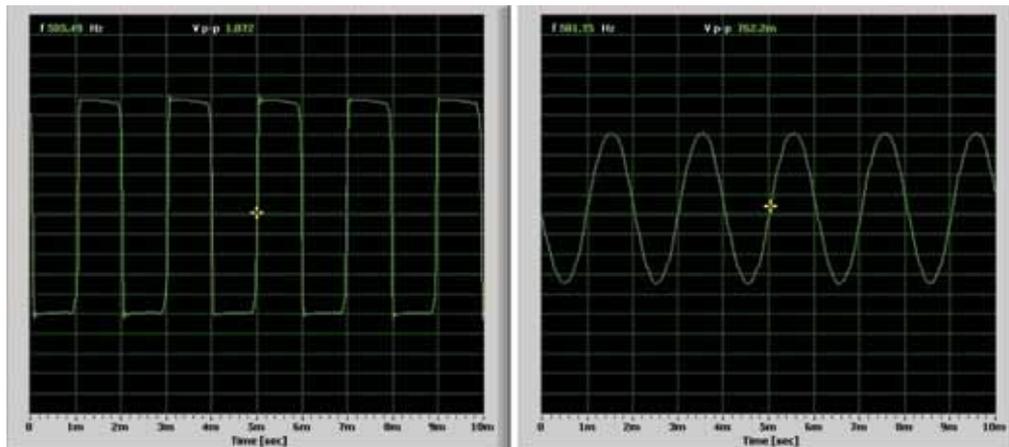
## 输入衰减器

AD783的小信号增益远高于全摆幅带宽。通过在采样器之前插入一个10:1阻性衰减器以限制最大信号带宽，可以实现远超过20 MHz的可用带宽。多家公司提供成本相对较低的示波器探头，如Syscomp Electronic Design, Ltd<sup>2</sup>等(图9)。下面是笔者撰写本文时获得的信息：

- Syscomp Electronic Design生产的40 MHz带宽、1×/10×可切换型示波器探头(P6040)，每对价格\$29.99。
- HobbyLab<sup>3</sup>生产的20 MHz 10:1版本示波器探头(GT-P6020)，每对价格\$19.50。
- Gabotronics.com<sup>4</sup>生产的100 MHz P2100和60 MHz P2060通用探头，每种价格约\$10.00。



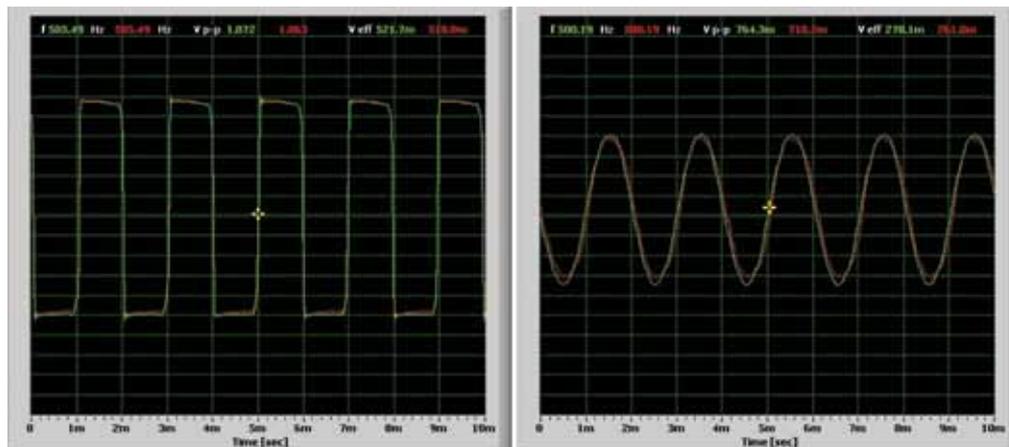
图9. P6040 1×/10×示波器探头



(a)

(b)

图10. 单通道10×探头：1 MHz (a)和50 MHz (b) 5 V p-p输入方波



(a)

(b)

图11. 双踪双通道匹配10×探头：1 MHz (a)和50 MHz (b) 5 V p-p输入方波

## 使用探头

图10、图11和图12所示的声卡5屏幕截图利用P2100 100 MHz 10×探头获取,它可以补偿10 pF至35 pF范围内的输入电容。对于建议的电路,如果PCB板线路长度尽可能保持最短,那么这个调整范围似乎是充足的。采用10×探头时,输入看起来像10 MΩ和18 pF,可以支持最高±30 V的输入电压。

为了展示AD783采样保持输入级的性能,首先利用1 kHz平顶方波调整探头补偿。屏幕截图显示了器件对频率为1 MHz和50 MHz的不同信号的响应。图10中的两个屏幕截图显示单通道情况,(a)为1 MHz、5 V p-p方波,(b)为50 MHz、5 V p-p方波。每种情况下,采样时钟均针对大约500 Hz的下采样信号频率进行调整,以便消除任何声卡响应差异。因此,左边屏幕截图的有效时间刻度为500 ns/分频比,右图为10 ns/分频比。声卡输入增益设置如下:对于1 MHz输入,示波器软件报告1.072 V p-p的幅度;对于50 MHz输入,则报告762.2 mV p-p的幅度。0.7622/1.072接近-3 dB。这一测量结果显示,100 MHz 10×探头和AD783的组合具有50 MHz的3 dB带宽。

图11中,同样的1 MHz (a)和50 MHz信号(b)被施加于两个通道。从两个通道的两幅重叠屏幕截图可以看出,两个通道之间具有良好的增益、失调和延迟匹配。

最后一幅屏幕截图(图12)显示375 kHz、5 V p-p方波(红色线)和1.5 MHz、42 ns宽5 V p-p脉冲(绿色线)的情况。水平刻度为333 ns/分频比。AD783采样器保持完整的5 V摆幅,即便输入这些

较窄的42 ns脉冲也是如此。

## 参考文献

- <sup>1</sup>Visual Analyser是一个完整的专业实时软件包,可以将PC变成一整套测量仪器。它使用PC的声卡,无需新硬件。 <http://www.sillanumsoft.org/>.
- <sup>2</sup>Syscomp Electronic Design, Ltd. <http://www.syscompdesign.com/Accessories.html>.
- <sup>3</sup>HobbyLab <http://securedwithssl.com/HobbyLab-us/product/63258ffa-dcc8-4508-8152-d2461d943169.aspx>.
- <sup>4</sup>Gabotronics <http://www.gabotronics.com/accesories-and-cables/view-all-products.htm>.
- <sup>5</sup>基于PC的声卡示波器从声卡接收数据,采样速率为44.1 kHz,分辨率为16位。此外还提供WaveIO,它是用于LabView软件的声卡接口。 [http://www.zeitnitz.de/Christian/scope\\_en](http://www.zeitnitz.de/Christian/scope_en).

## 作者简介

**Doug Mercer** [doug.mercer@analog.com] 在1977至2009年间一直在ADI公司从事全职工作,最后14年担任ADI公司研究员。ADI公司高速转换器产品系列的30多款标准产品都有他的贡献,AD783就是其中一款。自2009年起,他转而担任ADI公司的兼职顾问研究员,最近主要是作为ADI公司与伦斯勒理工学院的联络人,从事本科生电气工程教育推广和发展方面的工作。

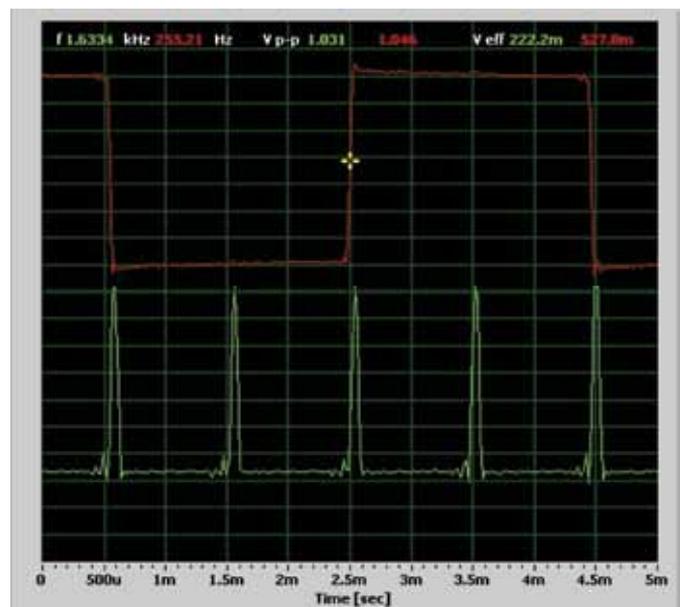


图12. 双踪双通道、10×探头: 375 kHz、5 V p-p方波和1.5 MHz、42 ns 5 V p-p脉冲

# 多电源系统的监控和时序控制

作者: Rich Ghiorse

## 引言

现今, 电子系统往往具有许多不同的电源轨。在采用模拟电路和微处理器、DSP、ASIC、FPGA的系统中, 尤其如此。为实现可靠、可重复的操作, 必须监控各电源电压的开关时序、上升和下降速率、加电顺序以及幅度。既定的电源系统设计可能包括电源时序控制、电源跟踪、电源电压/电流监控和控制。有各种各样的电源管理IC可以执行时序控制、跟踪、上电和关断监控等功能。

时序控制和跟踪器件可以监控和控制多个电源轨, 其功能可能包括设置开启时间和电压上升速率、欠压和过压故障检测、余量微调(在标称电压值的一定范围内调整电源电压)以及有序关断。适合这些应用的IC种类众多, 简单的如利用电阻、电容和比较器构成的纯模拟器件, 复杂的如高集成度状态机和通过I<sup>2</sup>C总线进行数字控制的可编程器件。某些情况下, 系统的电压调节器和控制器可能包括关键控制功能。

对于采用多个开关控制器和调节器的系统, 还有一个考虑是器件以不同开关频率工作时, 如何将产生的系统噪声降至最低。常常需要同步调节器的时钟, 事实上, 如今的许多高性能开关控制器和调节器都可以与外部时钟同步。

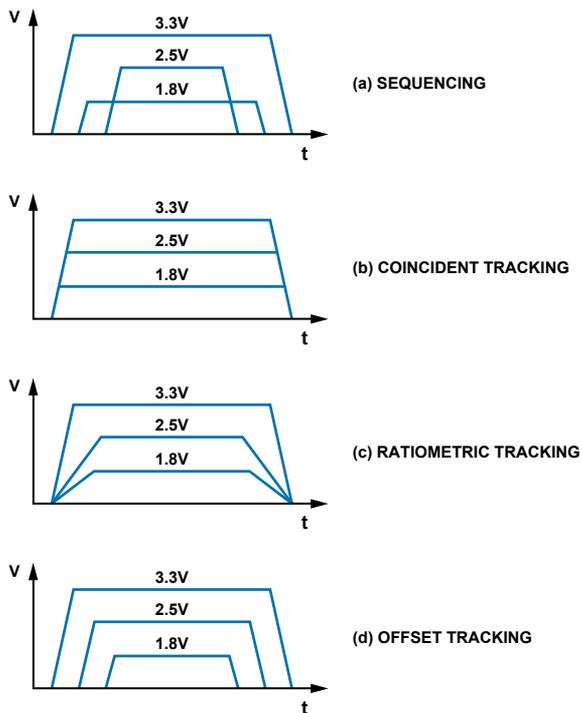


图1. 电源轨的控制类型

## 电源时序控制和跟踪

所谓电源时序控制, 是指以指定顺序开关电源。电源时序控制可以简单地基于既定的时间顺序, 或者一个电源的开启时间取决于另一个电源何时达到设定的阈值。电源跟踪基于这样一个事实: 电源电压无法(一般也不应)瞬间改变。电源系统设计师可以利用这一特性, 有效地控制系统中各电源相对于其它电源的斜率。电源跟踪分为三类: 同步、比率和偏移。图1中的四幅图对时序控制、同步跟踪、比率跟踪和偏移跟踪进行了比较。

图1a中, 三个电源按一定的时间顺序开启和关闭。首先是3.3 V电源开启, 后续电源的开启和关闭延迟时间取决于应用的需要。如果额定最大值要求电源按一定的顺序激活, 这种简单的时序控制技术将能确保有源器件的电压不会超过额定最大值。举例来说, 在ADC驱动的放大器上电之前, 我们必须保证ADC的电源存在, 否则可能损坏ADC的前端。

图1b显示同步跟踪情况, 所有三个电源同时开启, 并且以相同的速率彼此跟踪, 因此最低电源电压首先建立, 然后是较高的电源电压。电源关断以相反的方式进行。这个例子很好地说明了旧式FPGA或微处理器应用中电源是如何接通的: 首先激活较低的内核电压, 然后接通辅助或I/O电源。稍后将以Xilinx Virtex-5 FPGA的同步跟踪举例说明。

图1c中, 电源以不同的斜率上电。如前所述, 能够对电源的斜率 $dV/dt$ 进行控制是一个非常有用的特性, 它可以防止电路中去耦电容的大浪涌电流(充电电流)损坏器件。如果不加限制的话, 浪涌电流可能大大超过标称工作电流。斜率限制可以防止有源器件闩锁、电容短路、PCB走线受损以及线路保险丝熔断。

图1d中, 所有电源具有相同的斜率, 但其施加时间由预定的失调电压决定。此类跟踪适用于需要限制电源电压差(常常出现在DAC和ADC等混合信号器件的额定最大值部分)的器件, 这种方法可以防止器件永久性受损。

## 基于FPGA的设计示例

使用FPGA系统的供电是探讨多电源系统处理的活教材。适当的FPGA电源控制对于实现可靠、可重复的设计至关重要, 否则可能会在实验室甚至现场引发灾难性故障。大多数FPGA具有多个电源轨, 一般表示为 $V_{CC0}$ 、 $V_{CCAUX}$ 和 $V_{CCINT}$ , 这些电源分别用于为FPGA内核、辅助电路(如时钟和PLL等)、接口逻辑供电。

这些电源轨需要考虑的事项可以分为如下几类:

- 电源轨的时序控制
- 电源轨电压的容差要求
- 电源可能有软启动或斜率控制需求

下面以Xilinx Virtex-5系列FPGA的电源要求为例来说明, 该系列提供许多特性, 包括逻辑可编程能力、信号处理和时钟管理。根据数据手册, Virtex-5的电源上电顺序要求为 $V_{CCINT}$ 、 $V_{CCAUX}$ 、 $V_{CCO}$ 。这些电源相对于地的斜坡时间为 $200\ \mu\text{s}$ (最小值)至 $50\ \text{ms}$ (最大值)。建议工作条件如表1所示。

如前所述, Virtex-5要求同步电压跟踪。此外, 电源必须在特定的建议工作容差范围内, 而且必须在特定的 $dV/dt$ 范围内上升和下降。

但是, FPGA只是一个较大系统的一部分。为了进一步阐明本例, 假设有一个高电流、 $5\ \text{V}$ 主系统电源轨。为FPGA内核供电的 $1\ \text{V}$ 电源具有 $\pm 5\%$  ( $\pm 50\ \text{mV}$ )的容差, 需要提供最高 $4\ \text{A}$ 的电流。 $3\ \text{V}$ 电源为通用逻辑电源, 具有 $\pm 5\%$ 的容差, 在本例中需要提供 $4\ \text{A}$ 电流以便为FPGA I/O和设计中的其它逻辑器件供电。 $2.5\ \text{V}$ 电源为模拟电源, 需要提供低噪声的 $100\ \text{mA}$ 电流。

针对此应用, 利用双通道降压控制器ADP1850提供 $1\ \text{V}$ 和 $3\ \text{V}$ 高电流电源是一个很好的解决方案。ADP1850具有许多特性, 其中包括: 软启动控制、同步跟踪以及主从电源时序控制。上电时的上升

速率由SS1和SS2引脚上的电容控制。本例中,  $3\ \text{V}$ 数字电源是主电源。针对 $2.5\ \text{V}$ 模拟电源, 超低噪声低压差调节器(LDO) ADP150是绝佳选择, 它可以利用ADP1850的PGOOD2信号进行时序控制。图2为该系统的简化框图, 显示了时序控制的一般流程, 详情参见ADP1850数据手册。

上例说明了时序控制和跟踪的常见使用方式, 可以将其扩展到当今的许多电源系统, 包括基于微处理器的系统和涉及混合信号技术(ADC和DAC)的系统。

### 模拟电压和电流监控(ADM1191)

针对要求精密监控多个系统电源电流和电压的高可靠性应用, 可以使用简单易行的模拟监控电路。例如, 数字电源监控器ADM1191提供 $1\%$ 的测量精度, 包括一个用于电流和电压回读的 $12$ 位ADC、一个精密电流检测放大器以及一路用于提供过流中断的ALERTB输出。图3显示了ADM1191结合一个主控制器(如微处理器或微控制器等)的应用。

表1. Xilinx Virtex-5电源轨要求

	电压范围	电压最小值/最大值	电流	启动时间(最小值)	启动时间(最大值)	
$V_{CCINT}$	$1\ \text{V} \pm 5\%$	$-0.5\ \text{V}$ to $+1.1\ \text{V}$	$4\ \text{A}$	$200\ \mu\text{s}$	$50\ \text{ms}$	先于 $V_{CCAUX}/V_{CCO}$ 开启
$V_{CCAUX}$	$2.5\ \text{V} \pm 5\%$	$-0.5\ \text{V}$ to $+3.0\ \text{V}$	$\sim 50\ \text{mA}$	$200\ \mu\text{s}$	$50\ \text{ms}$	先于 $V_{CCO}$ 开启
$V_{CCO}$	$3\ \text{V} \pm 5\%$	$-0.5\ \text{V}$ to $+3.75\ \text{V}$	$< 50\ \text{mA}$	$200\ \mu\text{s}$	$50\ \text{ms}$	

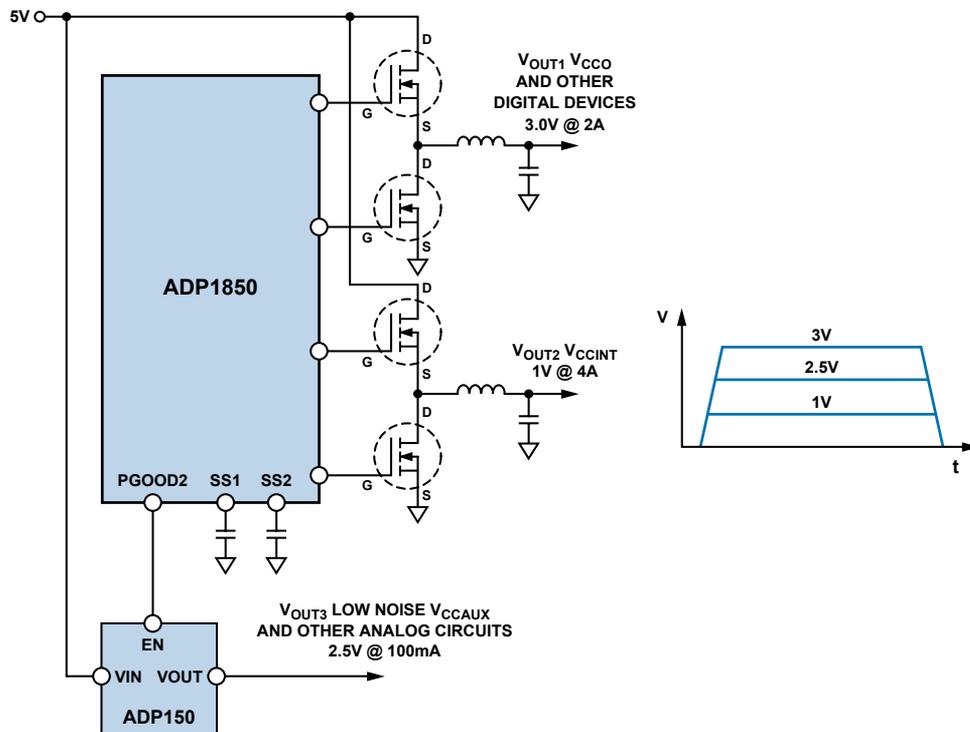


图2. Virtex-5的电源系统

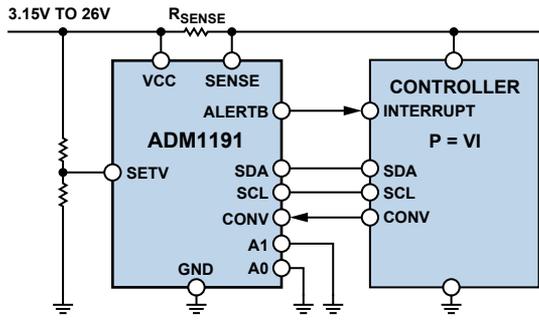


图3. 简单的电源电压和电流监控器

ADM1191通过I<sup>2</sup>C总线与主控制器通信。通过配置A0和A1引脚的逻辑输入电平，同一系统最多可以支持16个器件的寻址。本地控制器可以将测得的电压与电流相乘，从而计算电源轨的功耗。发生过流状况时，ALERTB信号通过一个中断快速通知控制器，这个关于故障状况的快速报警可以帮助保护系统免遭损坏。

### 时序控制和监控的结合

大型固定系统，甚至某些高性能插卡，具有许多需要控制和监控的电源轨。图4涉及到一个具有8个电源轨的复杂电源系统的控制。系统的核心是ADM1066，它是一款灵活的高集成度超级电源时序控制器Super Sequencer<sup>®</sup>，可提供完整的电源控制功能，特性包括时序控制、监控、余量微调 and 编程能力。ADM106x系列中的其它器件还具有温度监控和看门狗功能。

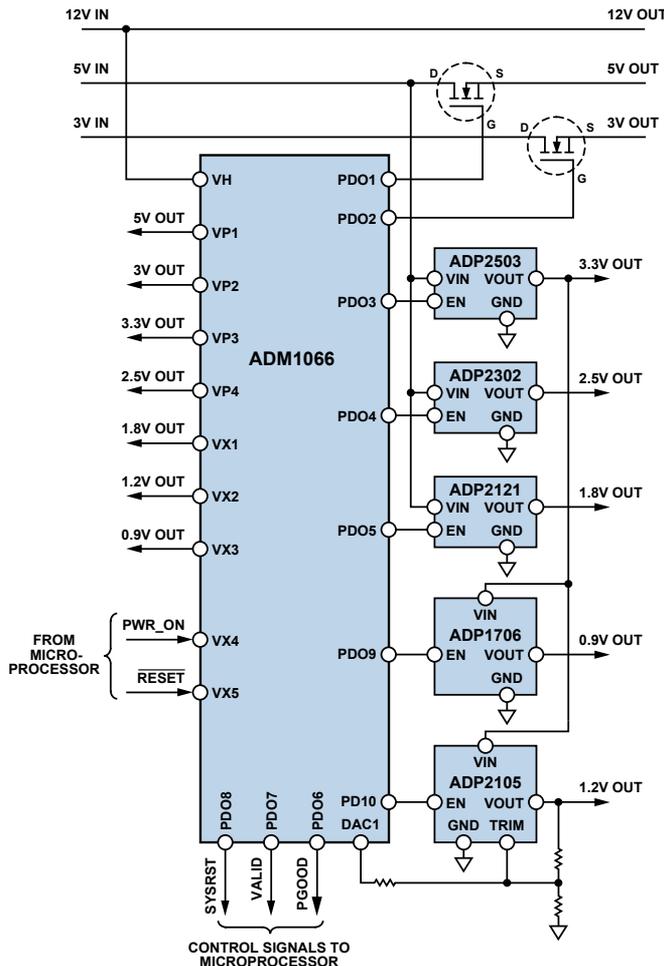


图4. 8轨电源系统的控制

8轨系统具有三个主电源轨：12 V、5 V和3 V。其它电源轨则是利用开关调节器和LDO从这些主电源轨产生。每个调节器具有一路使能输入，它由ADM1066的10路可编程驱动器(PD)输出之一驱动，因此用户可以按照一定的受控顺序使所有电源轨上电。ADM1066具有一个片上电荷泵，可以提升6路PD输出电压以提供外部N-MOSFET的高驱动电压；当需要控制更高电压的电源时，外部N-MOSFET用作电源轨开关。

ADM1066具有片上EEPROM，用以存储电源系统控制参数。ADI公司的实用程序为器件配置提供了便利，大大简化了上电和运行任务，消除了费时的代码开发工作。当系统进一步发展，以及有新器件加入设计时，可以轻松调整电源序列。时序参数和电压跳变点很容易重新编程。这个功能非常有用，可以节省开发时间，降低电路板开发可能延误的风险。

数字输出信号——PWRGD(电源良好)、VALID和SYSRST(系统恢复)——由ADM1066在轮询时产生，或者通过中断/数字输入提供，以便将电源系统的状态告知系统微控制器，从而在发生故障时能够采取措施。这种快速通知可以防止电容短路和其它危险状况引发灾难性损害。PWR\_ON和RESET是从系统控制器到ADM1066的数字输入，用以形成完整的系统控制环路。

### 利用ADM1066进行电源余量微调

在系统开发期间，当设计工程师需要调整电源电压以优化其电平或使其偏离标称值时，可以使用ADM1066的片内DAC来执行电源余量微调。利用这种余量微调特性，可以在电源限制范围内对系统进行全面特性测试，而不需要使用外部仪器。该功能通常是在在线测试(ICT)期间执行，例如：当制造商希望保证受测产品能够在标称电源电压±5%的范围内正常工作时。基于图4所示的电路，用户可以在许多电源轨上实现余量微调。

### 开环电源余量微调

对DC/DC转换器或LDO等电源进行余量微调的最简单方法，是将额外电阻切换到电源模块的反馈节点中，以改变反馈或调整节点的电压，从而利用DAC迫使输出电压上调或下调所需的幅度。采用这种衰减器(图5)时，可以通过SMBus更新相关DAC输出的值，从而远程命令ADM11066执行电源余量微调。该过程可以利用独立于系统控制环路的开环技术实现。

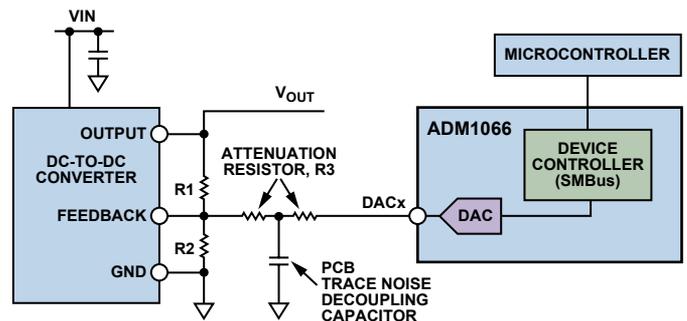


图5. 开环余量微调

ADM1066最多可以为6个电源执行开环余量微调，它利用6个片

上电压输出DAC(DAC1至DAC6)驱动要微调的电源模块的反馈引脚。实现这一功能的最简单电路是利用一个衰减电阻(R3),将DACx引脚连接到DC/DC转换器的反馈节点。当DACx输出电压设定为与反馈电压相等时,无电流流入衰减电阻,DC/DC转换器的输出电压不发生变化。当DACx输出电压高于反馈电压时,电流流入反馈节点,DC/DC转换器的输出必须下降以进行补偿。要提升DC/DC转换器输出,DACx输出电压设定值须低于反馈节点电压。为降低噪声,如图中所示,可以将该串联电阻分成两个电阻,其间的节点可以通过一个电容去耦到DC/DC转换器的地。

### 闭环电源余量微调

一种更精确、更全面的余量微调方法是在闭环系统中使用类似的电路。图4所示为针对1.2V输出的一个例子。要微调的电源轨电压可以通过VX2回读,确保将其精确调整到目标电压。ADM1066集成了执行微调所需的全部电路,12位逐次逼近型ADC用于读取受监控电压的电平,6个电压输出DAC用于按照上述方法调整电源电平。这些电路可以配合微控制器等其它智能器件使用,以实现闭环余量微调系统,它可以将DC/DC转换器或LDO电源设定到任何电压,精度为目标值的±0.5%。

为了在要测试的电源轨上实现闭环余量微调,请执行下列步骤:

1. 禁用6路DACx输出。
2. DACx输出电压设定为反馈节点电压。
3. 使能DAC。
4. 读取连接到VPx、VH或VXx引脚之一的DC/DC转换器输出的电压。
5. 需要时,提高或降低DACx输出电压以调整DC/DC转换器输出电压。否则就停止,目标电压已经达到。
6. 将DAC输出电压设定为某一值,使电源输出改变所需的幅度(例如±5%)。
7. 重复该过程,直至达到该电源轨所需的电压。

步骤1至3确保各DACx输出缓冲器开启时,它对DC/DC转换器输出的直接影响非常小。DAC输出缓冲器的作用是消除上电时的瞬变“毛刺”,因为缓冲器首先上电并跟随引脚电压,此时它不驱动该引脚。一旦输出缓冲器正确使能,缓冲器输入即切换到DAC,缓冲器的输出级开启,从而消除输出毛刺。

### 开关调节器的同步

在具有多个电源轨并使用一个以上开关调节器或控制器的系统中,由于内部开关频率的差异,这些器件之间可能会相互作用。这会引起来拍频谐波,大幅提高电源噪声,严重影响EMI测试。幸运的是,许多开关控制器和调节器在设计上都支持内部时钟同步。LDO不存在这个问题,但其电流输出有限,并且在大多数情况效率较差,因此有时可能不合需要。

双通道开关调节器ADP2116就是可同步器件的一个很好的例子。通过SCFG引脚,可将其SYNC/CLKOUT引脚配置为输入SYNC引脚或输出CLKOUT引脚。作为输入SYNC引脚,它可让ADP2116与外部时钟同步,两个通道以外部时钟频率的一半、彼此180°错相工作。

作为输出CLKOUT引脚,它可提供输出时钟,其频率是通道开关频率的两倍且90°错相。因此,一个配置为CLKOUT的ADP2116可以充当主转换器,为所有其它DC/DC转换器(包括其它ADP2116器件)提供外部时钟(图6)。配置为从器件时,它接收主器件的外部时钟并与之同步。通过同步系统内的所有DC/DC转换器,这种方法可防止产生能导致EMI问题的拍频谐波。

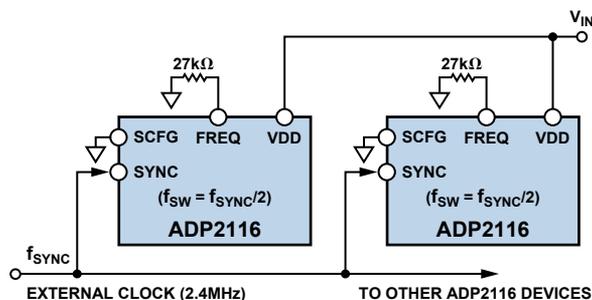


图6. 利用外部时钟同步多个ADP2116

### 结束语

本文讨论多电源系统的处理方法。时序控制器、监控器、调节器和控制器具有非常高的功能集成度,便于设计工程师处理潜在的电源问题,而无需采用全部是分立IC的电路板。这些器件对设计工程师非常有用,可以提高设计成功的概率,降低重新设计的可能性和电路板开发延误的风险。

### 参考文献

Moloney, Alan. “Power Supply Management—Principles, Problems, and Parts.” *Analog Dialogue*. 40-2. May 2006.

### 作者简介

Rich Ghiorse [rich.ghiorse@analog.com] 于1980年加入ADI公司。他从事过多方面的工作,从产品、测试、设计到现在的工程应用。他拥有东北大学电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。Rich目前是ADI公司位于美国马萨诸塞州威明顿的客户服务中心的高级应用工程师。



# 利用S参数对RF开关模型进行高频验证

作者: Joseph Creech

## S参数简介

S(散射)参数用于表征使用匹配阻抗的电气网络。这里的散射是电流或电压在传输线路中断情况下所受影响的方式。利用S参数可以将一个器件看作一个具有输入和相应输出的“黑匣子”，这样就可以进行系统建模而不必关心其实际结构的复杂细节。

当今集成电路的带宽不断提高,因而必须在宽频率范围内表征其性能。传统的低频参数,如电阻、电容和增益等,可能与频率有关,因此可能无法全面描述IC在目标频率的性能。此外,要在整个频率范围内表征一个复杂IC的每个参数可能是无法实现的,而使用S参数的系统级表征则可以提供更好的数据。

可以使用一个简单的RF继电器来演示高频模型验证技术。如图1所示,可以将RF继电器看作一个三端口器件:一个输入端口、一个输出端口和一个用于开关电路的控制端口。如果器件性能与控制端无关,一旦设定后,就可以将继电器简化为一个双端口器件。因此,可以通过观察输入端和输出端的行为来全面表征该器件。

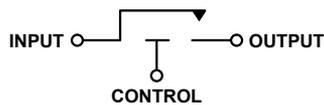


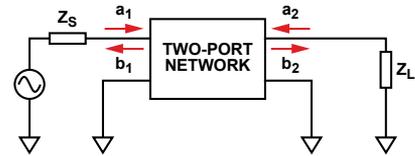
图1. RF继电器模型

要理解S参数的概念,必须知道一些传输线理论。与大家熟悉的直流理论相似,在高频时,最大传输功率与电源的阻抗和负载的阻抗有关。来自一个阻抗为 $Z_S$ 的电源的电压、电流和功率,沿着一条阻抗为 $Z_0$ 的传输线路,以波的形式行进到阻抗为 $Z_L$ 的负载。如果 $Z_L = Z_0$ ,则全部功率都会从电源传输到负载。如果 $Z_L \neq Z_0$ ,则某些功率会从负载反射回电源,不会发生最大功率传输。入射波和反射波之间的关系通过反射系数来表示,它是一个复数,包含关于信号的幅度和相位信息。

如果 $Z_0$ 和 $Z_L$ 完全匹配,则不会发生反射, $\Gamma = 0$ 。如果 $Z_L$ 开路或短路,则 $\Gamma = 1$ ,表示完全不匹配,所有功率都反射回 $Z_S$ 。大多数无源系统中, $Z_L$ 不与 $Z_0$ 完全相等,因此 $0 < \Gamma < 1$ 。要使 $\Gamma$ 大于1,系统必须包含一个增益元件,但RF继电器示例将不考虑这一情况。反射系数可以表示为相关阻抗的函数,因此可以通过下式计算:

$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (1) \quad \rightarrow \quad \Gamma = \frac{\frac{Z_L}{Z_0} - 1}{\frac{Z_L}{Z_0} + 1} \quad (2)$$

假设传输线路为一个双端口网络,如图2所示。在这种表示方法中,可以看出,每个行进波都由两部分组成。从双端口器件的输出端流到负载的总行进波部分 $b_2$ ,实际上是由双端口器件的输出端反射的一部分 $a_2$ 和透射器件的一部分 $a_1$ 组成。反之,从器件输入端流回电源的总行进波 $b_1$ 则是由输入端反射的一部分 $a_1$ 和返回器件的一部分 $a_2$ 组成。



$a_1$  = TRAVELING WAVE INCIDENT ON PORT 1  
 $b_1$  = TRAVELING WAVE REFLECTED FROM PORT 1  
 $a_2$  = TRAVELING WAVE INCIDENT ON PORT 2 (REFLECTED FROM THE LOAD)  
 $b_2$  = TRAVELING WAVE REFLECTED FROM PORT 2

图2. S参数模型

根据以上的说明,可以利用S参数列出用来确定反射波值的公式。反射波和发射波计算公式分别如式3和式4所示。

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (3)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (4)$$

如果 $Z_S = Z_0$ (双端口输入的阻抗),则不会发生反射, $a_1 = 0$ 。如果 $Z_L = Z_0$ (双端口输出的阻抗),则不会发生反射, $a_2 = 0$ 。因此,我们可以根据匹配条件定义S参数,如下所示:

$$S_{11} = \frac{b_1}{a_1} \quad (5) \quad S_{22} = \frac{b_2}{a_2} \quad (6)$$

$$S_{21} = \frac{b_2}{a_1} \quad (7) \quad S_{12} = \frac{b_1}{a_2} \quad (8)$$

其中:

$S_{11}$  = 输入反射系数

$S_{12}$  = 反向透射系数

$S_{21}$  = 正向透射系数

$S_{22}$  = 反向反射系数

通过这些公式可以完整描述任何双端口系统,正向和反向增益分别用 $S_{21}$ 和 $S_{12}$ 来表征,正向和反向反射功率分别用 $S_{11}$ 和 $S_{22}$ 来表征。

要在实际系统中求解上述参数, $Z_S$ 、 $Z_0$ 和 $Z_L$ 必须匹配。对于大多数系统,这很容易在宽频率范围内实现。

## 设计和测量传输线路阻抗

为确保双端口系统具有匹配的阻抗,必须测量 $Z_S$ 、 $Z_0$ 和 $Z_L$ 。多数RF系统工作在50  $\Omega$ 环境下。 $Z_S$ 和 $Z_L$ 一般受所用矢量网络分析仪(VNA)的类型限制,但可以设计 $Z_0$ ,使之与VNA阻抗匹配。

## 传输线路设计

传输线路的阻抗由线路上的电感和电容的比值设置。图3所示为一个简单的传输线路模型。

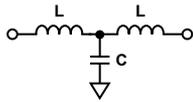


图3. 传输线路的集总元件模型

利用计算目标频率时的复阻抗的公式，确定获得特定阻抗所需的L和C的值。调整L和C的方式取决于传输线路模型的类型，最常用的模型是“微带线”和“共平面波导”模型。利用物理参数，例如从走线到地层的距离、走线宽度和PCB基板介电常数等，可以平衡电感和电容，从而提供所需的阻抗。设计传输线路阻抗的最简单方法是使用阻抗设计程序，此类程序有很多。

## 测量阻抗

设计并生产出传输线路后，必须测量其阻抗，以验证设计和实施无误。一种测量阻抗的方法是使用时域反射(TDR)。TDR测量可以反映PCB走线的信号完整度。TDR沿着信号线发送一个快速脉冲，并记录反射情况，然后利用反射信息计算距离信号源特定长度处的路径阻抗。利用阻抗信息可以找到信号路径中的开路或短路，或者分析特定点的传输线路阻抗。

TDR的工作原理是：对于一个不匹配的系统，在信号路径上的不同点，反射会与信号源相加或相减(相长和相消干涉)。如果系统(本例中为传输线路)匹配50 Ω，则信号路径上不会发生反射，信号保持不变。然而，如果信号遇到开路，反射将与信号相加，使之加倍；如果信号遇到短路，反射将通过相减与之抵消。

如果信号遇到一个端接电阻，其值稍高于正确的匹配阻抗，则在TDR响应中会看到一个凸起；若端接电阻值稍低于匹配阻抗，则在TDR响应中会出现一个凹陷。对于容性或感性端接，将看到相似的反应，因为电容在高频时短路，电感在高频时开路。

在所有影响TDR响应精度的因素中，最重要的一个是沿信号路径发送的TDR脉冲的上升时间。脉冲的上升时间越快，则TDR可以分辨的特征越小。

根据TDR设备设定的上升时间，系统可以检测的两个不连续点之间的最短空间距离为：

$$l_{\min} = \frac{c_0 t_{\text{rise}}}{2\sqrt{\epsilon_{\text{eff}}}} \quad (9)$$

其中：

$l_{\min}$  = 从信号源到不连续点的最短空间距离

$c_0$  = 光在真空中的传播速度

$t_{\text{rise}}$  = 系统的上升时间

$\epsilon_{\text{eff}}$  = 波在其中行进的介质的有效介电常数

若是检测相对较长的传输线路，20 ps到30 ps的上升时间即足够；但若要检测集成电路器件的阻抗，则需要比这快得多的上升时间。

记录TDR阻抗测量结果有助于解决传输线路设计的各种问题，如错误的阻抗、连接器结点引起的不连续以及焊接相关问题等。

## 精确记录S参数

一旦完成PCB和系统的设计与制造，就必须在设定的功率和一系列频率下利用VNA记录下S参数；VNA应经过校准，确保记录的精确性。校准技术的选择取决于多种因素，如目标频率范围和待测器件(DUT)所需的参考平面等。

## 校准技术

图4显示了双端口系统的完整12项误差模型及其系统性影响和误差源。测量频率范围会影响校准选择：频率越高，则校准误差越大。随着更多误差项变得显著，必须更换校准技术以适应高频影响。

一种广为采用的VNA校准技术是SOLT(短路、开路、负载、透射)校准，也称为TOSM(透射、开路、短路、匹配)校准。它很容易实现，只需要一组已知的标准元件，并在正向和反向两种条件下进行测量。标准元件可以随同VNA一起购买，或者从其他制造商购买。对标准元件进行测量后，就可以确定实测响应与已知响应的差异，从而计算系统性误差。

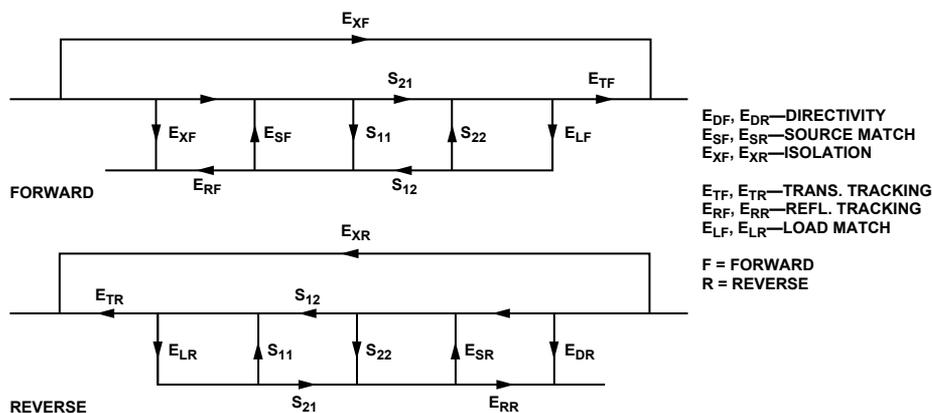


图4. 完整的双端口12项误差模型

SOLT校准将VNA测量的参考平面定位于校准期间所用同轴电缆的端部。SOLT校准的缺点是：参考平面之间的任何互连，包括SMA连接器和PCB走线等，都会影响测量；随着测量频率提高，这些会变成更大的误差源。SOLT校准只能消除图4中显示的6个误差项，但它能为低频测量提供精确的结果，并具有容易实施的优点。

另一种有用的VNA校准技术是TRL(透射、反射、线路)校准。该技术仅基于短传输线路的特征阻抗。利用两条传输线路彼此相差较短长度的两组双端口测量结果及两组反射测量结果，就可以确定完整的12项误差模型。可以在DUT的PCB上设计TRL校准套件，以便利用该校准技术消除传输线路设计和互连引起的误差，并将测量的参考平面从同轴电缆移动到DUT引脚。

以上两种校准技术各有长处，但TRL可以消除更多误差源，因而能够为高频测量提供更高的精度。然而，TRL需要精确的传输线路设计和目标频率下的精确TRL标准元件，因此更难以实施。SOLT的实施则相对简单，因为大多数VNA都带有可以在宽频率范围内使用的SOLT标准套件。

### PCB设计和实现

为了正确校准VNA，适当的PCB设计至关重要。TRL等技术可以补偿PCB设计的误差，但无法完全消除误差。例如，设计采用TRL校准的PCB时， $S_{21}$ (如RF继电器的插入损耗等)的值必须很低，为了精确测量S参数，需要考虑透射标准的回损( $S_{11}$ 、 $S_{22}$ )。回损是指阻抗不匹配导致反射回信号源的输入功率。无论PCB走线的设计多么好，总是存在一定程度的不匹配。大多数PCB制造商只能保证 $\pm 5\%$ 的阻抗匹配精度，甚至达到这一精度也是勉为其难。这种回损会导致VNA指示的插入损耗大于实际存在的插入损耗，因为VNA“认为”它向DUT发送了比实际发送量更大的功率。

随着要求的插入损耗水平的降低，将有必要减少透射标准贡献给校准的回损量。而测量频率越高，就越难以做到这一点。

要减少TRL设计的校准标准的回损，有几点需要特别注意。首先，传输线路设计非常重要，需要与PCB制造商密切协调，确保使用正确的设计、材料和工艺来实现所需的阻抗与频率曲线。连接器件的选择至关重要，必须能够在相关范围内满意地工作。选定连接器件后，还有必要确保连接器与PCB之间的结点设计良好，如若不然，它可能会破坏同轴电缆与PCB传输线路之间所需的50  $\Omega$ 阻抗，导致系统回损增大。许多连接器制造商都会提供高频连接器的正确布局布线图纸，以及预设计的传输线路设计和PCB堆叠。找到一家能按此设计生产的PCB制造商可以大大简化PCB设计工作。

其次需要考虑PCB的装配。连接器与PCB传输线路之间的结点至关重要，因此连接器的焊接会对过渡产生重大影响。连接不良或未对齐的连接器会破坏电感和电容之间的微妙平衡，从而影响结点的阻抗。图5是一个焊接不良的连接器结点示例。

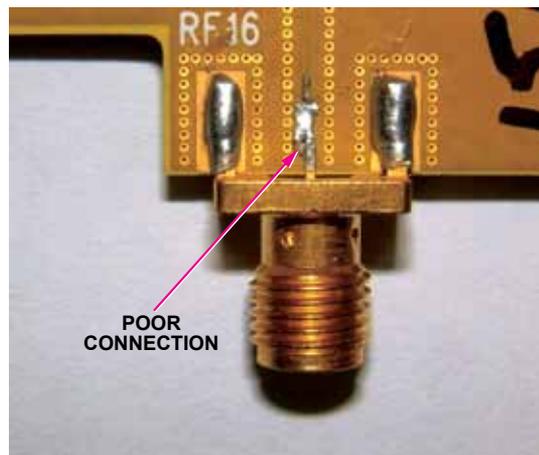


图5. 连接不良的SMA

如果设计程序没有考虑阻焊膜涂层的介电常数，则它也可能对传输线路的阻抗产生不利影响。在低频PCB中，这不是一个大问题，但随着频率提高，阻焊膜可能会带来麻烦。

为了确保透射走线的回损是可接受的，有必要利用VNA测量回损。因为系统的参考平面是从连接器到连接器，所以SOLT校准应当足以测量透射走线。一旦确定透射走线的回损性能，就可以通过在走线上执行TDR来监视缺陷。TDR会显示系统与目标阻抗偏差最大的区域。

在TDR曲线上，应当可以标出系统中对偏差贡献最大的具体部分。图6所示为一条传输线路走线及其对应的TDR曲线。可以在TDR曲线上定位某些部分的阻抗，从而明白哪些部分造成了最大的回损。从图中可以看出，SMA与传输线路之间的结点偏离50  $\Omega$ ，并且传输线路本身的阻抗也不是很接近50  $\Omega$ 。为了改善该PCB的性能，需要采取上面所说的一些措施。

### 使用S参数

在某一频率范围内表征一个DUT时，S参数可以提供许多好处。除了显示某一频率时的增益、损耗或阻抗匹配以外，还可以用Y参数(导纳参数)等其它形式替换S参数，以便计算电容等物理参数。Y参数与S参数的唯一区别在于：前者是在目标引脚短路(0  $\Omega$ )情况下导出的(公式5到8)，而后者则是在匹配50  $\Omega$ 端接阻抗情况下导出的。可以对Y参数进行实际测量，但它比S参数更难以记录，因为在宽频率范围内造成真正的短路非常困难。由于宽带50  $\Omega$ 匹配更容易做到，因此更好的方法是记录S参数，然后将S参数转换成Y参数。大部分现代RF软件包都可以实现这一点。

## 计算物理参数

下面举一个利用S参数来计算目标频率范围内电容的例子, 考虑图1所示的RF继电器。当继电器开路(即断开)时, 为了计算继电器到地的电容, 首先必须将S参数记录转换为Y参数, 也就是将50Ω环境下的数据转换为短路端接情况下的数据。从继电器的物理结构可以明显看出, 当输出端口接地并且开关断开时, 至地的电容可以通过检查 $Y_{11}$ 参数而得知,  $Y_{11}$ 衡量送回信号源的功率量。当开关断开时, 所有功率都应被反射回信号源, 但实际上, 某些功率会到达接地(Y参数定义的要求)的输出端口, 该功率通过电容传输到地。因此, 将 $Y_{11}$ 参数的虚部除以 $2\pi f$ 便得到目标频率时RF继电器到地的电容。

若要计算RF继电器的电感, 可以使用类似的方法, 但此时需要用Z(阻抗)参数代替Y参数。Z参数与S参数和Y参数相似, 不过它不是使用阻抗匹配或短路, 而是使用开路来定义端接。略加考虑便可将此方法应用于所有器件, 以计算多种不同的物理参数。

## 匹配网络

S参数的另一个应用是匹配网络的设计。许多应用要求阻抗匹配以确保在某一频率实现最佳的功率传输。利用S参数, 可以测量器件的输入和输出阻抗, 然后可以在史密斯图上显示S参数, 并设计适当的匹配网络。

## 为客户提供模型

如上所述, 由于S参数广泛适用, 因此可以利用S参数文件向用户提

供线性电路的输入输出信息, 并完整描述宽频率范围内器件的特性, 而无需披露复杂或者专有的设计。客户可以按照与上面所述类似的方法, 利用S参数在其系统中构建器件模型。

## 结束语

S参数是创建和验证宽带宽的高频模型的有用工具。一旦记录下来, 便可以利用S参数计算许多其它电路特性, 以及创建匹配网络。然而, 设计测量系统时, 必须考虑一些必要的注意事项, 其中最重要的是校准方法的选择和PCB设计。通过采取本文所述的措施, 可以避免某些潜在的问题。

## 参考文献

Rako, Paul. "TDR: taking the pulse of signal integrity." *EDN*. September 3, 2007.

Bowick, Chris, John Blyler, and Cheryl Ajluni. *RF Circuit Design*. Newnes. 2007.

## 作者简介

Joseph Creech [joseph.creech@analog.com] 2005年毕业于爱尔兰科克大学, 获工程学士学位。他已在ADI公司RPS组的设计评估部门工作6年。

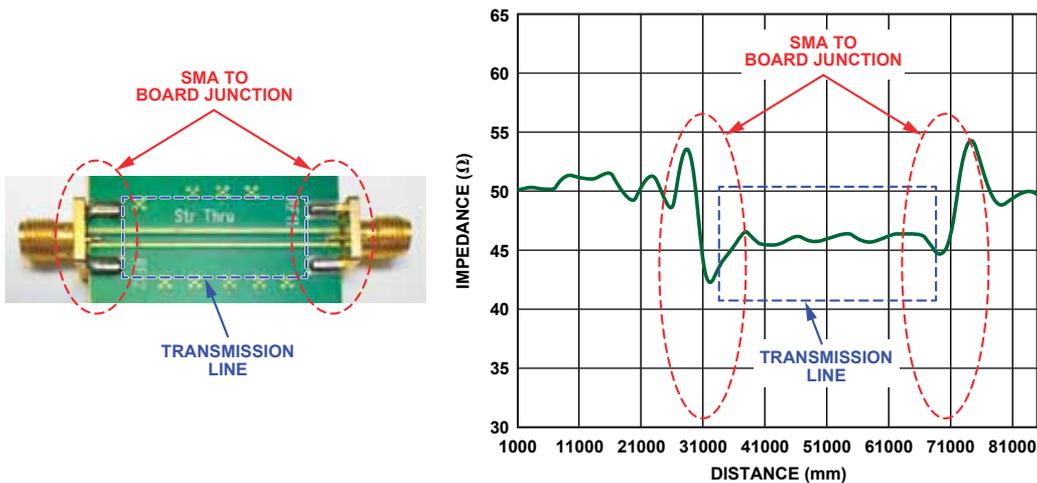


图6. PCB与TDR曲线

# 在系统中成功运用DC-DC降压/升压调节器

作者: Ken Marasco

DC-DC开关转换器的作用是将一个直流电压有效转换成另一个。高效率DC-DC转换器采用三项基本技术: 降压、升压, 以及降压/升压。降压转换器用于产生低直流输出电压, 升压转换器用于产生高直流输出电压, 降压/升压转换器则用于产生小于、大于或等于输入电压的输出电压。本文将重点介绍如何成功应用降压/升压DC-DC转换器。降压和升压转换器已在2011年6月和9月的《模拟对话》中单独介绍过, 此处将不再赘述。

图1所示为采用单个单元的锂离子电池供电的典型低功耗系统。电池的可用输出范围为放电时的约3.0 V到充满电时的4.2 V。系统IC需要1.8 V、3.3 V、和3.6 V的电压, 以实现最佳工作状态。锂离子电池开始工作时的电压为4.2 V, 结束工作时的电压为3.0 V, 在此过程中, 降压/升压调节器可以提供3.3 V的恒定电压, 而降压调节器或低压差调节器(LDO)则可在电池放电时提供1.8 V的电压。理论上, 当电池电压高于3.5 V时, 可使用降压调节器或LDO产生3.3 V电压, 但当电池电压降至3.5 V以下时, 系统就会停止工作。允许系统过早关闭会减少电池需要重新充电前的系统工作时间。

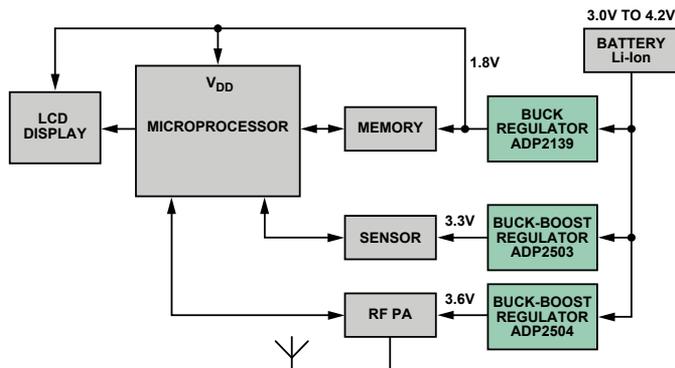


图1. 典型低功耗便携式系统

降压/升压调节器内置四个开关、两个电容和一个电感, 如图2所示。如今的低功耗、高效率降压/升压调节器在降压或升压模式下工作时, 只要主动操作其中两个开关, 就可以降低损耗, 提高效率。

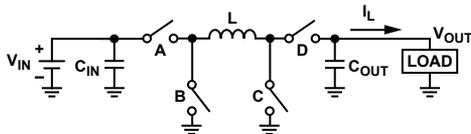


图2. 降压/升压转换器拓扑结构

当 $V_{IN}$ 大于 $V_{OUT}$ 时, 开关C断开, 开关D闭合。开关A和B的工作方式和在标准降压调节器中一样, 如图3所示。

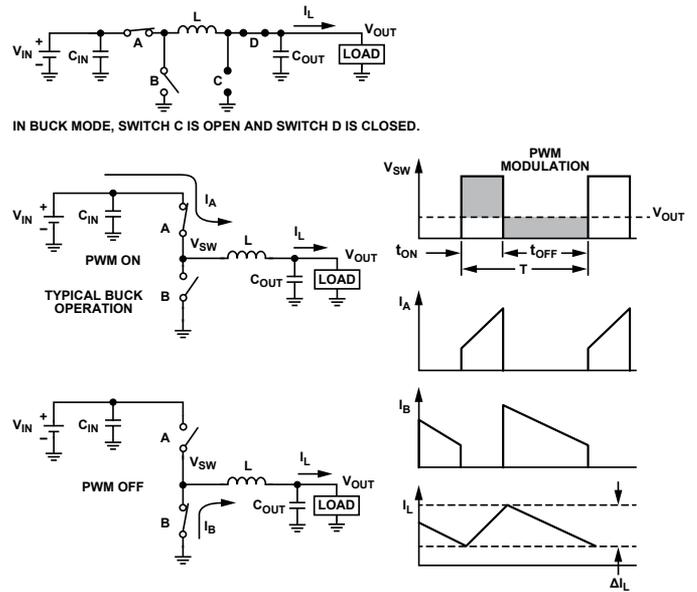


图3.  $V_{IN} > V_{OUT}$ 时的降压模式

当 $V_{IN}$ 小于 $V_{OUT}$ 时, 开关B断开, 开关A闭合。开关C和D的工作方式和在升压调节器中一样, 如图4所示。最困难的工作模式是当 $V_{IN}$ 处在 $V_{OUT} \pm 10\%$ 范围内时, 此时调节器会进入降压/升压模式。在降压/升压模式下, 两种操作(降压和升压)会在一个开关周期内发生。应特别注意降低损耗、优化效率, 以及消除由于模式切换造成的不稳定性。这么做的目标是保持电压稳定, 使电感中的电流纹波降至最低, 保证良好的瞬态性能。

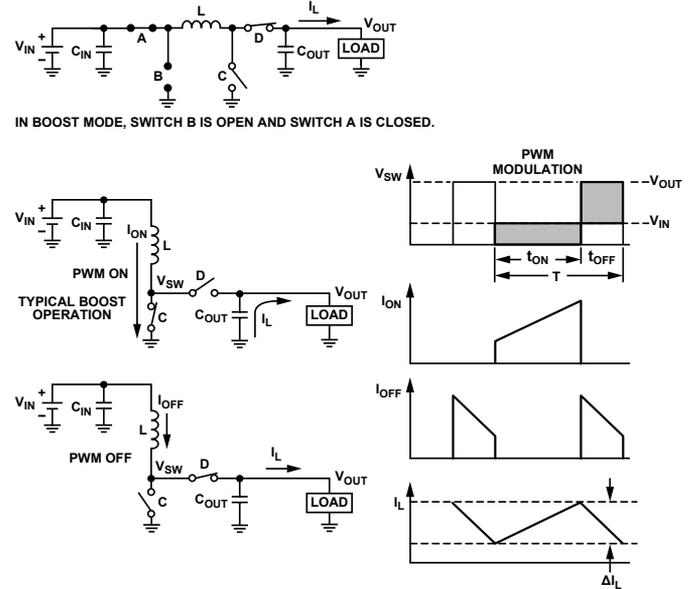


图4.  $V_{IN} < V_{OUT}$ 时的升压模式

对于高负载电流, 降压/升压调节器采用电流模式、固定频率、脉冲宽度调制(PWM)控制, 以获得出色的稳定性和瞬态响应。为确保便携式应用的电池寿命最长, 还采用了省电模式, 在轻载时可降低开关频率。对于无线应用和其它低噪声应用, 可变频率省电模式可能会引起干扰, 通过增加逻辑控制输入, 可强制转换器在所有负载条件下均以固定频率PWM方式工作。

## 降压/升压调节器提高系统效率

如今的很多便携式系统都采用单单元锂离子充电电池供电。如上所述, 电池会从满充状态时的4.2 V开始工作, 缓慢放电至3.0 V。当电池输出降至3.0 V以下时, 系统就会关闭, 防止电池因过度放电而受损。采用低压差调节器产生3.3 V电压轨时, 系统会在

$$V_{INMIN} = V_{OUT} + V_{DROPOUT} = 3.3 \text{ V} + 0.2 \text{ V} = 3.5 \text{ V}$$

时关断, 此时只用了电池所存储电能的70%。但如果采用降压/升压调节器(如ADP2503或ADP2504), 系统就可以持续工作到最小实际电池电压。ADP2503和ADP2504(参见附录)均为高效率、600 mA和1000 mA低静态电流、降压/升压DC-DC转换器, 工作时的输入电压可高于、低于或等于稳压输出电压。电源开关采用内置形式, 最大限度地减少了外部元件的数量和印刷电路板(PCB)的面积。通过这种方法, 系统可以一直工作到3.0 V, 从而充分利用电池存储的电能, 增加了电池需要重新充电前的系统工作时间。

为了节省便携式系统的电能, 各种子系统(如微处理器、显示屏背光和功率放大器)不用时会在全开和休眠模式之间频繁切换, 造成电池电源电路上较大的电压瞬变。这些瞬变会使电池输出电压短时降至3.0 V以下, 并触发低电量警告, 从而使系统在电池完全放电前关闭。降压/升压解决方案可以承受的电压摆幅低至2.3 V, 有助于维持系统潜在的工作时间。

## 降压/升压调节器主要规格特性与定义

**输出电压范围选项:** 降压/升压调节器提供额定的固定输出电压, 或者提供选项, 允许通过外部电阻分压器对输出电压进行编程设置。

**地电流或静态电流:** 输送给负载的直流偏置电流( $I_q$ )。器件的 $I_q$ 越低, 则效率越高, 然而,  $I_q$ 可以针对许多条件进行规定, 包括关断、零负载、脉冲频率(PFM)工作模式或脉冲宽度(PWM)工作模式。因此, 为了确定某个应用的最佳升压调节器, 最好查看特定工作电压和负载电流下的实际工作效率。

**关断电流:** 这是使能引脚禁用时器件消耗的输入电流。低 $I_q$ 对于电池供电器件在休眠模式下能否长时间待机很重要。在逻辑控制的关断期间, 输入与输出断开, 从输入源汲取的电流小于1  $\mu$ A。

**软启动:** 具有软启动功能很重要, 输出电压以可控方式缓升, 从而避免启动时出现输出电压过冲现象。

**开关频率:** 低功耗降压/升压转换器的工作频率范围一般是500 kHz到3 MHz。开关频率较高时, 所用的电感可以更小, 还可减少PCB面积, 但开关频率每增加一倍, 效率就会降低大约2%。

**热关断(TSD):** 当结温超过规定的限值时, 热关断电路就会关闭调节器。一直较高的结温可能由工作电流高、电路板冷却不佳和/或环境温度高等原因引起。保护电路包括迟滞, 因此, 发生热关断后, 器件会在片内温度降至预设限值以下后才返回正常工作状态。

## 结束语

低功耗降压/升压调节器凭借成熟可靠的性能与深入有力的支持, 使采用DC-DC开关转换器的设计变得简单。ADI公司不仅提供了全面的数据手册并在其应用部分列出了设计计算, 还提供了ADIsimPower

设计工具以简化最终用户的任务。欲查看ADI公司调节器的选型指南、数据手册和应用笔记, 请访问: <http://www.analog.com/en/power-management/products/index.html>。如需帮助, 请访问ADI中文技术论坛, 网址为[www.analog.com/zh/forum](http://www.analog.com/zh/forum), 或通过电话4006-100-006或电子邮件[china.support@analog.com](mailto:china.support@analog.com)联系ADI公司。

## 参考文献

Marasco, K. "How to Apply DC-to-DC Step-Up (Boost) Regulators Successfully." *Analog Dialogue*. Volume 45. September 2011.

Marasco, K. "How to Apply DC-to-DC Step-Down (Buck) Regulators Successfully." *Analog Dialogue*. Volume 45. June 2011.

Marasco, K. "How to Apply Low-Dropout Regulators Successfully." *Analog Dialogue*. Volume 43. August 2009.

<http://www.analog.com/en/power-management/products/index.html>.

<http://www.analog.com/en/power-management/switching-regulators-integrated-fet-switches/products/index.html>.

<http://www.analog.com/en/power-management/switching-controllers-external-switches/products/index.html>.

<http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx>.

## 作者简介

Ken Marasco [[ken.marasco@analog.com](mailto:ken.marasco@analog.com)] 是ADI公司系统应用经理, 负责便携式电源产品的技术支持, 在ADI公司便携式应用小组已经工作了三年。他毕业于NYIT, 持有应用物理专业学士学位, 在系统和元件设计方面拥有37年的丰富经验。



## 附录

### 降压/升压DC-DC开关转换器的工作频率是2.5 MHz

ADP2503和ADP2504均为高效率、低静态电流、降压/升压DC-DC转换器, 工作时的输入电压可高于、低于或等于稳压输出电压。这两种转换器内置功率开关和同步整流器, 所需的外部器件数量极少。对于高负载电流, 这两种器件采用电流模式、固定频率、脉冲宽度调制(PWM)控制方案, 以便获得出色的稳定性和瞬态响应。为确保便携式应用的电池使用寿命最长, 这些器件还提供省电模式选项, 在轻负载条件下可降低开关频率。对于无线应用和其它低噪声应用, 可变频率省电模式可能会引起干扰, 而通过逻辑控制输入同步, 则可强制转换器在所有负载条件下均以固定频率PWM方式工作。

ADP2503和ADP2504采用2.3 V至5.5 V输入电压工作, 单个锂电池或锂聚合物电池、多个碱性电池或NiMH电池、PCMCIA、USB及其它标准电源均可为其供电。这两种器件具有各种固定输出可供选择, 也可采用可调型号, 通过外部电阻分压器对输出电压进行编程设置。此外, 还内置补偿功能, 最大程度地减少外部元件的数量。

# 用于数据采集的超高性能差分输出可编程增益仪表放大器

作者: Reem Malik和Sandro Herrera

数据采集系统和可编程逻辑控制器(PLC)需要多功能的高性能模拟前端,以便与各种传感器进行接口,来精确、可靠地测量信号。根据传感器具体类型和待测电压/电流幅度的不同,信号可能需要放大或衰减,从而匹配模数转换器(ADC)的满量程输入范围,以供进一步的数字处理和反馈控制。

数据采集系统的典型电压测量范围是从 $\pm 0.1\text{ V}$ 到 $\pm 10\text{ V}$ 。通过选择正确的电压范围,用户间接的更改系统增益,使模数转换器(ADC)输入端的采样电压幅度最大,进而最大程度地提高信噪比(SNR)和测量精度。在典型的数据采集系统中,需要衰减的信号与需要放大的信号分别通过不同的信号路径进行处理,这通常导致系统设计更为复杂,需要额外的器件,并且占用更多的电路板空间。在同一信号路径中实现衰减和放大的解决方案一般使用可编程增益放大器和可变增益放大器,但这些放大器往往不能提供许多工业和仪器仪表应用所需的高直流精度和温度稳定性。

有一种方法可以构建一个强大的模拟前端,以便在单一信号路径中实现衰减和放大,并且提供差分输出来驱动高性能模数转

换器,如图1所示,将一个可编程增益仪表放大器(PGIA),如AD8250(增益为1、2、5或10)、AD8251(增益为1、2、4或8)或AD8253(增益为1、10、100或1000)等,与一个全差分漏斗(衰减)放大器,如AD8475等级联。该解决方案简单灵活,具有高速特性,并提供出色的精度和温度稳定性。

上述可编程增益仪表放大器提供 $5.3\text{ G}\Omega$ 差分输入阻抗和 $-110\text{ dB}$ 总谐波失真(THD),非常适合与各种传感器接口。当增益为10时,AD8250的保证特性包括:3 MHz带宽、 $18\text{ nV}/\sqrt{\text{Hz}}$ 电压噪声、685 ns的0.001%建立时间、 $1.7\text{ }\mu\text{V}/^\circ\text{C}$ 失调漂移、 $10\text{ ppm}/^\circ\text{C}$ 增益漂移以及90 dB共模抑制比(DC至50 kHz)。精密直流性能与高速能力的结合,使得这些放大器非常适合具有多路复用输入的数据采集应用。

AD8475是一款高速、集成精密电阻的全差分漏斗放大器,提供0.4或0.8倍的精密衰减、共模电平转换、单端差分转换及输入过压保护等功能。这个易于使用、完全集成的精密增益模块采用+5 V单电源供电时,可以处理最高 $\pm 10\text{ V}$ 的信号电平。因此,它能使工业电平信号与低压、高性能、采样速率高达4 MSPS的16位和18位逐次逼近(SAR)型ADC的差分输入范围匹配。

如图1所示,AD825x和AD8475配合工作,构成一个灵活的高性能模拟前端。表1列出了可以实现的增益组合,具体取决于输入和输出电压范围要求。

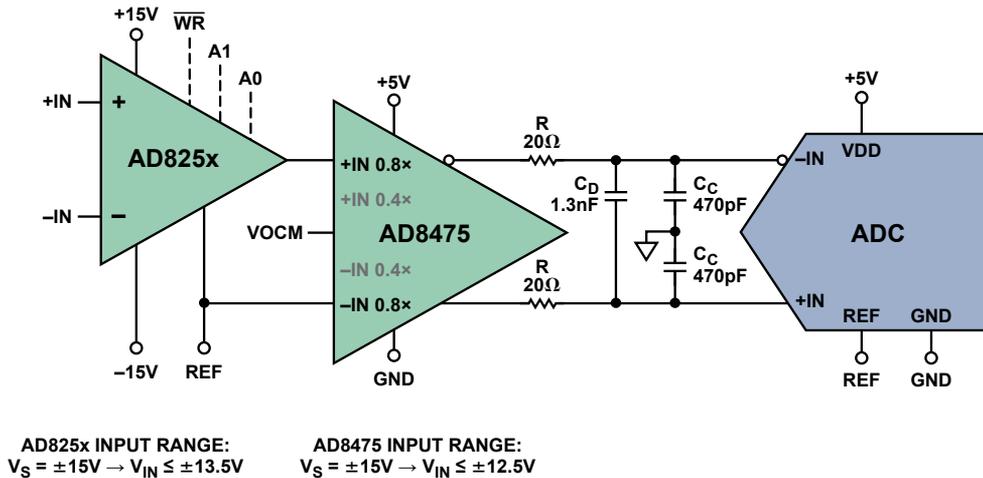


图1. 使用AD825x PGIA和AD8475差分输出漏斗放大器的数据采集模拟前端

表1. AD8475与AD8250、AD8251或AD8253组合可以实现的输入电压范围和增益

数据采集仪器测量范围(V)	峰峰值电压(V)	ADC每路输入的最大电压(V)	整体系统增益	AD825x增益	AD8475增益	ADC输入端的峰峰值电压	AD825x输入电压限值(保护ADC)	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8250增益
±5	10	4.096	0.8	2	0.4	8	5.12	
±2	4	4.096	2	5	0.4	8	2.048	
±1	2	4.096	4	10	0.4	8	1.024	
±5	10	4.096	0.8	1	0.8	8	5.12	
±2.5	5	4.096	1.6	2	0.8	8	2.56	
±1	2	4.096	4	5	0.8	8	1.024	
±0.5	1	4.096	8	10	0.8	8	0.512	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8251增益
±5	10	4.096	0.8	2	0.4	8	5.12	
±2.5	5	4.096	1.6	4	0.4	8	2.56	
±1	2	4.096	3.2	8	0.4	6.4	1.28	
±5	10	4.096	0.8	1	0.8	8	5.12	
±2.5	5	4.096	1.6	2	0.8	8	2.56	
±1	2	4.096	3.2	4	0.8	6.4	1.28	
±0.5	1	4.096	6.4	8	0.8	6.4	0.64	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8253增益
±1	2	4.096	4	10	0.4	8	1.024	
±0.1	0.2	4.096	40	100	0.4	8	0.1024	
±0.01	0.02	4.096	400	1000	0.4	8	0.01024	
±5	10	4.096	0.8	1	0.8	8	5.12	
±0.5	1	4.096	8	10	0.8	8	0.512	
±0.05	0.1	4.096	80	100	0.8	8	0.0512	
±0.005	0.01	4.096	800	1000	0.8	8	0.00512	

**能力：输入电压范围和带宽**

采用±15 V电源供电时，AD825x系列PGIA的最大输入电压范围约为±13.5 V(AD8250和AD8251提供最高超过电源轨13 V的额外过压保护)。在本应用中，对PGIA输入电压范围的有效限制由ADC输入的满量程电压范围和从传感器到ADC的信号路径增益设置。例如，18位2 MSPS PulSAR ADC AD7986采用2.5 V单电源供电，典型基准电压为4.096 V，其差分输入支持最高±4.096 V的电压(输入电压0 V至4.096 V和4.096 V至0 V)。如果模拟前端的总增益设置为0.4，即AD825x的增益为1，AD8475的增益为0.4，则系统可以处理的输入信号最大幅度为±10.24 V。

为了确定系统所需的增益设置组合，应考虑ADC (VFS)的满量程输入电压以及传感器预计会提供的最小/最大电流或电压电平。

$$GAIN_{SYSTEM} = GAIN_{AD825x} \times GAIN_{AD8475}$$

$$V_{INmax} = \frac{V_{FS(ADC)}}{GAIN_{SYSTEM}}$$

就其精度和功能水平而言，该模拟前端的速度和带宽极为出色。该电路的速度和带宽由下列因素共同决定：

- AD825x建立时间：对于10 V输出电压跃迁，AD8250的0.001%(16位)建立时间为615 ns。
- AD825x压摆率：AD825x的压摆率在20 V/μs到30 V/μs之间，具体取决于增益设置。AD8475的压摆率为50 V/μs，因此系统受限于AD825x的压摆率。
- 抗混叠滤波器(AAF)截止频率：该滤波器由用户定义，用于限制ADC输入端的信号带宽，防止混叠，并提高信号链的信噪比(详情参阅放大器和ADC的数据手册)。
- ADC采样速率：AD8475可以驱动最高4 MSPS的18位分辨率转换器。

许多数据采集和过程控制系统需要测量压力、温度和其它低频输入信号，因此前端放大器的直流精度和温度稳定性对于系统性能至关重要。许多应用使用多个传感器，这些传感器以轮询方式多路复用连接到放大器输入端。通常而言，轮询频率远大于目标信号的带宽。当多路复用器从一个传感器切换到另一个传感器时，放大器输入端经历的电压变化是未知的，因此设计必须考虑最差情况——满量程电压跃迁。放大器必须能够在所分配的切换时间内从该满量程跃迁完成建立，该建立时间还必须短于ADC采集信号所需的建立时间。

(continued on Page 23)

# 过采样ADC与PGA结合, 提供127 dB动态范围

作者: Colm Slattery与Mick McCarthy

## 简介

电子行业经常需要测量宽动态范围信号, 但目前的技术常常难以满足系统的实际要求。电子秤系统通常采用称重桥式传感器, 最大满量程输出为1 mV至2 mV。这种系统要求分辨率约为1000000:1, 折合到2 mV输入端时, 需要高性能、低噪声、高增益放大器和 $\Sigma$ - $\Delta$ 调制器。与此类似, 医疗应用中进行化学和血液分析时经常会采用光电二极管传感器, 产生的电流很小, 需要精确测量(如图1所示)。通常采用的是低噪声跨导放大器, 该放大器有多级增益和后处理功能。

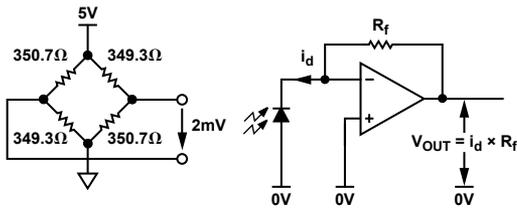


图1. 称重传感器和光电二极管应用的输入

尽管实际传感器数据通常只占输入信号范围的一小部分, 但系统往往必须经过专门设计以处理故障情况。因此, 宽动态范围、高性能(且输入较小)以及对快速变化信号的迅速响应就成了关键要求。有些应用(如振动监控系统)包含交流和直流两种信息, 因此, 具备精确监控大小两种信号的能力变得越来越重要。

要满足这些要求, 需要有灵活的信号调理模块、低噪声输入、较高的增益, 还要能够在不影响性能的前提下动态改变增益以响应输入电平变化, 同时依然维持宽动态范围。现有的 $\Sigma$ - $\Delta$ 技术能够提供很多应用所需的动态范围, 但要牺牲更新速率。本文提出了一种替代方法, 即结合采用高速逐次逼近型采样ADC和自动调节量程的可编程增益放大器(PGA)前端。鉴于增益会根据模拟输入值自动改变, 这种方法采用过采样将系统的动态范围增加至126 dB以上。

## 技术

在ADC应用中, 动态范围是指满量程均方根值与均方根噪声之比, 通常将模拟输入短接在一起测得。动态范围通常以分贝表示( $\text{dBV} = 20 \times \log_{10}$ 电压比), 表示ADC能够辨识的信号幅度范围; 动态范围为60 dB的ADC可辨识的信号幅度范围为1000:1。N位ADC的动态范围(DR)计算公式如下:

$$DR = 6.021N + 1.763 \text{ dB}$$

$\Sigma$ - $\Delta$  ADC(如AD7767)可以通过结合 $\Sigma$ - $\Delta$ 调制器和数字后置处理器实现出色的动态范围。转换器之后的数字滤波用于消除带外量化噪声, 它还可以将数据速率从滤波器输入端的 $f_{\text{MCLK}}$ 降低到数字输出端的 $f_{\text{MCLK}}/8$ 、 $f_{\text{MCLK}}/16$ 或 $f_{\text{MCLK}}/32$ , 具体取决于所用器件的型号。要提高动态范围, 可以添加低噪声PGA, 通过调理输入信号来实现满量程。系统的本底噪声主要表现为前端PGA的输入噪声, 后者取决于增益设置。如果信号太大, 就会超出ADC输入的量程。如果信号太小, 就会在转换器的量化噪声中丢失。 $\Sigma$ - $\Delta$  ADC往往用于需要较低系统更新速率的应用。

## 对逐次逼近型ADC进行过采样以提高动态范围

提高逐次逼近型ADC动态范围的方法之一是实施过采样, 即以远高于奈奎斯特频率的速率完成输入信号的采样过程。一般说来, 采样频率每增加一倍, 噪声性能就会提升约3 dB(如图2所示)。过采样可通过后处理技术以数字形式完成。有些ADC(如AD7606)具有可编程过采样率, 最终用户可以选择合适的过采样率。

## PGA功能与过采样相结合

要实现最大动态范围, 可以添加前端PGA级, 从而提高极小信号输入的有效信噪比(SNR)。假设系统动态范围要求为126 dB以上, 首先, 计算出最小均方根噪声, 以实现该动态范围。例如, 3 V的输入范围(6 V p-p)具有2.12 V的满量程均方根值( $6/2\sqrt{2}$ )。最大系统容许噪声计算公式如下:

$$126 \text{ dB} = 20 \log (2.12 \text{ V}/\text{rms noise})$$

因此, rms噪声  $\approx 1 \mu\text{V rms}$ 。

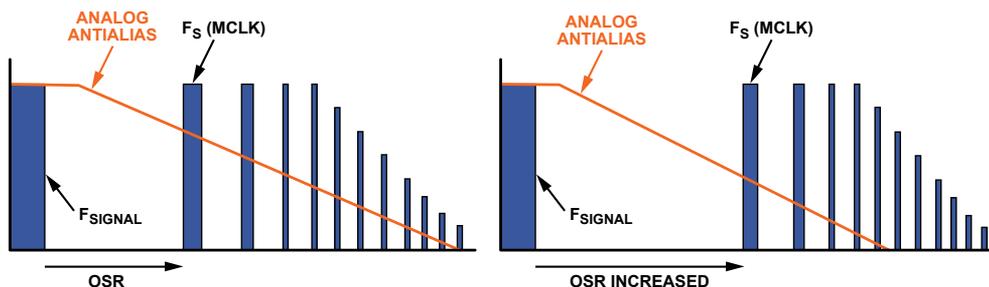


图2. 通过过采样减少噪声

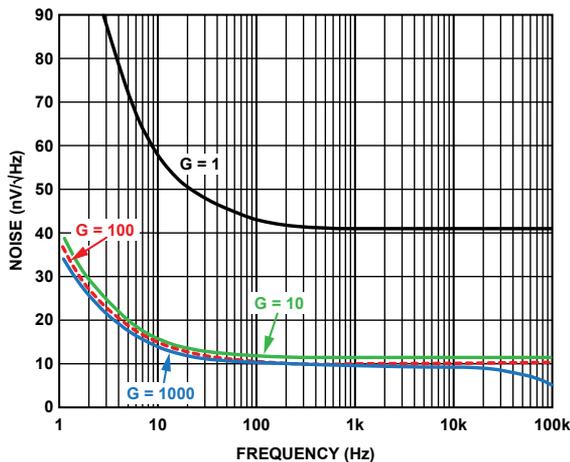
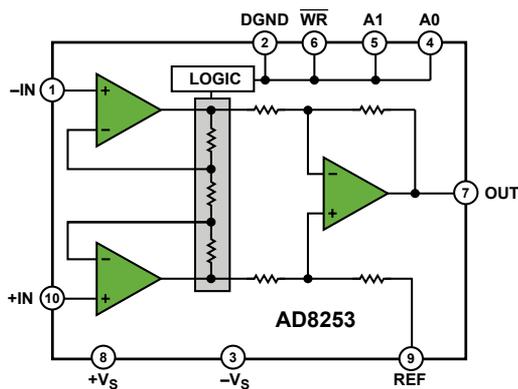


图3. AD8253仪表放大器：框图和噪声频谱密度

现在，考虑系统更新速率，系统更新速率决定了过采样速率和系统所能容许的最大噪声量(折合到输入端(RTI))。例如，AD7985是一款16位、2.5 MSPS PulSAR® ADC，当该器件运行于600 kSPS(功耗11 mW)，过采样率为72时，输入信号限制在大约4 kHz带宽内。噪声密度(ND)乘以 $\sqrt{f}$ 即可得出总均方根噪声，因此，最大容许输入频谱噪声密度(ND)计算公式如下：

$$1 \mu\text{V rms} = \text{ND} \times \sqrt{4 \text{ kHz}}$$

或 $\text{ND} = 15.5 \text{ nV}/\sqrt{\text{Hz}}$

从RTI系统输入噪声的这一品质因数来看，可以选择适当的仪表放大器来提供足够的模拟前端增益(与ADC的信噪比相加并具有相关过采样时)，从而实现所需的126 dB。AD7985的典型信噪比值为89 dB，72倍过采样会进一步将信噪比增加约18 dB(72接近 $2^6$ ，相当于每倍增一次增加3 dB)。要实现126 dB的动态范围，还需要再增加20 dB，这可以通过模拟PGA级的增益来提供。仪表放大器必须提供 $\geq 20$ 的增益(或至少不能超过 $15.5 \text{ nV}/\sqrt{\text{Hz}}$ 的噪声密度指标)。AD8253是很好的选择，它是一款10 MHz、 $20 \text{ V}/\mu\text{s}$ 、 $G = 1, 10, 100$ 的1000 iCMOS®可编程增益仪表放大器，具有低噪声、 $10 \text{ nV}/\sqrt{\text{Hz}}$ 输入级，增益为100，满足所需带宽，如图3所示。

图4所示为采用前端PGA增益和ADC过采样的系统级解决方案。AD8021是一款 $2.1 \text{ nV}/\sqrt{\text{Hz}}$ 的低噪声高速放大器，能够驱动AD7985，还可以偏置或衰减AD8253的输出。AD8253和AD8021都采用外部共模偏置电压工作，可共同确保ADC的输入具有相同的共模电压。

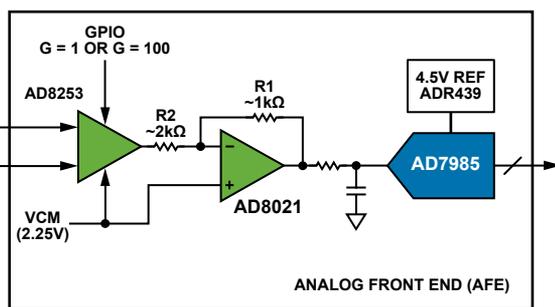


图4. 低噪声宽带模拟前端

由于整个系统的噪声预算为最大 $15 \text{ nV}/\sqrt{\text{Hz}}$ (折合到输入端(RTI))，有必要计算每个模块的主要噪声源，确保不会超过 $15 \text{ nV}/\sqrt{\text{Hz}}$ 的强制限幅。AD8021折合到输入端的噪声值小于 $3 \text{ nV}/\sqrt{\text{Hz}}$ ，当折合到增益为100的AD8253级的输入端时可忽略不计。AD7985的额定信噪比为89 dB，采用外部4.5 V基准电压源，适用的噪声分辨率小于 $45 \mu\text{V rms}$ 。假设ADC的奈奎斯特带宽为300 kHz，在该带宽范围内会产生约 $83 \text{ nV}/\sqrt{\text{Hz}}$ 的噪声。折合到AD7985输入端时，其小于 $1 \text{ nV}/\sqrt{\text{Hz}}$ 的噪声在系统中可忽略不计，因为其中的RTI噪声源是用平方和的平方根计算方法相加的。

采用AD8253的另一个好处是具有数字增益控制，可使系统增益进行动态变化以响应输入变化。这一功能可通过系统的数字信号处理能力智能化实现。

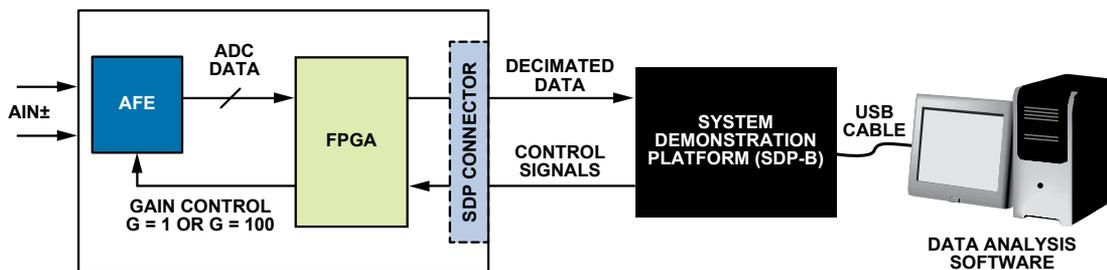


图5. 在包含FPGA、SDP和PC的系统中采用模拟前端(AFE)

在该应用中, 数字处理的主要功能是利用AD7985 16位转换结果产生高分辨率输出。该功能通过自动抽取数据和切换模拟输入增益实现(具体取决于输入幅度)。这种过采样产生的输出数据速率低于ADC采样速率, 但是动态范围大大增加。

要对该应用的数字端进行原型设计, 应采用现场可编程门阵列(FPGA)作为数字内核。为了快速调试系统, 模拟电路和FPGA整合到了一块电路板上, 如图5所示, 采用了系统演示平台(SDP)连接器标准, 可以轻松通过USB连接到PC。SDP结合了可重复使用的硬件和软件, 可以通过最常用的器件接口轻松控制硬件并从中捕捉数据。

基本控制流如下:

- 先上电, 然后校准。将AD8253的差分模拟输入端对地短接, 每次增益设置时进行AD7985转换。存储ADC值, 以供稍后使用。
- 校准完成后, FPGA以预设速率向AD7985发出一个周期转换开始信号, 本例中约为600 kSPS。每个ADC结果都读入FPGA, 并同时传递至抽取和增益模块。
- 增益模块检查当前的ADC结果、之前的ADC结果和当前的增益设置, 然后确定对下一次ADC转换最合适的增益设置。下面将详细介绍这一过程。
- 抽取模块处理每个ADC样本及其当前PGA增益设置, 以及之前存储的校准值。收到72个ADC样本后, 23位输出结果就是72个样本的平均值, 其中考虑了失调和增益。
- 然后, 该23位结果会转换成二进制补码, 以兼容Blackfin串口(SPORT)的格式从FPGA接收, 并由SDP-B硬件捕捉。该过程每隔72个样本采用新数据字重复进行。

FPGA中采用的两个主要模块是抽取器和增益计算器。下面将详细介绍每个模块。

### 抽取器

该模块具有内部状态机, 可以管理一些连续的数据处理步骤:

每个AD7985样本都归一化为相同的比例。例如: AD7985输入4 mV, 基准电压4.5 V, 得出代码 $(4 \text{ mV}/4.5 \text{ V} \times 65535) = 58$ ,  $G = 1$ 。  $G = 100$ 时, ADC输入端获得电压为400 mV, 得出输出代码为5825。对模拟前端增益(AFE)为1的ADC样本而言, 当AFE增益为100时, 样本必须乘以100, 以抵消比例影响。这样就能保证这些样本能够正确求得平均值且合理抽取, 而不受AFE增益设置的影响。

抽取器功能就位后, 就可以对模拟输入进行初始测试。

将输入短接, 系统就能在高增益直流模式下测试(如图6所示)。

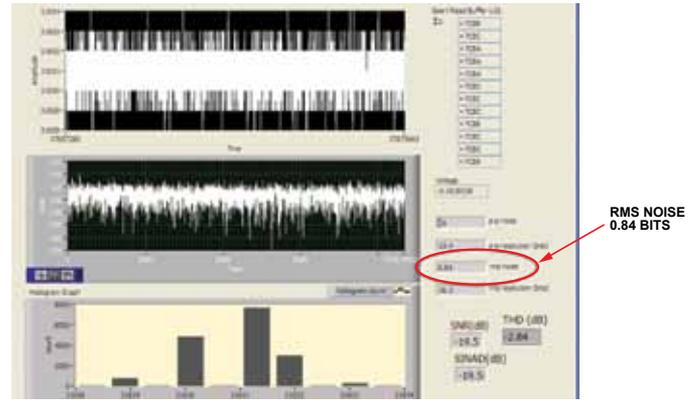


图6. 输入短接时的系统高增益直流模式噪声测试

结果显示, p-p噪声为6位, 均方根噪声出色, 为 $0.654 \mu\text{V rms}$ (0.84 LSB, 16位)。2.12 V均方根满量程范围时, 动态范围计算公式如下:

$$DR = 20 \log_{10}(FS/rms \text{ noise}) = \sim 130 \text{ dB}$$

因此, 系统很容易满足有关噪声的动态范围目标。采用50 mV p-p交流模拟输入进行测试时, 频域出现重大失真(如图7所示)。这一特定输入幅度突出表明了系统的最差情况——即交流输入幅度略大于增益为100的模式所处理的范围, 而且系统经常在两种模式之间切换。选择增益阈值也会加重这一范围切换效应问题, 详见下文所述。每个增益模式失调之间的不匹配会以总谐波失真形式显示出来, 因为计算出的输出码的跳变幅度为每个范围中各失调之差。

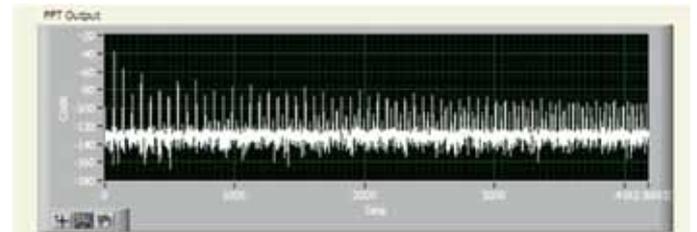


图7. 无校准时的最差情况输入幅度

只要通过校准消除每个增益范围的零失调, 就会明显减少信号失真。实际上, 单凭校准就可以减少约50 dB的谐波, 如图8所示。即使输入音处于最差情况, 谐波也可以减少至-110 dB满量程水平。

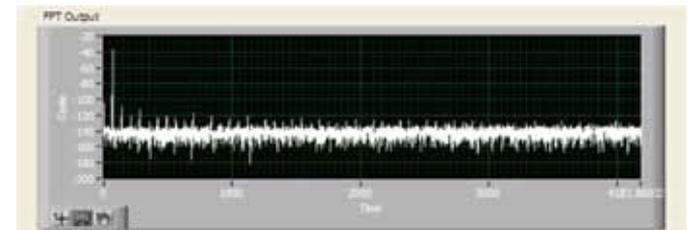


图8. 无校准时的最差情况输入幅度

校准后的失调从归一化的样本中去除。由于两种增益设置时都进行了校准，去除的失调取决于ADC采样时的增益。

经过归一化和失调校准后的样本添加至累加器寄存器，累加器寄存器上电时可复位，每次接收72个样本。72个样本接收完成且添加至累加器后，总和传递至除法器，除法器将累加器中的值除以72，产生一个23位的平均值。此时会设置输出标志，说明除法完成，新的结果已就绪。

### 增益设置

该模块根据当前的增益设置、两个原始ADC样本和一些硬编码阈值来输出新的增益设置。系统采用四个阈值；这些阈值的选择对最大限度地增加系统的模拟输入范围至关重要，保证G = 100模式用于尽可能多的信号范围，同时防止超过ADC输入的量程。注意，该增益模块的运行基于每个原始ADC结果，而非经过归一化的数据。记住这一点后，下面将举例说明可用于此类系统的一些阈值(假设为双极性系统，中量程为0)：

T1(正下阈值)：

+162 (高于中量程162个代码)

T2(负下阈值)：

-162(低于中量程162个代码)

T3(正上阈值)：

+32507(低于正满量程260个代码)

T4(负上阈值)：

-32508 (高于负满量程260个代码)

处于G = 1模式时，采用内限值T1和T2。当实际ADC结果处于T1和T2之间时，增益切换至G = 100模式。这样可以确保ADC接收到的模拟输入电压尽快最大化。

处于G = 100模式时，采用外限值T3和T4。如果ADC结果预计高于T3或低于T4，增益就会切换至G = 1模式，以防止超出ADC输入的量程(如图9所示)。

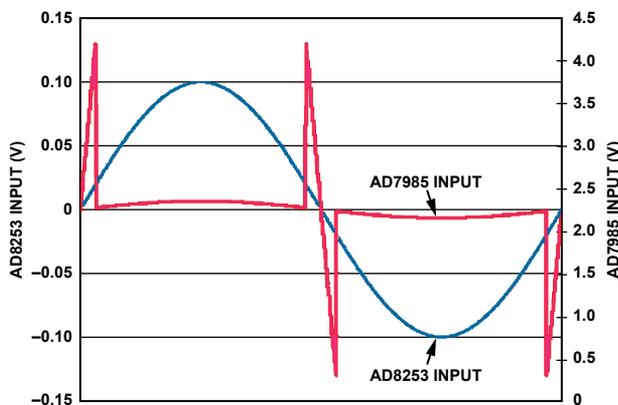


图9. 当ADC输入预计位于阈值限值以外时，从放大器输入到转换器输入的增益减少100。(蓝线：放大器输入；红线：转换器输入。)

当处于G = 100模式时，如果算法预测下一个ADC样本刚好落在外阈值以外(采用非常基本的线性预测)，产生的ADC结果为+32510，增益就会切换到G = 1，下一个ADC输出结果就不是+32510，而是+325。

在类似的系统中，要想防止震颤(阈值附近快速反复的增益切换)，则须使用迟滞(100至1和1至100切换电平的分离)，它对确定正确的阈值限值十分重要。在本例采用的实际限值的计算中，设置了明显的迟滞。如果系统从高增益(G = 100)模式切换到低增益(G = 1)模式，系统的模拟输入电压就必须减少约50%才能返回到高增益模式。

### 整个系统的性能

获得充分优化的增益和抽取算法后，整个系统就准备就绪，可以开始测试。图10显示了系统对运行在1 kHz下的-0.5 dBFS大信号输入音作出的响应。将100的PGA增益考虑在内时，实现的动态范围为127 dB。

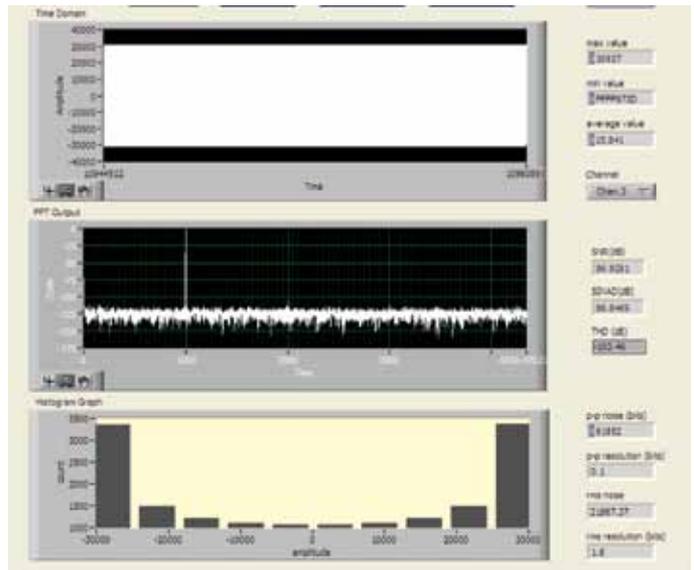


图10. 对大量程1 kHz信号的响应

与此类似，当针对图11中的小信号输入进行测试，且输入音在-46.5 dBFS下为70 Hz时，实现的动态范围可达129 dB。较小输入音的性能有望得到提升，因为该测量过程中没有发生增益范围的有源切换。

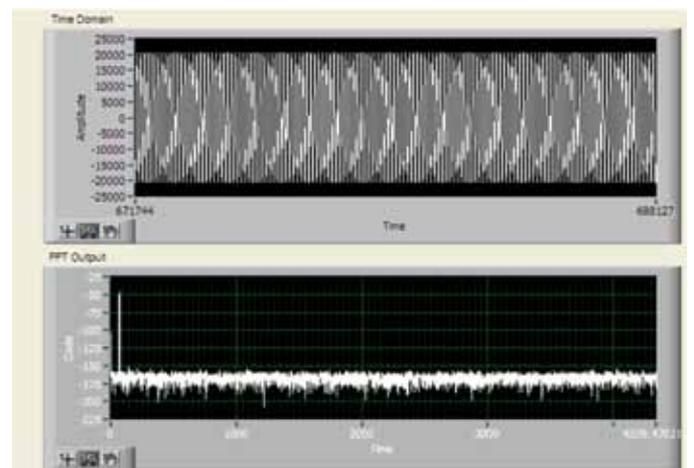


图11. 70 Hz时对小量程输入信号的响应

### 结束语

系统的性能取决于其能否动态地切换增益以处理大小两种信号输入。 $\Sigma$ - $\Delta$ 技术能够提供出色的动态范围，而逼近型解决方案则可以根

据输入信号动态改变前端增益,不会影响系统的性能。小信号和大信号交流和直流输入都可以实时测量,无需等待系统建立时间,也不会由于延迟增益改变而产生较大的突波。

系统的关键是结合ADC过采样技术与预见性增益设置算法。如何处理输入信号的压摆率对于增益算法至关重要。输入压摆率较高时,可能需要定制增益设置,以便当信号接近可能超出ADC输入量程的电平时,快速做出响应。这一要求可以通过缩小阈值来实现,或者用多个样本取代两个样本,通过对输入信号进行更复杂的预测分析来实现,如本例所述。反之,在输入压摆率极低的系统中,可以扩大阈值,从而更好地使用高增益模式,而不会超出ADC输入量程。

虽然本文介绍的是AD7985 ADC,但所用的技术同样适用于ADI公司的其他高速转换器。采用更快的ADC采样速率后,最终用户可以将增加的输入带宽和更快的输出数据转变为增加的过采样率,从而实现更大的动态范围。

如果采用AD8253 VGA的额外增益范围,而不仅仅是 $G = 1$ 和 $G = 100$ ,可以进一步减小增益变化的影响。在本文所述的示例中,增益切换时会产生少量的失真。但是,如果采用 $G = 10$ 的范围,对采用额外校准点的三步进增益而言,可能会实现更好的系统THD参数。

---

*(continued from Page 18)*

在AD8475与ADC输入端之间,建议使用一个抗混叠滤波器(AAF),以便对提供给ADC输入端的信号和噪声带宽进行限制,防止不需要的混叠效应,并提高系统的信噪比。此外,AAF能够吸收一些ADC输入瞬变电流,因此该滤波器也能在放大器与ADC的开关电容输入端之间提供某种隔离。AAF通常利用简单的RC网络实现,如图1中所示。滤波器带宽通过下式计算:

$$FilterBW_{DIFF} = \frac{1}{2\pi \times 2RC_D}$$
$$FilterBW_{CM} = \frac{1}{2\pi \times RC_C}$$

许多情况下,该滤波器的R和C值根据经验进行优化,以便为ADC提供必需的带宽、建立时间和驱动能力。如需具体建议,请参阅ADC数据手册。

## 结束语

AD8475与AD825x系列PGIA相结合,可实现一种简单灵活、高性能、多功能的模拟前端。针对信号放大和衰减处理,该模拟前端可以提供多种可编程的增益组合,从而优化不同的测量电压范围。AD825x的性能和可编程能力非常适合多路复用型测量系统,AD8475则能提供出色的接口来连接精密模数转换器。两种放

## 作者简介

**Colm Slattery** [[colm.slattery@analog.com](mailto:colm.slattery@analog.com)]

1995年毕业于爱尔兰利默里克大学,获得电子工程学士学位。他曾在Microsemi的测试和开发工程部门工作,后于1998年加入ADI公司。他还曾在上海从事应用工作三年,目前是工业和仪器仪表部门的一名系统应用工程师。



**Mick McCarthy** [[mick.mccarthy@analog.com](mailto:mick.mccarthy@analog.com)]

2000年毕业于爱尔兰利默里克大学,获得电子工程学士学位。他曾经担任精密转换器应用工程师,目前负责管理精密系统应用团队,该团队负责为核心产品及技术(CPT)部门和战略细分市场(SMS)部门开发硬件和软件。



大器协调工作以保持传感器信号的完整性,为工业测量系统提供一个高性能模拟前端。

有关AD8475用作精密逐次逼近型ADC驱动器的更多信息,请参阅[电路笔记CN-0180:用于工业级信号的精密、低功耗、单电源、全集成差分ADC驱动器](#)。

## 作者简介

**Reem Malik** [[reem.malik@analog.com](mailto:reem.malik@analog.com)]

是马萨诸塞州威明顿市集成放大器产品(IAP)部门的一名应用工程师。她为仪器仪表、工业及医疗领域的顾客提供支持,并负责热电偶放大器和精密差动/差分放大器产品。Reem拥有伍斯特理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。她于2008年6月加入ADI公司。



**Sandro Herrera** [[sandro.herrera@analog.com](mailto:sandro.herrera@analog.com)]

是马萨诸塞州威明顿市集成放大器产品(IAP)部门的一名电路设计工程师。他目前主要从事固定、可变或可编程增益的全差分放大器设计工作。Sandro拥有麻省理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。他于2005年8月加入ADI公司。



**Analog Devices, Inc.  
Worldwide Headquarters**

Analog Devices, Inc.  
One Technology Way  
P.O. Box 9106  
Norwood, MA 02062-9106  
U.S.A.  
Tel: 781.329.4700  
(800.262.5643,  
U.S.A. only)  
Fax: 781.461.3113

**Analog Devices, Inc.  
Europe Headquarters**

Analog Devices, Inc.  
Wilhelm-Wagenfeld-Str. 6  
80807 Munich  
Germany  
Tel: 49.89.76903.0  
Fax: 49.89.76903.157

**Analog Devices, Inc.  
Japan Headquarters**

Analog Devices, KK  
New Pier Takeshiba  
South Tower Building  
1-16-1 Kaigan, Minato-ku,  
Tokyo, 105-6891  
Japan  
Tel: 813.5402.8200  
Fax: 813.5402.1064

**Analog Devices, Inc.  
Southeast Asia  
Headquarters**

Analog Devices  
22/F One Corporate Avenue  
222 Hu Bin Road  
Shanghai, 200021  
China  
Tel: 86.21.2320.8000  
Fax: 86.21.2320.8222