

试验板和原型制作技术

模拟电路仿真限制

如教程[MT-099](#)所述，系统设计人员面临巨大压力，在着手实际印刷电路板布局和硬件前必须通过电脑仿真验证其设计。仿真复杂数字设计非常有利，常常可彻底省去原型制作阶段。不过，在高速/高性能模拟或混合信号电路设计中绕过原型制作阶段存在风险，原因很多。

[MT-099](#)所述的宏模型仅是实际电路的近似体，很少包括寄生效应，例如封装电容和电感、PC板布局。由于模型足够简单，因此使用多个IC的电路可在合理的计算时间内以良好的收敛确定性进行仿真。因此，SPICE建模并不一定能反映电路的真实性能，因此一定要使用仔细构建的原型进行实验验证。

最后，可能存在某些混合信号IC，例如无SPICE模型的ADC和DAC，模型无法仿真其动态性能(信噪比、有效位、SFDR等)。不过，软件方面的最新进步(ADIsimADC™或VisualAnalog™)提供了精确的行为模型，可不借助硬件而在用户条件下预测ADC动态性能。

原型制作技术

试验板或原型结构的基本原理是它是临时器件，设计用于测试电路或系统的性能。根据此定义，它必须易于修改，特别是对于试验板。

目前有许多商业原型制作系统，但对于模拟设计人员来说很不幸，几乎所有这些产品均设计用于制作数字系统原型。在此类环境中，抗扰度有数百毫伏或更高。常用的原型制作方法包括非铜箔矩阵板、非箔Vectorboard®、绕线和插入式试验板系统。然而，所有这些方法不适用于高性能或高频模拟原型制作，因为模拟原型具有极高的寄生电阻、电感和电容水平。许多原型制作应用甚至不建议使用标准IC插槽(下文将详细讨论)。

图1总结了许多关于选择可用模拟试验板和/或原型制作系统的要点，下文将深入讨论。

- ◆ **Always Use a Large Area Ground Plane for Precision or High Frequency Circuits**
- ◆ **Minimize Parasitic Resistance, Capacitance, and Inductance**
- ◆ **If Sockets Are Required, Use "Pin Sockets" ("Cage Jacks")**
- ◆ **Pay Equal Attention to Signal Routing, Component Placement, Grounding, and Decoupling in Both the Prototype and the Final Design**
- ◆ **Popular Prototyping Techniques:**
 - **Freehand "Deadbug" Using Point-to-point Wiring**
 - **Milled PC Board From CAD Layout**
 - **Multilayer Boards: Double-sided With Additional Point-to-point Wiring**
- **Modern Surface-Mount ICs in Small Packages Require Special Techniques—Usually a Preliminary Multilayer PC Board Layout**

图1：模拟原型制作系统要点总结

在选择原型制作方法时，更重要的考虑因素之一是需要大面积接地层。这是高频电路和低速精密电路的要求，特别是在制作包含ADC或DAC的电路时。高速和高精度混合信号电路很难区分。例如，16+位ADC(和DAC)可采用具有快速上升和下降时间(小于数纳秒)的高速时钟(>10 MHz)工作，而转换器的有效吞吐速率可小于100 kSPS。这些电路的成功原型制作还需要特别注意高速和高精度电路技术。

几年前，许多IC同时提供DIP和表贴封装，因此试验板和原型制作可使用用户友好的DIP封装完成。而现在，大多数高性能数据转换器不提供DIP封装，即使采用，由于封装寄生效应增加，许多情况下会限制性能。

目前环境下的试验板和原型制作尤其困难，因为小封装的现代贴IC很难利用手动技术焊接到任何类型的PC板内。球栅阵列(BGA)封装几乎不可能手动焊接。插槽更不可能，因为它不但昂贵，而且会增加寄生效应，许多情况下，必须设计和制造实际多层PC板。这种趋势使得IC制造商不得不提供各种高质量、记录齐全的评估板，以帮助完成项目的初始设计阶段。

“死虫”(DEADBUG)原型制作

一种简单的模拟原型制作技术(采用DIP IC)使用实心铜箔板作为接地层(参见参考文献1和2)。在此方法中, IC的接地引脚直接焊接至接地层, 而其他元件在接地层上方连在一起。这使得HF去耦路径变得很短。引脚长度必须尽可能短, 信号路由应将高电平和低电平信号分隔开。连接导线应靠近电路板表面, 以最小化杂散感性耦合的可能性。大多数情况下, 应使用#18导线或更大的绝缘导线。并行导线不应“捆绑”, 否则可能造成耦合。理想情况下, 布局(至少是电路板上元件的相对位置)应类似于用于最终PCB上的布局。此方法通常称为死虫原型制作, 因为IC通常颠倒安装, 引脚悬空(接地引脚除外, 引脚弯曲并直接焊接至接地层)。颠倒的IC看着像僵死的昆虫, 因而得名。

图2显示了手动布线的“死虫”模拟试验板。此电路使用两个高速运算放大器, 虽然外观不起眼, 但却提供了极佳的性能。IC运算放大器借助弯曲的引脚颠倒安装于铜板上。信号与短点对点线路连接。接地层上导线的特征阻抗约为 $120\ \Omega$, 但依据与接地层的距离可有 $\pm 40\%$ 的变化。去耦电容直接从运算放大器电源引脚连接至铜箔接地层。当在数百MHz的频率下工作时, 最好仅使用电路板一侧作为接地层。有些人员会在电路板上钻孔, 通过焊接短导线将多层连在一起。如果不小心, 这可能在电路板两侧间形成异常接地环路, 特别是在RF频率下。

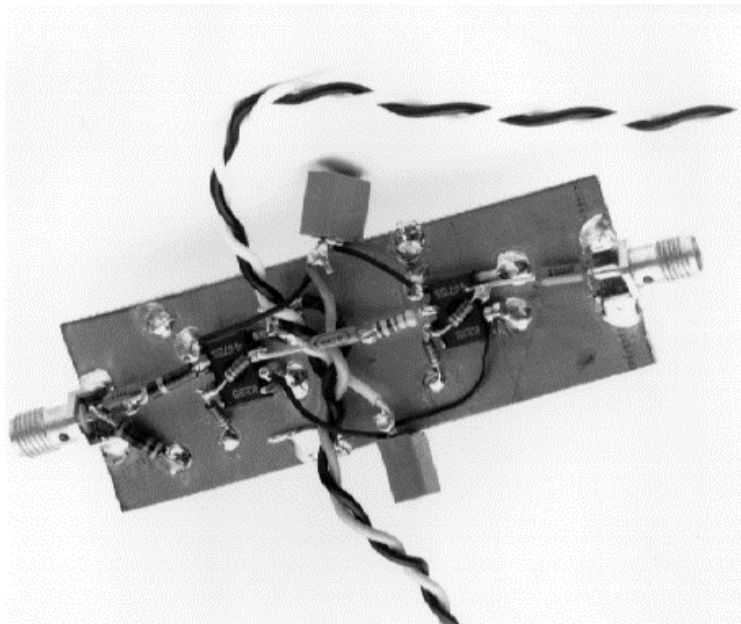


图2: “死虫”模拟试验板

多片铜箔板可与主接地层垂直地焊接，以提供屏蔽，或者可在电路板两侧上构建电路(采用通孔连接)，而利用电路板本身提供屏蔽。为此，电路板需要拐角支柱，保护下侧元件不受挤压。

当该类型试验板的元件使用点对点飞线(Bob Pease强烈推荐的一种结构(参见参考文献3)，有时称为“鸟巢”结构)时，就有电路受到挤压并最终短路的危险。另外，如果电路升高至接地层以上，接地层屏蔽效应降低，电路不同部分之间产生相互作用的可能性增加。不过，该技术因为电路容易修改而得到广泛使用(当然前提是修改人员谙熟焊接技术)。

图3中显示了另一种原型试验板变体。这里单面铜箔板已经在0.1"中心处预先钻孔(参见参考文献4)。电路板顶部和底部使用电源总线。每个IC的电源引脚上使用去耦电容。提醒大家，由于预钻孔消耗了铜箔面积，该技术提供的接地阻抗不如图2中完整覆盖的铜箔板低。

在该技术的变体中，IC和其他元件安装于电路板的非铜箔侧。钻孔用作过孔，点对点布线在电路板铜箔侧实施。请注意，在用作过孔的每个孔周围，必须钻去铜箔以防止短路。该方法要求所有IC引脚位于0.1"中心处。对于低频电路，可使用小尺寸插槽，这样插槽引脚更有利于点对点布线。

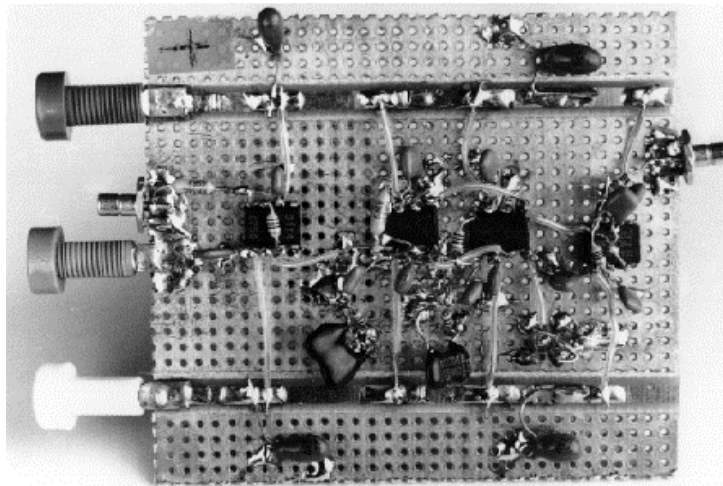


图3：“死虫”原型，使用0.1"预钻孔单面、铜箔印刷电路板材料

铣磨PCB原型制作

对于复杂模拟电路，“死虫”原型已变得繁琐，更大的电路最好使用较正式的布局技术来制作原型。

一种原型制作方法是从小型PCB结构去除一个步骤，下面将予以说明。实际上它是使用传统CAD技术进行双面电路板布局。基于PC的布局软件包提供简单的布局和原理图绘制，便于验证连接(参见参考文献5)。虽然大多数布局软件具有一定程度的自动路由能力，该功能还是最适合数字设计。模拟走线和元件放置应手动完成，同时谨记本章其他部分给出的规则。电路板布局完成后，软件依据示意图网络列表验证连接。

许多设计人员发现，他们可以利用CAD技术完成简单的电路板布局。获得的测试码生成卷带(或Gerber文件)通常发送至PCB制造基地，供生产最终电路板。

除了借助PCB制造商，自动钻孔和铣磨机器可直接接受PG卷带(参见参考文献6和7)。图4显示了此类原型电路板的示例(俯视图)。

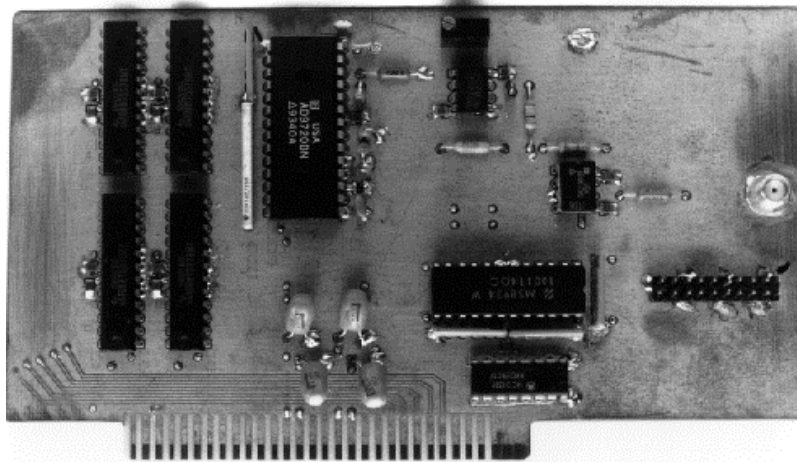


图4：铣磨电路结构原型板(俯视图)

这些系统可直接产生单面或双面电路板：首先钻出孔洞，接着使用铣磨机器移除导电铜箔，建立绝缘路径，最后完成原型电路板。所得电路板在功能上非常类似于最终制造的双面PCB。

不过应注意，该方法的主要问题是没有“通孔”能力。所以电路板两层之间需要的导电“过孔”必须在两面手动布线和焊接。

标准最小走线宽度为25密耳(1密耳 = 0.001")，走线间距为12密耳，当然也可实现更小的走线宽度，只要小心即可。线路最小间距取决于所用铣刀钻头的尺寸，通常为10到12密耳。

图5显示了该铣磨原型电路板的仰视图。铜皮具有可接近性，因此可接近走线进行修改。

铣磨电路型原型电路板的最大优势可能是它可以最大程度地接近最终PCB设计的格式。然而从本质上说，它基本仅限于单面或双面电路板，所以对表贴设计几乎无用。

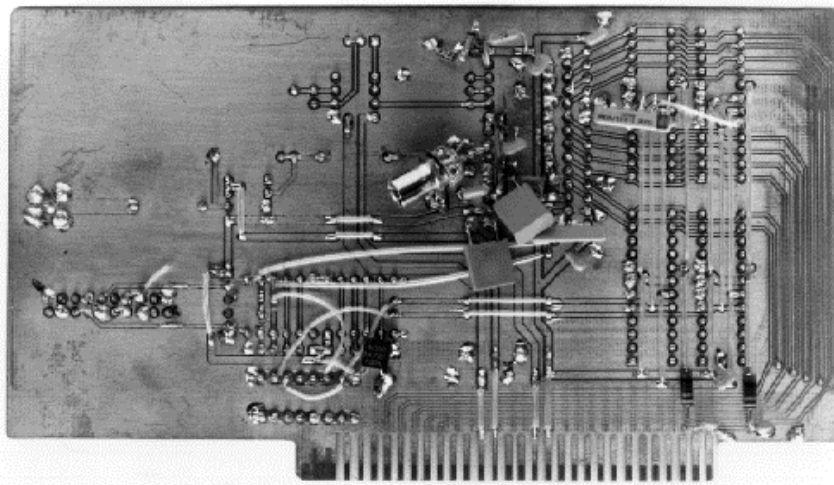


图5：铣磨电路结构原型板(仰视图)

小心插槽！

IC插槽可降低高速或高精度模拟IC的性能。虽然有助于原型制作，但即使使用小尺寸插槽，常常也会带来可观的寄生电容和电感，以致降低高速电路的性能。如果必须使用插槽，可以接受由单独引脚插口(有时称为笼式插座)制成、安装于接地层板的插槽，如图6所示。

要使用该技术，应清除每个未接地引脚插槽周围约0.5 mm的铜箔(电路板两面)，然后将电路板两面的接地插槽引脚焊接至地。

以上引脚插槽提供封盖和无封盖两种版本(AMP产品型号5-330808-3和5-330808-6)。引脚插槽通过电路板突出至足以提供点对点线路互连。

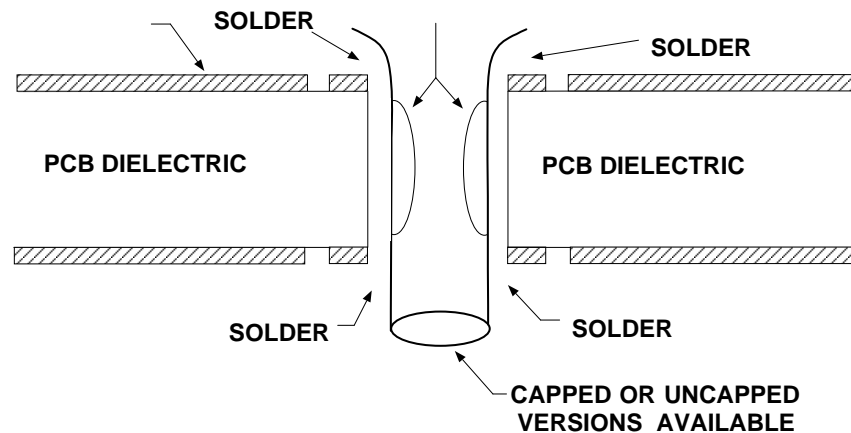


图6：必要时使用引脚插槽以最小化寄生效应

由于引脚插槽内有弹簧加载镀金触点，可实现IC引脚的良好电气和机械连接。不过，反复插拔可能降低引脚插槽性能，这一点务必注意。

另外应注意，无封盖版本允许IC引脚从插槽底部伸出。该特性很有用。一旦使用引脚插槽的原型正常工作，且无需做其他更改，便可将IC引脚直接焊接至插槽底部。这样可以建立耐用的永久性连接。

使用适配板制作小型表贴IC原型

小型表面贴装推出时，通常提供器件的DIP版本，可用于制作原型。但是目前情况已改变，这些小型IC的原型制作很有挑战。图7显示了典型表贴IC封装。

解决方案(无需实际进行PC板布局)是将小型表贴IC安装于适配板上，接着将适配板焊接到铜箔原型板上。这样就能在适配板上轻松连接更大的焊盘和走线。适配板可从众多制造商处(参见参考文献9和10)获得，图8和9给出了部分选择。

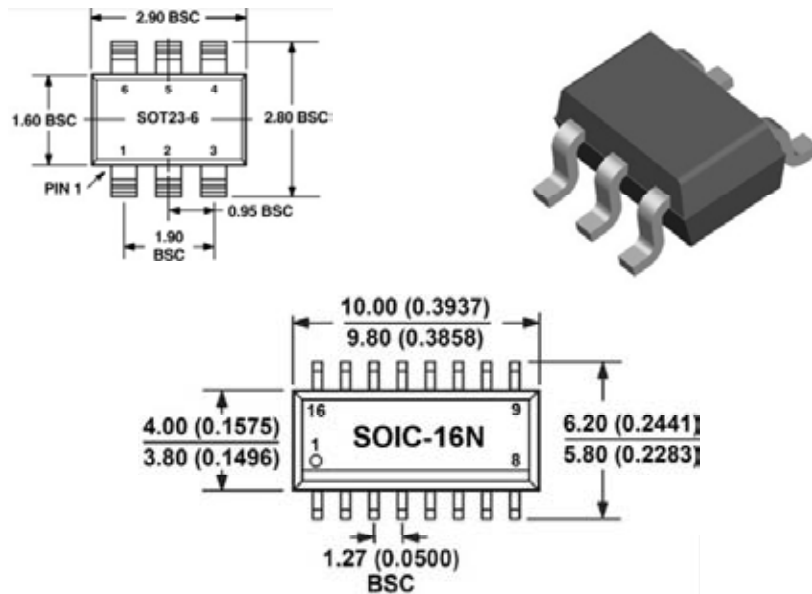


图7: 问题: 构建可用于小型表贴IC的试验板

- ◆ Small PC adapter boards which hold SMDs and have pads (at 0.1" [2.54 mm] spacing) which are large enough to mount larger wired components.
- ◆ The boards, some of which can also carry DIL ICs, (usually) have provision for supply decoupling and can be mounted on a PCB ground plane by soldering their back plane to it (use a HOT iron!).
- ◆ There are also strips of pads for mounting other components.
- ◆ You can then breadboard just as you always do.

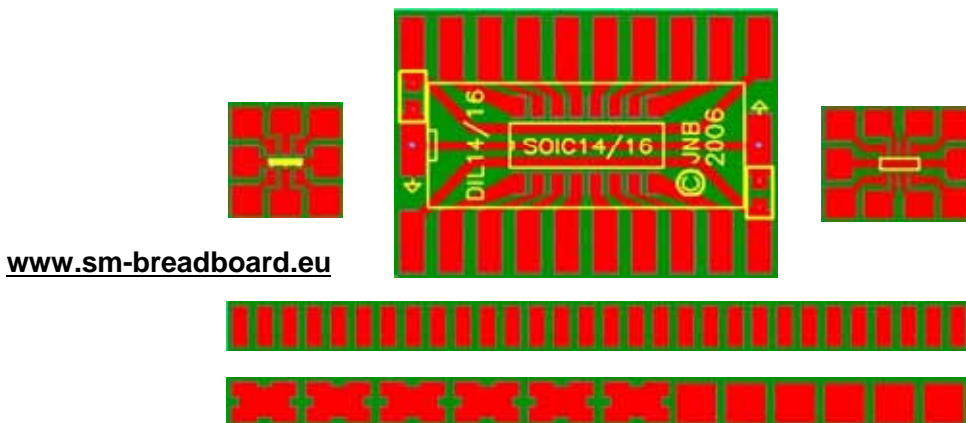


图8: 解决方案: 小型适配板

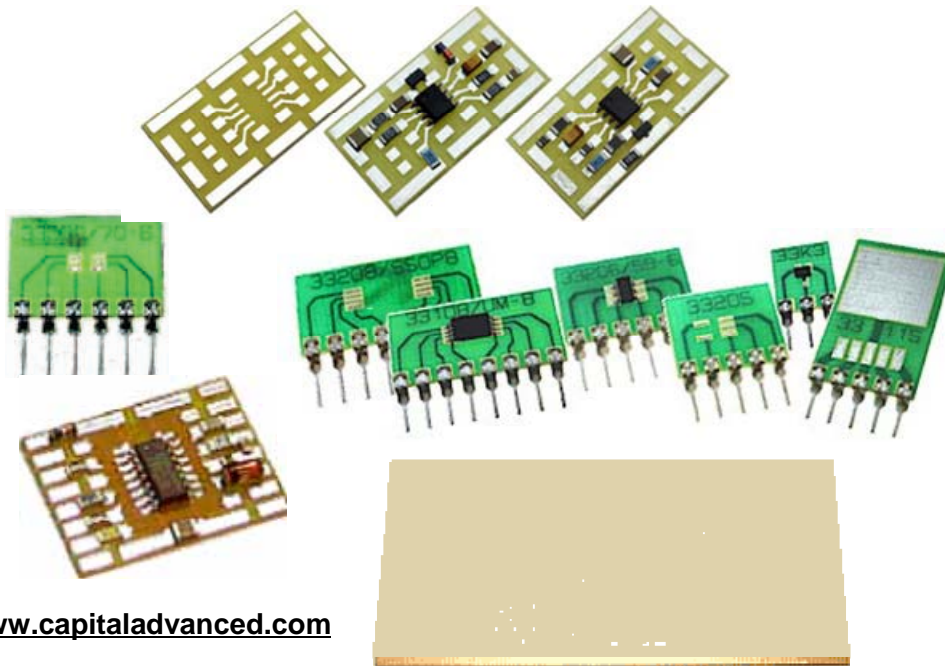


图9: Capital Advanced Technologies, Inc.的Surfboards®

正确的焊接技术对使用小型表贴IC的试验板至关重要。最重要的一点是使用恒温烙铁和正确尺寸的烙铁头，如图10所示。

- ◆ You need a good thermostatic soldering iron with a solder-well tip.

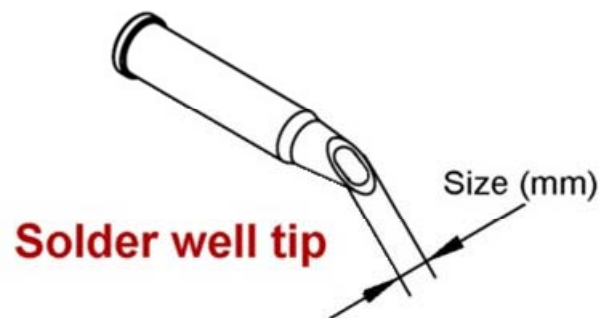


图10: 另一个问题: 如何在小PCB上安装IC?

图11中显示了焊接小IC的详细程序(由www.sm-breadboard.eu™提供)。

- ◆ Set the tip temperature to the temperature appropriate to the solder alloy being used. (Leaded solder is cleaner and the EU lead-free laws do not apply to laboratory work.)
- ◆ Place component and fix two opposing corner pins.
- ◆ Apply flux liberally to all the pins of the IC.
- ◆ Clean the solder-well tip on a sponge.
- ◆ Fill the concave portion of the tip with solder, to slightly above the rim. Do not overfill!
- ◆ Holding your soldering iron VERY LIGHTLY in your hand, set the filled tip, with the solder-well side parallel to the PCB, down onto the flat exterior portion of the pins. The iron and tip should be parallel to the body of the SMD. Slowly pull it across the pins towards you.
- ◆ Repeat steps four and five for the remaining sides of the SMD.
- ◆ Remove flux residue if necessary.
- ◆ Note: A suitable iron, available with solder-well tips, is the ERSA i-CON
 - ERSA GmbH • Leonhard-Karl-Straße 24 • 97877 Wertheim • Germany • www.ersa.com

图11: 焊接程序(由www.sm-breadboard.euTM提供)

其他原型制作要点

迄今所述的原型制作技术仅限于单面或双面PCB。多层PCB并不太适合标准原型制作技术。如果需要制作多层电路板原型，双面电路板的一面可用于接地层，另一面用于电源和信号层。点对点布线可用于通常放置在多层电路板提供的其它层上的其他线路。不过，控制点对点布线的阻抗较困难，而且依此方式制作的电路原型的高频性能可能与最终多层电路板相去甚远。

对于带宽大于数百兆赫的运算放大器或其他线性器件，原型制作可能面临更多困难。原型与最终电路板之间的寄生电容的小变化(< 1 pF)可造成带宽和建立时间的细微差异。

有时，最终量产封装为SOIC时，原型制作可使用DIP封装(如果可用)完成。但此方法不推荐使用！在高频下，与小型封装相关的寄生效应差异可导致原型与最终PCB间性能不同。要最大程度地减弱此效应，应始终使用最终封装制作原型。

寄生效应差异还可影响使用前述小型“适配板”制作的原型的高频性能。

评估板

通常大多数模拟IC制造商以低廉的成本提供评估板。这些评估板使客户可以评估IC，而不用构建自己的原型。无论何种产品，制造商已采用正确的接地、布局和去耦防范措施，以确保器件性能达到最佳。在适用的情况下，评估PCB布局图通常免费提供，客户可直接复制布局或针对应用作出修改。

在高速/高精度IC中，必须特别注意电源去耦。例如，进入低阻抗负载的快速压摆率信号会在运算放大器的电源引脚上产生高速瞬态电流。瞬态电流会在电源走线中可能存在的任何寄生阻抗两端产生对应电压。这些电压又会耦合至放大器输出，因为运算放大器仅有有限的高频电源抑制。

[AD8001](#)高速电流反馈放大器是一个很好的例子，它提供了专用评估板。图12显示了该SOIC板的仰视图。器件选择三通道去耦方案，以确保在所有瞬态频率下具有低阻抗接地路径。最高频率瞬变通过双通道1000-pF/0.01- μ F陶瓷电容分流至地，电容位置尽可能靠近电源引脚，以将串联电感和电阻降至最低。由于使用这些表贴元件，接地层路径内的杂散电感和电阻降至最低。较低的频瞬态电流通过较大的10 μ F钽电容分流。

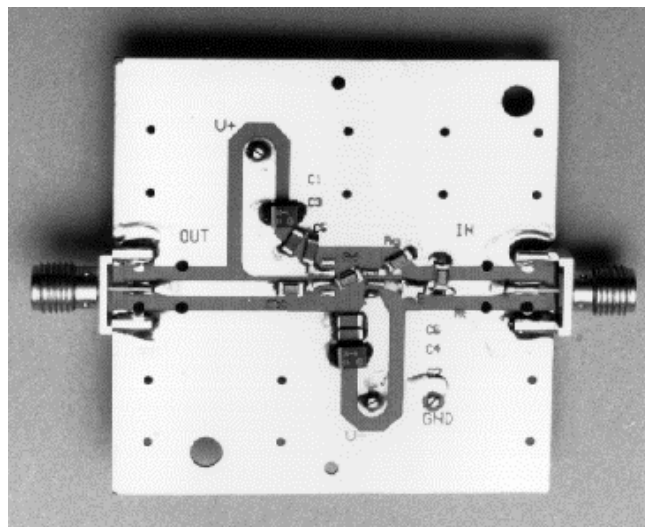


图12：高速运算放大器(例如AD8001)需要具有适当接地层和去耦的专用评估板(仰视图)

此电路板的输入和输出信号走线是50 Ω 微带传输线路，如左右两侧可见。增益设置电阻是具有低寄生电感的芯片式薄膜电路。这些元件可在图片中央看见，安装位置稍成对角线。

另外应注意，PCB两面具有可观的连续接地层区域。通孔在几个点上连接顶侧和底侧接地层，以便维持最低阻抗和最高频率接地连续性。

卡的输入和输出连接通过图中的SMA连接器提供，此连接器终止输入/输出信号传输线路。电路板与外部实验室电源的连接通过焊料终端完成，后者见于宽电源走线的末端。

图13显示了该卡的俯视图，其中可以清楚看到部分连接点。AD8001评估板是专为最低寄生电容而优化的同相信号增益级。如图所示，AD8001 SOIC封装周围的剖面区域具有最低杂散电容。

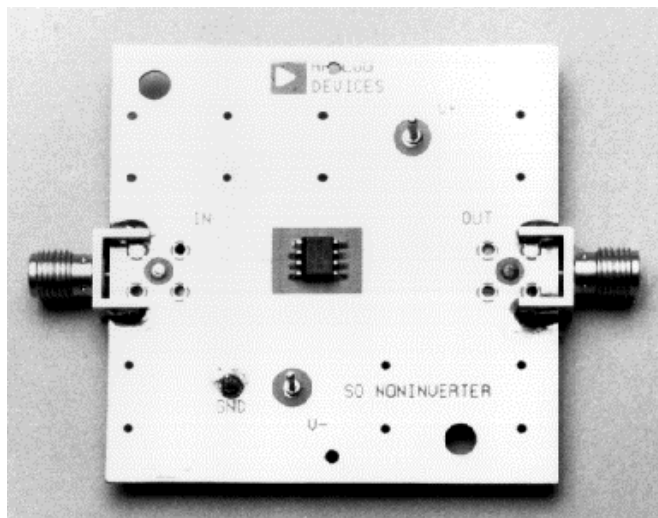


图13: AD8001评估板使用大面积接地层和最低寄生电容(俯视图)

本图中也可看见几乎连续的接地层和连接顶层/底层的多个过孔。

数据转换器评估板

设计精良的制造商评估板是强大的工具，可大大简化ADC或DAC与系统的集成。评估板的最佳特性可能是其布局专为优化数据转换器性能而设计。ADI公司在大多数ADC和DAC的数据手册中提供完整的电气原理图和器件列表，以及评估板上的PC板布局。多层电路板的每一层均有图示，如果需要，ADI还会提供电路板CAD布局文件(Gerber格式)。通过研究评估板布局，并用于指导系统板布局——甚至直接复制布局的关键器件，关于布局的许多系统级问题就可以避免。

评估板通常具有用于模拟、数字和电源接口的输入/输出连接器，以利与外部测试设备接口。任何需要的支持电路，例如基准电压源、用于产生时钟的晶振等等，一般都包括在电路板内。

许多现代数据转换器具有大量片内数字逻辑，用于控制各种工作模式，包括增益、失调、校准、数据传输等等。这些选项通过将适当的字载入内部控制寄存器来设置，通常是通过串行端口。一些转换器，特别是 Σ - Δ 型ADC，仅设置了基本选项，因此需要深悉内部控制寄存器和接口。为此，大多数ADC/DAC评估板具有接口(并行、串行或USB)和软件，可从外部PC轻松实现各种内部选项的菜单驱动式控制。许多情况下，在评估软件中创建的配置文件可下载到最终系统设计中。

图14显示了ADI的一款[高速模数转换器数据采集评估套件](#)，该套件可连接到各种高速ADC评估板，例如本图显示的[AD9430](#) 12位、210-MSPS ADC。此评估套件包括存储器板(基于FIFO或FPAG)，以从ADC和ADC评估软件采集数据块。

数据采集板可连接至PC的USB端口，配合分析软件使用，以快速评估高速ADC的性能。基于FIFO的电路板包含两个32K、16位宽FIFO，每个通道可在最高133 MSPS的时钟速率下采集数据。器件采用ADIsimADC™软件工作。基于FPGA的数据采集板具有64K存储器，每个通道最高可在644 MSPS SDR或800 MSPS DDR下工作。器件采用VisualAnalog™软件工作。

这些电路板可用于单通道或双通道ADC，或者具有解复用数字输出的ADC。用户可查看FFT输出，分析SNR、SINAD、SFDR、THD和谐波失真信息。

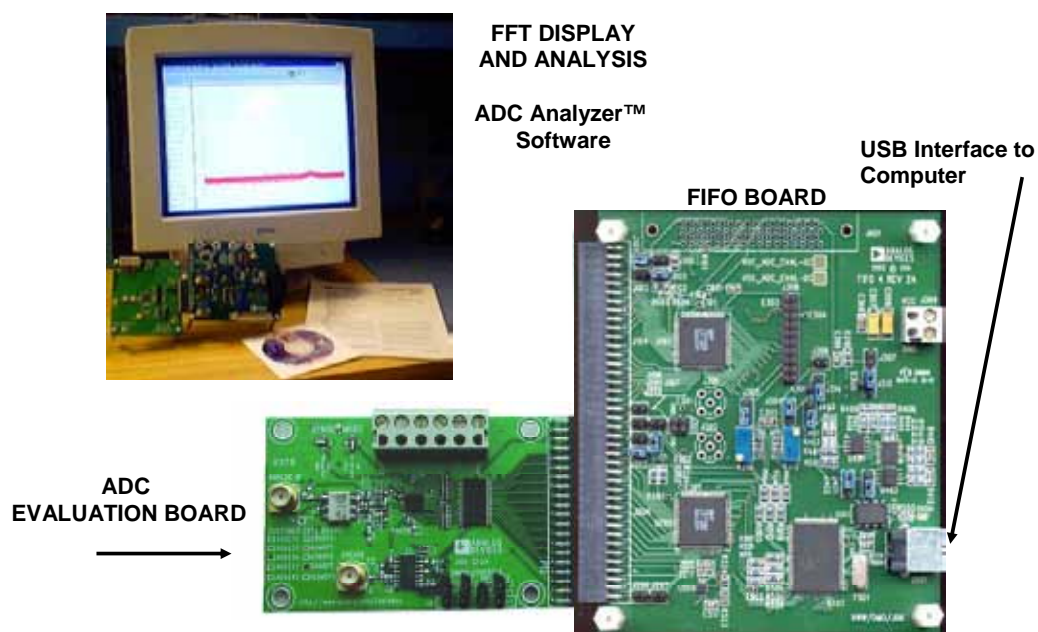


图14: ADI公司的高速ADC数据采集评估套件

总结

本节所述的原型制作技术对使用DIP封装的IC非常有用，在着手最终电路板布局前，制作至少部分关键模拟电路的原型很有必要。不过，现代高性能ADC和DAC通常提供小型表面贴装，因此不适合简单的原型制作技术。此系统需要多层PC板，使得原型制作流程更加复杂化。

许多情况下，高性能模拟系统的唯一有效原型是实际PC板布局，特别是最终设计中需要多层板时。装配具有小型表贴器件的PCB可能需要特殊焊接技术。参考各种网站，包括参考文献8和9，会有所帮助。

制造商评估板不仅可用于初始评估阶段，其布局也可用作实际系统板布局的指导。

参考文献:

1. Jim Williams, "High Speed Amplifier Techniques," Linear Technology AN-47, August, 1991.
2. Jim Williams, *The Art and Science of Analog Circuit Design (EDN Series for Design Engineers)*, Butterworth-Heinemann, 1995, ISBN-10: 0750695056, ISBN-13: 978-0750695053.
3. Robert A. Pease, *Troubleshooting Analog Circuits*, Butterworth-Heinemann, 1991, ISBN 0-7506-9184-0.
4. Vector Electronics and Technology, Inc., 11115 Vanowen St., North Hollywood, CA 91605, USA. Phone: (818) 985-8208. <http://www.vectorelect.com/>
5. PADS Software, Mentor Graphics, 8005 S.W. Boeckman Rd., Wilsonville, OR 97070, Tel: (503) 685-7000, <http://www.mentor.com/index>
6. LPKF Laser & Electronics, 28220 SW Boberg Rd., Wilsonville, OR 97020, 800-345-LPKF or (503) 454-4200, <http://www.lpkfcadcam.com>
7. T-Tech, Inc., 5591-B New Peachtree Road, Atlanta, GA, 30341, 800 370-1530 or (770) 455-0676, <http://www.T-Tech.com>
8. SparkFun Electronics, 6175 Longbow Drive, Suite 200, Boulder, CO, 80301. Tutorials on soldering surface mount ICs for prototypes <http://www.sparkfun.com/commerce/tutorials.php>
9. www.sm-breadboard.eu
10. [Capital Advanced Technologies, Inc.](http://www.CapitalAdvancedTechnologies.com), 309 Village Drive Carol Stream, Illinois. 60188, 630-690-1696
11. Paul Rako, "[Prototyping Techniques: Things to Know Before Pulling the Trigger](#)", *EDN*, 12-05-2008.
12. Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as [Linear Circuit Design Handbook](#), Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 12
13. Walter G. Jung, [Op Amp Applications](#), Analog Devices, 2002, ISBN 0-916550-26-5, Chapter 7. Also available as [Op Amp Applications Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7844-5. Chapter 7.
14. Walt Kester, [High Speed System Applications, Analog Devices, 2006, ISBN-10: 1-56619-909-3, ISBN-13: 978-1-56619-909-4, Part 4.](#)

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.