

## 高频对数放大器

#### 多级对数放大器

在<u>指南MT-077</u>中,我们讨论了低频对数放大器。在本指南中,我们将讨论高频应用。

基于二极管/运算放大器(或晶体管/运算放大器)的传统对数放大器存在频率响应受限的不足,尤其是在低电平下。因此,高频应用中使用检波和真对数架构。尽管它们在细节上有所不同,但其基本设计原理却是一致的:这些设计采用大信号行为定义明确的多个类似级联线性级,而不是一个具有对数特性的放大器。

假设有N个级联限幅放大器,各放大器的输出驱动着一个求和电路和下一级(图1)。如果每 个放大器的增益为A dB,则带的小信号增益为NA dB。如果输入信号小到最后一级无需进 行限幅的程度,则求和放大器的输出将以最后一级的输出为主导。



图1: 基本的多级对数放大器架构

随着输入信号的增加,最后一级将进行限幅。此时,它对求和放大器输出的贡献是固定的,但求和放大器的增量增益会降至(N-1)A dB。随着输入继续增加,该级则会进行限幅,并对输出提供固定的贡献量,而增量增益会下降至(N-2)A dB,依此类推——直到第一级进行限幅且输出不再随信号输入的增加而变化为止。

因此,响应曲线为一组直线,如图2所示。但这些直线的合起来却非常逼近对数曲线;在 实践中,甚至更好,因为很少有限幅放大器(尤其是高频放大器)能像本模型一样实现突然 限幅。

增益A的选择也会影响对数线性度。如果增益过高,对数逼近的效果会比较差。如果过低,则需要过多的级来实现目标动态范围。一般而言,可选择10至12 dB(3×至4×)范围内的 增益。

# MT-078



图2: 基本多级对数放大器的响应(单极性)

当然,这是一种理想而且非常普通的模型——它展示了相关原理,但很难在高频下实现。 假设每个限幅放大器的延迟为t纳秒(当放大器限幅时,该延迟也可能发生变化,但我们先 来考虑一阶效应!)。通过所有N个级的信号会存在Nt纳秒的延迟,而只通过一个级的信 号只会延迟t纳秒。这意味着,小信号会延迟Nt纳秒,而大信号则被"污损",在Nt纳秒内 分散到达。1纳秒相当于光速下的1英尺,因此,在雷达系统的分辨率下,这相当于位置分 布范围达Nt英尺,这在某些系统中是不可接受的(对多数对数放大器应用来说,这并不是 问题)。

一种解决办法是在求和放大器的信号路径上插入延迟,但这可能使情况复杂化。另一种解决办法是略微改变架构,改为采用小信号增益为A、大信号(增量)增益为单位值(0 dB)的多 个级,而不是对增益级进行限幅。我们可以将这种级看成两个并联放大器,一个带增益的 限幅放大器和一个单位增益缓冲器,二者一起为求和放大器提供信号,如图3所示。



图3:"真"对数放大器元件以及由数个此类 元件构成的对数放大器的结构和性能

### 连续检波对数放大器

在图3中,这些级联的级形成一个对数放大器,无需对各个级求和。上述多级架构都是视频对数放大器,或真对数放大器,但最常见的高频对数放大器是图4所示的连续检波对数放大器架构。



#### DETECTORS MAY BE FULL OR HALF WAVE



## 图4: 带对数和限幅器输出的连续检波对数放大器

如上所述,连续检波对数放大器由级联限幅级构成,但并不直接对其输出求和,而是将这些输出施加到检波器,然后对检波器输出求和,如图4所示。如果检波器具有电流输出,则求和过程可能只是将所有检波器输出连接起来。

采用这种架构的对数放大器有两个输出:对数输出和限幅输出。在许多应用中,并不使用 限幅输出,但在某些应用中(例如带"S"表的FM接收器),二者都是必不可少的。以极性解 调技术从输入信号中抽取相位信息时,限幅输出尤其有用。

连续检波对数放大器的对数输出一般含有幅度信息,相位和频率信息则丢失。然而,如果 使用半波检波器,并且同时注意均衡连续检波器的延迟,则情况不一定是这样——但此类 对数放大器的设计非常严苛。

#### 对数放大器的规格

对数放大器的规格包括噪声、动态范围、频率响应(用作连续检波对数放大器级的某些放 大器同时有低频和高频截止)、传递特性的斜率(表示为V/dB或mA/dB,具体取决于是电压 还是电流输出器件)、截点(输出电压或电流为零时对应的输入电平)和对数线性度。(参见 图5)。



图5: 连续检波对数线性度

许多年以前,还需要用多个独立的单芯片限幅放大器(如Plessey SL-1521系列)来构建高性能、 高频连续检波对数放大器(称为对数带)(见参考文献5)。不过,随着IC工艺的发展,完整的 对数带功能可以集成到单个芯片上,因而不再需要成本高昂的混合型对数带。目前,<u>现代</u> 连续检波对数放大器已广泛上市。

AD641对数放大器在单个IC封装中集成了5个限幅级(每级10 dB)和5个全波检波器,其对数性能从DC扩展到250 MHz。另外,其放大器和全波检波器级是平衡的,因此,只要布局正确,通过供电轨的反馈一般可以保证稳定。AD641的功能框图如图6所示。与许多以前的集成电路对数放大器不同,AD641经过激光调整,斜率和截距绝对精度极高,并且完全经过温度补偿。AD641的传递函数和对数线性度如图7所示。



图6: AD641单芯片对数放大器的功能框图

# MT-078



#### 图7: 单芯片AD641的直流对数传递函数和误差曲线

由于AD641具有极高的精度,因此,在计算响应时必须考虑其实际的驱动波形。当一种波 形通过对数函数发生器时,结果波形的均值会发生变化。虽然这并不会影响响应的斜率, 但是截距会按图8中的方式发生明显变化。

INPUT	PEAK	INTERCEPT	ERROR (RELATIVE
WAVEFORM	OR RMS	FACTOR	TO A DC INPUT)
Square Wave	Either	1	0.00dB
Sine Wave	Peak	2	-6.02dB
Sine Wave	RMS	1.414 (√2)	–3.01dB
Triwave	Peak	2.718 (e)	–8.68dB
Triwave	RMS	1.569 (e/√3)	–3.91dB
Gaussian Noise	RMS	1.887	–5.52dB

## 图8: 波形对截点的影响

## MT-078

AD641经过校准和激光调整,以便为直流电平或者对称的2kHz方波产生既定响应。在正弦 波输入下,其额定截距为2 mV(也就是说,无论是幅度为2 mV峰值(非峰峰值)的2 kHz正弦 波,还是直流或1 mV的方波信号,两者产生的均值输出信号完全相同)。

波形也会影响对数响应的纹波或非线性度。对于直流或方波输入,该纹波最大,因为输入 电压的每个值都会映射到传递函数上的一个位置,从而描绘出对数响应的全部非线性度。 与此相反,一般时变信号在其波形的每个周期中都具有连续的值。平均输出由此被"平滑 处理",因为在波形对传递函数"扫描"时,理想响应的周期偏移表现出逐渐消除的倾向。 从图9中可以清楚地看出,这种平滑效果在三角波情况下表现得最为显著。



图9: 波形对AD641对数线性度的影响

## 参考文献:

- Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as <u>Linear Circuit Design Handbook</u>, Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 2, 4.
- 2. Daniel H. Sheingold, Editor, Nonlinear Circuits Handbook, Analog Devices, Inc., 1974.
- 3. Richard Smith Hughes, Logarithmic Amplifiers, Artech House, Inc., Dedham, MA., 1986.
- 4. William L. Barber and Edmund R. Brown, "A True Logarithmic Amplifier for Radar IF Applications," *IEEE Journal of Solid State Circuits*, Vol. SC-15, No. 3, June, 1980, pp. 291-295.
- 5. Peter E. Chadwick, "Advances in Logarithmic Amplifiers," Plessey Semiconductors, U.K., available on line at: <u>http://ieeexplore.ieee.org/iel3/1157/3119/00098684.pdf</u>
- 6. <u>"Ask the Applications Engineer 28 Logarithmic Amplifiers-Explained," Analog Dialogue, Vol. 33, No. 3, March, 1999</u>.
- 7. "Detecting Fast RF Bursts Using Log Amps," *Analog Dialogue*, Vol. 36, No. 2, September-October, 2002.
- 8. Rheza Moghimi, "Log-ratio Amplifier has Six-decade Dynamic Range," Analog Devices, Inc. (*EDN*, November 2003).

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.