FPGA的应用及学习/使用

FPGA是什么

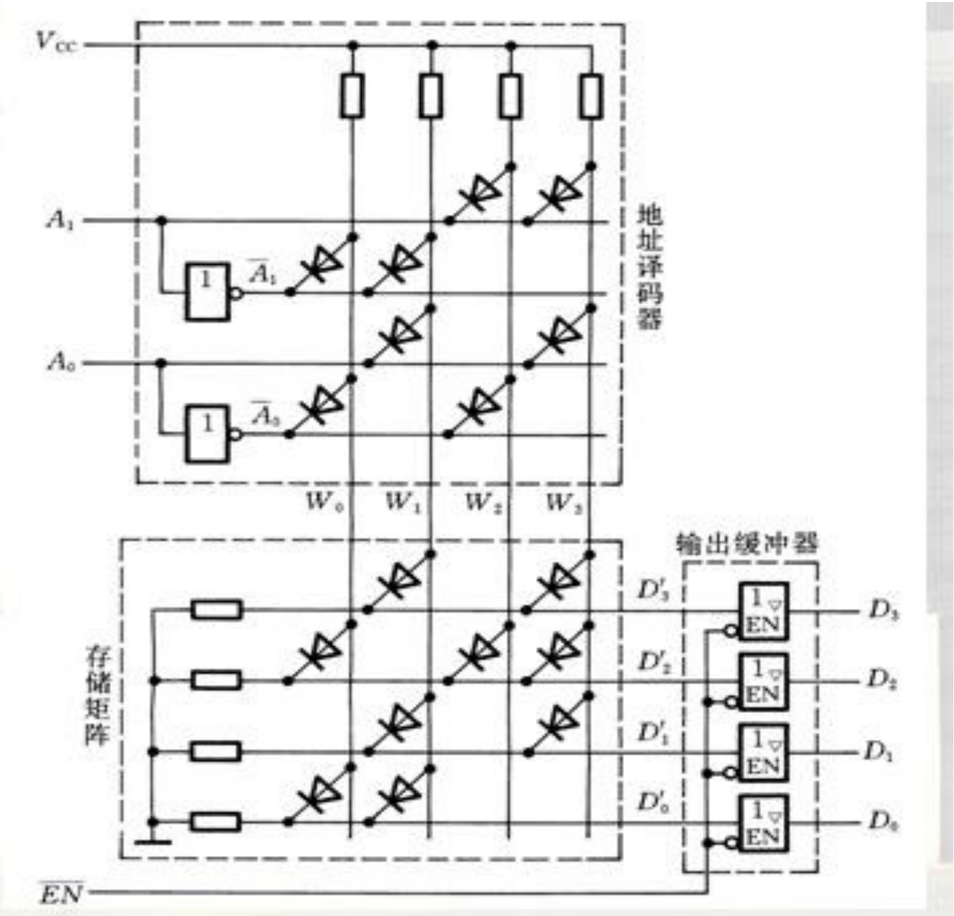
FPGA（Field Programmable Gate Array），现场可编程门阵列，是在PAL、GAL、CPLD等可编程器件的基础上进一步发展的产物。它是作为（ASIC）领域中的一种半定制电路而出现的，即解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。

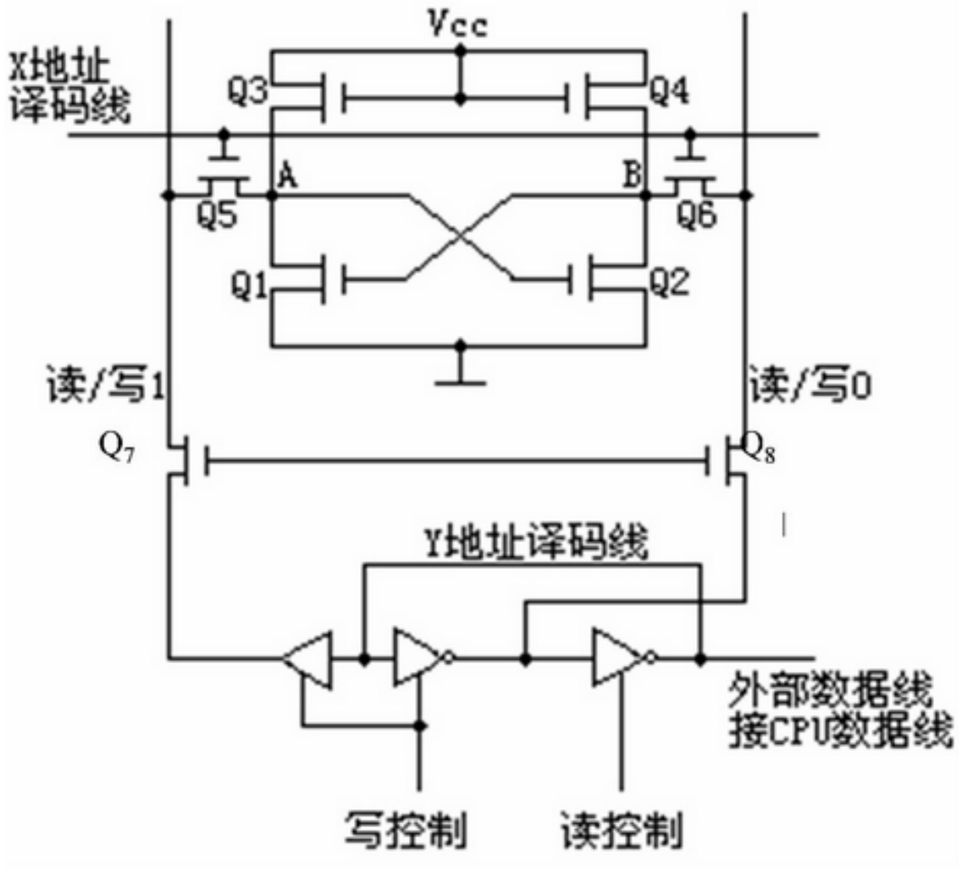
- ➢Logic Gates(1950s-60s)
- ➢PLAs (1960s-70s)
- ➢PLDs，CPLDs (1970s-80s)
- ➢FPGA (1980s-)
- ➢SoCs (2000s-)

1985年 第一颗FPGA Xilinx XC2064

FPGA的历史和发展

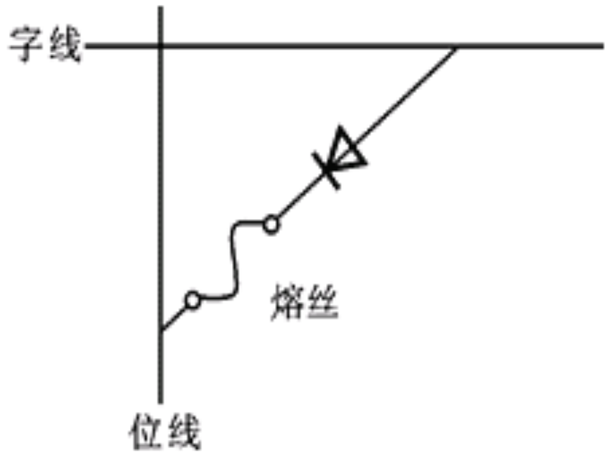
- ROM只读存储器 vs RAM随机存储器



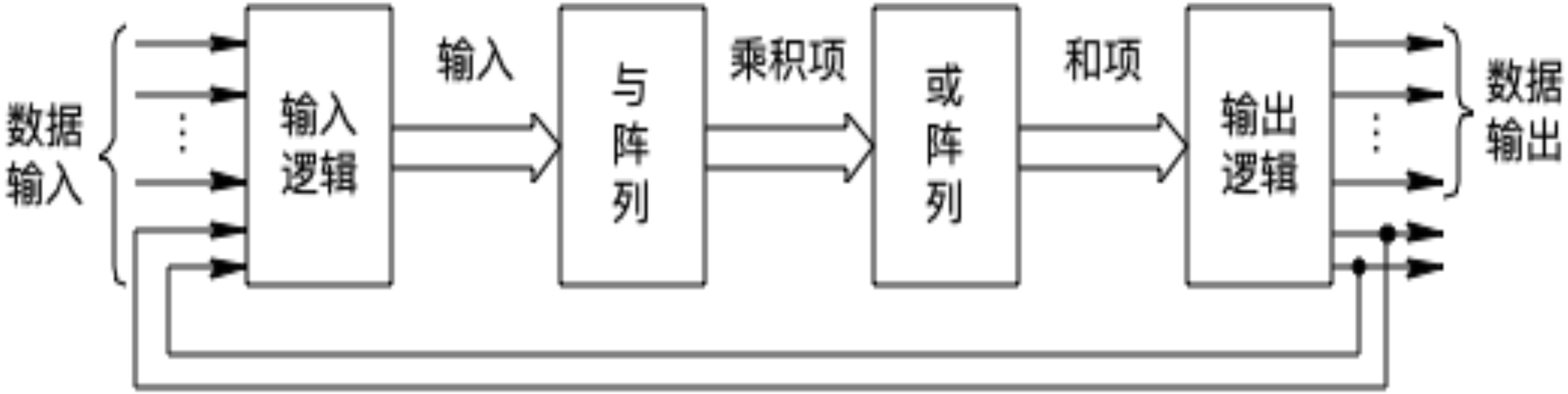


PROM可编程只读存储器

- PROM结构与ROM类似
- 在存储矩阵每个晶体管处有熔丝
- 熔丝断开表示该位存储0
- 地址译码部分字线固定（与阵列）
- 位线译码部分可编程（或阵列）

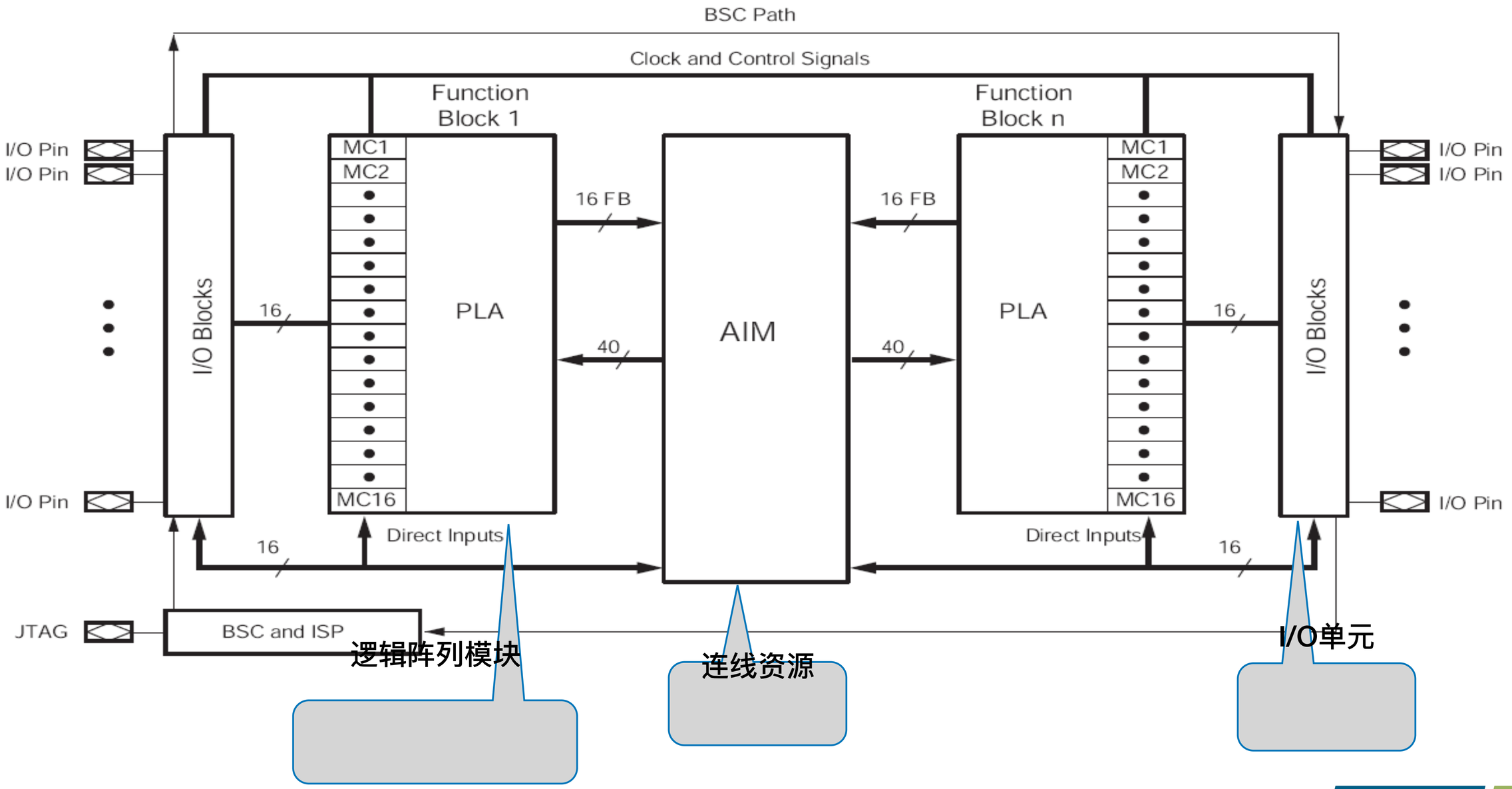


PLD器件结构

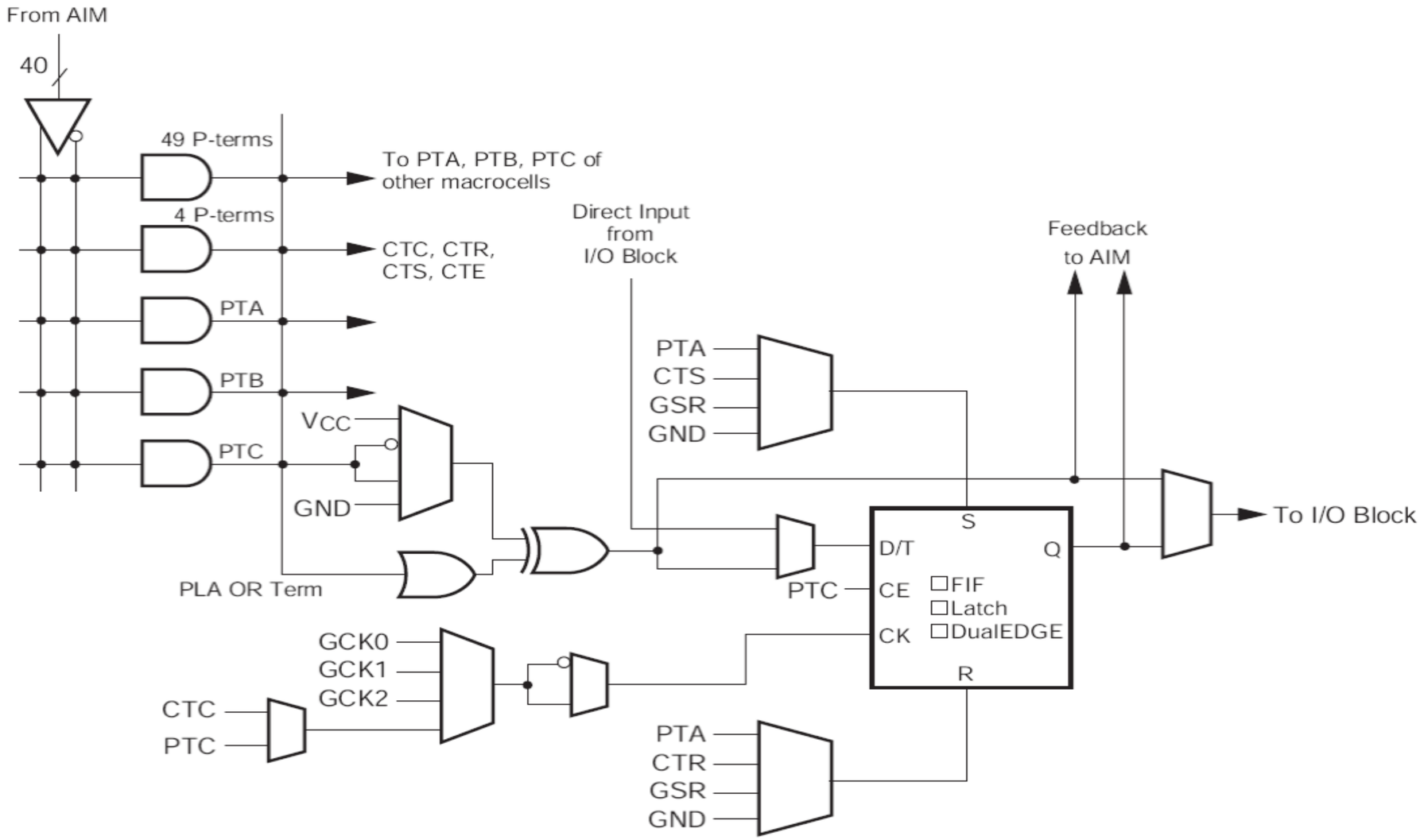


CPLD

基本资源：Logic Fabric + Connectivity + I/O

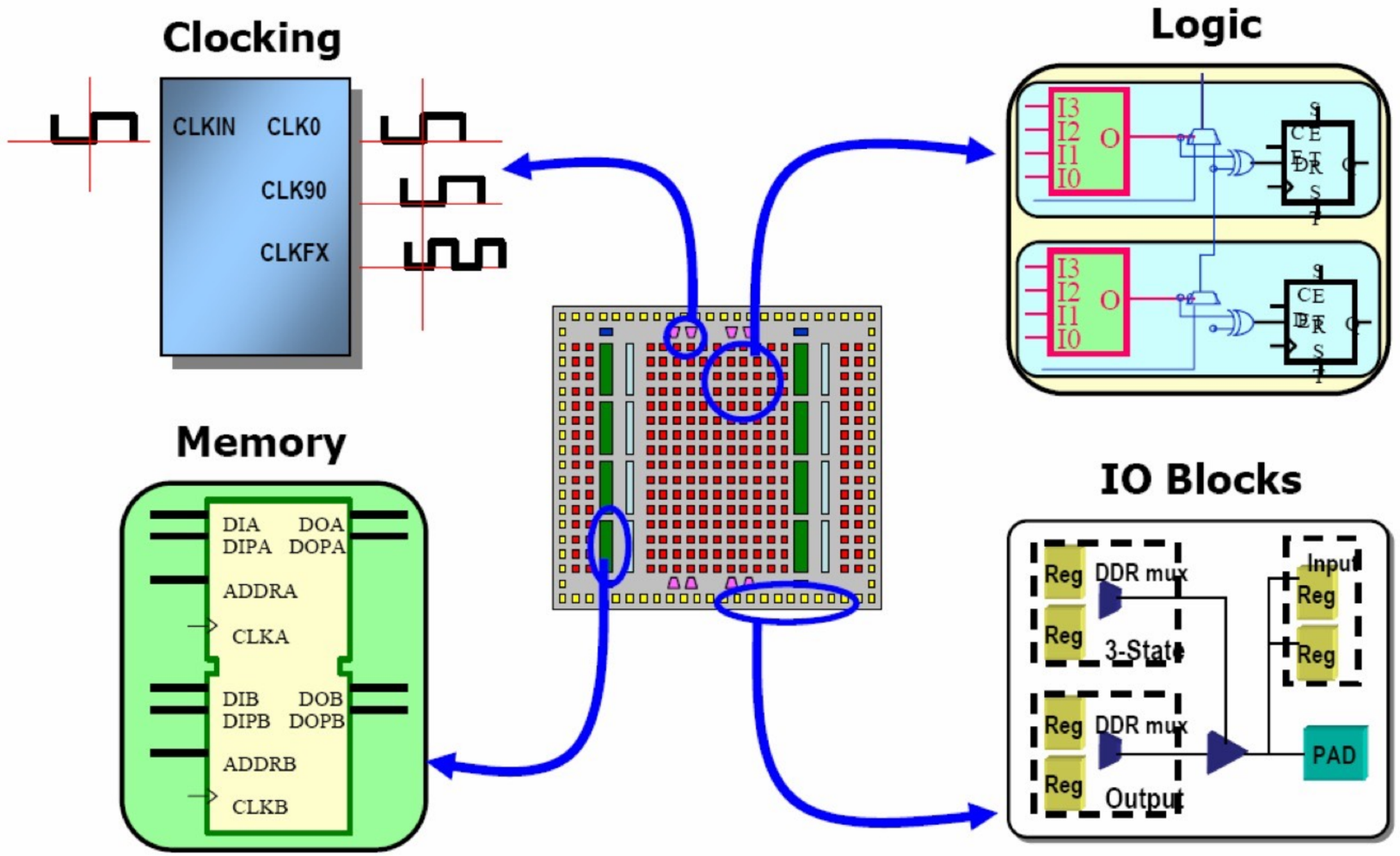


逻辑阵列构成


From AIM
40
49 P-terms
To PTA, PTB, PTC of other macrocells
4 P-terms
CTC, CTR, CTS, CTE
PTA
PTB
PTC
VCC
GND
PLA OR Term
Direct Input from I/O Block
PTA
CTS
GSR
GND
PTC
Feedback to AIM
S
D/T
Q
CE
FIF
Latch
DualEDGE
CK
R
To I/O Block
GCK0
GCK1
GCK2
CTC
PTC
PTA
CTR
GSR
GND

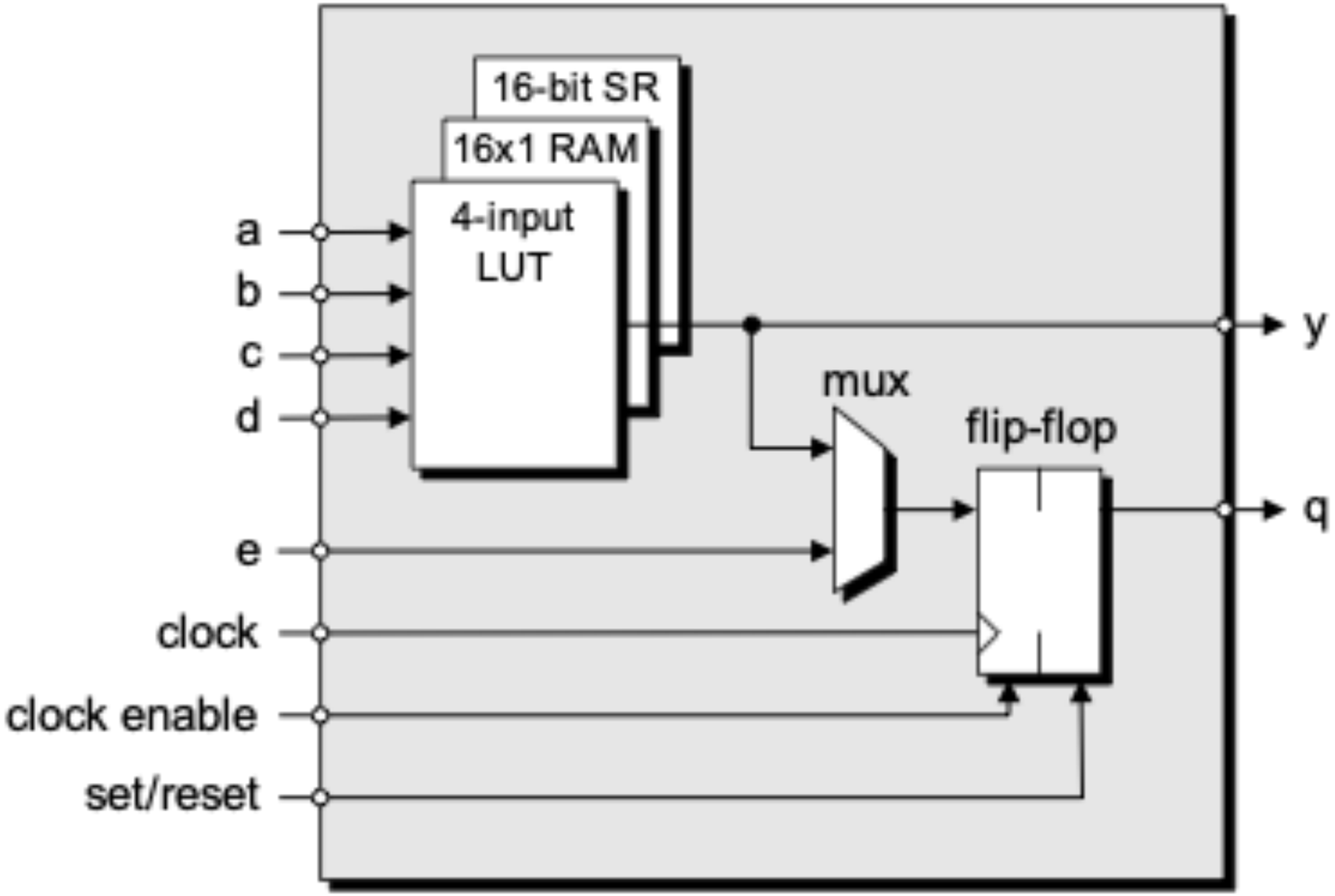
FPGA结构

与CPLD基于乘积项完全不同架构



FPGA 结构

基于查找表技术



FPGA增强功能

- **内置处理器：** 软核 & 硬核 & DSP
- **时钟及管理：** PLL、DLL、驱动 / 分配
- **IO：** 多种高速收发、DDR存储器访问、可编程数控阻抗
- **嵌入MAC单元** – 高效浮点运算
- **各种内置存储器：** 双口RAM、FIFO
- **各种常用接口：** I2C、SPI等
- **系统监控：** 内置ADCs

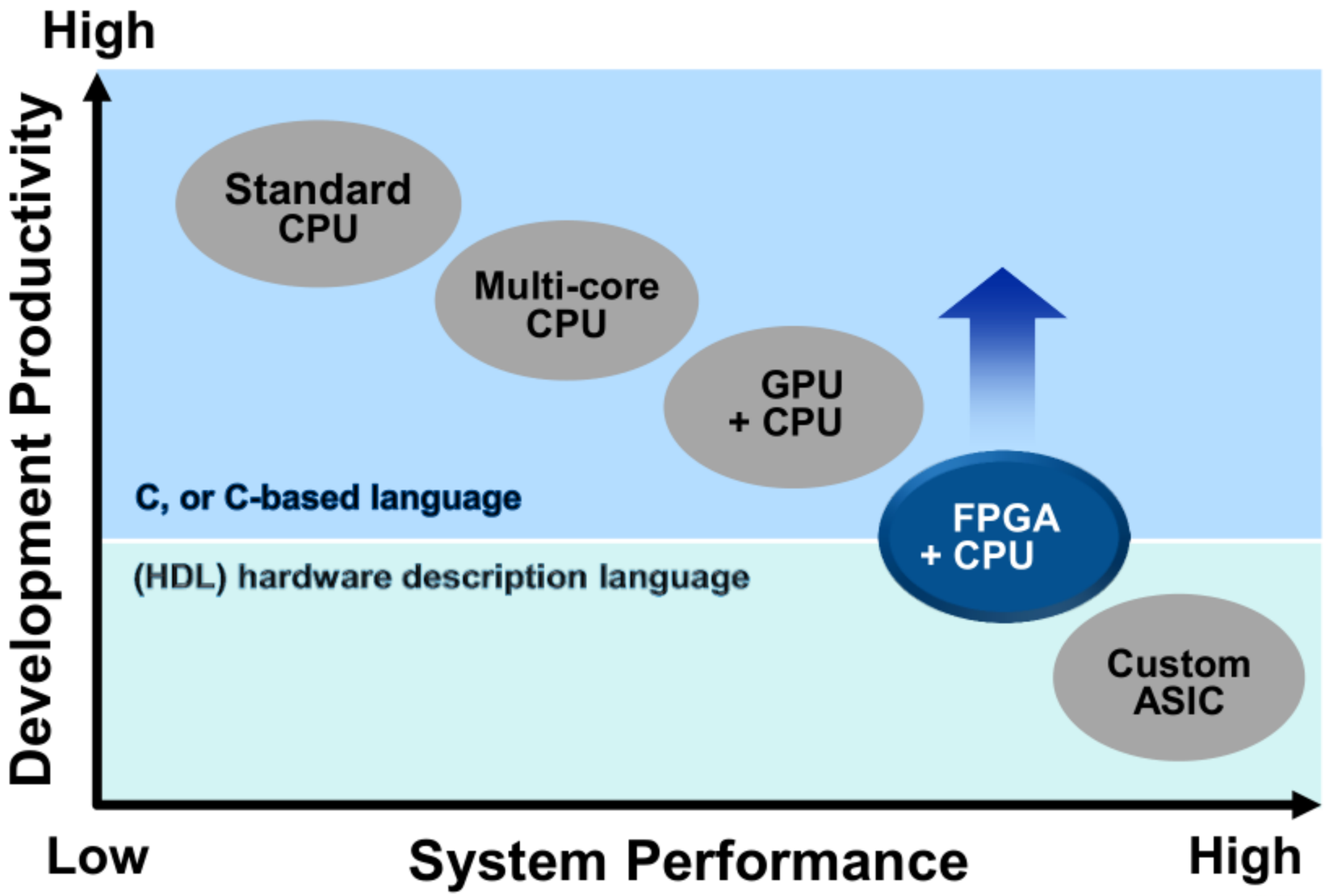
FPGA vs CPLD

CPLD	FPGA
更适合组合逻辑，触发器有限，乘积项丰富结构	更适合时序逻辑，触发器多
时延可预测，速度较快	时延不可预测
集成度底，资源有限	集成度高，更灵活
使用更方便，无需外部存储芯片	基于**SRAM**工艺需要外部存储

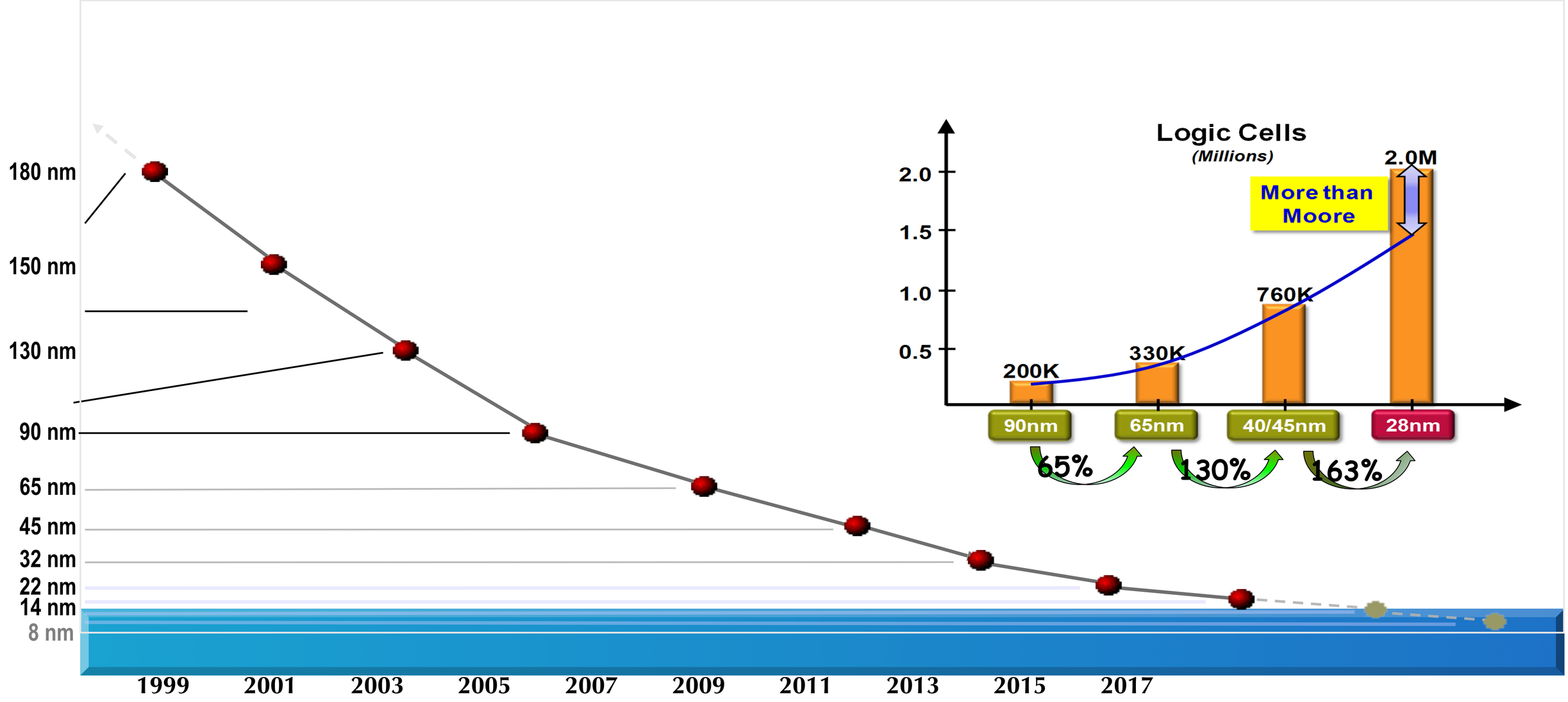
FPGA按工艺分类

	优点	缺点	典型品牌	适用于
SRAM FPGA	可重编程； 技术成熟； 可选产品多； 已广泛使用；	配置时间长； 需片外配置芯片； 功耗较高； 安全性差；	**Xilinx**的各系列**FPGA**； **Altera**公司的大多数**FPGA**；	一般商用数字系统
反熔丝 **FPGA**	工作频率高； 上电即运行； 安全性高； 不需外部配置芯片； 抗干扰能力强； 功耗低；	一次性编程； 面积小	**Actel**公司的**Axcelerator**、**SX**系**FPGA**； **QuickLogic**公司的**Eclipse**系列**FPGA**；	国防、航空航天方面的应用
Flash FPGA	可重编程； 上电配置时间极短； 安全性高； 不需外部配置芯片； 功耗较低；	尚未广泛使用；	**Lattice**公司的**ispXPGA/LatticeXP MachXO**系列**FPGA**； **Actel**公司的**ProASIC**系列**FPGA**； **Altera**公司的**MAX**系列	一般商用，需要保证设计安全性的应用

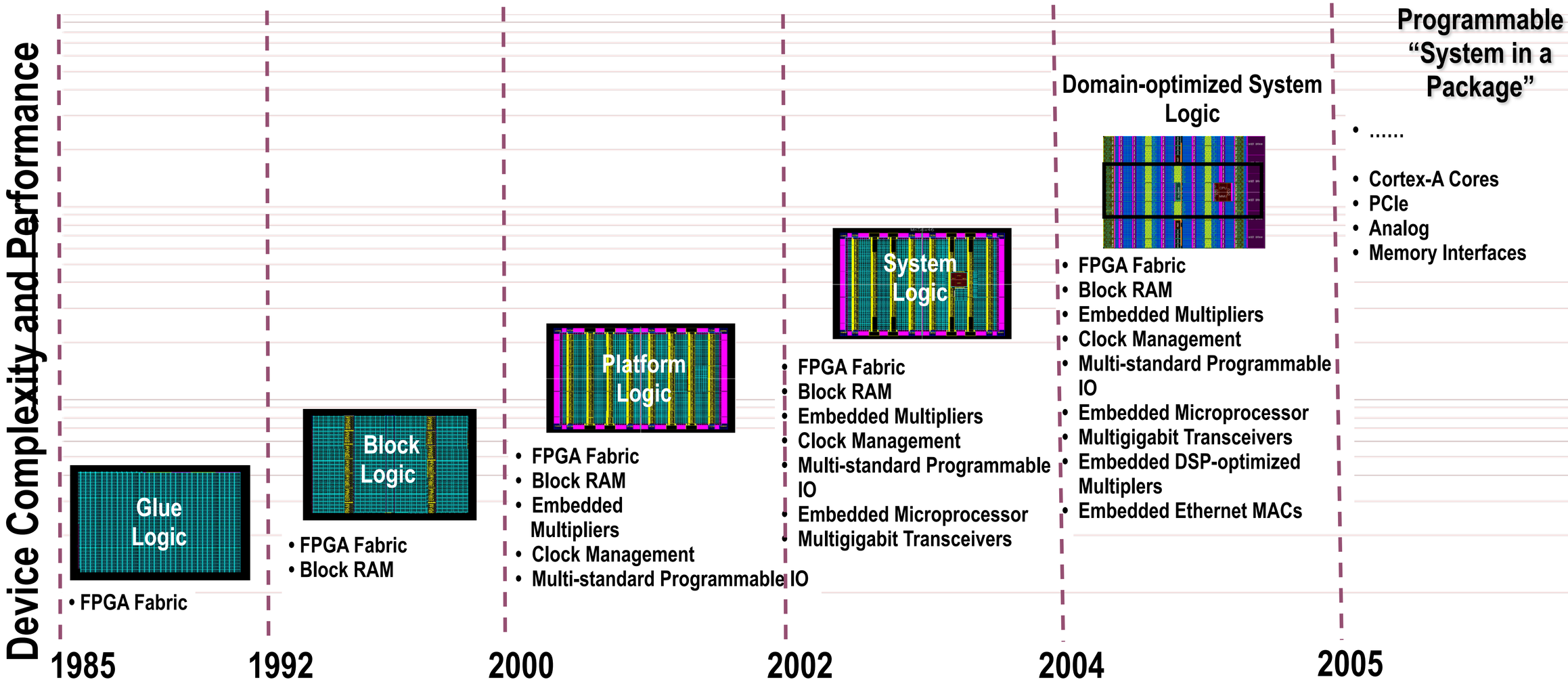
数字集成电路


High
Development Productivity
Standard CPU
Multi-core CPU
GPU + CPU
FPGA + CPU
Custom ASIC
C, or C-based language
(HDL) hardware description language
Low
System Performance
High

FPGA工艺发展


180 nm
150 nm
130 nm
90 nm
65 nm
45 nm
32 nm
22 nm
14 nm
8 nm
1999
2001
2003
2005
2007
2009
2011
2013
2015
2017
Logic Cells
(Millions)
2.0
1.5
1.0
0.5
200K
330K
760K
2.0M
More than Moore
90nm
65nm
40/45nm
28nm
65%
130%
163%

FPGA架构发展

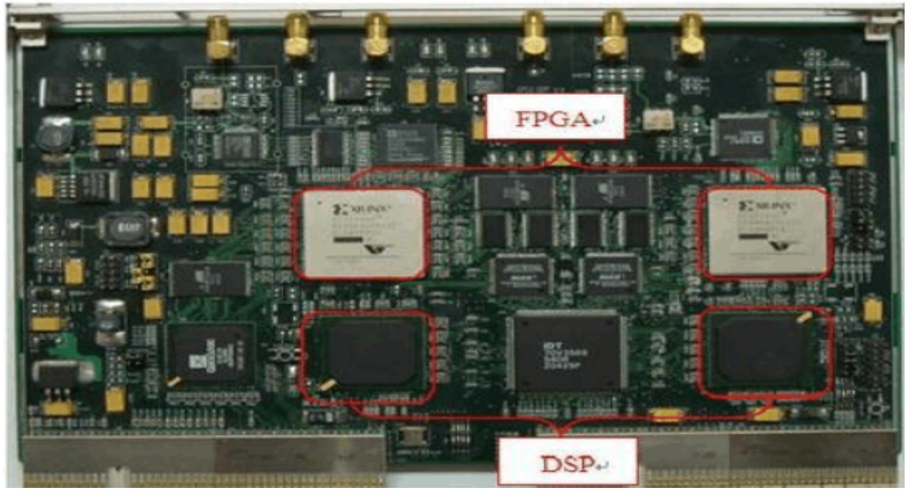

Device Complexity and Performance
Glue Logic
• FPGA Fabric
Block Logic
• FPGA Fabric
• Block RAM
Platform Logic
• FPGA Fabric
• Block RAM
• Embedded Multipliers
• Clock Management
• Multi-standard Programmable IO
System Logic
• FPGA Fabric
• Block RAM
• Embedded Multipliers
• Clock Management
• Multi-standard Programmable IO
• Embedded Microprocessor
• Multigigabit Transceivers
Domain-optimized System Logic
• FPGA Fabric
• Block RAM
• Embedded Multipliers
• Clock Management
• Multi-standard Programmable IO
• Embedded Microprocessor
• Multigigabit Transceivers
• Embedded DSP-optimized Multiplers
• Embedded Ethernet MACs
Programmable "System in a Package"
• .....
• Cortex-A Cores
• PCIe
• Analog
• Memory Interfaces
1985
1992
2000
2002
2004
2005

FPGA的优势

- ✓ 功能强大 - 并大量并行处理结构
- ✓ 开发快，上市时间短，适合原型设计或小批量产品
- ✓ 重复编程/配置，灵活、快速
- ✓ 省电、节省板卡空间，便于调试，系统成本低

FPGA传统应用

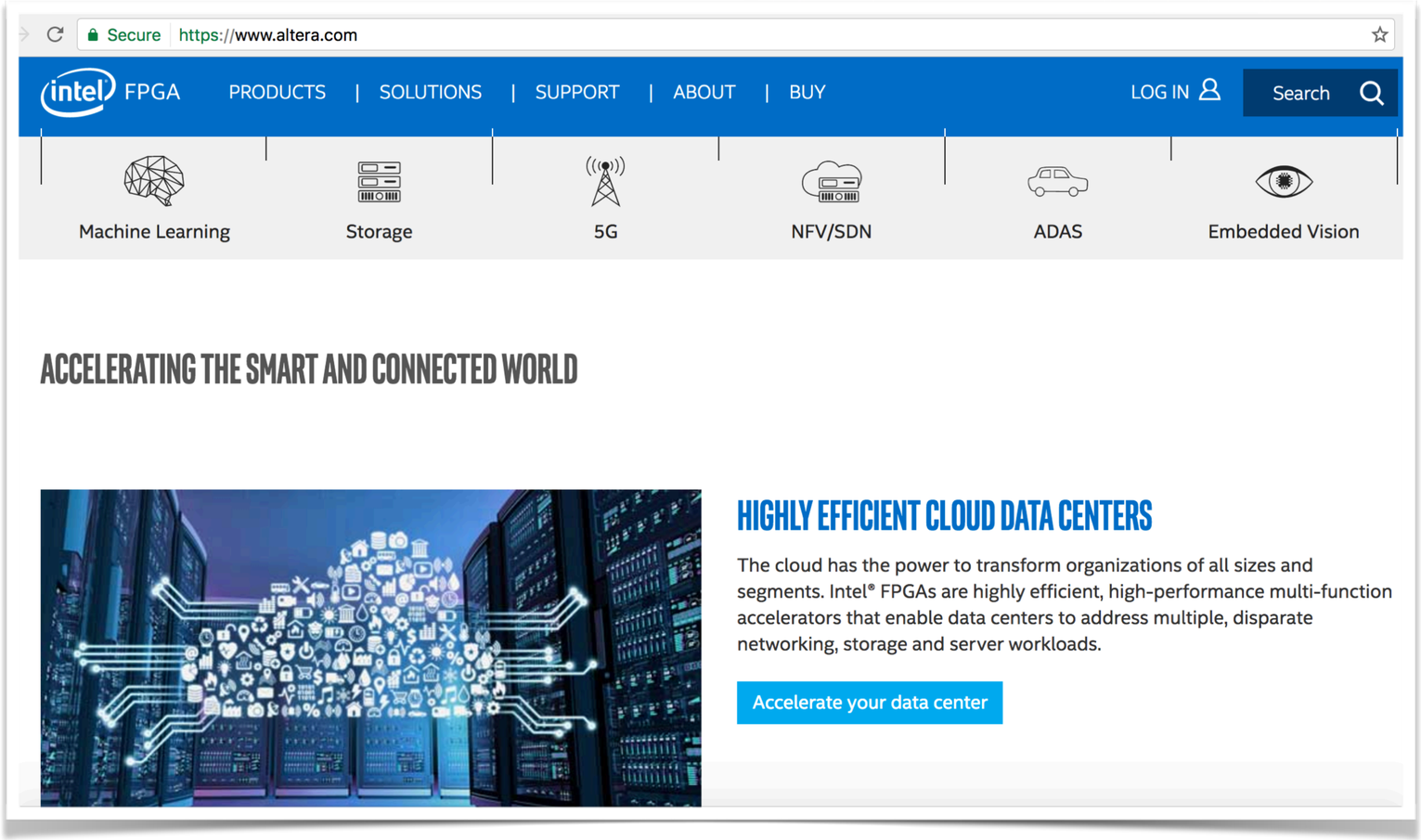
- 接口连接、协议转换、并行处理
- IC验证
- 视频图像处理
- 通信领域
- 数字信号处理
- 嵌入式系统



FPGA应用

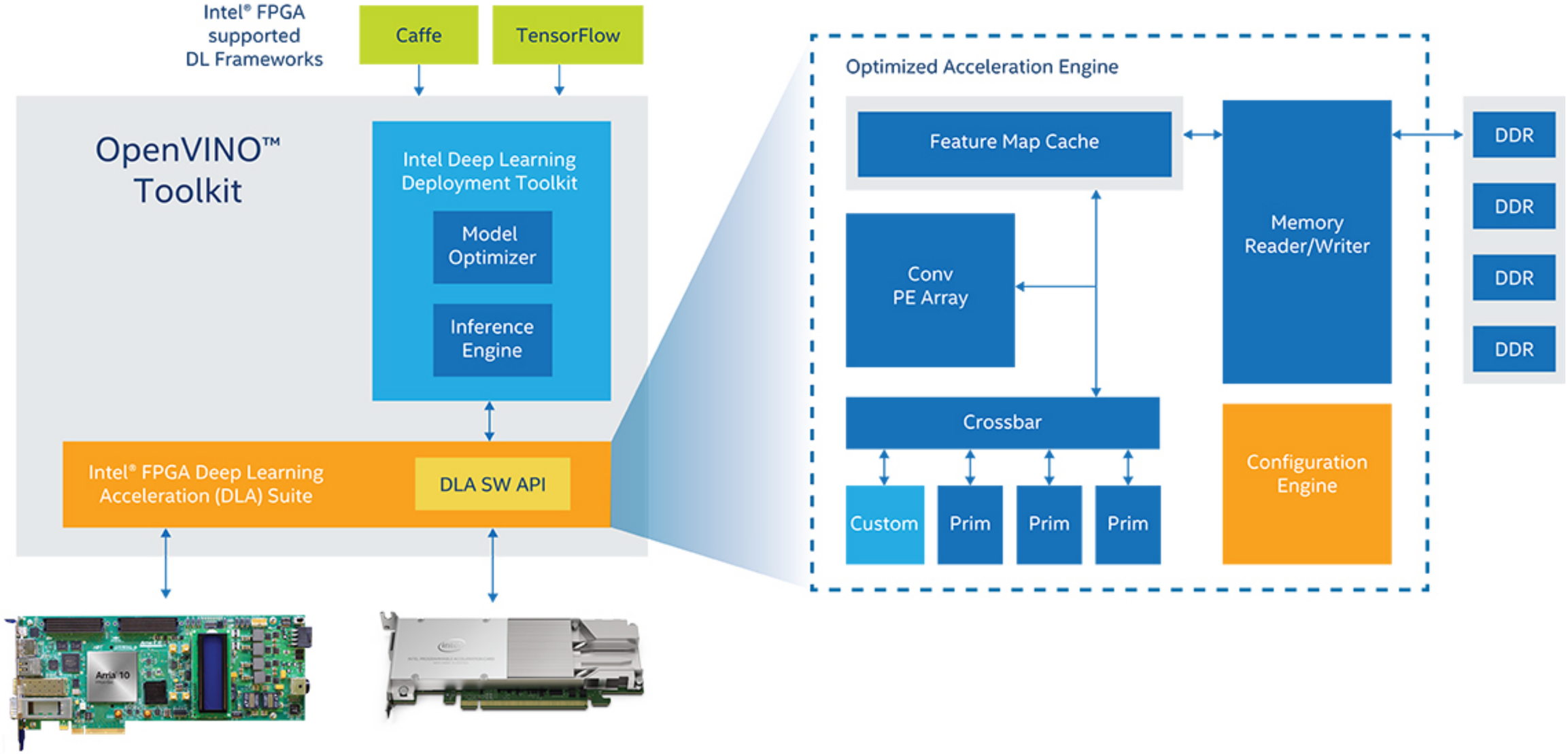
- 大数据处理
- 人工智能
- 工业物联网
- 机器人
- AR/VR
- 。。。。

主要供应商 - Altera/Intel

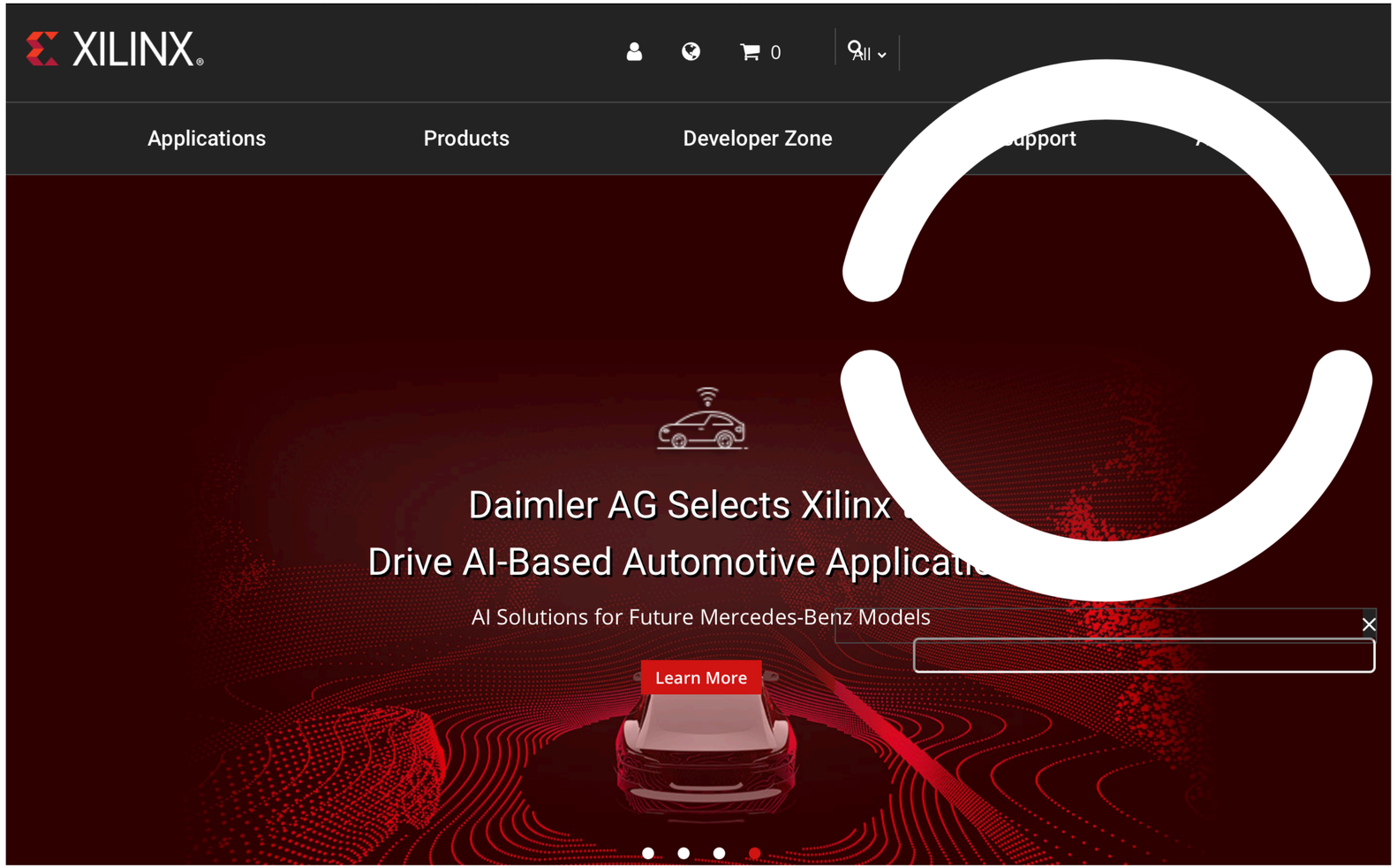


Stratix® FPGA • SoC	Arria® FPGA • SoC	Cyclone® FPGA • SoC	MAX® FPGA
Our fastest, most powerful FPGAs	Balance of cost, power and performance	Low system cost plus performance	Non-volatile single-chip, dual-configuration

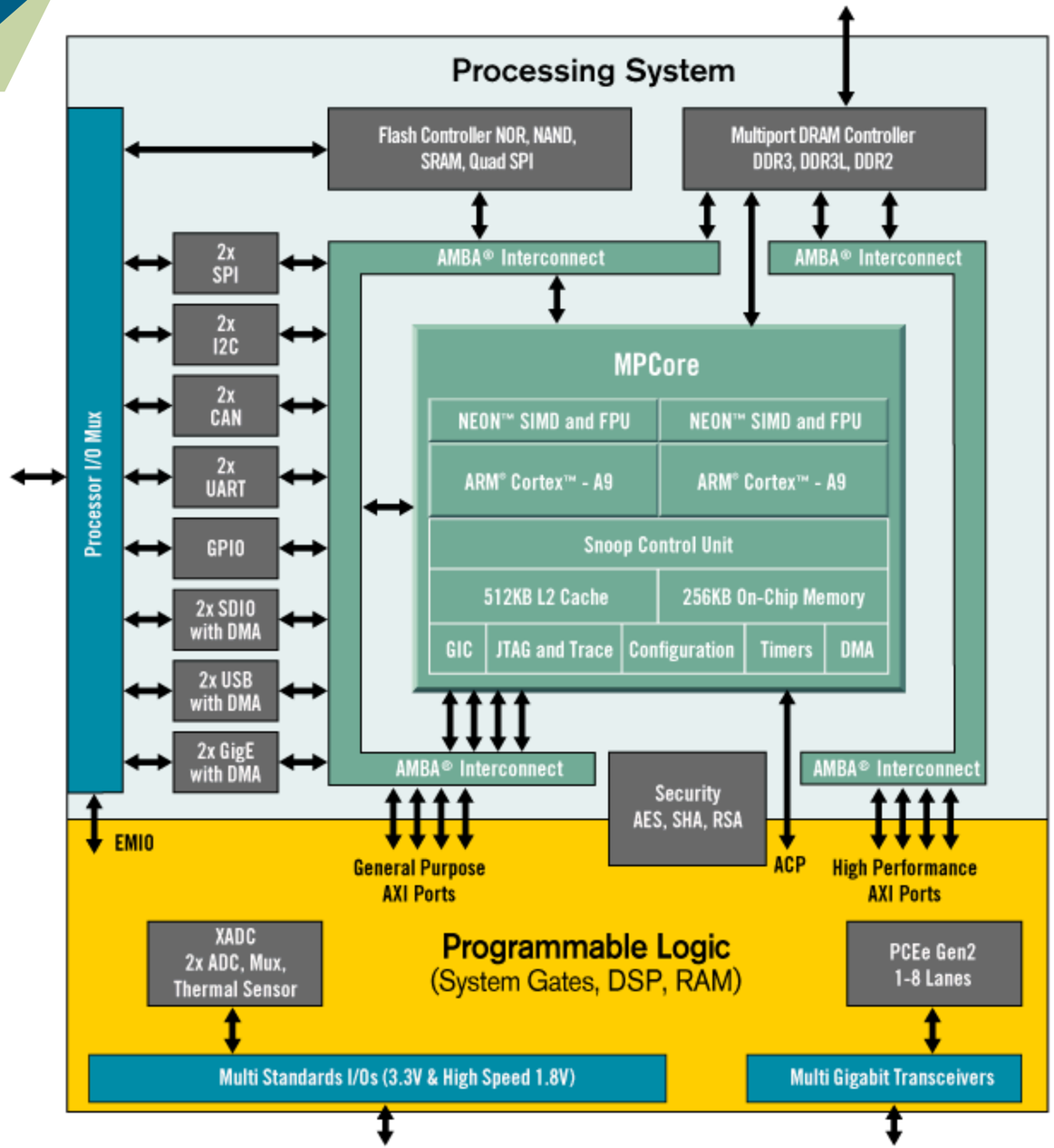
主要供应商 - Altera/Intel



主要供应商 - Xilinx

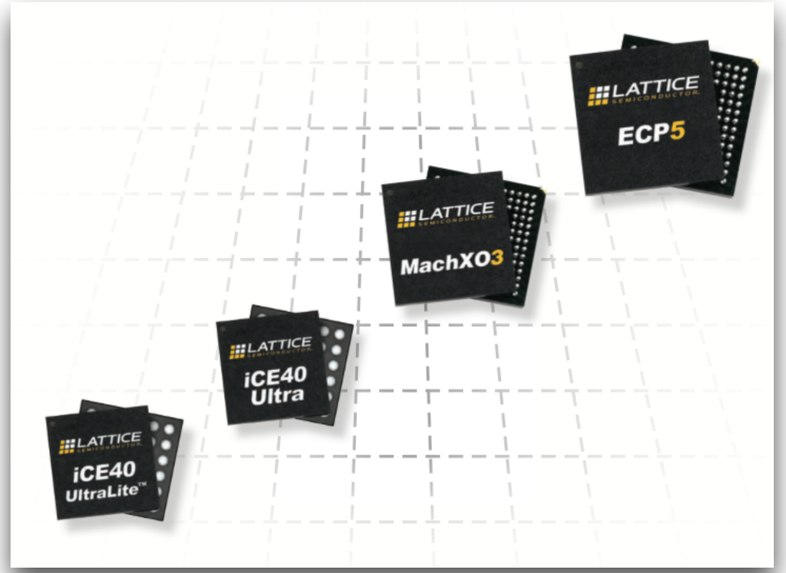


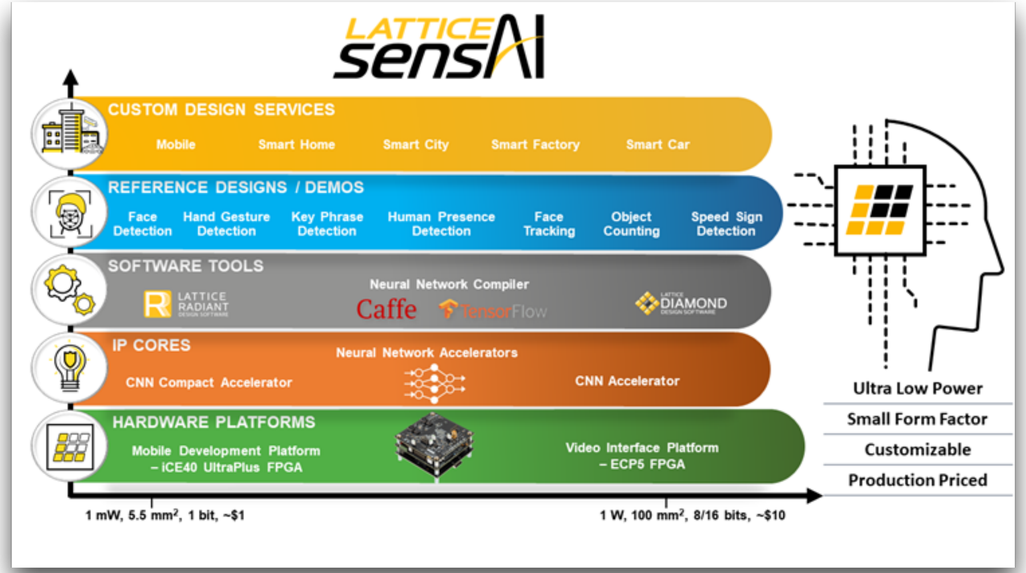
Xilinx - ZYNQ


Processing System
Flash Controller NOR, NAND, SRAM, Quad SPI
Multiport DRAM Controller DDR3, DDR3L, DDR2
Processor I/O Mux
2x SPI
2x I2C
2x CAN
2x UART
GPIO
2x SDIO with DMA
2x USB with DMA
2x GigE with DMA
AMBA® Interconnect
AMBA® Interconnect
MPCore
NEON™ SIMD and FPU
NEON™ SIMD and FPU
ARM® Cortex™ - A9
ARM® Cortex™ - A9
Snoop Control Unit
512KB L2 Cache
256KB On-Chip Memory
GIC
JTAG and Trace
Configuration
Timers
DMA
AMBA® Interconnect
AMBA® Interconnect
Security AES, SHA, RSA
EMIO
General Purpose AXI Ports
ACP
High Performance AXI Ports
XADC 2x ADC, Mux, Thermal Sensor
Programmable Logic
(System Gates, DSP, RAM)
PCEe Gen2 1-8 Lanes
Multi Standards I/Os (3.3V & High Speed 1.8V)
Multi Gigabit Transceivers

主要供应商 - Lattice Semi

Type	Public (NASDAQ: LSCC)
Industry	Integrated Circuits
Founded	1983, public since 1989
Headquarters	Portland, Oregon, United States 45.527216°N 122.926626°W
Key people	Darin Billerbeck, CEO
Products	FPGAs, CPLDs
Revenue	$366.1 million (2014)[1]
Net income	▲ $48.6 million (2014)[1]
Number of employees	~1200 (2015)[1]
Website	www.latticesemi.com





- FPGA行业第三、PLD行业第二
- 主要产品：
  - iCE（世界最小）、MachXO（桥接、扩展）、ECP（连接、加速）
  - 电源管理：Power Manager、Platform Manager
  - 时钟管理：ispClock
- 设计工具：Lattice Diamond

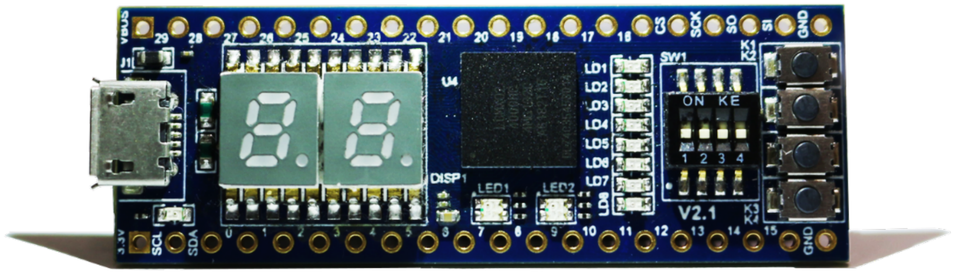
学习/使用FPGA的要点

- 理解基本概念 - FPGA是什么？能做什么？怎么做?
- 硬件设计的思想 - 同软件设计不同
- 逻辑设计思路 - 与语言、平台无关
- 解决未知问题的能力
- 不做器材党 - 选择最适合学习、使用的平台
- 通过DIY项目深刻理解（PCB设计）

器件选型的原则

- **功能 / 资源**：逻辑单元、存储器、处理能力、IO、处理器内核、DSP
- **封装**：满足管脚数量以及板卡的物理尺寸要求
- **功耗**：满足系统对供电的限制需求
- **开发工具 / 难度**：影响设计难度和开发时间
- **系统成本**：包括配置RAM、外供电源、时钟等
- **购买难度**：价钱 / 数量 / 供货渠道

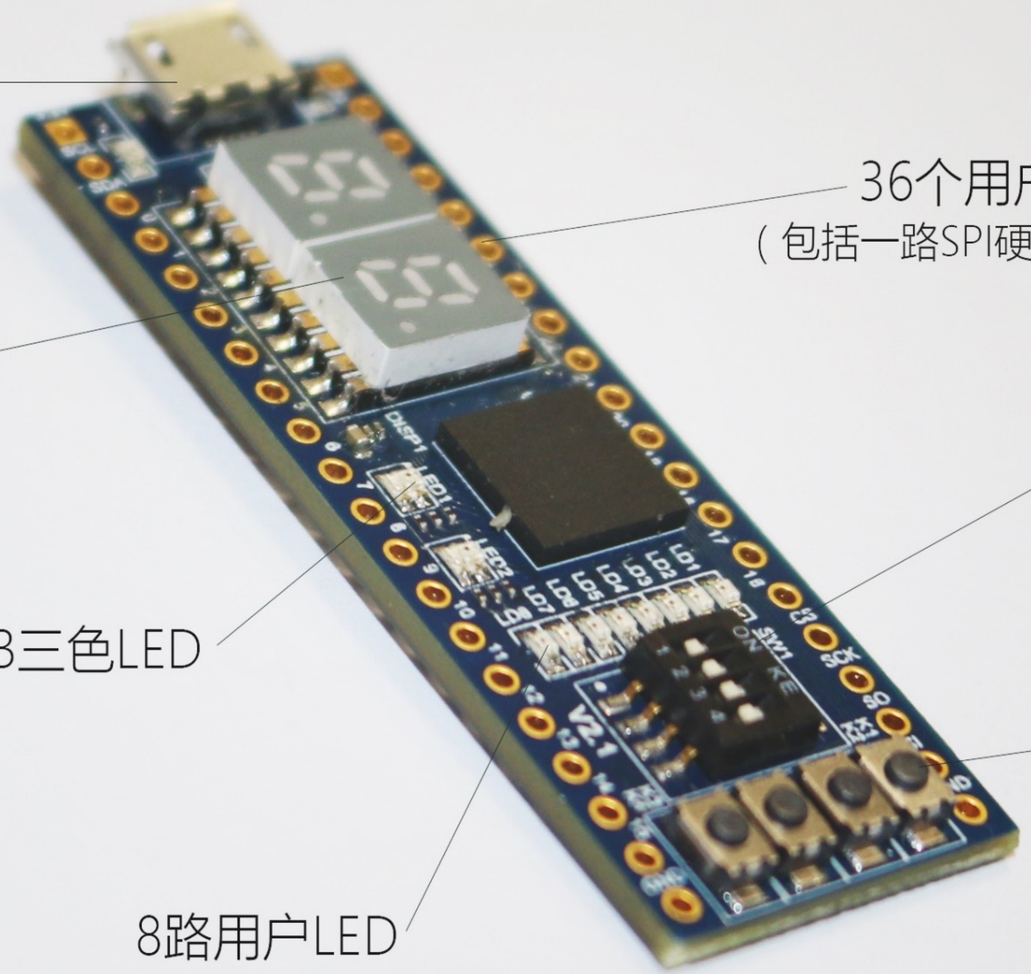
为什么做小脚丫



- 更简单
- 更有趣
- 更低门槛

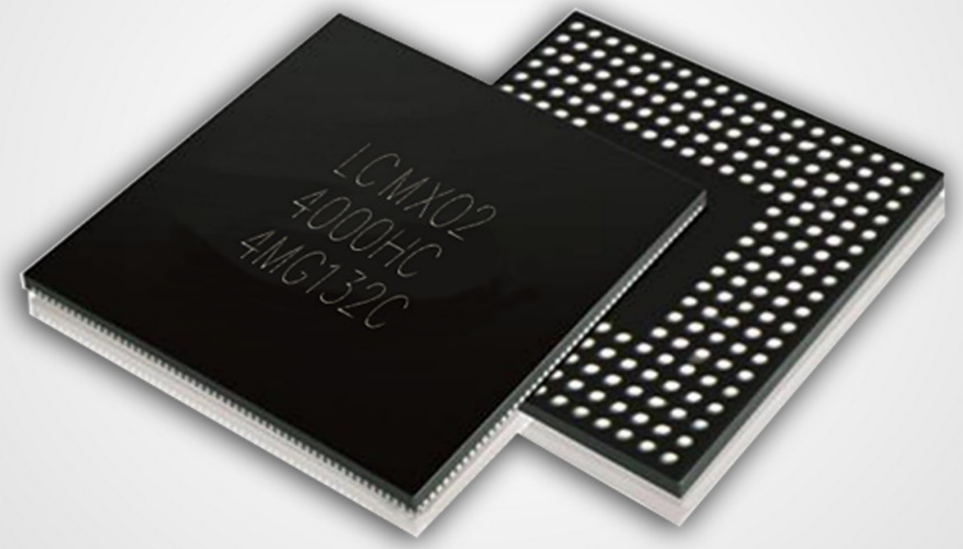
用更少的钱和资源，让更多的人得到基础训练

板载资源


1路MicroUSB接口
36个用户可扩展I/O
（包括一路SPI硬核接口和一路I2C接口）
2位7段数码管
4路拨码开关
2个RGB三色LED
4路按键
8路用户LED

强劲主芯片

小脚丫STEP FPGA采用Lattice LCMXO2-4000HC-4MG132芯片



上电瞬时启动

2+2路PLL+DLL

92Kbit RAM

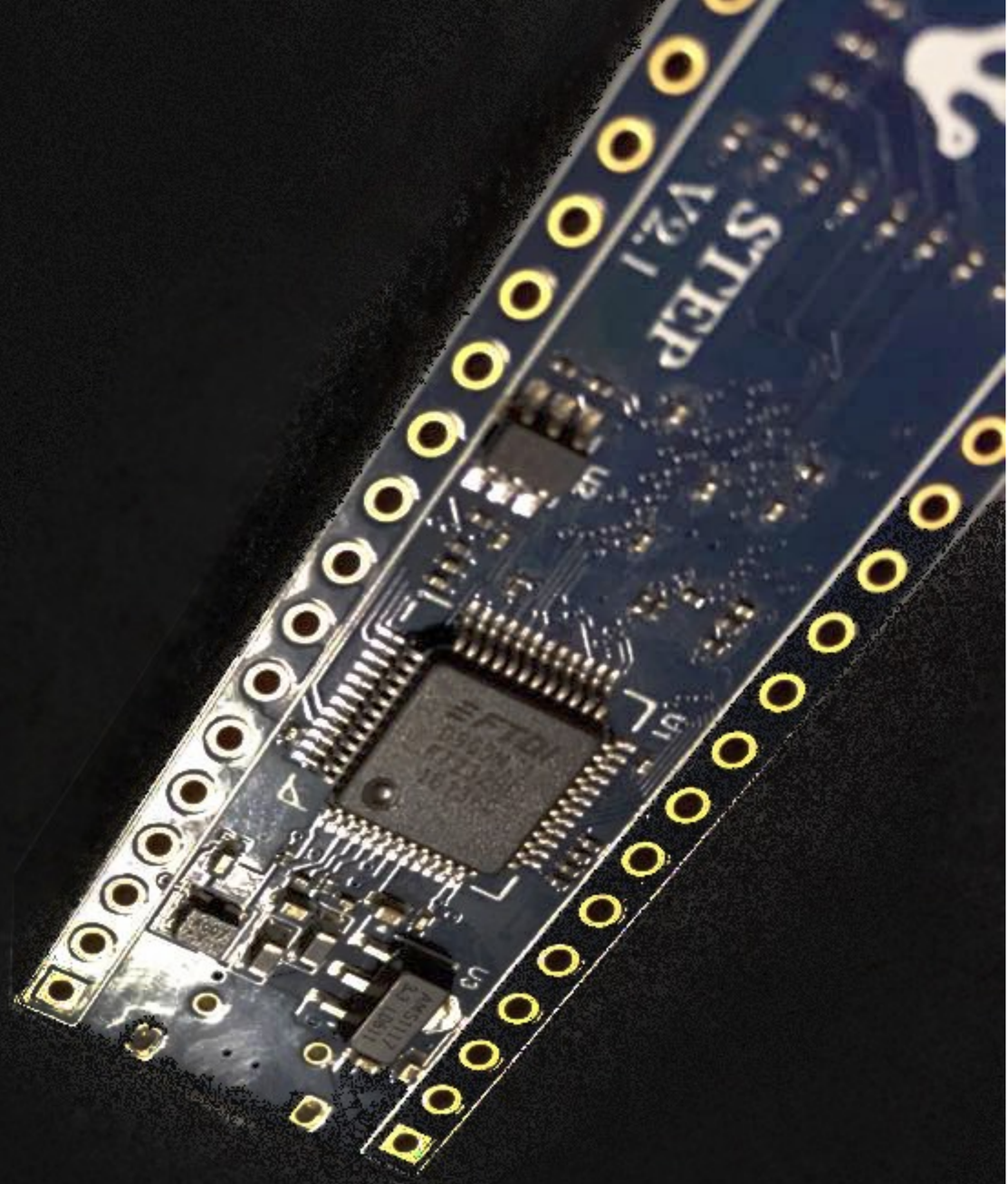
4320个LUT逻辑资源

104个可热插拔I/O

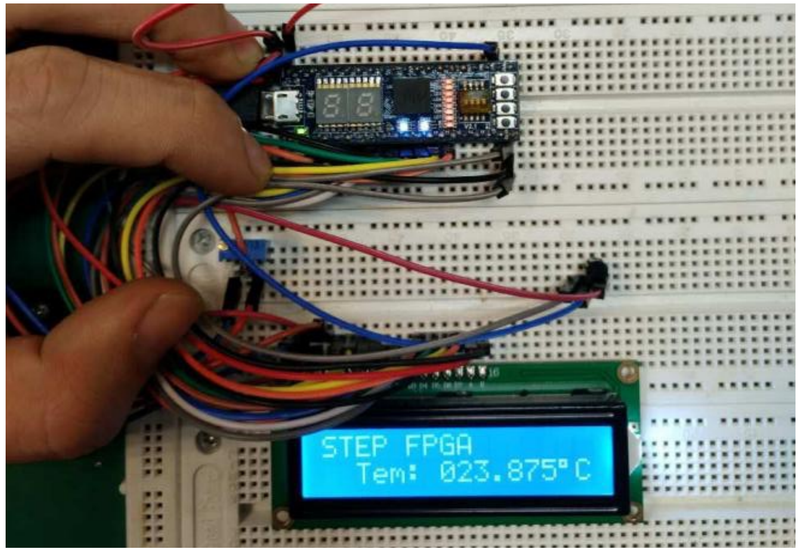
96Kbit用户闪存

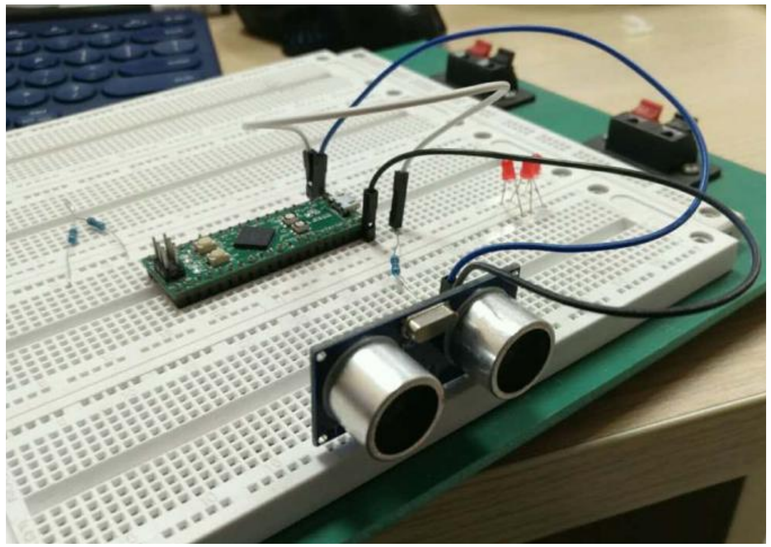
板载编程器

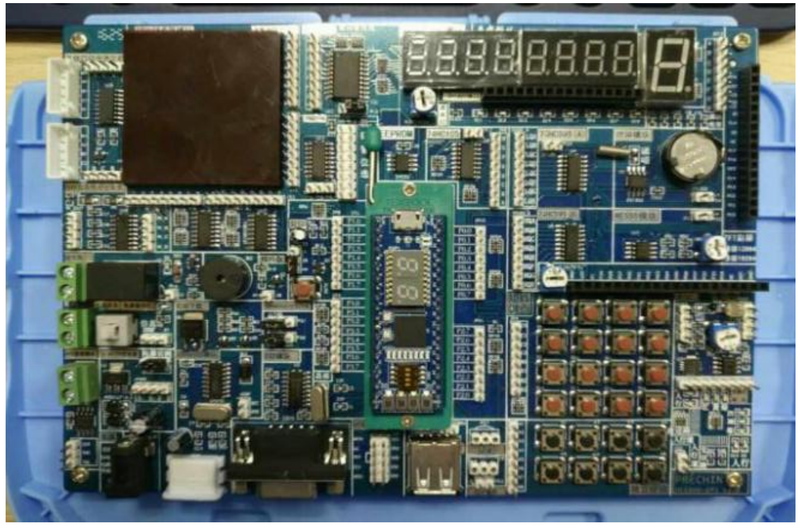
一根MicroUSB数据线即可解决供电与编程问题。为您省去单独购买下载器的烦恼。

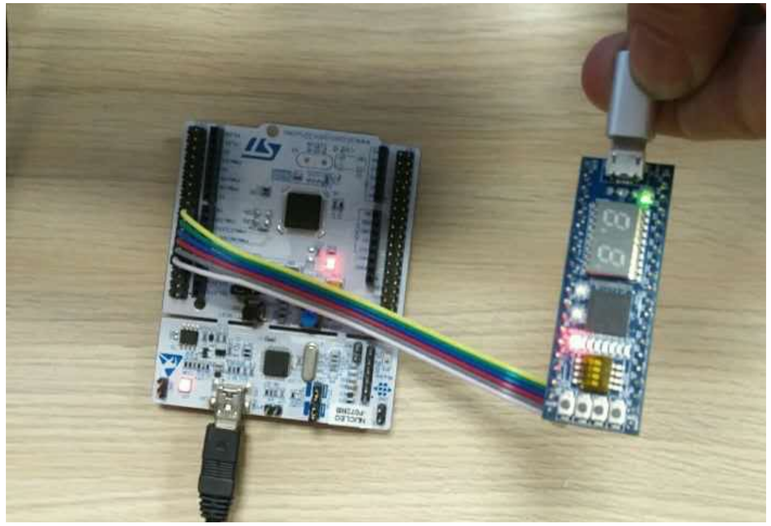


怎么玩

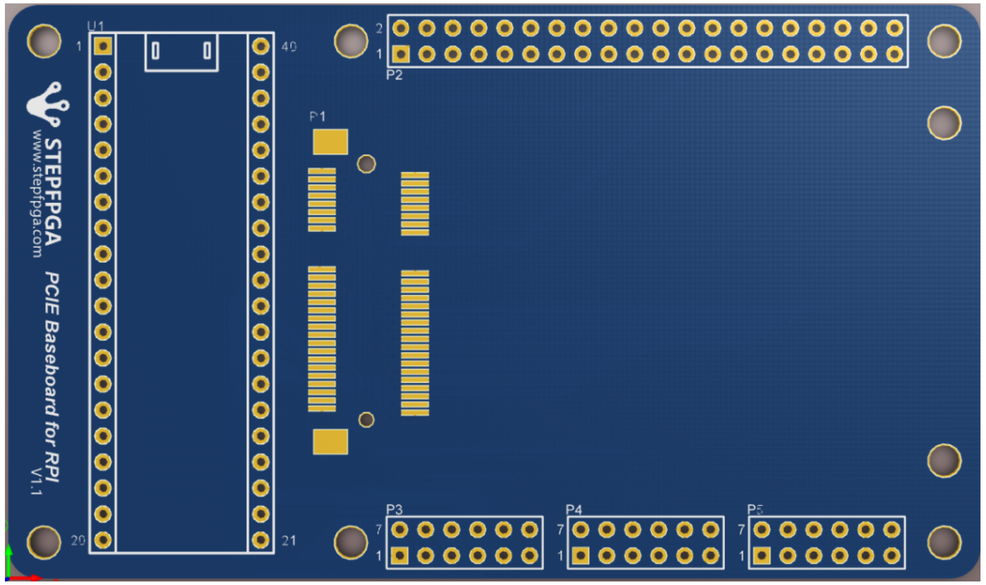




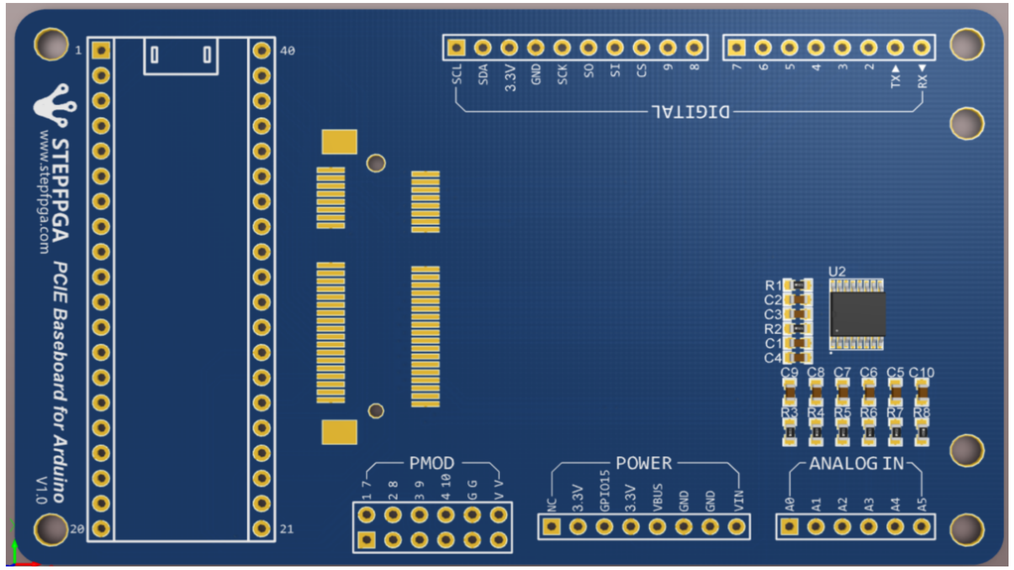




融入生态系统

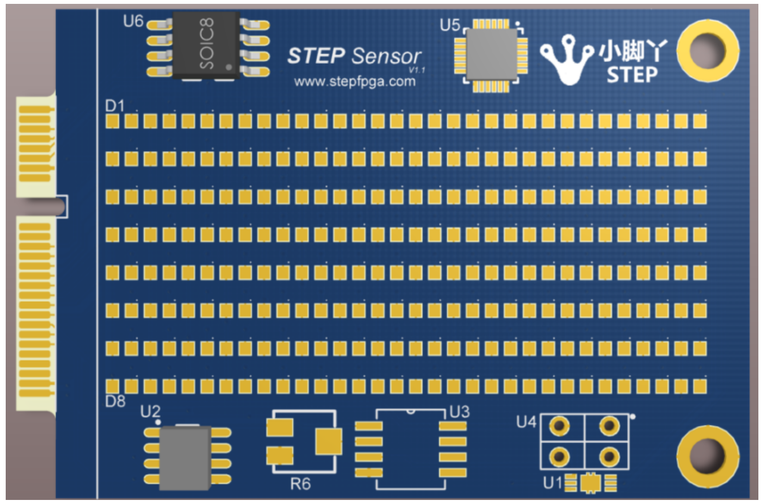


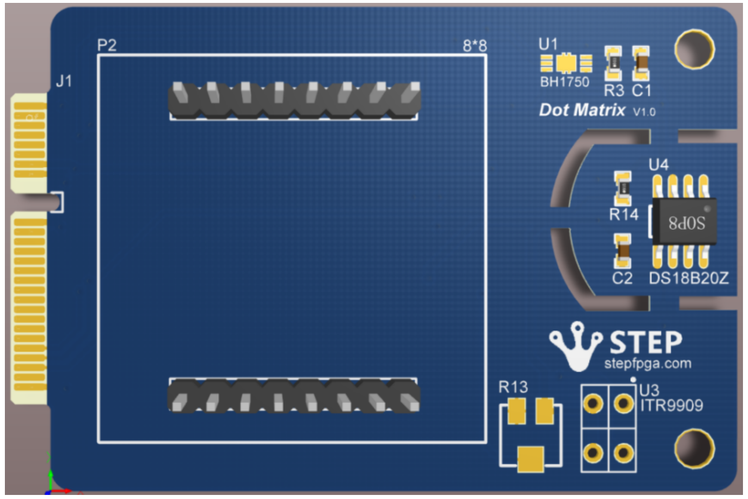
支持树莓派接口

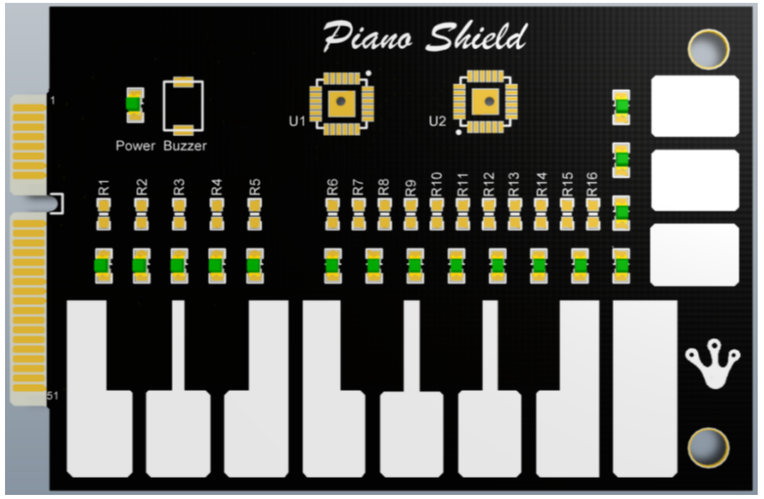


支持Arduino接口

扩展子卡

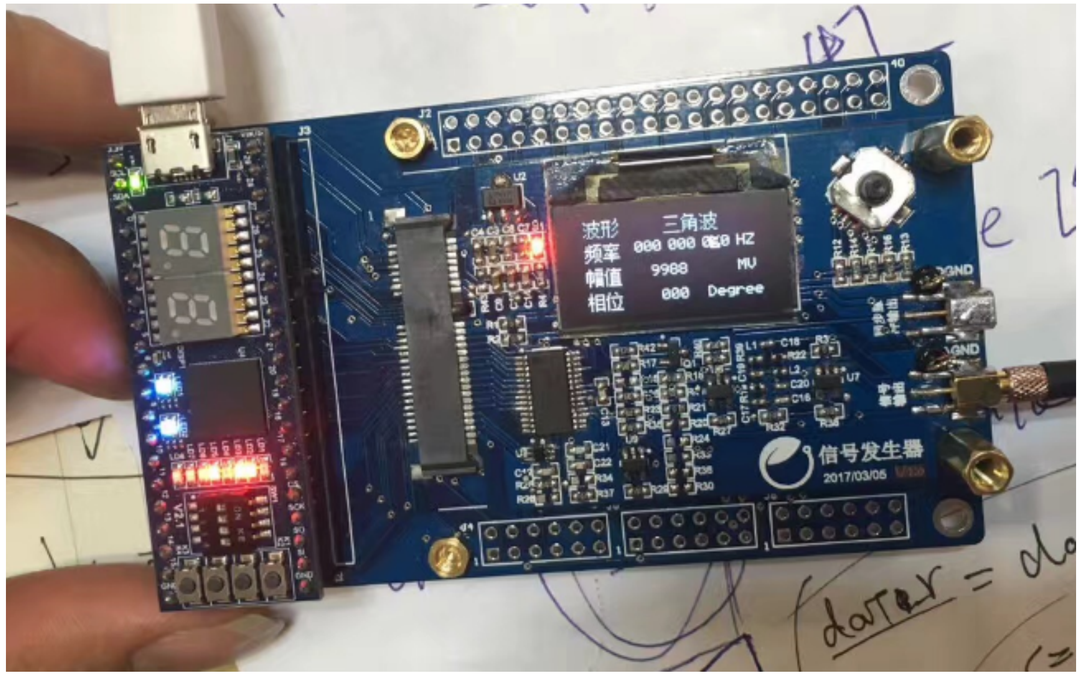


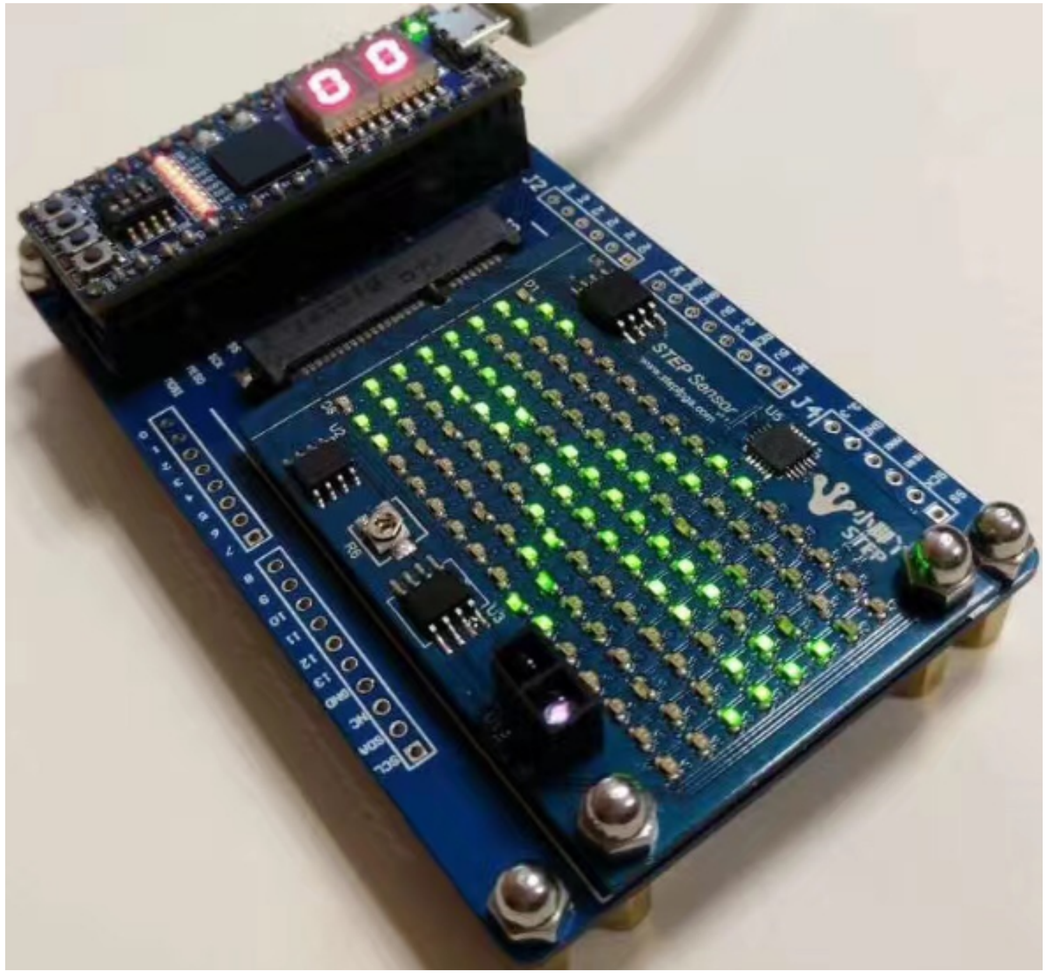




更多标准Mini PCIE子卡

DIY小项目


波形 三角波
频率 000 000 000 HZ
幅值 9988 MV
相位 000 Degree
信号发生器
2017/03/05


STEP Sensor

FPGA逻辑设计要点

» 善用**IP Core**：调用原厂提供的经过验证过的IP内核

» **硬件设计概念**：并行工作、时延

» **充分仿真**：功能仿真、时序仿真、TestBench

V·T·E	Programmable logic			[hide]
Concepts	ASIC · SOC · FPGA (Logic block) · CPLD · EPLD · PLA · PAL · GAL · Reconfigurable computing (Xputer) · Soft microprocessor · Circuit underutilization			
Languages	Verilog (A · AMS · Icarus) · VHDL (AMS · VITAL) · SystemVerilog (DPI) · SystemC · AHDL · Handel-C · PSL · UPF · PALASM · ABEL · CUPL · PSHDL · OpenVera · C to HDL · Flow to HDL · MyHDL · JHDL · ELLA			
Companies	Accellera · **Actel** · Achronix · AMD · Aldec · Altera · Atmel · Cadence · Cypress · Duolog · Forte · Intel · Lattice · National · Mentor Graphics · Microsemi · Signetics · Synopsys (Magma · Virage Logic) · Texas Instruments · Tabula · Xilinx			
Products	**Hardware**	Stratix · Virtex (FPGA)		
	Software	Altera Quartus · Xilinx ISE · ModelSim · Simulators		
	IP	**Proprietary**	ARC · LEON · LatticeMico32 · MicroBlaze · PicoBlaze · Nios · Nios II	
		Open-source	LatticeMico8 · OpenCores · OpenRISC (1200) · RISC-V · JOP	

充分利用资源

工具

- 开发板/评估板
- 调试工具
- 编译/仿真软件

IP Cores

- 原厂官方提供
- 开源组织提供
- 其它人验证

参考

- 设计指南
- 系统应用
- 视频/教程

技术支持

- 原厂FAE
- 第三方机构
- 论坛/社区

学习资源 - 开源社区

STEP FPGA开源社区
小脚丫FPGA学习交流平台

FPGA及使用 STEP FPGA

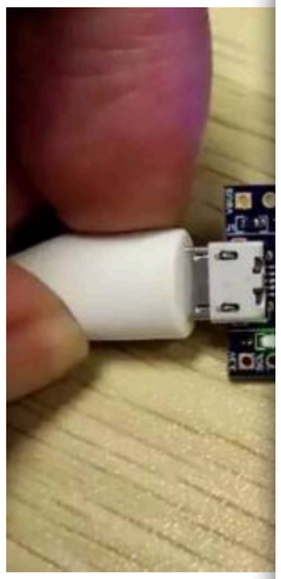
您的足迹 / stepfpgaboard

STEP小脚丫系列是为初学者打造的一个FPGA入门平台，即使没有数字电路
学习可编程逻辑设计，STEP小脚丫系列无疑是一个非常酷又好玩的平台，你

- 核心板：Lattice XO2-1200HC
- 核心板：Lattice XO2-4000HC
- 核心板：Lattice XO2-4000 U盘模式
- 核心板：Altera MAX10M02/08

这里汇集了STEP小脚丫的所有资料，我们也会不断完善FPGA的相关资料。

如果你购买了我们的 STEP FPGA相关开发板，可以现在开始一步一步（s



STEP FPGA开源社区
小脚丫FPGA学习交流平台

FPGA及使用 STEP FPGA板卡 项目及代码 参考 搜索 登录

您的足迹 / stepfpgaboard / fpga项目_软核处理器 / fpga项目_使用arduino玩转fpga

使用Arduino玩转FPGA

鱼与熊掌，不可兼得?

FPGA作为一种非常底层的硬件可编程逻辑芯片，实现数字逻辑电路可谓非常灵活，但是对于习惯了C语言和MCU编程的同学来说，从底层电路写到上层应用还是要费一番工夫的。

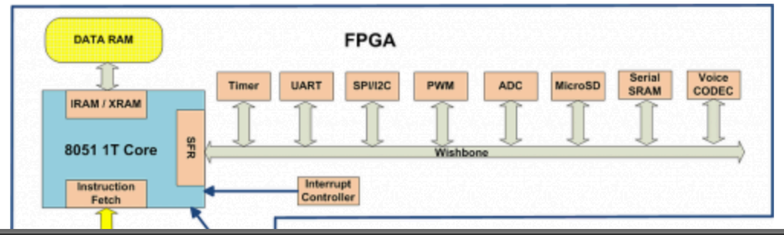
那么既想在FPGA里面灵活地设计底层电路，又希望像Arduino一样快速地开发应用程序，鱼与熊掌，可否兼得呢?

我们知道在MCU(Microcontroller Unit)中运行的是CPU硬核，比如Intel的8051核，ARM的Cortex-M核，Arduino板上用的AVR核等，各大半导体厂商在CPU Core的基础上集成了各种各样的外设模块，以适用于不同的应用需求。用户需要关心的就是这款MCU有哪些资源，寄存器如何配置。如果我想根据自己的应用需求来定制一款MCU，但是半导体厂商又不理我怎么办呢？办法总是有的，那就回到MCU出生之前的状态。通过将处理器内核移植到FPGA中，使用FPGA内部的逻辑资源和存储资源来构建一个软MCU，再通过内部总线挂载需要的外设电路就构成了一个定制化的MCU，我们称之为软核。

软核中的野马战斗机——FP51-1T

目前，在FPGA中移植软核已经是一种常见的做法，但是大多数MCU软核都是FPGA厂商定制的，比如Altera的Nios II、Xilinx的MicroBlaze和Lattice的MICO32/MICO8，这些软核并不完全开源并且对用户做了诸多限制。国外有一家名叫PulseRain Technology的公司开发并开源了一款高性能的MCU软核 FP51-1T，该软核虽然基于8位的8051体系，但是它巧妙地实现了RISC架构，并且优化了指令集，大部分指令都可以单时钟周期实现，主频可以飙到100MHz以上，以二战时彪悍的野马战斗机P51来命名这款软核再合适不过了。

为方便调试，在软核内部集成了OCD(On Chip Debugger-片上调试)模块，PC主机只要通过RS232接口就可以实现程序下载、单步执行、断点调试等功能。这款软核最大的灵活性在于通过Wishbone总线挂载了Timer、SPI/I2C、UART、PWM、voice CODEC、microSD、 Serial SRAM等外设接口，为方便软件开发，PulseRain Technology提供了兼容Arduino的板卡支持包和软件开发库，将该软核移植到FPGA就可以使用Arduino来开发FPGA了。



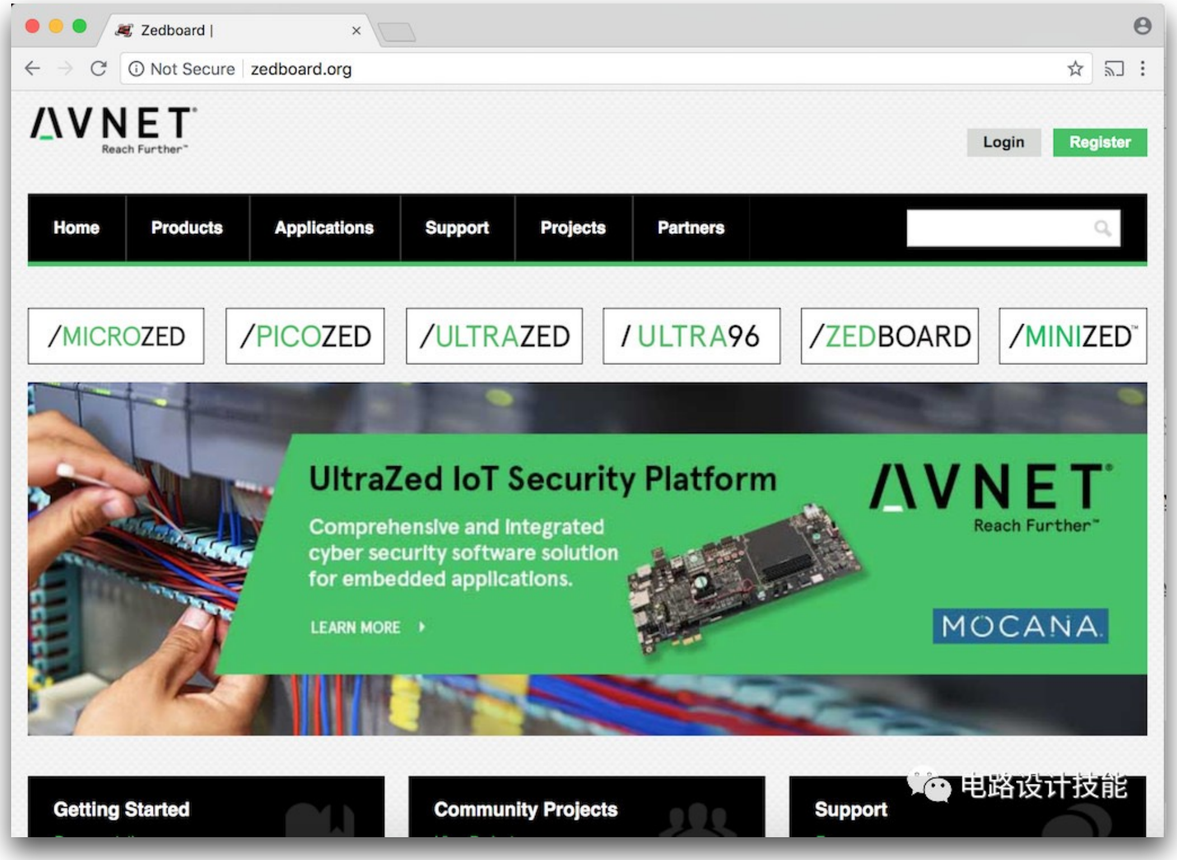
目录

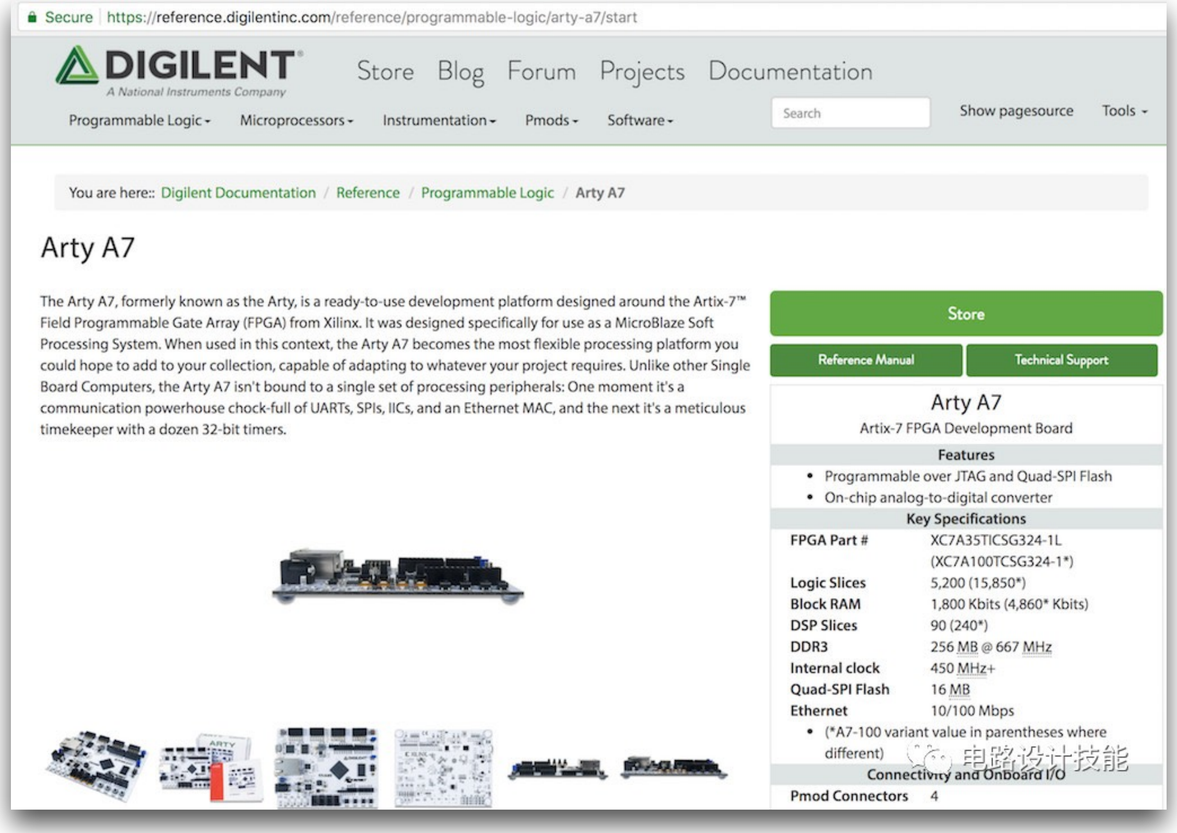
学习资源 - 公众号


11:35
FPGA
FPGA入门到精通
全球最小的FPGA开发平台、学习FPGA入门的不二选择、前所未有的开发系统、颠覆传统的FPGA学习和设计方法、在线编译、远程下载、一键分享、真正实现从互联网“下载硬件”
11篇原创文章 79位朋友关注
进入公众号
取消关注
项目
Verilog
板卡
消息
快速入门FPGA6——LED流水灯
原创 16位朋友读过
数字电路实验2——全加器


11:34
返回
FPGA入门到精通
星期三 下午5:27
Ai
Bi
Ci-1
Si
Ci
数字电路实验2——全加器
全加器是能够计算低位进位的二进制加法电路。与半加器相比,全加器不只考虑本位计算结果是否有进位,也考虑上一位对本位的进位。
昨天 下午4:56
快速入门FPGA6——LED流水灯
在时钟分频实验中我们练习了如何处理时钟，那么如何利用新得到的时钟做一个流水灯?
项目
Verilog
板卡

有用的网站


Zedboard |
Not Secure | zedboard.org
AVNET
Reach Further
Login
Register
Home
Products
Applications
Support
Projects
Partners
/MICROZED
/PICOZED
/ULTRAZED
/ULTRA96
/ZEDBOARD
/MINIZED
UltraZed IoT Security Platform
Comprehensive and integrated cyber security software solution for embedded applications.
LEARN MORE
AVNET
Reach Further
MOCANA
Getting Started
Community Projects
Support
电路设计技能


Secure | https://reference.digilentinc.com/reference/programmable-logic/arty-a7/start
DIGILENT
A National Instruments Company
Store
Blog
Forum
Projects
Documentation
Programmable Logic
Microprocessors
Instrumentation
Pmods
Software
Search
Show pagesource
Tools
You are here:: Digilent Documentation / Reference / Programmable Logic / Arty A7
Arty A7
The Arty A7, formerly known as the Arty, is a ready-to-use development platform designed around the Artix-7™ Field Programmable Gate Array (FPGA) from Xilinx. It was designed specifically for use as a MicroBlaze Soft Processing System. When used in this context, the Arty A7 becomes the most flexible processing platform you could hope to add to your collection, capable of adapting to whatever your project requires. Unlike other Single Board Computers, the Arty A7 isn't bound to a single set of processing peripherals: One moment it's a communication powerhouse chock-full of UARTs, SPIs, IICs, and an Ethernet MAC, and the next it's a meticulous timekeeper with a dozen 32-bit timers.
Store
Reference Manual
Technical Support
Arty A7
Artix-7 FPGA Development Board
Features
Programmable over JTAG and Quad-SPI Flash
On-chip analog-to-digital converter
Key Specifications
FPGA Part # XC7A35TICSG324-1L (XC7A100TCSG324-1*)
Logic Slices 5,200 (15,850*)
Block RAM 1,800 Kbits (4,860* Kbits)
DSP Slices 90 (240*)
DDR3 256 MB @ 667 MHz
Internal clock 450 MHz+
Quad-SPI Flash 16 MB
Ethernet 10/100 Mbps
(*A7-100 variant value in parentheses where different)
Connectivity and Onboard I/O
Pmod Connectors 4
电路设计技能

有用的网站

https://www.nandland.com/verilog/tutorials/index.html

NANDLAND

Home
The Go Board
FPGA 101
VHDL
Verilog
YouTube Channel

The Go Board

Only $65

Now Shipping!

Order Now

Verilog Tutorials and Examples

Verilog Tutorials

- Introduction To Verilog for beginners with code examples
- Always Blocks for beginners
- Introduction to Modelsim for beginners
- Your First Verilog Program: An LED Blinker
- Recommended Coding Style for Verilog

Verilog Reserved Words (Keywords)

- Always Block
- Bitwise Operators
- Case Statement
- Concatenation Operator { }
- Conditional Operator (?)
- For Loop
- Forever Loop
- Function
- Logical Operators &&, ||, !
- Reduction Operators
- Relational Operators
- Repeat Loop
- Replication Operator { }
- Shift Operator <<, >>
- Task
- While Loop

Verilog Modules

fpga4fun.com - I2C

Secure https://www.fpga4fun.com/I2C.html

FPGA projects - Interfaces

RS-232
JTAG
I2C
EPP
SPI
SD card
PCI
PCI Express
Ethernet
HDMI
SDRAM

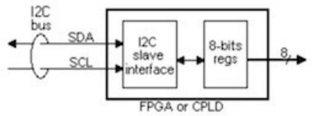
FPGA projects - Advanced

Digital oscilloscope
Graphic LCD panel
Direct Digital Synthesis
CNC steppers
Spoc CPU core

fpga4fun.com - where FPGAs are fun

I2C

The I2C bus is a simple way to connect multiple chips together, in particular FPGAs/CPLDs.



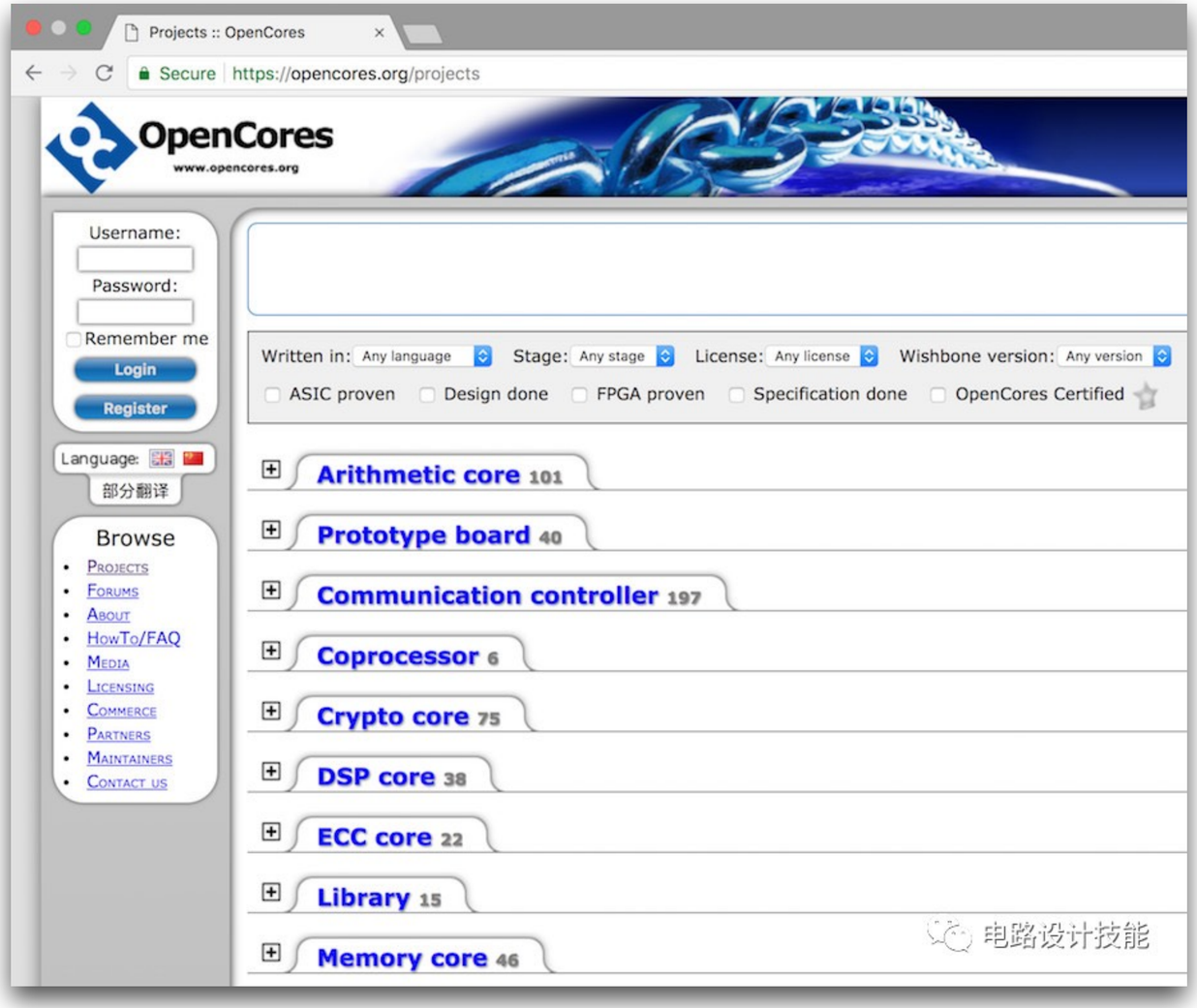
I2C project

1. An overview on I2C
2. An example of I2C slave (method 1)
3. An example of I2C slave (method 2)
4. An example of I2C master
5. A logic analyzer, to capture live I2C transaction and spy on the bus
   ...not ready yet

Links

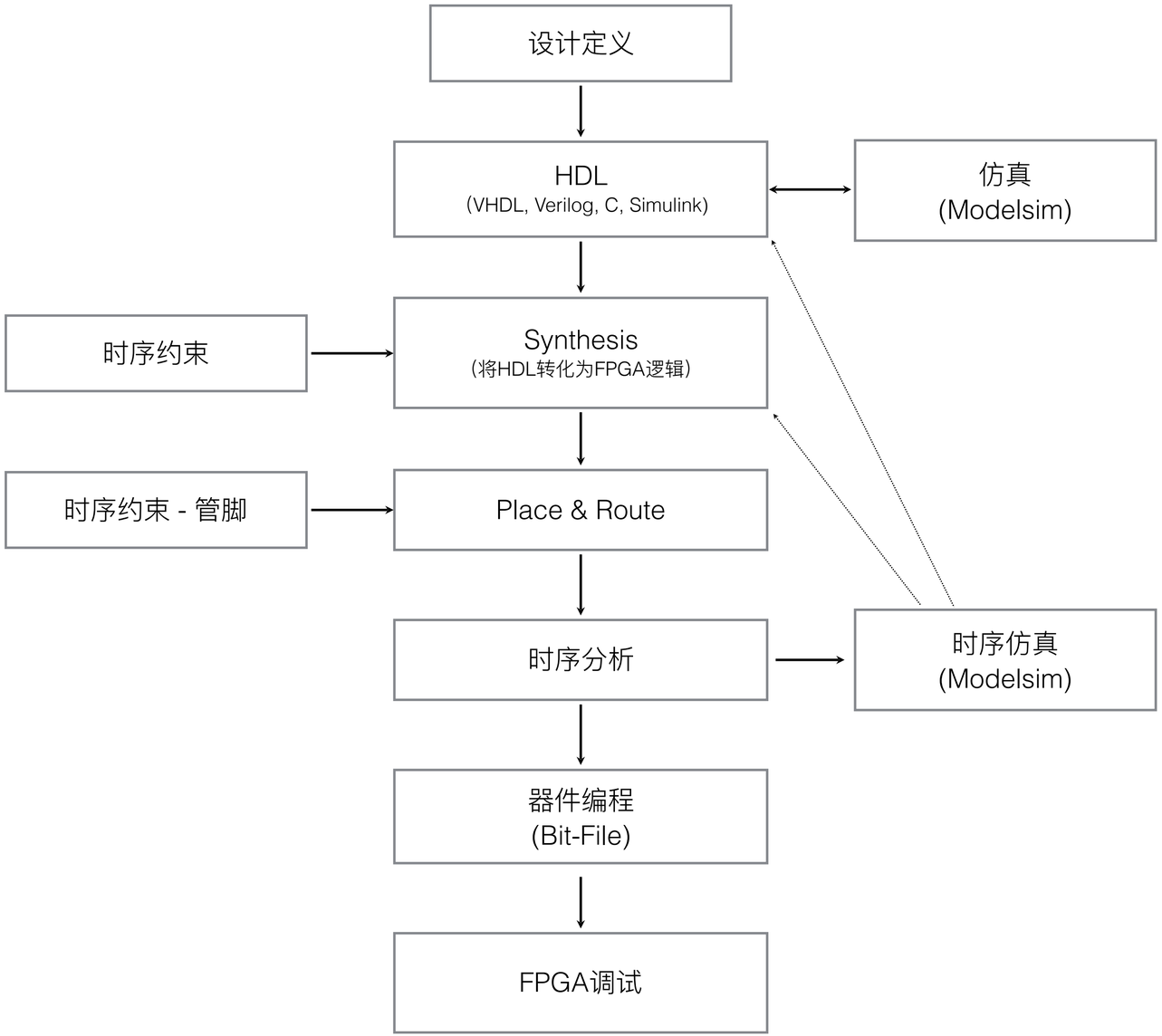
- The I2C specification.
- An application note from Philips discussing in depth multiple-speed
- An I2C FAQ page.

有用的网站


Projects :: OpenCores
Secure https://opencores.org/projects
OpenCores
www.opencores.org
Username:
Password:
Remember me
Login
Register
Language:
部分翻译
Browse
Projects
Forums
About
HowTo/FAQ
Media
Licensing
Commerce
Partners
Maintainers
Contact us
Written in: Any language
Stage: Any stage
License: Any license
Wishbone version: Any version
ASIC proven
Design done
FPGA proven
Specification done
OpenCores Certified
Arithmetic core 101
Prototype board 40
Communication controller 197
Coprocessor 6
Crypto core 75
DSP core 38
ECC core 22
Library 15
Memory core 46
电路设计技能


www.moore8.com/courses/list?cid=3&order=new
与非网
爱板网
电路城
摩尔吧
买芯片
元件库
小脚丫
输入关键词
搜资讯查资料
找开发板寻电路方案
技术交流群
最新
最热
付费
免费
录播
直播
入门-FPGA
初学者必知的硬件结构
点击报名
直播
初学者必知的硬件结构——FPGA入门系列5
初级 221 2019/01/08 19:30
免费
明德扬FPGA至简设计案例与应用教学课程
初级 40
免费
至芯科技
ZHI XIN TECHNOLOGY
《FPGA初级班视频》
至芯FPGA初级班视频
初级 94
99.00
组合逻辑（与门+38译码器+数码管）——FPGA系列培
初级 446 2017/07/10
5.00 10.00
时序逻辑（时钟分频+计数器+流水灯）——FPGA系列培
初级 334 2017/07/12
5.00 10.00
按键处理（延时消抖+周期消抖）——FPGA系列培训课程
初级 245 2017/07/17
5.00 10.00
PWM脉宽调制（脉冲发生器+呼吸灯）——FPGA系列培
初级 299 2017/07/20
5.00 10.00
基于FPGA的UART串口通信系统设计——FPGA系列培训
初级 278 2017/07/24
5.00 10.00
状态机（序列检测+交通灯设计）——FPGA系列培训课程
初级 277 2017/07/28
5.00 10.00
IP核例化及Reveal工具使用——FPGA系列培训课程
初级 347 2017/07/31
5.00 10.00
Step小脚丫开发平台介绍+实例演示——FPGA系列培训课
初级 951 2017/07/06
至芯科技
ZHI XIN TECHNOLOGY
《FPGA图像视频处理教程》
FPGA图像视频处理培训
初级 6
Verilog RTL 编码实践
主讲：klin
Verilog RTL 编码实践
初级 171
深度学习FPGA加速器
基于FPGA的图像处理
"Hello World" in HLS
深度学习FPGA：基于FPGA的图像处理"Hello World"in
初级 817 2017/06/10
深度学习之单层Feature map的滤波计算
深度学习之单层Feature map的滤波计算
初级 381 2017/06/17

FPGA设计流程


设计定义
HDL
(VHDL, Verilog, C, Simulink)
仿真
(Modelsim)
时序约束
Synthesis
(将HDL转化为FPGA逻辑)
时序约束 - 管脚
Place & Route
时序分析
时序仿真
(Modelsim)
器件编程
(Bit-File)
FPGA调试