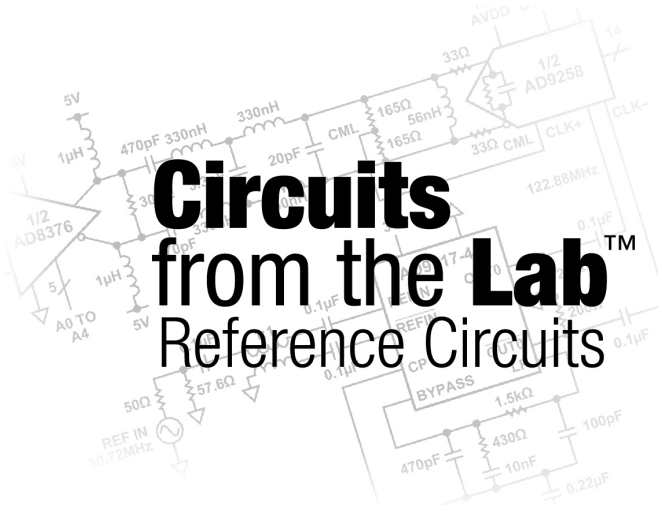
ADI实验室电路合集（第2册）

ADI公司　编译



内容简介

本书主要介绍由ADI工程师亲自参与设计、调试并验证的实验室电路。通过这些实验室电路，可以将这些产品迅速和放心地组合起来。这些电路为许多通用应用提供解决方案。每款电路包含详细的设计文档，常见电路变化以及更多信息。电路功能和性能已经过硬件验证。

本书将是广大工程技术人员、高等院校师生进行电路设计的参考书。

关于ADI实验室电路及免责声明

ADI公司的已验证电路由ADI工程师设计和搭建。每个电路的设计和搭建均采用标准的工程实践技术，其功能和性能已经在室温下的实验室环境中经过了测试和验证。但是，用户需负责自行测试电路，并决定它对自己是否适用。因而，ADI公司将不对由任何原因、连接到任何已验证电路上的任何物品所导致的直接、间接、特殊、偶然、必然或者惩罚性的损害负责。在文档的“常见变化”章节里描述的其他变化电路也未必被实际搭建和测试过。

已验证电路仅供与ADI公司产品一起使用，并且其知识产权为ADI公司或其授权方所有。虽然用户可能在自己的产品设计中使用已验证电路，但是并未被默认授予其他许可，或是通过此实验室电路的应用及使用而获得任何专利或其它知识产权。ADI公司提供的信息被认为是准确及可靠的。不过，已验证电路是以“原样”的方式提供的，并不具有任何种类的承诺，包括但不限于：明示、暗示或者法定承诺，任何商业性、未侵权或者某特定用途实用性的暗示承诺，ADI公司无需为已验证电路的使用承担任何责任，也不对那些可能由于其使用而造成任何专利或其它第三方权利的侵权负责。ADI公司有权随时修改任何实验室电路，而不另行通知。所有商标和注册商标均属于其相应公司。

©2012，ADI公司保留所有权利。

关于ADI公司

Analog Devices, Inc.（简称ADI）将创新、业绩和卓越作为企业的文化支柱，并基此成长为该技术领域最持久高速增长的企业之一。ADI公司是业界广泛认可的数据转换和信号处理技术全球领先的供应商，拥有遍布世界各地的60000客户，涵盖了全部类型的电子设备制造商。作为领先世界40多年的高性能模拟集成电路 (IC) 制造商，ADI的产品广泛用于模拟信号和数字信号处理领域。公司总部设在美国马萨诸塞州诺伍德市，设计和制造基地遍布全球。

目录

按电路类型分类　　按电路应用分类

ADC驱动器

利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路 (CN0152) 50
利用精密模拟微控制器ADuC7122和外部热敏电阻构建基于USB的温度监控器 (CN0153) 53
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
差分输入中频采样ADC的低噪声、低失真单端输入驱动电路 (CN0171) 106
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统 (CN0194) 189
集成信号和电源隔离的锂离子电池组监控器 (CN0197) 200
采用AD7793 24位Sigma-Delta ADC的完整热电偶测量系统 (CN0206) 238
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
适合过程控制应用的完整高速、高共模抑制比 (CMRR) 精密模拟前端 (CN0213) 260
利用24位Σ-Δ型ADC AD7791和外部零漂移放大器ADA4528-1实现精密电子秤设计 (CN0216) 269
用12位阻抗转换器实现高精度阻抗测量 (CN0217) 274
500 V共模电压电流监控器 (CN0218) 280
采用ADAV801/ADAV803音频编解码器实现与SigmaDSP编解码器的的S/PDIF和I2S接口 (CN0219) 286
针对工业过程控制和自动化的高阻抗、高CMR、±10 V模拟前端信号调理 (CN0225) 296
带抗混叠滤波器的高性能、16位、250 MSPS宽带接收机 (CN0227) 301
全隔离式锂离子电池监控和保护系统 (CN0235) 311
超低功耗、18位、差分PulSAR ADC驱动 (CN0237) 317
采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机 (CN0238) 322
具有270 V共模抑制性能的双向隔离式高端电流检测模块 (CN0240) 328
具有输入过压保护的高端电流检测 (CN0241) 333
具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机 (CN0259) 358
采用PGA的过采样SAR ADC，可实现125 dB以上的动态范围 (CN0260) 363

时钟

引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路 (CN0152) 50
采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成 (CN0243) 339
可与正交解调器实现简单接口的宽带LO PLL频率合成器 (CN0245) 347

DAC输出

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
基于16位8通道DAS AD7606的可扩展多通道同步采样数据采集系统 (DAS) 的布局考虑 (CN0148) 35
利用16位电压输出DAC AD5370提供具有可编程工业电平输出范围的40通道输出 (CN0149) 41
利用DAC、运算放大器和MOSFET晶体管构建多功能高精度可编程电流源 (CN0151) 47
用于AD9834波形发生器 (DDS) 的幅度控制电路 (CN0156) 60
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5V、可变增益同相放大器 (CN0161) 82
通过ADAU1701 SigmaDSP编解码器、低功耗SSM2306 D类放大器和ADP3336 LDO调节器实现模拟音频输入、D类输出 (CN0162) 85
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5V、可变增益反相放大器 (CN0168) 99
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0177) 117
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0179) 125
精密16位电平设置，总功耗低于5 mW (CN0181) 132
相位相干FSK调制器 (CN0186) 140
20位、线性、低噪声、精密、双极性±10V直流电压源 (CN0191) 178
采用低压 (3 V) 电源供电的高压 (30 V) DAC产生用于天线和滤波器的调谐信号 (CN0193) 186
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0200) 205
灵活、高精度、低漂移的PLC/DCS模拟输出模块SigmaDSP音频处理器的接口 (CN0202) 211
仅需使用两个模拟器件的灵活的PLC/DCS模拟输出模块 (CN0203) 217
灵活、高精度、低漂移的PLC/DCS模拟输出模块 (CN0204) 223
I/Q调制器ADL5375与双通道、1.2 GSPS高速DAC AD9122实现接口 (CN0205) 229
16位工业、隔离电压电流输出的DAC，同时提供隔离的DC-DC电源 (CN0233) 307
20位、线性、低噪声、精密、单极性+10 V直流电压源 (CN0257) 352
优化18位、250 kSPS、PulSAR测量电路的交流性能 (CN0261) 369

滤波

针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机 (CN0259) 358

接口

通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77

低功耗、长距离ISM无线测量节点 (CN0164) 90
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
使用隔离式半桥驱动器的H电桥驱动电路 (CN0196) 194
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265

隔离

通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统 (CN0194) 189
使用隔离式半桥驱动器的H电桥驱动电路 (CN0196) 194
集成信号和电源隔离的锂离子电池组监控器 (CN0197) 200
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
16位工业、隔离电压电流输出的DAC，同时提供隔离的DC-DC电源 (CN0233) 307
全隔离式锂离子电池监控和保护系统 (CN0235) 311
具有270 V共模抑制性能的双向隔离式高端电流检测模块 (CN0240) 328
具有输入过压保护的高端电流检测 (CN0241) 333

电源

利用低噪声LDO调节器ADP150为ADF4350 PLL和VCO供电，以降低相位噪声 (CN0147) 31
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
低功耗、长距离ISM无线测量节点 (CN0164) 90
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
具有6 V至14 V输入且性能鲁棒的多电压、高效率、25 W通用电源模块 (CN0190) 162
采用低压 (3 V) 电源供电的高压 (30 V) DAC产生用于天线和滤波器的调谐信号 (CN0193) 186
使用隔离式半桥驱动器的H电桥驱动电路 (CN0196) 194
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265
16位工业、隔离电压电流输出的DAC，同时提供隔离的DC-DC电源 (CN0233) 307
全隔离式锂离子电池监控和保护系统 (CN0235) 311

射频、中频

利用LO二分频调制器构建宽带低EVM直接变频发射机 (CN0144) 21
利用低噪声LDO调节器ADP150为ADF4350 PLL和VCO供电，以降低相位噪声 (CN0147) 31
利用对数检波器AD8318构建软件校准的1 MHz至8 GHz、70 dB RF功率测量系统 (CN0150) 43

低功耗、长距离ISM无线测量节点 (CN0164) 90
差分输入中频采样ADC的低噪声、低失真单端输入驱动电路 (CN0171) 106
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0174) 109
通过软件校准的50 MHz至9 GHz RF功率测量系统 (CN0178) 121
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
I/Q调制器ADL5375与双通道、1.2 GSPS高速DAC AD9122实现接口 (CN0205) 229
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机 (CN0238) 322
采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成 (CN0243) 339
可与正交解调器实现简单接口的宽带LO PLL频率合成器 (CN0245) 347
具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机 (CN0259) 358

传感器接口

利用精密模拟微控制器ADuC7122和外部热敏电阻构建基于USB的温度监控器 (CN0153) 53
利用内置PGA和交流激励的24位Σ-Δ型ADC AD7195实现精密电子秤设计 (CN0155) 57
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
低功耗、长距离ISM无线测量节点 (CN0164) 90
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
用于负高压轨的隔离式低端电流监控器 (CN0188) 150
使用双轴加速度计进行倾斜测量 (CN0189) 154
用于AD2S1210旋变数字参考信号输出的高电流驱动器 (CN0192) 182
采用AD7793 24位Sigma-Delta ADC的完整热电偶测量系统 (CN0206) 238
高性能iMEMS模拟麦克风与SigmaDSP音频编解码器的简单接口 (CN0207) 242
高性能iMEMS数字麦克风简化与SigmaDSP音频处理器的接口 (CN0208) 245
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265
500 V共模电压电流监控器 (CN0218) 280
具有270 V共模抑制性能的双向隔离式高端电流检测模块 (CN0240) 328
具有输入过压保护的高端电流检测 (CN0241) 333
具有压缩和噪声门的低噪声模拟MEMS麦克风和前置放大器 (CN0262) 373
高性能数字MEMS麦克风与Blackfin DSP的标准数字音频接口 (CN0266) 377

开关和多路复用

利用四通道单刀单掷开关ADG1611和仪表放大器AD620构建低成本可编程增益仪表放大器电路 (CN0146) 28
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
相位相干FSK调制器 (CN0186) 140
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
使用ADV7612接收机的四通道HDMI输入、快速开关多路复用器，具有扩展温度范围 (CN0224) 290

航空航天和防务

基于16位8通道DAS AD7606的可扩展多通道同步采样数据采集系统 (DAS) 的布局考虑 (CN0148) 35
利用16位电压输出DAC AD5370提供具有可编程工业电平输出范围的40通道输出 (CN0149) 41
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
精密16位电平设置，总功耗低于5 mW (CN0181) 132

按电路应用分类　　按电路类型分类

基准电压源

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用低噪声LDO调节器ADP150为ADF4350 PLL和VCO供电，以降低相位噪声 (CN0147) 31
引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路 (CN0152) 50
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
采用低压 (3 V) 电源供电的高压 (30 V) DAC产生用于天线和滤波器的调谐信号 (CN0193) 186
I/Q调制器ADL5375与双通道、1.2 GSPS高速DAC AD9122实现接口 (CN0205) 229
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
超低功耗、18位、差分PulSAR ADC驱动 (CN0237) 317
采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机 (CN0238) 322
具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机 (CN0259) 358

汽车

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
用于AD9834波形发生器 (DDS) 的幅度控制电路 (CN0156) 60
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
使用双轴加速度计进行倾斜测量 (CN0189) 154
用于AD2S1210旋变数字参考信号输出的高电流驱动器 (CN0192) 182
集成信号和电源隔离的锂离子电池组监控器 (CN0197) 200
采用AD7793 24位Sigma-Delta ADC的完整热电偶测量系统 (CN0206) 238
高性能iMEMS数字麦克风简化与SigmaDSP音频处理器的接口 (CN0208) 245
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265
500 V共模电压电流监控器 (CN0218) 280
采用ADAV801/ADAV803音频编解码器实现与SigmaDSP编解码器的的S/PDIF和I2S接口 (CN0219) 286
使用ADV7612接收机的四通道HDMI输入、快速开关多路复用器，具有扩展温度范围 (CN0224) 290
具有输入过压保护的高端电流检测 (CN0241) 333
具有压缩和噪声门的低噪声模拟MEMS麦克风和前置放大器 (CN0262) 373
高性能数字MEMS麦克风与Blackfin DSP的标准数字音频接口 (CN0266) 377

楼宇技术

利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
利用精密模拟微控制器ADuC7122和外部热敏电阻构建基于USB的温度监控器 (CN0153) 53
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
低功耗、长距离ISM无线测量节点 (CN0164) 90
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0179) 125

通信

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用LO二分频调制器构建宽带低EVM直接变频发射机 (CN0144) 21
利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
利用四通道单刀单掷开关ADG1611和仪表放大器AD620构建低成本可编程增益仪表放大器电路 (CN0146) 28
利用对数检波器AD8318构建软件校准的1 MHz至8 GHz、70 dB RF功率测量系统 (CN0150) 43
引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路 (CN0152) 50
用于AD9834波形发生器 (DDS) 的幅度控制电路 (CN0156) 60
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
差分输入中频采样ADC的低噪声、低失真单端输入驱动电路 (CN0171) 106
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0174) 109
通过软件校准的50 MHz至9 GHz RF功率测量系统 (CN0178) 121
相位相干FSK调制器 (CN0186) 140
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
20位、线性、低噪声、精密、双极性±10V直流电压源 (CN0191) 178
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0200) 205
I/Q调制器ADL5375与双通道、1.2 GSPS高速DAC AD9122实现接口 (CN0205) 229
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265
带抗混叠滤波器的高性能、16位、250 MSPS宽带接收机 (CN0227) 301
采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机 (CN0238) 322
采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成 (CN0243) 339
可与正交解调器实现简单接口的宽带LO PLL频率合成器 (CN0245) 347
20位、线性、低噪声、精密、单极性+10 V直流电压源 (CN0257) 352
具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机 (CN0259) 358
高性能数字MEMS麦克风与Blackfin DSP的标准数字音频接口 (CN0266) 377

消费电子

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益同相放大器 (CN0161) ...82
通过ADAU1701 SigmaDSP编解码器、低功耗SSM2306 D类放大器和ADP3336 LDO调节器实现模拟音频输入、D类输出 (CN0162) 85
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益反相放大器 (CN0168) ...99
高性能iMEMS模拟麦克风与SigmaDSP音频编解码器的简单接口 (CN0207) 242
高性能iMEMS数字麦克风简化与SigmaDSP音频处理器的接口 (CN0208) 245
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
采用ADAV801/ADAV803音频编解码器实现与SigmaDSP编解码器的的S/PDIF和I2S接口 (CN0219) 286
使用ADV7612接收机的四通道HDMI输入、快速开关多路复用器，具有扩展温度范围 (CN0224) 290
全隔离式锂离子电池监控和保护系统 (CN0235) 311
具有压缩和噪声门的低噪声模拟MEMS麦克风和前置放大器 (CN0262) 373
高性能数字MEMS麦克风与Blackfin DSP的标准数字音频接口 (CN0266) 377

电能

基于16位8通道DAS AD7606的可扩展多通道同步采样数据采集系统 (DAS) 的布局考虑 (CN0148) 35
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0177) 117
集成信号和电源隔离的锂离子电池组监控器 (CN0197) 200
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
全隔离式锂离子电池监控和保护系统 (CN0235) 311
采用PGA的过采样SAR ADC，可实现125 dB以上的动态范围 (CN0260) 363

医疗保健

利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
基于16位8通道DAS AD7606的可扩展多通道同步采样数据采集系统 (DAS) 的布局考虑 (CN0148) 35
利用16位电压输出DAC AD5370提供具有可编程工业电平输出范围的40通道输出 (CN0149) 41
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益同相放大器 (CN0161) ...82
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
差分输入中频采样ADC的低噪声、低失真单端输入驱动电路 (CN0171) 106
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0174) 109
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112

用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
具有6 V至14 V输入且性能鲁棒的多电压、高效率、25 W通用电源模块 (CN0190) 162
电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统 (CN0194) 189
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
针对工业过程控制和自动化的高阻抗、高CMR、±10 V模拟前端信号调理 (CN0225) 296

仪器仪表和测量

将宽带互补DAC输出转换为单端信号的高CMRR电路，无需精密电阻 (CN0142) 15
利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用精密模拟微控制器ADuC7060/ADuC7061构建4 mA至20 mA环路供电温度监控器 (CN0145) 24
利用四通道单刀单掷开关ADG1611和仪表放大器AD620构建低成本可编程增益仪表放大器电路 (CN0146) 28
基于16位8通道DAS AD7606的可扩展多通道同步采样数据采集系统 (DAS) 的布局考虑 (CN0148) 35
利用16位电压输出DAC AD5370提供具有可编程工业电平输出范围的40通道输出 (CN0149) 41
利用DAC、运算放大器和MOSFET晶体管构建多功能高精度可编程电流源 (CN0151) 47
引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路 (CN0152) 50
利用精密模拟微控制器ADuC7122和外部热敏电阻构建基于USB的温度监控器 (CN0153) 53
利用内置PGA和交流激励的24位Σ-Δ型ADC AD7195实现精密电子秤设计 (CN0155) 57
用于AD9834波形发生器 (DDS) 的幅度控制电路 (CN0156) 60
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益同相放大器 (CN0161) ...82
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
使用故障保护CMOS开关的关断保护数据采集信号链 (CN0165) 95
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
差分输入中频采样ADC的低噪声、低失真单端输入驱动电路 (CN0171) 106
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
精密16位电平设置，总功耗低于5 mW (CN0181) 132
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
相位相干FSK调制器 (CN0186) 140
针对高速、低功耗和3.3 V单电源而优化的波峰因数、峰值和均方根RF功率测量电路 (CN0187) 143
使用双轴加速度计进行倾斜测量 (CN0189) 154
20位、线性、低噪声、精密、双极性±10V直流电压源 (CN0191) 178
采用低压 (3 V) 电源供电的高压 (30 V) DAC产生用于天线和滤波器的调谐信号 (CN0193) 186
电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统 (CN0194) 189
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0200) 205
针对无线基础设施的IF带通滤波器切换网络 (CN0211) 254
利用24位Σ-Δ型ADC AD7791和外部零漂移放大器ADA4528-1实现精密电子秤设计 (CN0216) 269

用12位阻抗转换器实现高精度阻抗测量 (CN0217) 274
带抗混叠滤波器的高性能、16位、250 MSPS宽带接收机 (CN0227) 301
超低功耗、18位、差分PulSAR ADC驱动 (CN0237) 317
采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机 (CN0238) 322
采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成 (CN0243) 339
20位、线性、低噪声、精密、单极性+10 V直流电压源 (CN0257) 352
采用PGA的过采样SAR ADC，可实现125 dB以上的动态范围 (CN0260) 363
优化18位、250 kSPS、PulSAR测量电路的交流性能 (CN0261) 369

电机和电源控制

利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益同相放大器 (CN0161) 82
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
用于负高压轨的隔离式低端电流监控器 (CN0188) 150
具有6 V至14 V输入且性能鲁棒的多电压、高效率、25 W通用电源模块 (CN0190) 162
用于AD2S1210旋变数字参考信号输出的高电流驱动器 (CN0192) 182
使用隔离式半桥驱动器的H电桥驱动电路 (CN0196) 194
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
500 V共模电压电流监控器 (CN0218) 280
具有270 V共模抑制性能的双向隔离式高端电流检测模块 (CN0240) 328
具有输入过压保护的高端电流检测 (CN0241) 333

过程控制和工业自动化

利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用DAC、运算放大器和MOSFET晶体管构建多功能高精度可编程电流源 (CN0151) 47
24位、4通道、高动态范围、每通道156 kSPS同步采样数据采集系统 (CN0157) 63
通用串行总线 (USB) 集线器隔离器电路 (CN0158) 67
通用串行总线 (USB) 电缆隔离器电路 (CN0159) 72
通用串行总线 (USB) 外设隔离器电路 (CN0160) 77
利用数字变阻器AD5270/AD5272和运算放大器AD8615构建紧凑型、低成本、5 V、可变增益反相放大器 (CN0168) 99
如何利用16位电压输出DAC AD5542A/AD5541A实现高精度电平设置 (CN0169) 102
具有84 dB SNR和出色的通道间匹配性能的低成本、8通道、同步采样数据采集系统 (CN0175) 112
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0177) 117
使用有源环路滤波器和RF预分频器的低噪声12 GHz微波小数N分频锁相环 (PLL) (CN0179) 125
用于工业级信号的精密单电源差分ADC驱动器 (CN0180) 128
精密16位电平设置，总功耗低于5 mW (CN0181) 132
采用隔离式Σ-Δ型调制器、隔离式DC/DC转换器和有源滤波器的新型模拟/模拟隔离器 (CN0185) 136
用于负高压轨的隔离式低端电流监控器 (CN0188) 150

使用双轴加速度计进行倾斜测量 (CN0189) 154
20位、线性、低噪声、精密、双极性±10V直流电压源 (CN0191) 178
采用低压 (3 V) 电源供电的高压 (30 V) DAC产生用于天线和滤波器的调谐信号 (CN0193) 186
电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统 (CN0194) 189
集成信号和电源隔离的锂离子电池组监控器 (CN0197) 200
18位、线性、低噪声、精密双极性±10 V直流电压源 (CN0200) 205
灵活、高精度、低漂移的PLC/DCS模拟输出模块SigmaDSP音频处理器的接口 (CN0202) 211
仅需使用两个模拟器件的灵活的PLC/DCS模拟输出模块 (CN0203) 217
灵活、高精度、低漂移的PLC/DCS模拟输出模块 (CN0204) 223
采用AD7793 24位Sigma-Delta ADC的完整热电偶测量系统 (CN0206) 238
适合过程控制应用的完全可编程通用模拟前端 (CN0209) 249
适合过程控制应用的完整高速、高共模抑制比 (CMRR) 精密模拟前端 (CN0213) 260
利用精密模拟微控制器ADuC7060/ADuC7061构建基于USB且带冷结补偿的热电偶温度监控器 (CN0214) 265
利用24位Σ-Δ型ADC AD7791和外部零漂移放大器ADA4528-1实现精密电子秤设计 (CN0216) 269
500 V共模电压电流监控器 (CN0218) 280
针对工业过程控制和自动化的高阻抗、高CMR、±10 V模拟前端信号调理 (CN0225) 296
16位工业、隔离电压电流输出的DAC，同时提供隔离的DC-DC电源 (CN0233) 307
超低功耗、18位、差分PulSAR ADC驱动 (CN0237) 317
具有270 V共模抑制性能的双向隔离式高端电流检测模块 (CN0240) 328
具有输入过压保护的高端电流检测 (CN0241) 333
采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成 (CN0243) 339
20位、线性、低噪声、精密、单极性+10 V直流电压源 (CN0257) 352
采用PGA的过采样SAR ADC，可实现125 dB以上的动态范围 (CN0260) 363
优化18位、250 kSPS、PulSAR测量电路的交流性能 (CN0261) 369

安防和监控

利用运算放大器AD8042构建用于电压输出和电流输出DAC的单端差分转换器 (CN0143) 18
利用具有可编程电源电压的数字角速率传感器ADXRS450检测角速度 (CN0163) 87
低功耗、长距离ISM无线测量节点 (CN0164) 90
具有压缩和噪声门的低噪声模拟MEMS麦克风和前置放大器 (CN0262) 373

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD8130	差分接收放大器
AD9117	双通道、低功耗、14 位、125 MSPS DAC

将宽带互补 DAC 输出转换为单端信号的高 CMRR 电路，无需精密电阻

电路功能与优势

将宽带DAC互补电流输出转换为单端信号的传统方法是使用中心抽头变压器，或者在差分转单端配置中使用一个单通道运算放大器。然而，变压器的低频非线性可能会限制其在DC附近使用；运算放大器方法则要求电阻严格匹配，以提供直流共模抑制、负载阻抗和互补DAC输出之间的增益匹配。如果匹配有误差，则最终输出也会产生误差。本电路利用差分接收放大器 AD8130 实现简单的差分转单端功能，无需使用昂贵的精密电阻，从而以更少的元件提供更高的精度。

AD8130 还有一个优势，即具有业界领先的交流共模抑制性能（10 MHz 时为 70 dB）。可以利用这一特性抑制 DAC 数字地层与接收器模拟地层之间的噪声，这是此类混合信号应用的一个常见问题。

电路描述

本电路采用 20 mA互补电流输出、低功耗、14 位、125 MSPS、双通道TxDAC®数模转换器 AD9117 和低成本、270 MHz差分接收放大器AD8130。

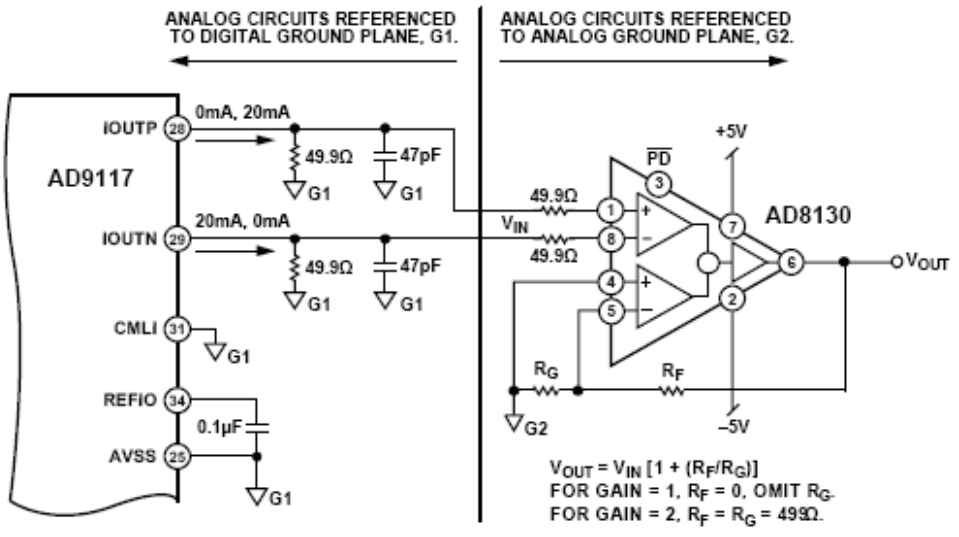


图 1. 用接收器 AD8130 实现高速 TxDAC 差分转单端（原理示意图，未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

通过改变 FSADJI 或 FSADJQ 与地之间的电阻值，可以在 4 mA 至 20 mA 范围内调整 AD9117 的满量程输出电流。本例使能了内部电阻选项，并将其设置为 1.6 kΩ，以便提供最大 20 mA 电流输出。该配置要求将 0b10100000 写入 AD9117 的寄存器 IRSET 和 QRSET。互补电流输出采用 49.9 Ω 外部电阻端接，以产生差分电压。采用满量程数字输入摆幅时，这些电阻上产生的电压彼此相差 180°，大小介于 0 V 至 1 V 之间，因此峰峰值差分输出电压为 2 V。一个 47 pF 电容与这些负载电阻并联，构成一个 68 MHz 一阶重构滤波器，并衰减奈奎斯特带宽之外的镜像。与 AD8130 输入引脚串联的两个 49.9 Ω 电阻可改善电路的整体失真性能。共模输出引脚 CMLI 和 CMLQ 可以用来提供附加偏移，但本例中未使用，而是将其接地。

AD8130 是一款理想的互补产品，因为它有较大的平衡输入阻抗，可以将差分输入轻松转换为单端格式，并具有出色的交流共模抑制性能，如 图 2 所示。

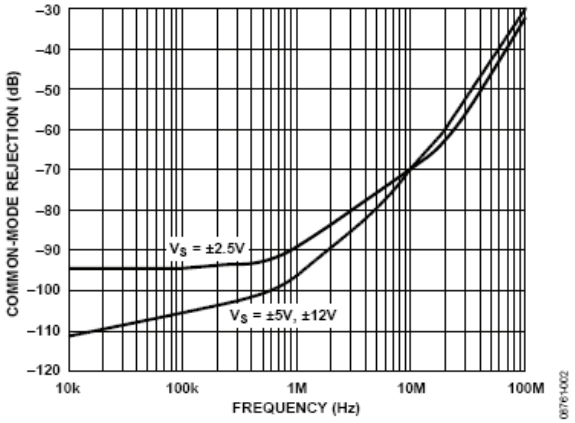


图 2. AD8130 共模抑制

AD8130 带宽为 270 MHz，支持 AD9117 在最大更新速率 125 MSPS 时产生的最高达约 40 MHz 的 DAC 输出频率。

本例中，AD8130 的增益设置为 1（$R_F = 0$，省去 R_G）。不过，只需改变 R_F/R_G 比，就能调整增益。电源设置为±5 V，但如果输出端需要更大摆幅，可以将其提高至最大±12 V。

为使本电路正常工作，必须考虑与 DAC 和运算放大器相关的裕量问题。DAC 输出电压需保持在其规格范围内，防止内部电路引入失真。当 DAC V_{DD} = 3.3 V 且 V_{CM} = 0 V 时，AD9117 输出必须小于±1 V，这可以通过 49.9 Ω 负载电阻和 20 mA 满量程电流来实现。当放大器输出端负载为 1 kΩ 时，AD8130 要求 1 V 的电源电压裕量；因此，当采用±5 V 电源时，输出摆幅不能超过±4 V。

谐波失真是本设计的重要标准。图 3 和 图 4 分别显示了整个电路(AD9117 + AD8130)的二次和三次谐波失真测量结果，以及AD9117 本身的谐波失真。测量在AD8130 的增益设置为 1（$R_F = 0$，省去R_G）的条件下进行。

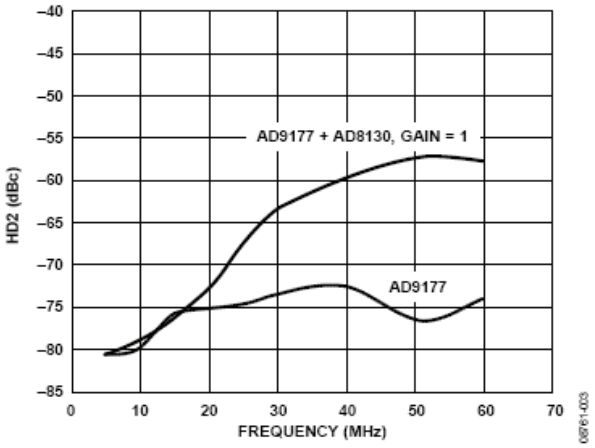


图 3. 电路的二次谐波失真(G = 1)

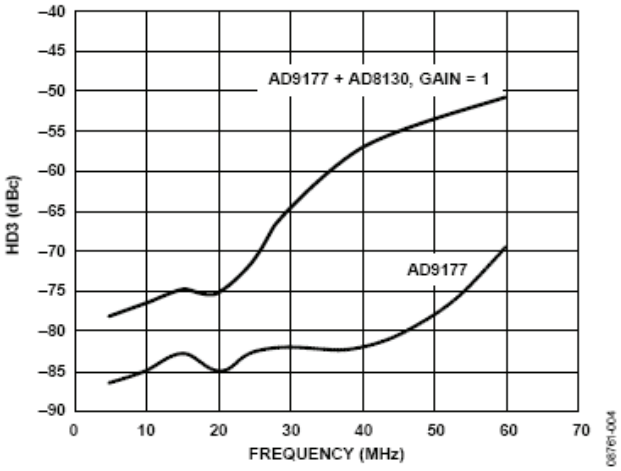


图 4. 电路的三次谐波失真(G = 1)

如果时域应用需要更快的上升/下降时间，可以通过减小电容值来提高重构滤波器的截止频率。不过，与 AD9117 DAC 的内在性能相比，AD8130 的 270 MHz 带宽会限制上升/下降时间和建立时间。该电路仍然可以在 3 次 DAC 更新(125 MSPS)的时间内建立。

0.1 µF电容对AD9917 内部基准电压源去耦。应将一个 0.1 µF 低电感陶瓷去耦电容（图 1 未显示）与V_{DD}相连，并使其非常靠近AD9117。

将AD8130 的引脚 4 和RG（图 2 中显示为G2）连接到一个失调电压(V_{OFF})，可以独立于放大器增益来调整AD8130 的输出电压失调，使其值不为 0 V。该配置中，V_{OFF}出现在单位增益输出端，而AD8130 的增益仍然为 $1+R_F/R_G$。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布线、接地和去耦技术。至少应采用四层 PCB：一层为接地层，一层为电源层，另两层为信号层。

所有IC电源引脚都必须采用 0.01 μF至 0.1 μF低电感多层陶瓷电容(MLCC)去耦至接地层（为简明起见，图中未显示），并应遵循各IC数据手册和 教程MT-101 的相关建议。

常见变化

只要将输出频率保持在AD8130 的带宽范围内，就可以在本配置中使用其它TxDAC IC，例如 AD9707、AD9717、AD9767 或 AD9744。

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD8130 Data Sheet

AD8130 Evaluation Board

AD9117 Data Sheet

AD9117 Evaluation Board

修订历史

1/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08761-0-1/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD8042	双通道、160 MHz 轨到轨运算放大器
AD5620	单通道、12 位缓冲电压输出 DAC
AD5443	高带宽 12 位 CMOS 电流输出 DAC
ADR444	4.096 V 精密低噪声基准电压源

利用运算放大器 AD8042 构建用于电压输出和电流输出 DAC 的单端差分转换器

电路功能与优势

采用单端信号走线时，来自信号源的一条导线贯穿于整个系统，直至数据采集接口。所测量的电压为信号与地的差值。遗憾的是，因为接地阻抗不可能绝对为 0，所以“地”在不同的地方可能具有不同的电平。这样，使用单端信号走线就可能导致误差，特别是当信号走线较长，且地电流含有较大数字瞬变时。单端信号走线对噪声拾取敏感，因为它会起到天线的作用，拾取电活动的噪声。对于单端输入，无法区分信号与干扰噪声，大部分接地和噪声问题都通过差分信号技术来解决。

采用差分信号走线时，两条信号线从信号源接到数据采集接口，这就可以解决单端连接所引起的上述问题。发送接地层与接收接地层之间的噪声充当一个共模信号，因而得以大大衰减。使用双绞线会使噪声拾取表现为共模信号，它在接收端也会大大衰减。差分传输还有一个优势，即差分信号的幅度是等效单端信号的两倍，因此噪声抗扰度更高。

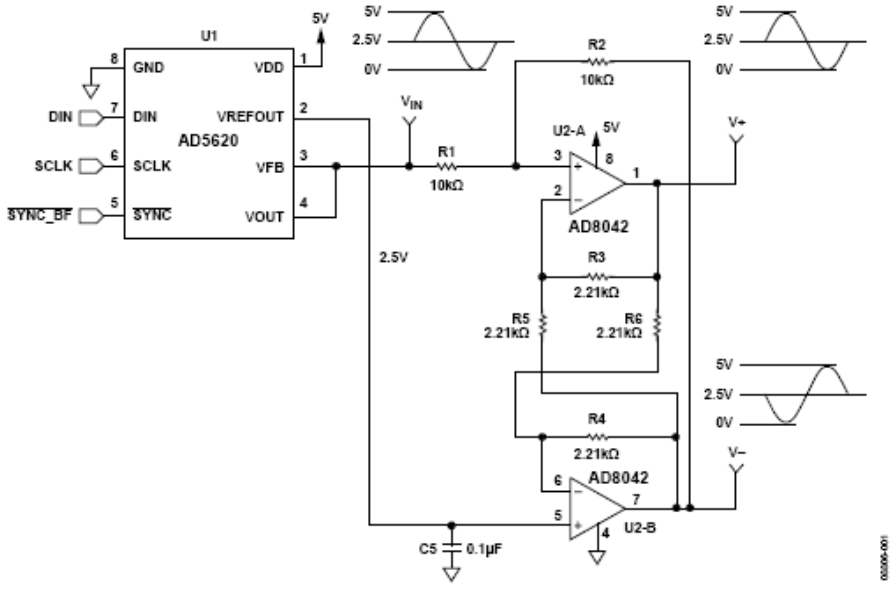


图 1. 用于电压输出DAC AD5620 的差分驱动器

Rev.0
“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

本文所述电路是一个差分驱动器；经过调整后，它既可用于电压输出DAC，也可用于电流输出DAC。该驱动器基于双通道运算放大器AD8042，配置为交叉耦合差分驱动器。AD8042具有一个轨到轨输出级和一个输入级，输出级在任一电源轨的 30 mV范围内工作，输入级则可在负电源（本电路中为地）以下 200 mV和正电源的 1 V范围内工作。此外，AD8042 具有 160 MHz带宽和快速建立时间，堪称输出驱动器的理想选择。

电压输出DAC为*nano*DAC®系列的 12 位AD5620。它内置一个 5 ppm/°C片内基准电压源，采用 8 引脚SOT-23 或MSOP封装。电流输出DAC为 12 位AD5443，它采用 10 引脚MSOP封装。

针对从工业 CMOS DAC 产生差分信号的应用，这两个电路代表一种高性价比、低功耗、小尺寸解决方案。两个电路均采用+5 V 单电源供电。

电路描述

图 1所示电路采用+5 V单电源供电，并使用电压输出DAC AD5620。DAC的输入由一个SPI端口控制。DAC的输出摆幅为 0 V至+5 V。DAC片内基准电压源(+2.5 V)用来设置AD8042差分驱动器电路的共模电压。该基准电压源的温度系数为 5 ppm/°C。V−端的输出是以+2.5 V共模电压为中心的反向 DAC 输出。反馈网络和 U2-B 迫使 V+端的电压与 V−端的电压相位相差 180°。该驱动器输入端和输出端的波形如图 2 所示。差分输出限制在各电源轨的大约 30 mV 范围内；因此，如果 DAC 在这些区间工作，将会发生一定的削波。

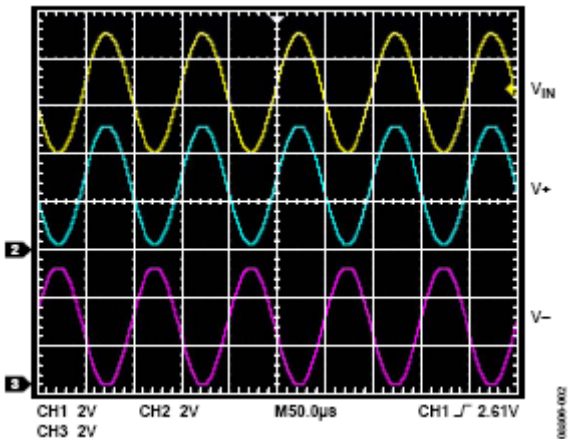


图 2. 图 1 电路在 100 kSPS更新速率时的V_{IN}、V+和V−

图 3所示电路也采用+5 V单电源供电，并使用电流输出DAC AD5443，其IOUT2 引脚接+2.5 V，VREF引脚接地。4.096 V精密基准电压源ADR444和一个分压器网络，用来产生该DAC IOUT2 引脚所用的+2.5 V电压以及输出驱动器级所用的+3.75 V共模电压。

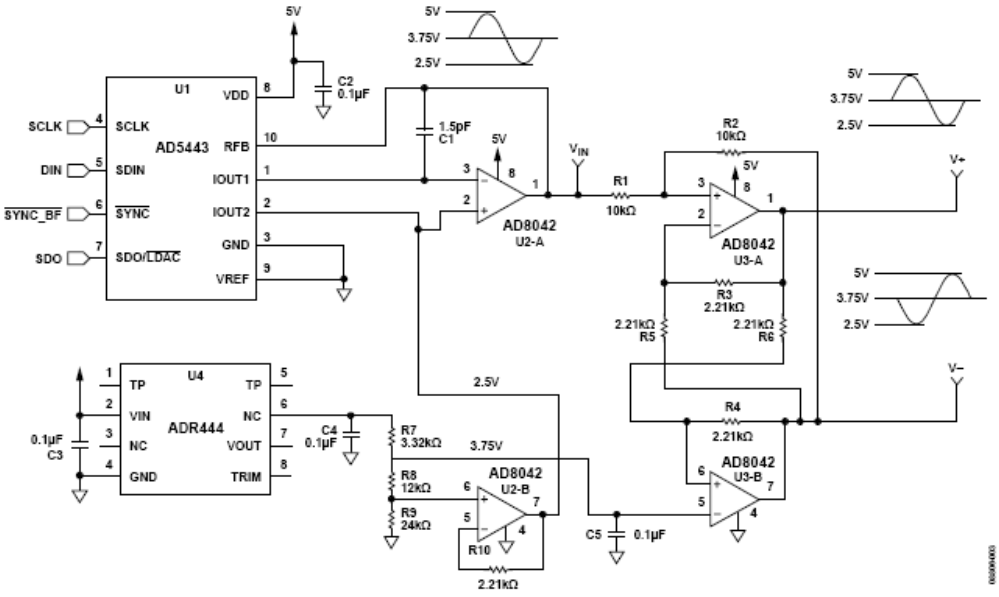


图 3. 用于电流输出 DAC AD5443 的差分驱动器

在这些条件下，U2-A的输出摆幅为+2.5 V至+5 V。该驱动器的差分输出限制在正电源轨的大约 30 mV范围内；因此，如果DAC在该区间工作，将会发生一定的削波。图 4显示图 3的输出驱动器级对应的输入和输出波形。

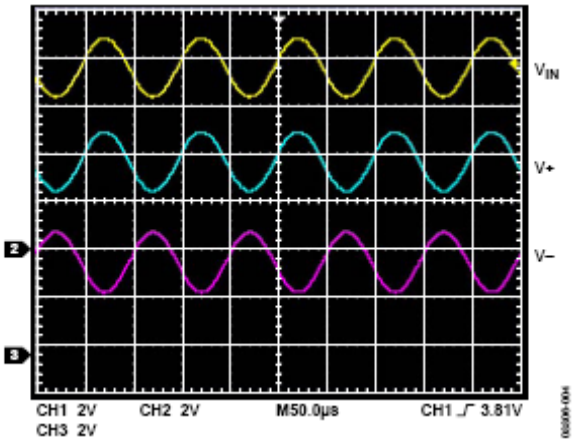


图 4. 图 3 电路在 100 kSPS更新速率时的V_{IN}、V+和V–

该单端差分转换器级的带宽典型值为 10 MHz。不过，最大输出频率由 DAC 更新速率控制，AD5620 为 125 kSPS，AD5443 为 2.5 MSPS。根据采样原理，最大输出频率约为最大更新速率的三分之一。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布局、接地和去耦技术（请参考教程MT-031和教程MT-101）。

常见变化

AD5640和AD5660分别是AD5620 的 14 位和 16 位版本。

AD5446是AD5443 的 14 位版本。

进一步阅读

Kester, Walt. *The Data Conversion Handbook*. Chapter 3, 7. Analog Devices. 2005.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool, Analog Devices.

数据手册和评估板

AD5443 Data Sheet

AD5443 Evaluation Board

AD5620 Data Sheet

AD5620 Evaluation Board

AD8042 Data Sheet

ADR444 Data Sheet

修订历史

3/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08806-0-3/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
ADF4350	集成 VCO 的小数 N 分频 PLL IC
ADL5385	宽带发射调制器
ADP150	低噪声 3.3 V LDO
ADP3334	低噪声可调 LDO

利用 LO 二分频调制器构建宽带低 EVM 直接变频发射机

电路功能与优势

本电路为宽带直接变频发射机模拟部分的完整实施方案（模拟基带输入、RF输出）。通过使用锁相环(PLL)和宽带集成电压控制振荡器(VCO)，本电路支持 68.75 MHz至 2.2 GHz范围内的RF频率。与使用 1 分频LO级的调制器（如CN-0134所述）不同，本电路不需要对LO进行谐波滤波。为实现最佳性能，只要求调制器的LO输入采用差分方式驱动。ADF4350提供差分RF输出，因此非常适合这种调制器。低噪声LDO确保电源管理方案对相位噪声和误差矢量幅度 (EVM) 无不利影响。这种器件组合可以提供 68.75 MHz至 2.2 GHz频率范围内业界领先的直接变频发射机性能。对于 2.2 GHz以上的频率，建议使用CN-0134所介绍的 1 分频调制器。

电路描述

图 1所示电路使用完全集成的小数N分频PLL ADF4350 和宽带发射调制器ADL5385 。ADF4350 向发射正交调制器 ADL5385 提供本振（LO频率为调制器RF输出频率的 2 倍）信号，后者将模拟I/Q信号上变频为RF信号。两个器件共同

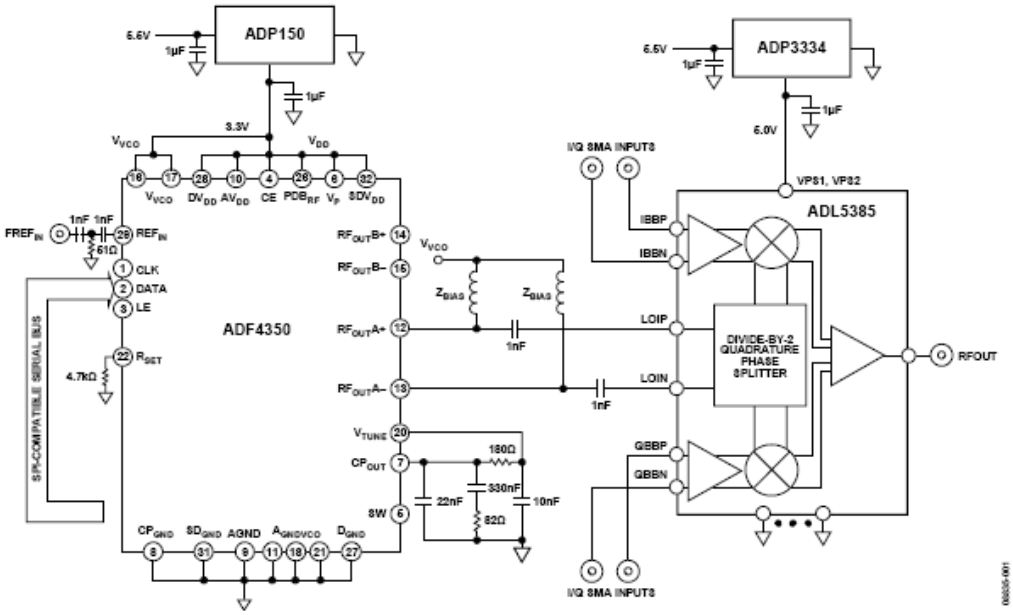


图 1. 可减少毛刺的对数音量控制（原理示意图，未显示去耦和所有连接）

Rev.0

"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

提供宽带基带I/Q至RF发射解决方案。ADF4350 采用超低噪声 3.3 V ADP150 调节器供电，以实现最佳LO相位噪声性能。ADL5385 则采用 5 V ADP3334 LDO供电。ADP150 LDO的输出电压噪声仅为 9 μV均方根值（从 10 Hz积分到 100 kHz），有助于优化VCO相位噪声并减小VCO推压的影响（等效于电源抑制）。有关用ADP150 LDO给ADF4350 供电的更多详细信息，请参考CN-0147。

ADL5385 利用 2 分频模块产生正交LO信号。因此，正交精度取决于输入LO信号的占空比精度（以及内部分频器触发器的匹配度）。上升和下降时间的任何不平衡都将导致出现偶次谐波，并表现在ADF4350 RF输出上。而采用差分方式驱动调制器LO输入时，可以消除偶次谐波，从而改善整体正交产生情况。（参见"Wideband A/D Converter Front-End Design Considerations: When to Use a Double Transformer Configuration." Rob Reeder and Ramya Ramachandran. *Analog Dialogue*, 40-07）

边带抑制性能取决于调制器正交精度，因此以差分方式驱动 LO 输入可以实现优于单端方式的边带抑制性能。ADF4350 提供差分 RF 输出，而大多数集成 VCO 的 PLL 竞争器件则提供单端输出。

ADF4350 输出匹配包括Z_{BIAS}上拉电阻，电源节点的去耦电容也起到一定的作用。为实现宽带匹配，建议使用阻性负载(Z_{BIAS} = 50 Ω)，或者将一个阻性负载与Z_{BIAS}的电抗性负载并联。后者提供的输出功率稍高，具体取决于所选的电感。对于 1 GHz以下的LO工作频率，应使用 19 nH或更高的电感值。本电路的测量结果采用Z_{BIAS} = 50 Ω和+5 dBm的输出功率设置获得。使用 50 Ω电阻时，此设置使得各输出在全频带范围内提供大约 0 dBm，或者+3 dBm差分。ADL5385 LO 输入驱动水平额定值为−10 dBm至+5 dBm，因此可以降低ADF4350 输出功率，以节省电流。

边带抑制扫频与RF输出频率的关系如图 2所示。此次扫频的测试条件如下：基带I/Q幅度 = 1.4 V峰峰值差分正弦波，与500 mV直流偏置正交；基带I/Q频率(fBB) = 1 MHz；LO = 2 × RFOUT。测试设置示意图如图 3所示。标准ADL5385 评估板不允许采用差分LO输入驱动，可用经过修改的ADL5385 评估板。

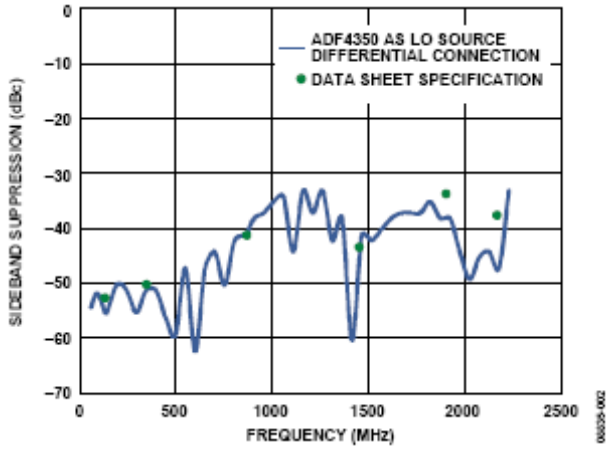


图 2. 边带抑制，RFOUT 从 68.75 MHz 扫频至 2200 MHz

与采用低噪声RF信号发生器驱动ADL5385（数据手册测量设置所用的方法）相比，本电路可实现与之相当或更佳的边带抑制性能。使用ADF4350 的差分RF输出可消除偶次谐波，并改善调制器正交精度，从而影响边带抑制性能和EVM（误差矢量幅度）。利用图 1所示电路进行测量发现，单载波W-CDMA复合EVM优于2%。因此，它为68.75 MHz至2.2 GHz范围内的频率提供了一种低EVM宽带解决方案。对于 2.2 GHz以上的频率，应当使用CN-0134所介绍的 1 分频调制器模块。

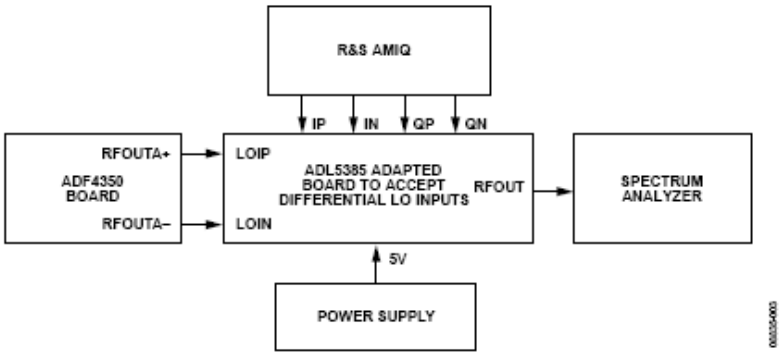


图 3. 边带抑制测量测试设置（原理示意图）

进一步阅读

ADIsimPLL Design Tool

ADIsimPower Design Tool

ADIsimRF Design Tool

Brandon, David, David Crook, and Ken Gentile. AN-0996 Application Note, *The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems*. Analog Devices.

CN-0134, *Broadband Low EVM Direct Conversion Transmitter*. Analog Devices.

CN-0147, *Using the ADP150 LDO Regulators to Power the ADF4350 PLL and VCO*. Analog Devices.

Nash, Eamon. AN-1039 Application Note, Correcting *Imperfections in IQ Modulators to Improve RF Signal Fidelity*. Analog Devices.

Reeder, Rob, and Ramya Ramachandran. "Wideband A/D Converter Front-End Design Considerations: When to Use a Double Transformer Configuration." *Analog Dialogue*, 40-07.

数据手册和评估板

ADF4350 Data Sheet

ADF4350 Evaluation Board

ADL5375/ADF4360 Direct Conversion Receiver Evaluation Board

ADL5385 Data Sheet

ADL5385 Evaluation Board

ADP150 Data Sheet

ADP3334 Data Sheet

修订历史

3/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08835-0-3/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
ADuC7060/ ADuC7061	基于 ARM7 的微控制器，内置双通道 24 位 Σ-Δ 型 ADC、VDAC 和 PWM
ADP1720	2.5 V 输出线性调节器
OP193/OP293	低功耗运算放大器
ADR280	低功耗 1.2 V 基准电压源

利用精密模拟微控制器 ADuC7060/ADuC7061 构建 4 mA 至 20 mA 环路供电温度监控器

电路功能与优势

该电路提供一种简单的高度集成温度监控器解决方案，它可以与 4 mA至 20 mA主机控制器接口。由于绝大部分电路功能都集成在精密模拟微控制器ADuC7060/ADuC7061中，包括双通道 24 位Σ-Δ型ADC、ARM7 处理器内核以及用于控制 4 mA至 20 mA反馈电路的DAC/PWM特性，因此本电路是一种成本非常低的温度监控解决方案。

ADuC7060/ADuC7061 内集成的ADC和其它模拟电路性能优于其它集成模拟电路的微控制器竞争产品。与使用分立ADC和单独微控制器的解决方案相比，本电路堪称性价比最高、功耗最低、电路板面积最小的解决方案。高度集成和低功耗特性，使ADuC7060/ADuC7061 能够直接采用 4 mA至 20 mA应用中的环路电源供电。如果ARM7 内核在 640 kHz 下工作，主ADC有效并测量外部RTD温度传感器，PWM控制 4 mA至 20 mA反馈电路，则整个电路的功耗典型值为 3.15 mA。有关功耗的详细信息参见电路描述部分。

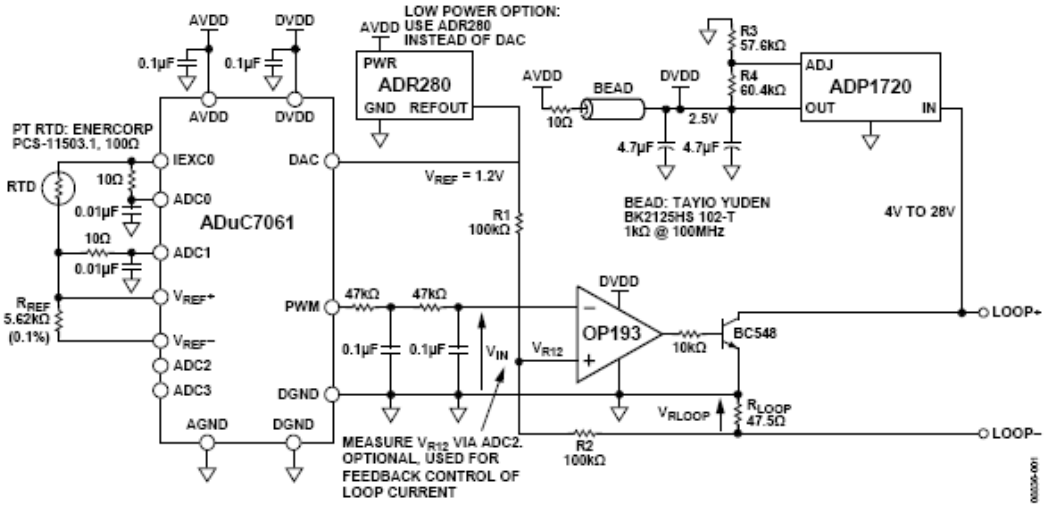


图 1. ADuC7061 控制 4 mA 至 20 mA 环路温度监控电路（原理示意图，未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

在温度测量的间隙，可以关断 ADC 和 RTD 激励电流源，以进一步降低功耗。

100 Ω Pt RTD 为 Enercorp #PCS11503.1。完整电路的精度高于±1°C。此 RTD 的温度范围为−50°C 至+130°C。它采用 1206 尺寸的 SMD 封装，温度系数为 0.385 Ω/°C。

ADuC7060/ADuC7061 内部主ADC的峰峰值无噪声码分辨率大于 18 位。基于PWM的DAC输出提供 12 位有效分辨率。整个电路的性能将在电路描述部分讨论。

ADuC7061 采用 5 mm × 5 mm 32-LFCSP 小型封装，因此整个电路可以放在极小的 PCB 上，从而进一步降低成本。

本电路的重点主要在 4 mA至 20 mA接口方面。有关RTD传感器与ADC接口和RTD测量结果线性化技术的详细信息，请参考应用笔记AN-0970和电路笔记CN-0075。

电路描述

本电路由线性调节器ADP1720（可调版本）供电，它将环路电源调节至 2.5 V，用于ADuC7060/ADuC7061、运算放大器OP193和可选的基准电压源ADR280。

4 mA-20 mA反馈电路主要由ADuC7060 的片内 16 位PWM（脉冲宽度调制器）控制。PWM的占空比通过软件配置，以控制 47.5 Ω R_{LOOP}电阻上的电压，进而设置环路电流。请注意，R_{LOOP}上方连接到ADuC7060 接地，R_{LOOP}下方连接到环路接地。因此，ADuC7060/ADuC7061、ADP1720、ADR280 和OP193 所引起的电流，以及滤波PWM输出所设置的电流，均流经 R_{LOOP}。

VREF 由 1.2 V 精密基准电压源 ADR280 提供。或者，也可以配置 ADuC7060/ADuC7061 的片内 DAC 来提供 1.2 V 基准电压，但使能内部 DAC 会导致额外的功耗。

R1 与 R2 接点电压可以表示为：

$$V_{R12} = (V_{RLOOP} + V_{REF}) \times R2/(R1 + R2) - V_{RLOOP}$$

After the loop settles:

$$V_{IN} = V_{R12}$$

Since R1 = R2:

$$V_{IN} = (V_{RLOOP} + V_{REF})/2 - V_{RLOOP} = V_{REF}/2 - V_{RLOOP}/2$$

$$V_{RLOOP} = V_{REF} - 2V_{IN}$$

当V_{IN} = 0 时，将产生满量程电流，此时V_{RLOOP} = V_{REF}。因此，满量程电流为V_{REF}/R_{LOOP}，或者约为 24 mA。当V_{IN} = $V_{REF}/2$，无电流流动。

V_{IN}时放大器OP193 为高阻抗状态，不会构成PWM滤波输出的负载。放大器输出的变化幅度很小，仅约为 0.7 V。

量程极限（0 mA 至 4 mA 和 20 mA 至 24 mA）处的性能无关紧要；因此，运算放大器不需要在电源轨时具有良好的性能。

R1 和 R2 的绝对值无关紧要。不过应注意，R1 与 R2 的匹配度很重要。

还应注意利用ADuC7060/ADuC7061 上ADC0 的输入通道测量V_{R12}点电压的可能性。此ADC测量结果可以用作反馈，以便PWM控制软件调整 4 mA至 20 mA电流设置。

ADuC7060/ADuC7061 的主ADC测量RTD上的电压。RTD由片内激励电流源IEXC0 激励。建议将激励电流配置为 200 μA 以降低功耗，测量间隙应将其关闭。主ADC前端的内部PGA增益配置为 16 或 32。RTD测量的基准源可以是内部基准源或外部 5.62 kΩ参考电阻。选择外部电阻可以进一步降低功耗。有关RTD与ADC接口和ADC结果线性化技术的详细信息，请参考应用笔记AN-0970和电路笔记CN-0075。

该电路的功耗要求取决于温度监控模块是直接采用 4 mA 至 20 mA 环路电源供电，还是采用 4 线式有源环路供电（温度监控模块采用独立电源）。本文假设温度监控模块采用环路电源供电，因此该模块的总功耗不应超过约 3.6 mA。

为支持低功耗运行，可以对内部POWCON0 寄存器进行编程，以降低 ADuC7060/ADuC7061 内核的工作速度。其最高频率 10.28 MHz 可以按 2 的幂（2 至 128）进行分频。测试期间使用的时钟分频值为 16，此时内核速度为 640 kHz。主 ADC 使能时，增益为 32。PWM 也可使能。所有其它外设均禁用。

针对我们的电路和测试设置，表 1 详细列出了 IDD 的各项功耗，表 2 则列出了各种外设的功耗。

Table 1. Typical I_{DD} Values for Components of Temperature Monitor Circuit

Component	I_{DD} Value at 25°C	I_{DD} Value at 85°C
ADuC7060/ADuC7061 ADC0 On, Gain = 32, FADC = 100 Hz CPU speed = 640 kHz (POWCON0 = 0x7C) PWM On. PWMCON1 = 0x100 External reference selected by ADC0. All other peripherals off. Note: Add excitation current value to this figure. Typical value is 200 µA.	2.45 mA 0.2 mA	2.74 mA 0.2 mA
ADR280, 1.2 V Reference	12 µA	15 µA
ADP1720, 2.5 V Output Linear Regulator	200 µA	300 µA
OP193, Low Power Op Amp	15 µA	25 µA
Remaining Circuitry	50 µA	50 µA
Total Current Less Excitation Current	2.73 mA	3.13 mA

图 2的DNL图显示：在 4 mA至 20 mA关键范围内，DNL典型值优于 0.6 LSB。这些测试在PWM输出端采用二阶滤波器，并使用两个 47 kΩ电阻和两个 100 nF电容，如图 1所示。

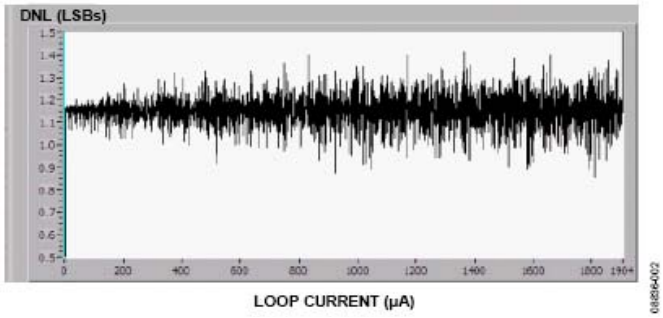


图 2. 电路的典型 DNL 性能

利用ADC测量点V_{R12}和电路其它点的电压，可以增强PWM输出的性能。这种反馈方法可以用于校准PWM输出，以提供更高精度。

请注意，PWM 电路仅用来设置 0 V 至 600 mV 范围内的输出电压，因此代码数量得以减少。0 以上的码代表大于 24 mA 的值，因而无关紧要。

关于ADC测量性能，请参考AN-970、CN-0075和ADuC7060/ADuC7061数据手册。

Table 2. Typical I_{DD} Values for Different Peripherals on the ADuC7060/ADuC7061

Peripheral of ADuC7060/61	I_{DD} Value, Typical, 25°C
ARM7 Core @ 10.24 MHz 5.12 MHz 2.56 MHz 1.28 MHz 640 kHz 320 kHz 160 kHz 80 kHz	5.22 mA 4.04 mA 2.7 mA 2 mA 1.674 mA 1.5 mA 1.42 mA 1.38 mA
Primary ADC, G = 1 G = 4 G ≥ 128	30 µA 440 µA 630 µA
Auxiliary ADC	350 µA
DAC	330 µA
PWM	340 µA
SPI	40 µA
UART	200 µA

常见变化

片内 DAC 可以代替 PWM 来实现相同的功能，优势是响应速度更快且成本更低。此时不需要基准电压源 ADR280。

可以用 OP90 代替 OP193。

进一步阅读

ADIsimPower Design Tool, Analog Devices.

CN-0075 Circuit Note, *USB Based Temperature Monitor Using the ADuC7061 Precision Analog Microcontroller and an External RTD*. Analog Devices.

Kester, Walt. *Sensor Signal Conditioning*, Analog Devices, 1999, Chapter 7, *Temperature Sensors*.

Kester, Walt. *Sensor Signal Conditioning*, Analog Devices, 1999, Chapter 8, *ADCs for Signal Conditioning*.

Looney, Mike. AN-0970 Application Note, *RTD Interfacing and Linearization Using an ADuC706x Microcontroller*, Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADP1720 Data Sheet

ADR280 Data Sheet

ADuC7060 Data Sheet

ADuC7060 Evaluation Board and Software

ADuC7061 Data Sheet

ADuC7061 Evaluation Board and Software

OP193 Data Sheet

OP293 Data Sheet

OP90 Data Sheet

修订历史

2/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08836-0-2/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
ADG1611	1 Ω 导通电阻、±5 V 四通道单刀单掷开关
AD620	精密仪表放大器
AD8221	精密仪表放大器

利用四通道单刀单掷开关 ADG1611 和仪表放大器 AD620 构建低成本可编程增益仪表放大器电路

电路功能与优势

具有宽动态范围的数据采集系统常常需要某种方法来调整模数转换器(ADC)的输入信号电平。为使 ADC 发挥最佳性能，最大输入信号应与其满量程电压匹配。这可以通过一个可编程增益放大器电路来实现。

本电路利用一个四通道单刀单掷开关(ADG1611)和一个电阻可编程仪表放大器(AD620)提供可编程增益功能。

四个单刀单掷开关与四个精密电阻相连，利用这些开关便可控制外部增益设置电阻值R_G，从而设置增益值。

在本应用中，低开关导通电阻至关重要，ADG1611 具有业界最低的导通电阻R_{ON}（典型值 1 Ω），并且提供最小的 16 引脚、4 mm × 4 mm LFCSP封装。

本电路采用业界标准低成本 AD620 和四通道开关 ADG1611 组合，可实现无与伦比的性能，并提供可编程增益特性以及精密仪表放大器的所有优势。

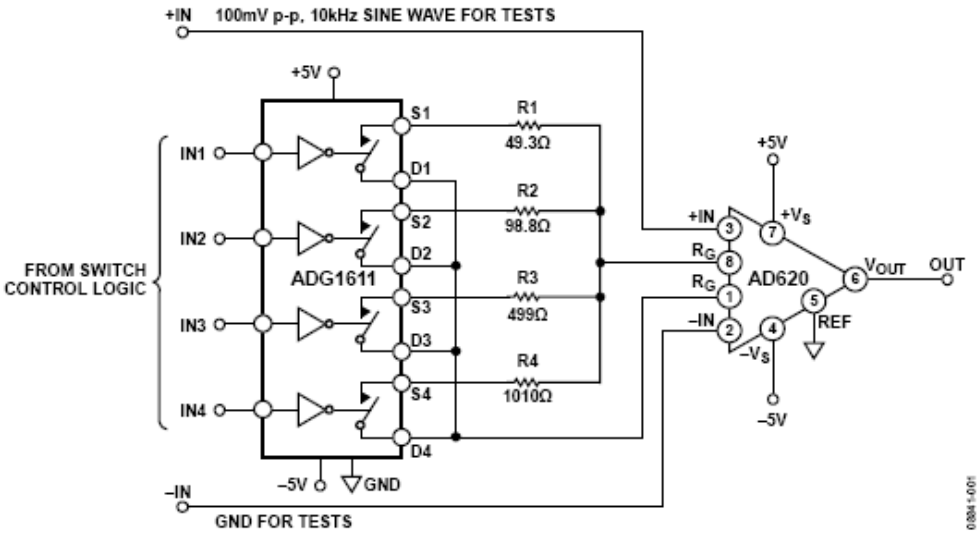


图 1. 可编程增益仪表放大器电路（原理示意图：未显示所有连接和去耦）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

图 1 显示该可编程增益仪表放大器电路，它由具有超低导通电阻R_{ON}的±5 V四通道单刀双掷开关、业界标准仪表放大器AD620 和 4 个 0.1%标准电阻构成。

ADG1611 具有超低导通电阻特性，对于低导通电阻、低失真性能至关重要的增益开关应用堪称理想解决方案。AD620 是一款低成本、高精度仪表放大器，仅需要一个接在引脚 1 和 8 上的外部电阻R_G来设置增益，增益范围为 1 至 10,000。

设计人员利用ADG1611 和AD620 组合，可以通过开关R_G的不同增益设置电阻来控制AD620 的增益。本电路提供一种低功耗、低成本的可编程增益仪表放大器解决方案。

选择开关S1、S2、S3 和S4 的不同组合来改变R_G，便可改变增益。通过ADG1611 并行接口可以控制 16 种可能的增益设置。AD620 的增益通过引脚 1 与引脚 8 之间的电阻进行编程设置。AD620 旨在利用 0.1%至 1%容差电阻提供精确的增益。利用下式很容易计算其增益：

$$G = \frac{49.4\ \text{k}\Omega}{R_G} + 1$$

For any arbitrary gain, R_G is

$$R_G = \frac{49.4\ \text{k}\Omega}{G - 1}$$

图 1 所示是要求增益为 1、50、100、500 和 1000 的电路设置。表 1 显示ADG1611 的控制引脚IN1 至IN4，其可控制ADG620 的引脚 1 与引脚 8 之间的电阻。该电路利用标准 0.1%电阻来实现下面的增益设置。表中还显示信号链中加上ADG1611 的导通电阻之后所获得的增益，以及温度如何影响增益。ADG1611 开关具有超低导通电阻，十分理想，因为R_{ON}远小于R_G，并且R_{ON}随温度的变化非常小。图 2 显示ADG1611 R_{ON}随温度变化所引起的增益误差。

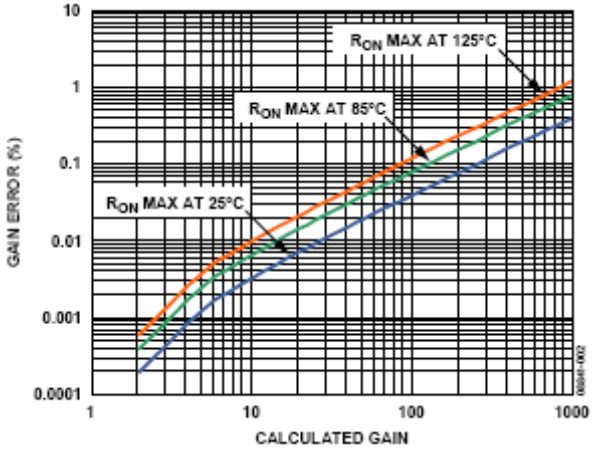


图 2. 开关 RON 随温度变化所引起的增益误差

实验室中的测试电路包括一种自动开关模式，可以自动将增益从 1 切换至 50、100、500、1000，然后再回到 1。

图 3 显示增益从 50 依次切换到 1000 时的电路波形。

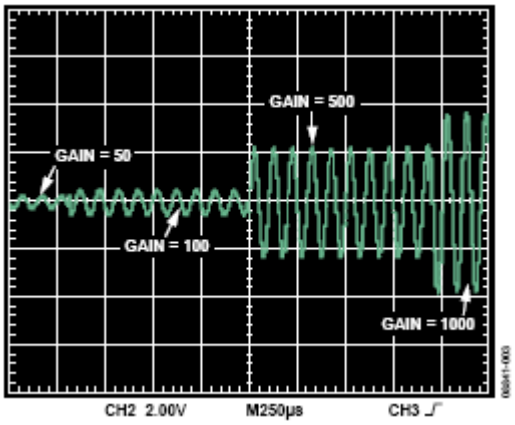


图 3. 显示增益从 50 依次切换到 1000 的 AD620 输出

表 1. 85°C 时 ADG1611 的增益设置和误差百分比计算值

IN1	IN2	IN3	IN4	电阻值(Ω)	增益设置（不含开关）	包括开关的总电阻(Ω)	增益设置（含 ADG1611）	85°C时开关R_{ON}所引起的误差漂移%
0	0	0	0	∞	1	∞	1	0
0	0	0	1	1010	49.91	1011	49.85	0.039
0	0	1	0	499	100	500	99.8	0.079
0	1	0	0	98.8	501	99.8	496	0.394
1	0	0	0	49.3	1003	50.3	983	0.773
1	1	1	1	29.9	1653	30.3	1631	1.331

ADG1611 和 AD620 的组合提供低成本、高精度的可编程增益仪表放大器解决方案，可实现 16 级可编程增益。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布局、接地和去耦技术（请参考教程MT-031和教程MT-101）。至少应采用四层PCB：一层为接地层，一层为电源层，另两层为信号层。

常见变化

虽然经过测试的电路使用业界标准 AD620，但其它仪表放大器也适用。

AD8221提供低成本的 8 引脚SOIC和 8 引脚MSOP两种封装，且两种形式均能提供业界最佳性能。MSOP只需SOIC一半的电路板空间，因此非常适合多通道或空间受限的应用。

AD8220是一款单电源、JFET输入仪表放大器，同样采用MSOP封装。AD8220 和AD8221 均使用与AD620 相同的增益设置电阻值。

进一步阅读

A Designer's Guide to Instrumentation Amplifiers (3rd Edition). Analog Devices.

MT-061 Tutorial, *Instrumentation Amplifier Basics*, Analog Devices.

MT-063 Tutorial, *Basic Three Op Amp In-Amp Configuration*. Analog Devices.

MT-088 Tutorial, *Analog Switches and Multiplexers Basics*. Analog Devices.

数据手册和评估板

AD620 Data Sheet

AD620 Evaluation Board

AD8220 Data Sheet

AD8220 Evaluation Board

AD8221 Data Sheet

AD8221 Evaluation Board

ADG1611 Data Sheet

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08841-0-4/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
ADF4350	集成 VCO 的小数 N 分频 PLL IC
ADP150	低噪声 3.3 V LDO

利用低噪声 LDO 调节器 ADP150 为 ADF4350 PLL 和 VCO 供电，以降低相位噪声

电路功能与优势

本电路利用低噪声、低压差(LDO)线性调节器为宽带集成 PLL 和 VCO 供电。宽带压控振荡器(VCO)可能对电源噪声较为敏感，因此，为实现最佳性能，建议使用超低噪声调节器。

图 1 所示电路使用完全集成的小数 N 分频 PLL 和 VCO ADF4350，它可产生 137.5 MHz至 4400 MHz范围内的频率。ADF4350 采用超低噪声 3.3 V ADP150调节器供电，以实现最佳LO相位噪声性能。

ADP150 LDO 的积分均方根噪声较低，仅为 9 μV（10 Hz 至 100 kHz），有助于尽可能降低 VCO 相位噪声并减少 VCO 推压的影响（等效于电源抑制）。

图 2是评估板的照片，它利用ADP150 LDO为ADF4350 供电。ADP150 代表业界噪声最低、封装最小、成本最低的LDO，采用 4 引脚、0.8 mm x 0.8 mm、0.4 mm间距WLCSP封装或方便的 5 引脚TSOT封装。因此，在设计中加入ADP150 对系统成本和电路板面积的影响极小，但却能显著改善相位噪声性能。

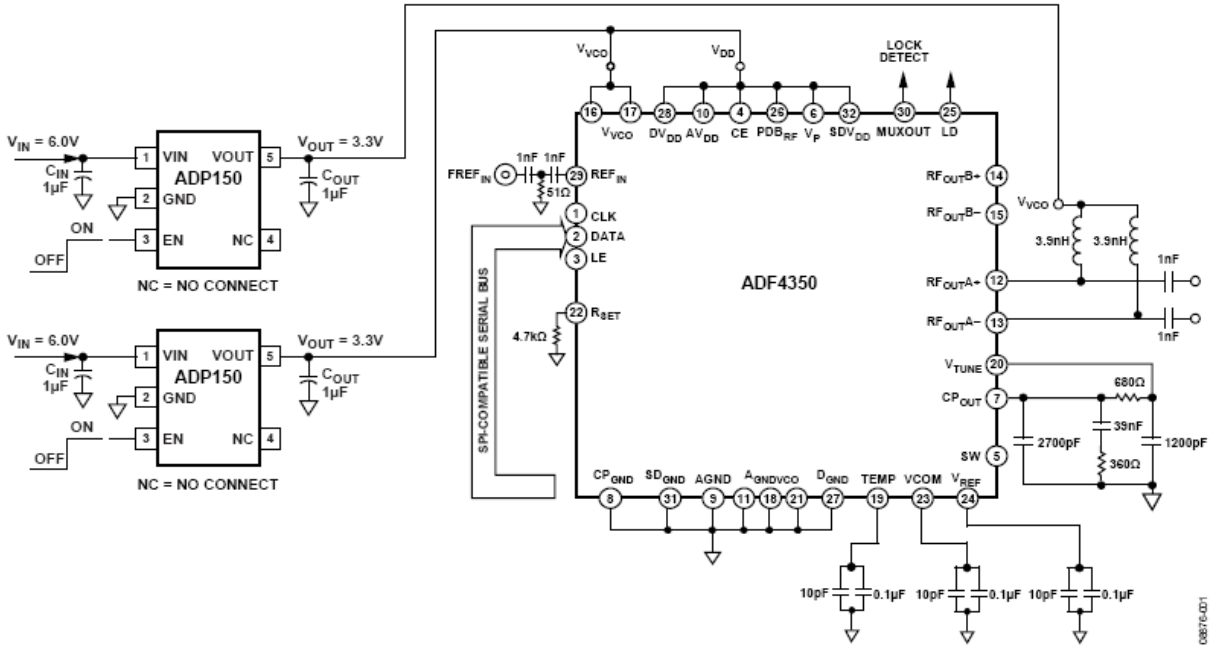


图 1. 调节器 ADP150 与 ADF4350 相连（原理示意图，未显示所有连接和去耦）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**



图 2. 采用低噪声调节器 ADP150 的评估板 EVAL-ADF4350EB1Z B 版

电路描述

ADF4350 是一款宽带 PLL 和 VCO，包括三个独立的多频段 VCO。每个 VCO 大约覆盖 700 MHz 的范围（VCO 之间有一些重叠）较低频率由输出分频器产生。

VCO推压的测量方法是将一个稳定的直流调谐电压施加于ADF4350 V_{TUNE}引脚，然后改变电源电压，测量频率变化。推压系数(P)等于频率变化量除以电压变化量，如表 1所示。

在 PLL 系统中，如果 VCO 推压较高，则意味着电源噪声会降低 VCO 的相位噪声性能；如果 VCO 推压较低，则电源噪声不会显著降低相位噪声性能。然而，对于高 VCO 推压，高噪声电源会对相位噪声性能产生较大的影响。

表 1：ADF4350 VCO 推压

VCO 频率(MHz)	V_{Tune} (V)	VCO 推压(MHz/V)
2200	2.5	0.73
3300	2.5	1.79
4400	2.5	5.99

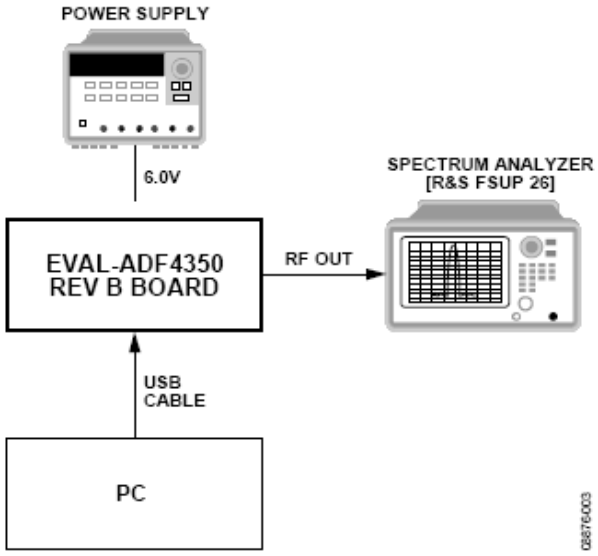


图 3. ADF4350 测量设置

实验显示，推压在 4.4 GHz VCO输出频率时达到最大，因此我们比较了在该频率时采用不同调节器的VCO性能。ADF4350 的A版评估板使用ADP3334 LDO调节器。此调节器的积分均方根噪声为 27 μV（从 10 Hz积分到 100 kHz）。相比之下，EVAL-ADF4350EB1Z B版所用的ADP150 只有 9 μV。为了测量电源噪声的影响，借助一个窄PLL环路带宽(10 kHz)对VCO相位噪声进行更深入的探究。图 3为该设置的示意图。

欲了解关于输出噪声密度与频率关系的更详细分析，请参考ADP3334 和 ADP150 的数据手册。

图 4显示，ADP3334 调节器的噪声谱密度在 100 kHz偏移时为 25 nV/√Hz。ADP150 则为 100 nV/√Hz（图 5）。

电源噪声引起相位噪声性能下降的计算公式如下：

$$L_{(LDO)} = 20\log\left(\frac{P \times Sfm}{\sqrt{2} \times fm}\right)$$

其中，$L_{(LDO)}$是在频率偏移fm时调节器对VCO相位噪声的噪声贡献（dBc/Hz）；P为VCO推压系数(Hz/V)；Sfm为给定频率偏移下的噪声谱密度(V/√Hz)；fm为测量噪声谱密度所对应的频率偏移(Hz)。

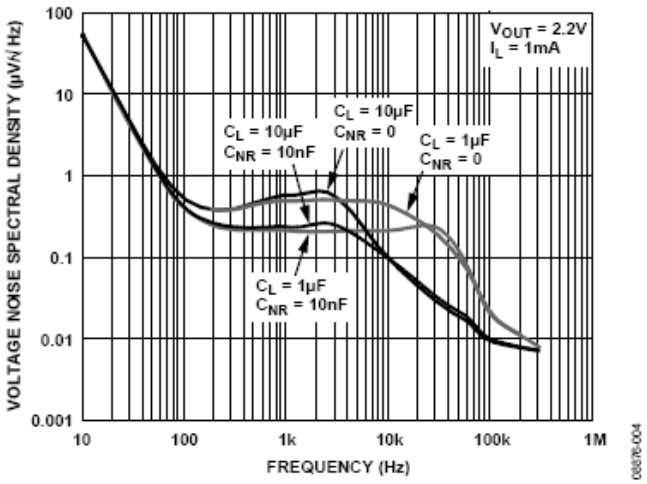


图 4. ADP3334 输出噪声谱

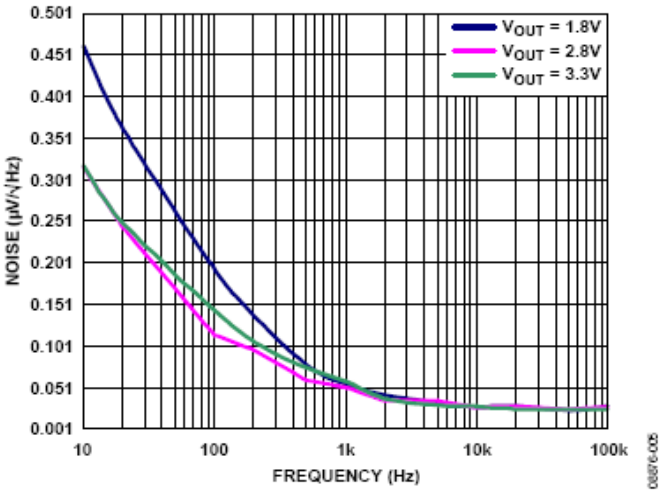


图 5. ADP150 输出噪声谱

然后，电源的噪声贡献与 VCO 的噪声贡献（其本身利用极低噪声电源进行测量）以 RSS 方式求和，得出采用给定调节器时 VCO 输出端的总噪声。

这些噪声以 RSS 方式求和，得出期望的 VCO 相位噪声：

$$L_{(TOTAL)} = \sqrt{L_{(VCO)}^{2} + L_{(LDO)}^{2}}$$

Or expressed in dB

$$L_{(TOTAL)} = 10\log\left[\left(10^{LVCO/20}\right)^{2} + \left(10^{LLDO/20}\right)^{2} \right]$$

本例选择 100 kHz 的噪声谱密度偏移，并使用 6 MHz/V 的推压系数，带理想电源的 VCO 噪声取值−110 dBc/Hz。

表 2. VCO 噪声的计算和测量

	ADP3334	ADP150
调节器的噪声贡献 (nV/√Hz)	150	25
调节器的噪声贡献 (dBc/Hz)	-104	-119.5
VCO 输出端的总计算噪声 (dBc/Hz)	-103	-109.5
100 kHz 偏移时 VCO 噪声测量结果 (dBc/Hz)	-102.6	-108.5

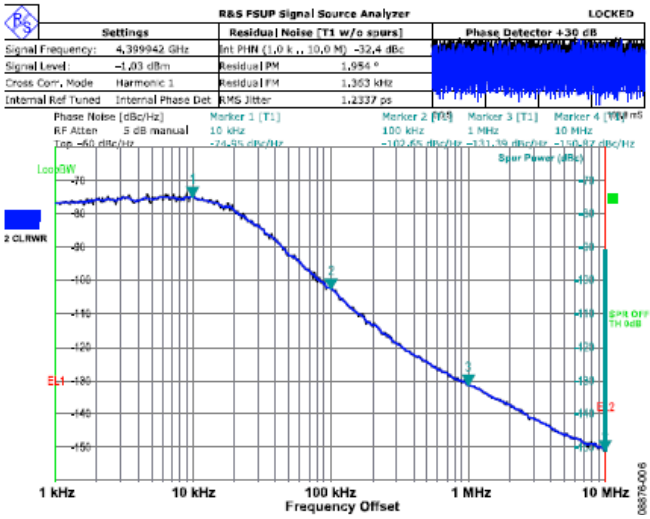


图 6. ADP150 输出噪声谱

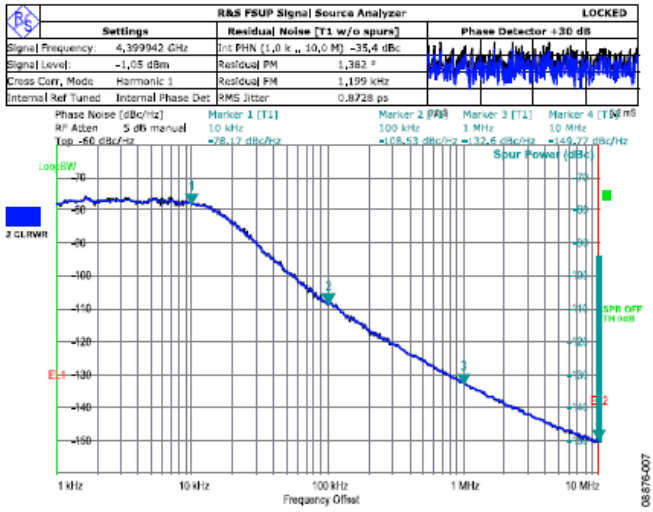


图 7. 在 4.4 GHz、采用 ADP150 调节器时 ADF4350 的相位噪声

通过专用信号源分析仪（例如Rohde & Schwarz FSUP）来比较VCO相位噪声。在 100 kHz偏移时，ADP3334 的测量结果为−102.6 dBc/Hz（图 6）；而采用相同配置时，ADP150 的测量结果为−108.5 dBc/Hz（图 7）。积分相位噪声也从 1.95°降为 1.4°均方根值。测量结果与计算结果具有非常好的相关性，清楚表明了利用ADP150 为ADF4350 供电的优势。

常见变化

如果需要，可以增加调节器，以便在电源之间实现更好的隔离。此外，也可以利用一个 ADF150 调节器为 ADF4350 整个器件供电。不过此时应当小心，确保不要超过单个 ADP150 调节器的最大额定电流。如果选择 ADF4350 的最低输出功率设置，这种配置是可行的。

进一步阅读

ADIsimPLL Design Tool

ADIsimPower Design Tool

Basso, C., C. Fourtet, and P. Kadanka. “Get the Best from Your Low-Dropout Regulator.” *EDN*, 18 Feb. 1999.

数据手册和评估板

ADF4350 Data Sheet

ADF4350 Evaluation Board

ADP150 Data Sheet

ADP3334 Data Sheet

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08876-0-4/10(0)

ANALOG DEVICES

www.analog.com

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和技术支持，请拨打 4006-100-006 或访问www.analog.com/zh/circuits。

连接/参考器件	
AD7606	8 通道 DAS，内置 16 位、双极性、同步采样 ADC
AD7606-6	6 通道 DAS，内置 16 位、双极性、同步采样 ADC
AD7606-4	4 通道 DAS，内置 16 位、双极性、同步采样 ADC
ADR421	精密、低噪声XFET®基准电压源

基于 16 位 8 通道DAS AD7606 的可扩展多通道同步采样数据采集系统(DAS)的布局考虑

电路功能与优势

在电力线路测量和保护系统中，需要对多相输配电网络的大量电流和电压通道进行同步采样。这些应用中，通道数量从 6 个到 64 个以上不等。AD7606 8 通道数据采集系统(DAS)集成 16 位双极性同步采样SAR ADC和片内过压保护功能，可大大简化信号调理电路，并减少器件数量、电路板面积和测量保护板的成本。高集成度使得每个AD7606 只需 9 个低值陶瓷去耦电容就能工作。

在测量和保护系统中，为了保持多相电力线网络的电流和电压通道之间的相位信息，必须具备同步采样能力。AD7606具有宽动态范围，是捕获欠压/欠流和过压/过流状况的理想器件。输入电压范围可以通过引脚编程设置为±5 V 或±10 V。

此电路笔记详细介绍针对采用多个AD7606 器件应用而推荐的印刷电路板(PCB)布局。该布局在通道间匹配和器件间匹配方面进行了优化，有助于简化高通道数系统的校准程序。当通道间匹配非常重要时，此电路可以使用 2.5 V内部基准电压源AD7606；而对于要求出色绝对精度的高通道数应用，此电路可以使用外部精密基准电压源ADR421，它具有高精度（B级：最大值±1 mV）、低漂移（B级：最大值 3 ppm/°C）、低噪声（典型值 1.75 μV p-p，0.1 Hz至 10 Hz）等特性。低噪声及出色的稳定性和精度特性使得ADR421非常适合高精度转换应用。这两个器件相结合，能够实现业界前所未有的集成度、通道密度和精度。

电路描述

AD7606 是一款集成式 8 通道数据采集系统，片内集成输入放大器、过压保护电路、二阶模拟抗混叠滤波器、模拟多路复用器、16 位 200 kSPS SAR ADC和一个数字滤波器。图 1所示电路包括两个AD7606 器件，可以配置为使用 2.5 V内部基准电压源或 2.5 V外部基准电压源ADR421。如果REF SELECT引脚接逻辑高电平，则选择内部基准电压源。如果REF SELECT引脚接逻辑低电平，则选择外部基准电压源。

电源要求如下：AV_{CC} = 5 V，V_{DRIVE} = 2.3 V至 5 V（取决于外部逻辑接口要求）。

本电路笔记描述一个评估板的布局和性能，其中内置两个AD7606，构成一个 16 通道数据采集系统。欲浏览完整的 16 通道DAS PC板文档，请访问：
www.analog.com/CN0148_PCB_Documentation。

为实现良好的通道间匹配和器件间匹配，模拟输入通道和器件去耦的对称布局非常重要。所示数据支持利用图 1所示 16 通道ADC实现的匹配性能。

16 通道 DAS 的双路 AD7606 板布局

在内置多个AD7606 器件的系统中，为确保器件之间的性能匹配良好，这些器件必须采用对称布局。图 2显示采用两个AD7606 器件的布局。

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

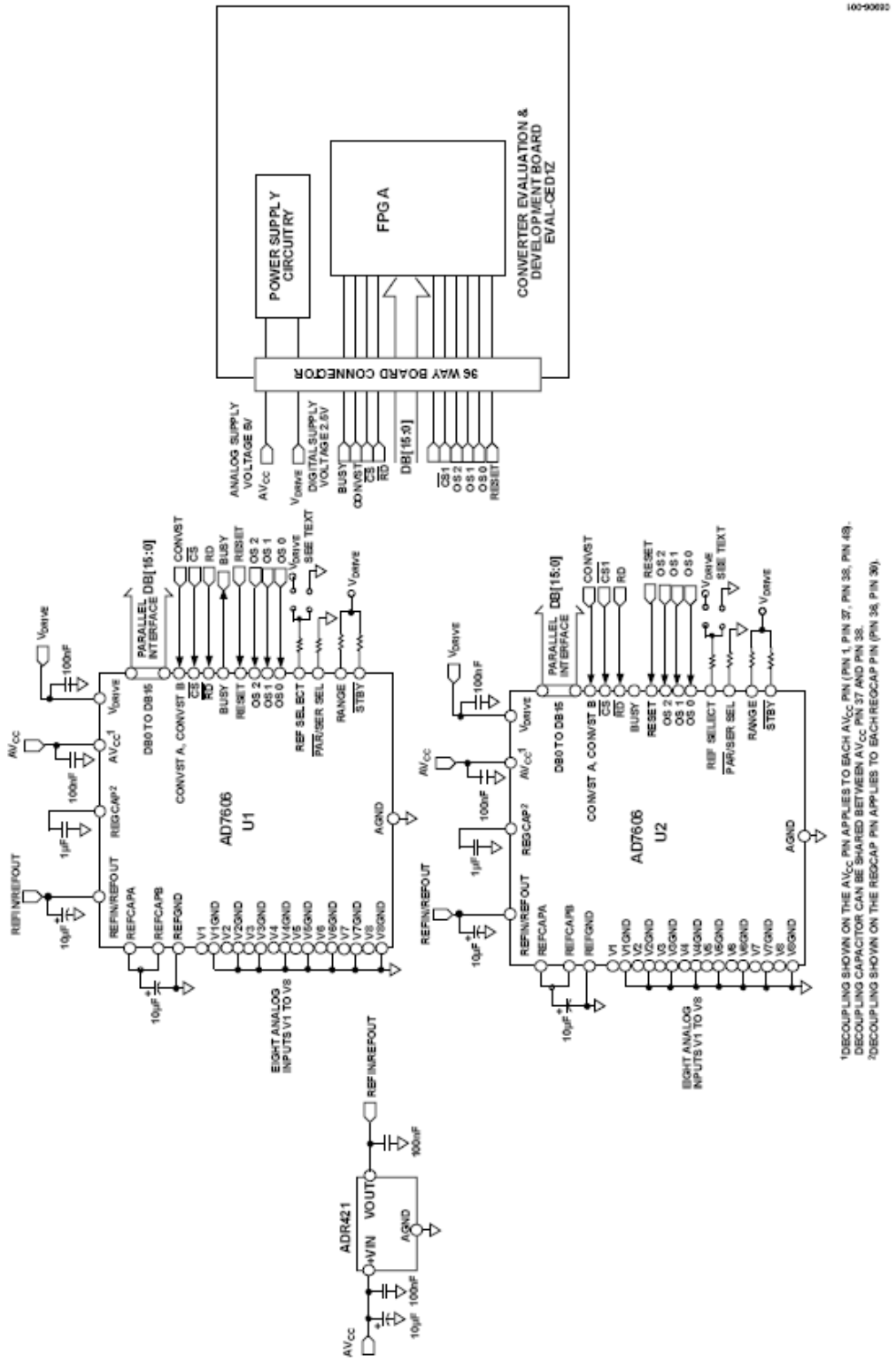


图 1.采用两个AD7606 8 通道DAS的 16 通道、16 位数据采集系统

（原理示意图，未显示所有连接。对于通道间和器件间匹配测试，器件之间的具体连接参见正文）

AV_{CC}电压平面沿两个器件的右侧布设，V_{DRIVE}电源走线沿两个AD7606 器件的左侧布设。基准电压芯片ADR421 位于两个AD7606 器件之间，基准电压走线向上布设到U2 的引脚 42，向下布设到U1 的引脚 42。使用实心接地层。这些对称布局原则适用于含有两个以上AD7606 器件的系统。AD7606 器件可以沿南北方向放置，基准电压位于器件的中间，基准电压走线则沿南北方向布设，类似于图 2。

良好的去耦也很重要，以便降低 AD7606 的电源阻抗，及其电源尖峰幅度。去耦电容应靠近（理想情况是紧靠）这些引脚及其对应接地引脚放置。

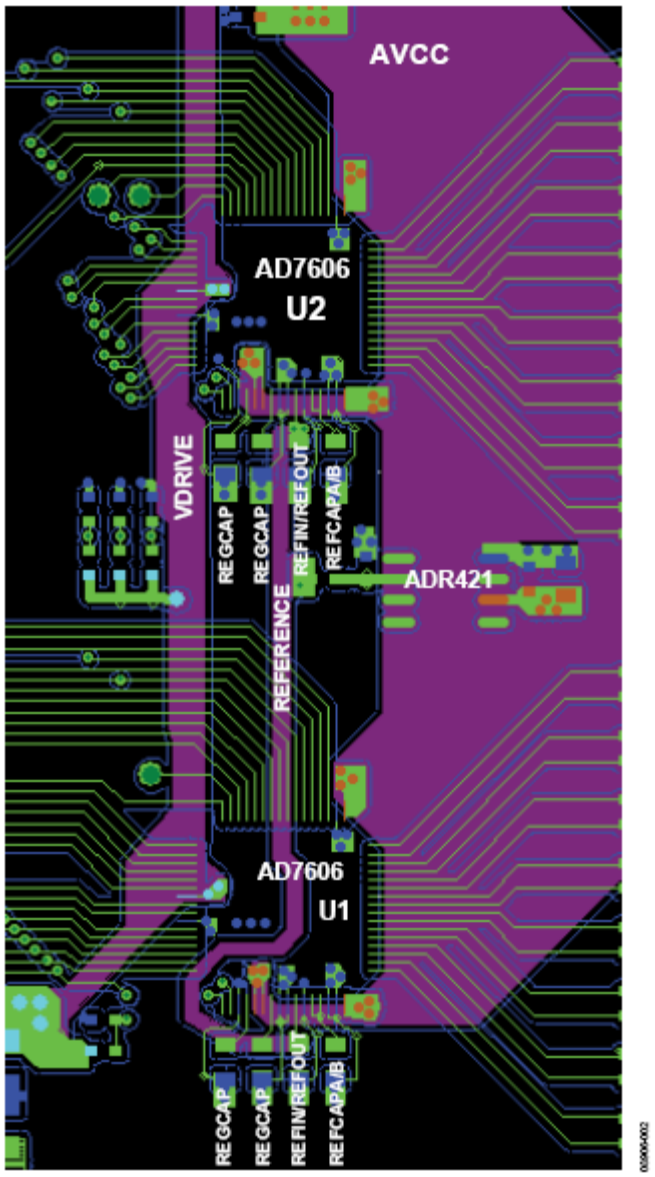


图 2.采用两个 AD7606 的 16 通道 DAS 的 PCB 布局

REFIN/REFOUT引脚和REFCAPA、REFCAPB引脚的去耦电容是攸关性能的重要电容，应尽可能靠近相应的AD7606 引脚。可能的话，应将这些电容放在电路板上与AD7606 器件相同的一侧。图 3显示AD7606 电路板顶层的建议去耦配置。所示的四个陶瓷电容是REFIN/REFOUT引脚、REGCAP引脚、REFCAPA引脚和REFCAPB引脚的去耦电容。这些电容沿南北方向放置，以便尽可能靠近相应的引脚。

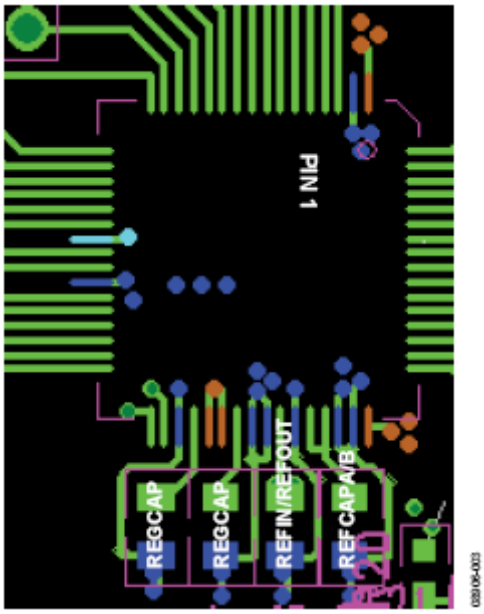


图 3.顶层去耦，显示了两个 REFCAPA 引脚、REFIN/REFOUT 引脚和 REFCAPA/B 引脚的去耦电容

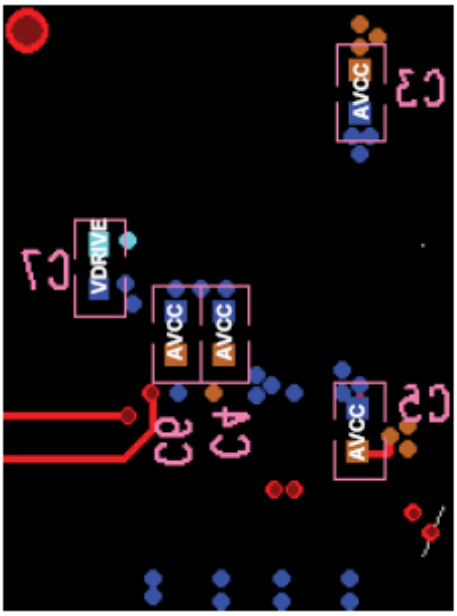


图 4.底层去耦，显示了四个 AVCC 引脚和 VDRIVE 引脚的去耦电容

图 4显示底层去耦配置，它用于四个AVCC引脚和VDRIVE引脚的去耦。使用多个过孔将引脚与其相应的去耦电容相连。AD7606 器件周围去耦电容的对称布局有利于器件间的性能匹配。多个过孔用来将电容焊盘和引脚焊盘接地及接到电压平面和基准电压走线。

16 通道系统的通道间匹配

在高通道数系统中，良好的通道间和器件间性能匹配可以大大简化校准程序。AD7606 器件、模拟输入通道和去耦电容的对称布局有助于多个器件之间的性能匹配。使用公共系统基准电压将能进一步增强系统的匹配性能。图 5显示所有输入接地时，用于测量板上 16 个通道之间性能匹配的电路配置。还有最多 7 个码的分布直方图，各通道直方图的中心为码 0，如图 6所示。

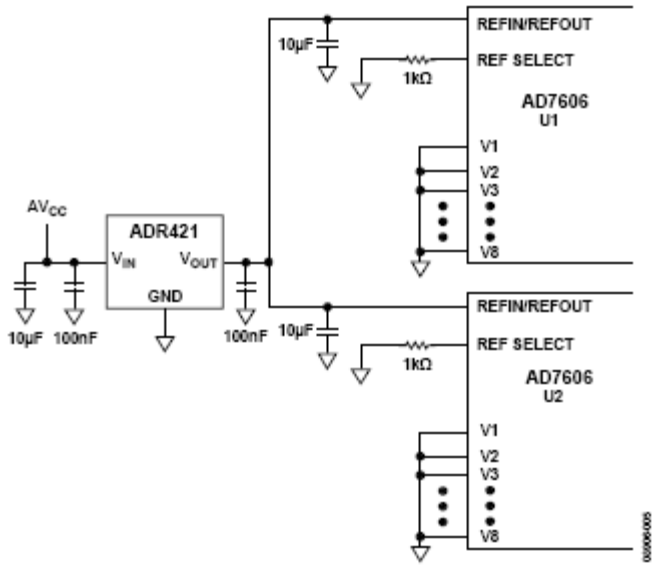


图 5.用于测试 16 通道系统通道间匹配的电路示意图，该系统采用两个 AD7606 和外部基准电压源 ADR421，所有输入接地

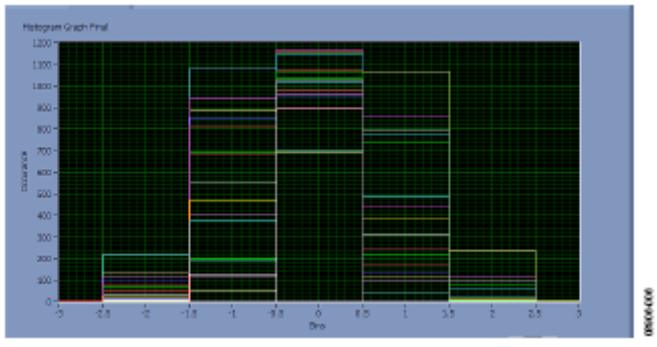


图 6. 图 5 所示电路的直方图，显示了使用外部基准电压源 ADR421 的 16 通道系统的通道间匹配性能

AD7606 内部基准电压源用作系统基准电压源

AD7606 内置一个 2.5 V基准电压源，经过内部放大，它可以为AD7606 ADC提供约 4.5 V的缓冲基准电压。在通道间和器件间匹配性能至关重要的高通道数应用中，可以用一个AD7606 的内部基准电压源为另一个AD7606 器件提供基准电压。在此配置中，U1 配置为在内部基准电压下工作，如图 7所示。

AD7606 U2 器件可配置为在外部基准电压源模式下工作。U1 REFIN/RFOUT 引脚提供的 2.5 V 基准电压路由至 U2 的 REFIN/REFOUT 引脚。一个 10 µF 去耦电容位于 AD7606 器件的 REFIN/REFOUT 引脚。在 AD7606 U1 和 U2 上，REFCAPA 和 REFCAPB 引脚短接在一起，并通过一个 10 µF 陶瓷电容去耦至 GND。

两个AD7606 器件均以 200 kSPS的采样速率工作，一个 7.5 V 直流信号施加于U1 的V1 和V2，如图 7所示。码的直方图如图 8所示。在同一器件的通道之间，平均输出码相差 1.2 个码。板上的所有 16 个通道以 200 kSPS速率进行转换。

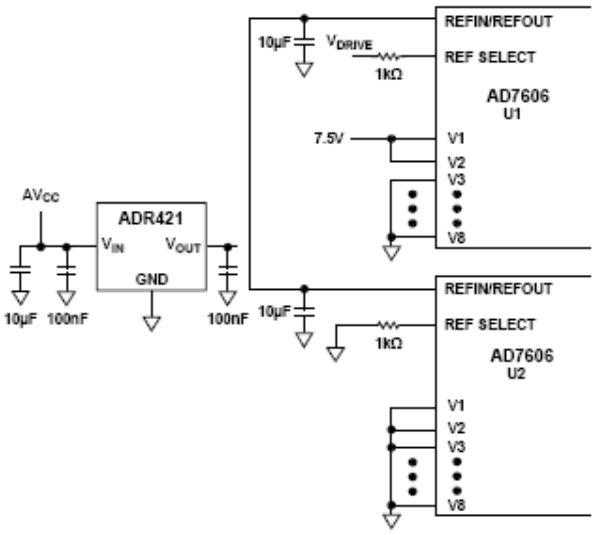


图 7.用于测试一个AD7606 通道间匹配的电路示意图，使用U1 内部基准电压源

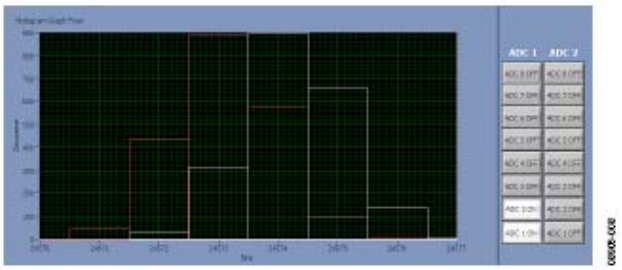


图 8. 图 7 所示电路的直方图

7.5 V信号施加于U1 的V1 和U2 的V1，板上的所有 16 个通道以 200 kSPS速率工作，如图 9的配置电路示意图所示。码的直方图如图 10所示。在不同器件的V1 通道之间，平均输出码相差 1.4 个码。

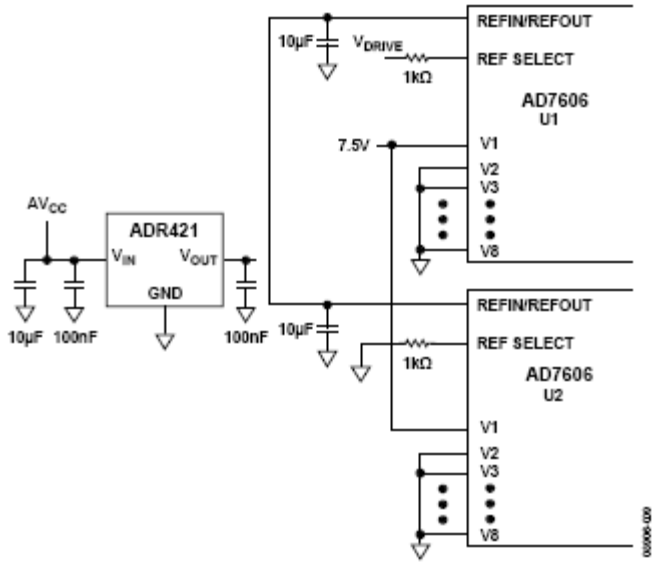


图 9.用于测试两个AD7606 之间器件间匹配的电路示意图，U1 内部基准电压源用作系统基准电压源

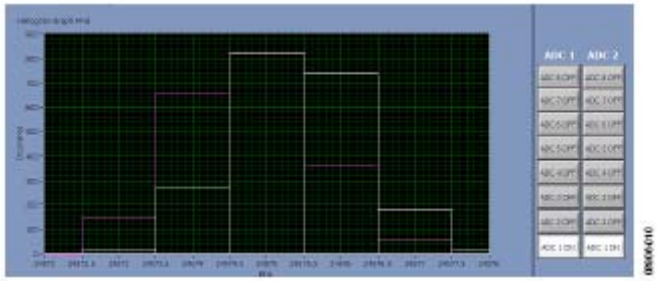


图 10. 图 9 所示电路的直方图

将一个 AD7606 的内部基准电压源用作系统基准电压源时，以上直方图显示，一个 AD7606 器件的通道之间以及多个器件的通道之间都具有非常好的匹配性能。

绝对精度

除了通道间匹配和器件间匹配外，如果 ADC 转换结果的绝对精度也非常重要，则应使用外部小容差、低漂移基准电压源作为系统基准电压源。在该电路中，ADR421 2.5 V 基准电压源用作系统基准电压源。

施加于 AD7606 器件的基准电压会影响 ADC 输出码：

$$Actual\ Ideal\ Code = \frac{V_{IN}}{10\ \text{V}} \times 2^{15} \times \frac{V_{REF}}{2.5\ \text{V}}$$

实际理想码的值会因温度而不同，具体取决于系统基准电压源的温度系数特性。在绝对精度非常重要的应用中，或者在希望避免通过复杂的温度校准程序实现绝对精度和通道匹配的应用中，应当使用 ADR421 等小容差、低漂移 2.5 V 基准电压源作为 AD7606 器件的系统基准电压源。

7.5 V直流电压施加于U1 的输入（V1 和V2），如图 11的电路所示，并使用外部基准电压源。U1 的两个通道的码直方图如图 12所示。两个通道的码直方图平均值相差 0.9 LSB。

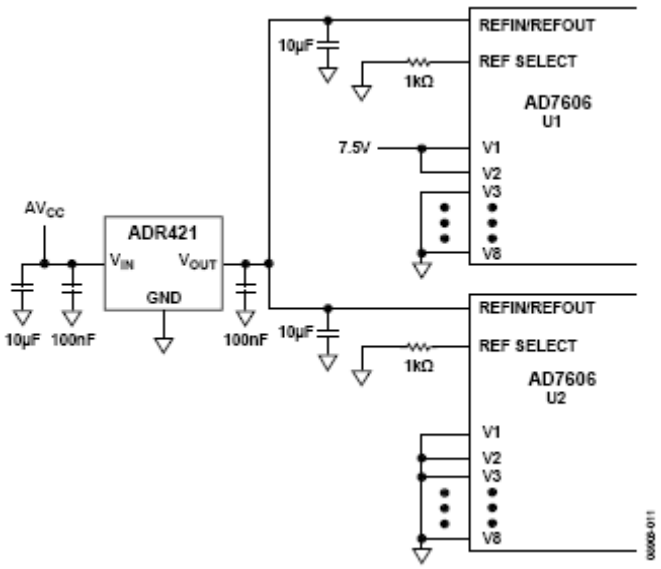


图 11.用于测试一个AD7607 通道间匹配的电路示意图，使用外部基准电压源

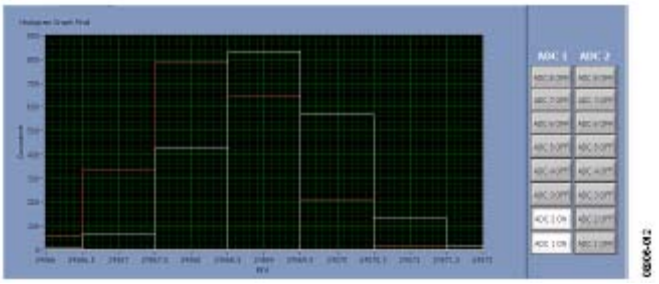


图 12. 图 11 所示电路的直方图

在用于测试器件间匹配的图 13所示电路中，7.5 V直流信号施加于U1 和U2 AD7606 器件的V1 通道，并使用外部基准电压源。两个AD7606 器件的两个V1 通道的码直方图如图 14所示。板上的所有 16 个通道以 200 kSPS吞吐速率工作。U1 和U2 的V1 通道之间的码直方图平均值相差 0.6 LSB。

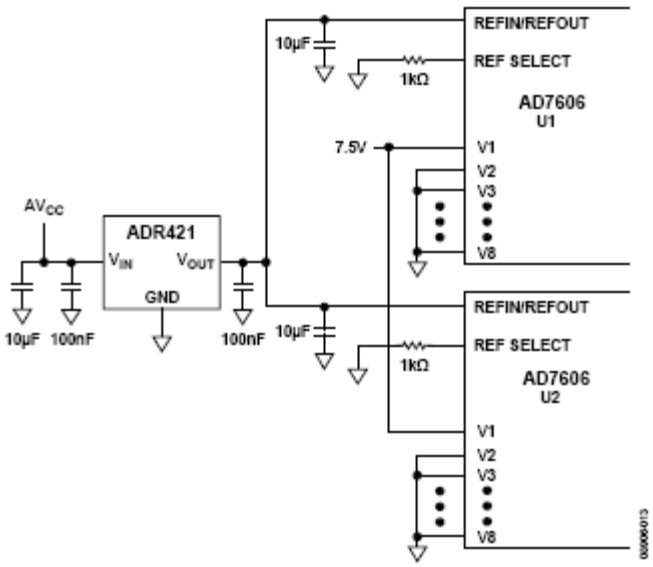


图 13.用于测试两个AD7606 器件间匹配的电路示意图，使用外部基准电压源

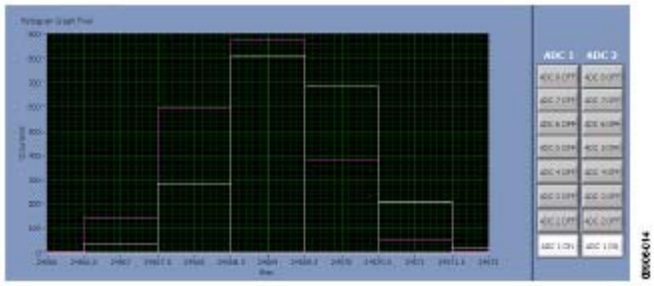


图 14.图 13 所示电路的直方图

以上直方图显示，采用 ADR421 外部系统基准电压源时，一个 AD7606 器件的直方图平均值间匹配和多个 AD7606 器件的直方图平均值间匹配均小于 1 LSB。

结论

本布局能够确保通过一个 AD7606 实现通道间良好匹配性能，并且同一 PC 板上的多个 AD7606 之间也具有良好的器件间匹配性能。AD7606 器件的对称布局，特别是去耦电容将有助于实现良好的通道间匹配和器件间匹配。在高通道数系统中，良好的通道间和器件间性能匹配意味着校准程序得以简化。

常见变化

AD7606 是一款 8 通道DAS，还可以使用AD7606-6（6 通道DAS）和AD7606-4（4 通道DAS）。AD7607是AD7606 的 14 位版本。其它基准电压源可以利用基准电压源选型和评估工具进行选择。

进一步阅读

MT-021 Tutorial, *Successive Approximation ADCs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Selection and Evaluation Tool. Analog Devices.

数据手册和评估板

16-Channel DAS PC Board Documentation

AD7606 Data Sheet

AD7606 Evaluation Board

AD7606-4 Data Sheet

AD7606-4 Evaluation Board

AD7606-6 Data Sheet

AD7606-6 Evaluation Board

ADR421 Data Sheet

EVAL-CED1Z Converter Evaluation and Development Board

修订历史

6/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08906sc-0-6/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD5370	40 通道、16 位电压输出 DAC
ADR431/ADR421	2.5 V 超低噪声基准电压源
ADR423	3 V 超低噪声基准电压源
ADR435	5 V 超低噪声基准电压源

利用 16 位电压输出 DAC AD5370 提供具有可编程工业电平输出范围的 40 通道输出

电路功能与优势

本电路采用多通道DAC配置，各组通道具有不同的输出范围。它利用AD5370提供 40 个DAC通道，具有 16 位分辨率。AD5370 经过配置，8 个通道具有±10 V的输出范围，另外 24 个通道具有−4 V至+8 V的输出范围。

AD5370 是业界唯一一款提供上述工业信号电平输出和灵活的多种输出范围的 40 通道、16 位分辨率DAC。它与XFET®系列低噪声精密基准电压源一起构成的解决方案，可提供业界领先的DAC通道密度、最小尺寸特性、灵活性和性能。

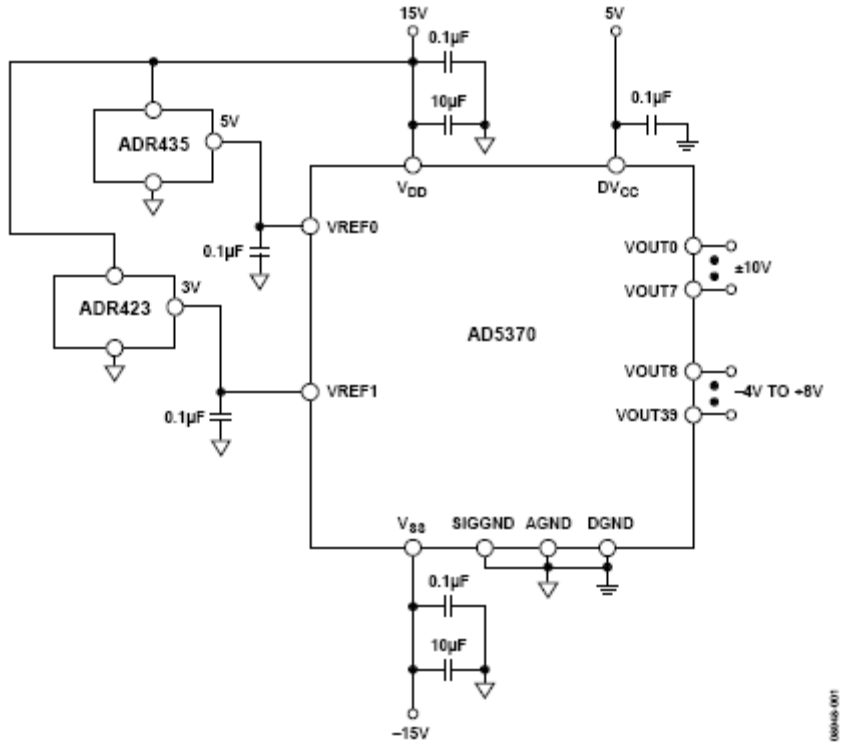


图 1. 利用AD5370 DAC提供具有可编程输出电压范围的 40 通道输出（原理示意图，未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

AD5370 是一款 40 通道、16 位 DAC，提供 64 引脚 LFCSP 和 64 引脚 LQFP 两种封装。它有两个基准电压输入引脚。VREF0 是 DAC 通道 VOUT0 至 VOUT7 的基准电压引脚，VREF1 是 DAC 通道 VOUT8 至 VOUT39 的基准电压引脚。

图 1所示为AD5370 的典型配置，它使用两个外部基准电压源。AD5370 的标称输出范围为基准电压的四倍。采用 3 V基准电压源时，AD5370 的默认偏移DAC寄存器值允许−4 V至+8 V的输出范围。采用 5 V基准电压源时，对VOUT0 至VOUT7 相关的偏移DAC寄存器进行编程，可提供±10 V的输出范围。ADR435为 5 V低噪声精密基准电压源。ADR423为 3 V低噪声精密基准电压源。按照图 1所示方式连接时，AD5370 的VOUT0 至VOUT7 将具有±10 V的输出范围，VOUT8 至VOUT39 将具有−4 V至+8 V的输出范围。AD5370 内置两个偏移DAC寄存器；利用这些寄存器，可以在器件功能与动态裕量的限制范围内调整输出范围的中间电平点。偏移DAC寄存器的默认值为 5461 (0x1555)，若采用 3 V基准电压源，则中间电平点为 2 V。由此将得到−4 V至+8 V的输出范围，即VOUT8 至VOUT39 的默认输出范围。若将偏移DAC 0 寄存器设为 8192 (0x2000)，则中间电平点为 0 V，使得VOUT0 至VOUT7 的输出范围为±10 V。

AD5370 十分灵活，利用材料清单上的同样器件，可以设计出具有多种不同输出范围的系统。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031和教程MT-101）。

常见变化

AD5371是AD5370 的 40 通道、14 位版本，提供三个基准电压输入引脚。AD5372和AD5373分别是AD5370 的 16 位和 14 位、32 通道版本。

本文所述电路可以使用上述任一款AD537x器件。需要时，也可以改用其它基准电压源以提供不同的输出范围。ADR421和ADR431均为 2.5 V基准电压源，可以用来提供±5 V输出。

进一步阅读

Kester, Walt. *The Data Conversion Handbook.* Chapters 3, 7. Analog Devices. 2005.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool. Analog Devices.

数据手册和评估板

AD5370 Data Sheet

AD5370 Evaluation Board

AD5371 Data Sheet

AD5372 Data Sheet

AD5373 Data Sheet

ADR421 Data Sheet

ADR423 Data Sheet

ADR431 Data Sheet

ADR435 Data Sheet

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08948-0-4/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD8318	1 MHz 至 8 GHz、70 dB 对数检波器/控制器
AD7887	2.7 V 至 5.25 V、微功耗、双通道、125 kSPS、12 位 ADC，采用 8 引脚 MSOP 封装
ADR421	精密、低噪声 2.5 V 基准电压源

利用对数检波器 AD8318 构建软件校准的 1 MHz 至 8 GHz、70 dB RF 功率测量系统

电路功能与优势

本电路用于测量 1 MHz 至 8 GHz 频率的 RF 功率，测量范围约为 60 dB。测量结果作为数字码在一个 12 位 ADC 的输出端提供，该 ADC 配有串行接口和集成基准电压源。RF 检波器的输出端可与 ADC 实现无缝接口，并使用 ADC 的大部分输入范围，而无需进一步调整。在数字域执行简单的 2 点系统校准。

对于 1 MHz至 6 GHz信号，AD8318 能保持精确的对数一致性，并能在最高 8 GHz下工作。典型输入范围为 60 dB (re: 50 Ω)，误差小于±1 dB。AD8318 的响应时间为 10 ns，能够检测 45 MHz以上的RF突发脉冲。在整个温度范围内，该器件具有极佳的对数截距稳定性(±0.5 dB)。

通过片内控制寄存器可将 AD7887 配置为单通道或双通道工作模式。在默认的单通道模式下，AD7887 可作为只读ADC工作，从而简化控制逻辑。

所示数据为两个器件在−40°C 至+85°C 温度范围内工作的情况。

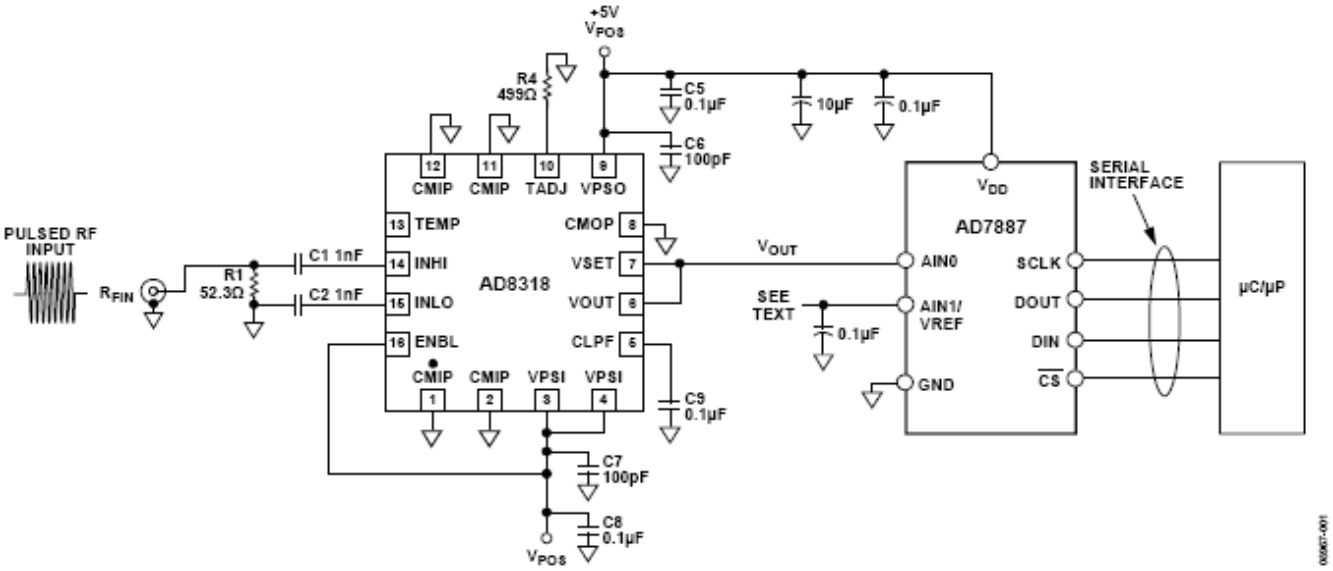


图 1. 软件校准的 RF 测量系统（原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

将受测的 RF 信号施加于 AD8318。该器件配置为所谓的“测量模式”，引脚 VSET 与 VOUT 相连。这种模式下，输出电压与输入信号电平呈线性 dB 关系（标称值为−24 mV/dB），典型输出电压范围为 0.5 V 至 2.1 V。

AD8318 的输出直接连到 12 位 ADC AD7887。该 ADC 使用自己的内部基准电压源，输入范围配置为 0 V 至 2.5 V，因此 LSB 大小为 610 μV。当 RF 检波器提供标称值−24 mV/dB 的斜率时，数字分辨率为 39.3 LSB/dB。由于分辨率如此高，因此调整来自 RF 检波器的 0.5 V 至 2.1 V 信号，以便恰好符合 ADC 的 0 V 至 2.5 V 范围并无多大意义。

该检波器的传递函数可以近似表示为以下方程式：

$$V_{OUT} = SLOPE \times (P_{IN} - Intercept)$$

其中，SLOPE为斜率，单位mV/dB（标称值−24 mV/dB）；Intercept为y轴截距，单位dBm（标称值 20 dBm）；PIN为输入功率，单位dBm。图 2 给出了检波器输出电压与输入功率的典型关系图。

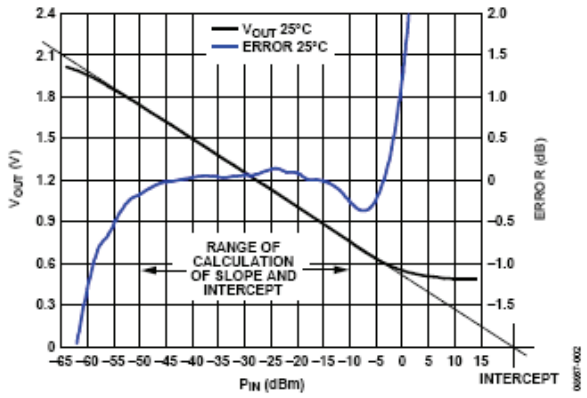


图 2. AD8318 输出电压与输入信号的典型关系

在 ADC 的输出端，该方程式可以表示为：

$$CODE_OUT = SLOPE_ADC \times (PIN - Intercept)$$

其中，SLOPE_ADC为码数/dBm，PIN和Intercept均用dBm表示。图 3 以输入功率与所观察到的ADC码的关系显示典型的检波器功率扫描情况。

由于斜率（SLOPE）和截距（Intercept）会随器件的不同而变化，因此需要执行系统级校准。校准方法是施加两个接近 AD8318 线性输入范围端点的已知信号电平，然后测量 ADC 的相应输出码。所选校准点应完全在器件的线性工作范围以内。

利用两个已知输入功率水平（PIN_1 和 PIN_2）及所观察到的对应 ADC 码（CODE_1 和 CODE_2），便可以通过下式计算 SLOPE_ADC 和 Intercept：

$$SLOPE_ADC = (CODE_2 - CODE_1)/(PIN_2 - PIN_1)$$

$$Intercept = CODE_2/(SLOPE_ADC \times PIN_2)$$

在工厂校准过程中计算并存储 SLOPE_ADC 和 Intercept 之后（存储在非易失性 RAM 中），就可以利用它们通过下式计算设备在现场工作时的未知输入功率水平 PIN：

$$PIN = (CODE_OUT/SLOPE_ADC) + Intercept$$

请注意，用于所示数据的校准点在−50 dBm 和−10 dBm。

另外还显示了 AD8318 RF 检波器的传递函数与上述方程式的差异，特别是在传递函数的端点处。这种差异（单位 dB）可以用下式表示：

$$Error\ (dB) = Measured\ Input\ Power - True\ Input\ Power = CODE_OUT/SLOPE_ADC) + Intercept - PIN_TRUE$$

其中，CODE_OUT 为 ADC 输出码；SLOPE_ADC 为所存储的 ADC 斜率，单位为码数/dBm；Intercept 为所存储的斜率；PIN_TRUE 为实际输入功率。

图 3 至 图 8 显示一个RF功率测量系统使用AD8318 和AD7887BR所能获得的系统性能。图中曲线反映的是RF输入功率(dBm)与ADC输出码和输出误差(dBm)的关系。生成这些曲线所用的数据是在各种输入功率电平、频率、温度以及使用ADC内部或外部基准电压源下测得的。从这些图还可以看出：当ADC使用低漂移外部基准电压源时，可以提高系统性能并降低温度所引起的漂移。关于使用外部基准电压源的更多详细信息，请参阅“常见变化”部分。

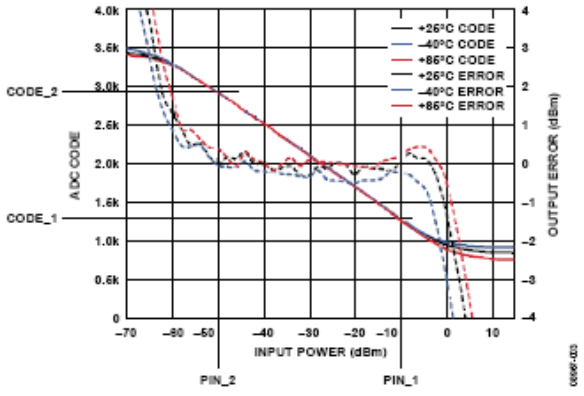


图 3. 输入 = 900 MHz，ADC 使用 2.5 V 内部基准电压源

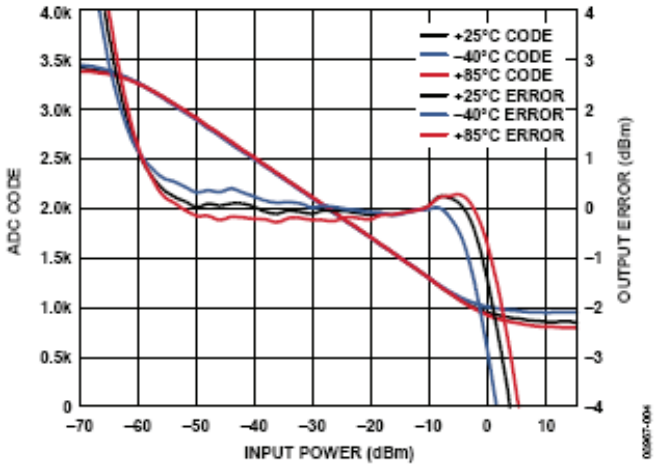


图 4. 输入 = 900 MHz，ADC 使用 2.5 V 外部基准电压源

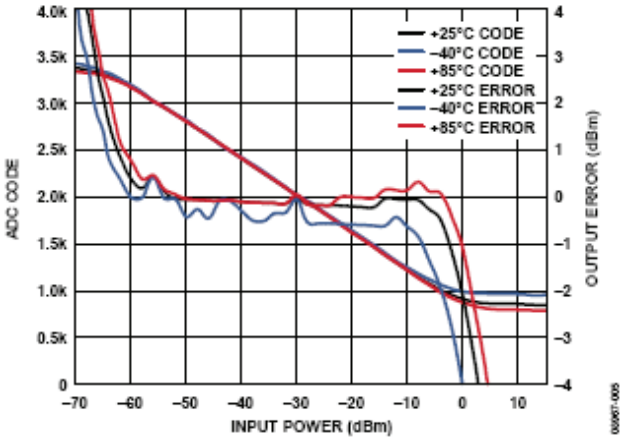


图 5. 输入 = 1.9 GHz，ADC 使用 2.5 V 内部基准电压源

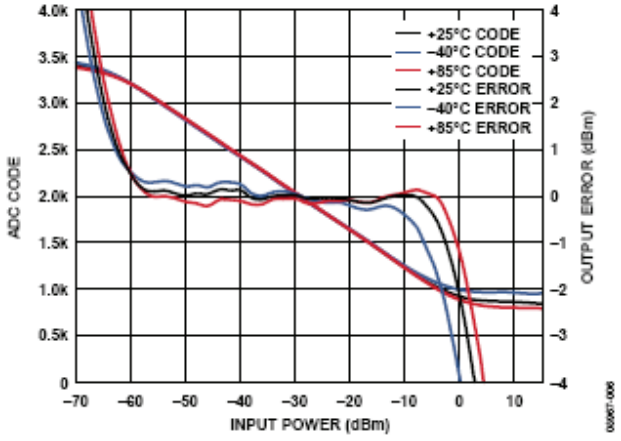


图 6. 输入 = 1.9 GHz，ADC 使用 2.5 V 外部基准电压源

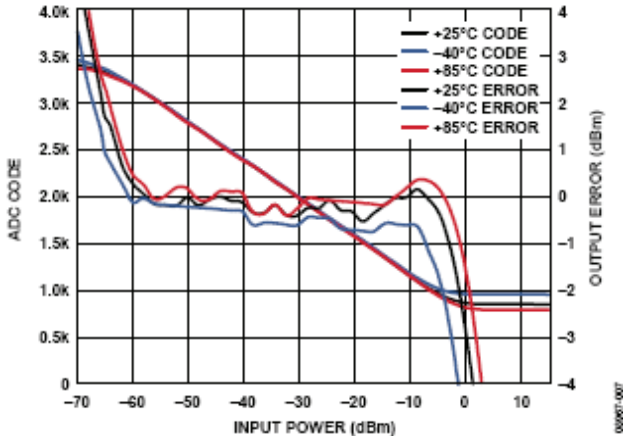


图 7. 输入 = 2.2 GHz，ADC 使用 2.5 V 内部基准电压源

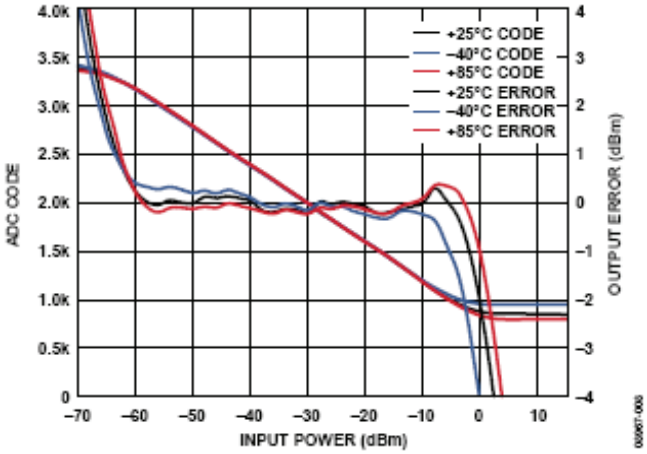


图 8. 输入 = 2.2 GHz，ADC 使用 2.5 V 外部基准电压源

测试设置由 AD8318-EVALZ 和 EVAL-AD7887CBZ 组成，安装了一个 AD7887BR，两个评估板利用 SMA 转 SMB 适配器电缆相连，然后置于 TestEquity Model 107 环境舱中。接下来，通过测试舱门中的插槽将一个评估控制板 2 (ECB2)连接到 AD7887 评估板。ECB2 用于提供电源，以及发送、接收、采集 AD7887 评估板的串行数据。ECB2 并行端口连接到一台笔记本电脑的扩展插口。该笔记本电脑用于在 ECB2 上加载、运行和查看 AD7887 评估软件。

AD8318 评估板所需的 RF 输入信号利用 Rhode & Schwartz SMT-03 RF 信号源产生。用 Agilent E3631A 电源为 AD8318 供电，并产生 AD7887 ADC 所用的外部基准电压。有关板配置的更多信息，请参考 AD7887 评估板原理图。

常见变化

AD7887 是一款双通道、12 位ADC，配有SPI接口。如果最终应用只需一个通道，则可以使用 12 位 AD7495。在需要多个ADC和DAC通道的多通道应用中，可以使用 AD7294。除提供四路 12 位DAC输出外，这款子系统芯片还含有 4 个非专用ADC通道、2 路高端电流检测输入和 3 个温度传感器。电流和温度测量结果经过数字转换后，可通过I^2C兼容接口读取。

利用外部 ADC 基准电压源可以改善该电路的温度稳定性。AD7887 的 2.5 V 内置基准电压源具有 50 ppm/°C 漂移，在 125°C 温度范围内漂移约 15 mV。检波器的斜率为−24 mV/dB，因此该 ADC 基准电压漂移将为预期温度漂移误差贡献大约±0.3 dB。在类似的温度范围内，AD8318 的温度漂移约为±0.5 dB（具体取决于频率，详情参见 AD8318 数据手册）。

如果使用外部基准电压源，建议考虑 2.5 V基准电压源 ADR421。它的温度漂移为 1 ppm/°C；在−40°C至+85°C范围内，基准电压变化只有 312 μV，这对系统整体温度稳定性的影响可以忽略不计。

如果动态范围要求较低，可以使用 AD8317 (55 dB)或 AD8319 (45 dB)对数检波器。

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-077 Tutorial, *Log Amp Basics*, Analog Devices.

MT-078 Tutorial, *High Speed Log Amps*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Whitlow, Dana. *Design and Operation of Automatic Gain Control Loops for Receivers in Modern Communications Systems*. Chapter 8. Analog Devices Wireless Seminar. 2006.

数据手册和评估板

AD7887 Data Sheet

AD7887 Evaluation Board

AD8318 Data Sheet

AD8318 Evaluation Board

ADR421 Data Sheet

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08967-0-4/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD5446/ AD5543	14/16 位、高带宽、串行接口 DAC
OP1177/ AD8510	精密、低噪声、低输入偏置电流运算放大器
ADR425/ ADR512	精密、低噪声 5 V/1.2 V 基准电压源

利用 DAC、运算放大器和 MOSFET 晶体管构建多功能高精度可编程电流源

电路功能与优势

数字控制电流源在许多应用中至关重要，如电源管理、电磁阀控制、电机控制、阻抗测量、传感器激励和脉搏血氧仪等。本文介绍三种利用 DAC、运算放大器和 MOSFET 晶体管构建支持串行接口数字控制的电流源。

所选DAC为配有标准串行接口的高分辨率（14 或 16 位）、低功耗CMOS。16位DAC AD5543 提供超紧凑(3 mm × 4.7 mm)的 8 引脚MSOP和 8 引脚SOIC两种封装。14 位DAC AD5446 提供小型 10 引脚MSOP封装。这两款DAC均与大多数DSP接口标准兼容，而且兼容SPI、QSPI和MICROWIRE。外部基准电压输入允许输出电平可以有许多变化，最高可达 10 V。

器件组合实现了业界领先的小 PC 板面积、低成本、高分辨率特性。三种设计均提供低风险解决方案，并使用业界标准器件。

电路描述

所有三个电路的DAC都需要 5 V单电源，运算放大器需要±15 V电源。一些电路可能需要一个精确的外部基准电压源（参见教程 MT-087）。

各电路均有两级。第一级是输入级，由DAC和运算放大器构成。第二级是N沟道MOSFET晶体管输出级（图 1 和 图 2），它响应发送至系统的数字字而提供电流。

如 图 1 所示，电路的输入级由电流输出DAC (AD5446)和运算放大器(AD8510)构成。它转换命令字并驱动晶体管，此外还调制施加于单电阻的电压。命令字通过SPI接口发送。

输出级由N沟道MOSFET晶体管(NTE4153N)构成，它可提供高于运算放大器和单电阻输出的电流。单电阻R1 在电压施加于其引脚时产生电流。晶体管调节该电流。

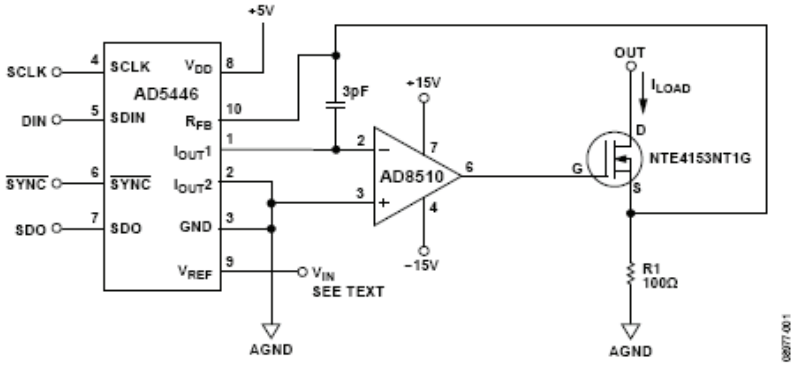


图 1. 使用电流输出 DAC 的电流源（未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

负载电流为：

$$I_{LOAD} = \frac{D \times V_{IN}}{R1 \times (1 + R1/R_{DAC})}$$

其中 D 为载入 DAC 数字字的小数表示。不过，R_{DAC} >> R1（R_{DAC} 标称值为 9 kΩ），因此负载电流可以近似表示为：

$$I_{LOAD} = \frac{D \times V_{IN}}{R1}$$

当R1 = 100 Ω且V_{IN} = 5 V时，ILOAD可在 0 mA至 50 mA范围内进行编程，分辨率为 3 μA（14 位时的 1 LSB）。输出电源电压约为 20 V，受MOSFET晶体管击穿电压的限制。ADR425是非常适用于本电路的 5 V低功耗精密基准电压源。

图 2 所示电路也使用AD5446 DAC。但是，此时该DAC在“反向”或电压模式下工作，通过使用 ADR512 等 1.2 V基准电压源提供电压输出。

DAC输出电压在引脚 9 上提供，其范围为 0 V至 1.2 V。有关“反向“电压工作模式的更多信息，请参考 AD5446 数据手册。

该电路所用的运算放大器为 OP1177，它是一款高精度、失调电压非常低（最大值 60 μV）的器件。当DAC在电压输出模式工作时，低失调电压非常重要。

N沟道 MOSFET 晶体管与运算放大器共同构成高电流输出跟随器电路。

从晶体管源引脚到运算放大器输入的负反馈调节流经 R1 的电流值。

负载电流为：

$$I_{LOAD} = \frac{V_{IN} \times D}{R1}$$

当 R1 = 10 Ω 且 V_{IN} = 1.2 V 时，ILOAD 可在 0 mA 至 120 mA 范围内进行编程，分辨率为 7 μA（14 位时的 1 LSB）。

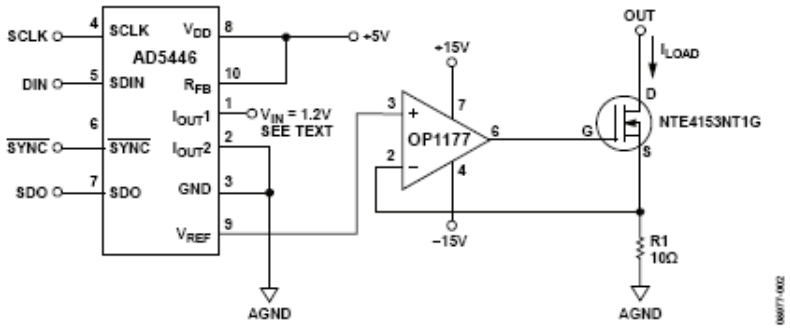


图 2. 使用电流输出 DAC 的电流源，其中 DAC 连接为“反向”电压模式（未显示去耦和所有连接）

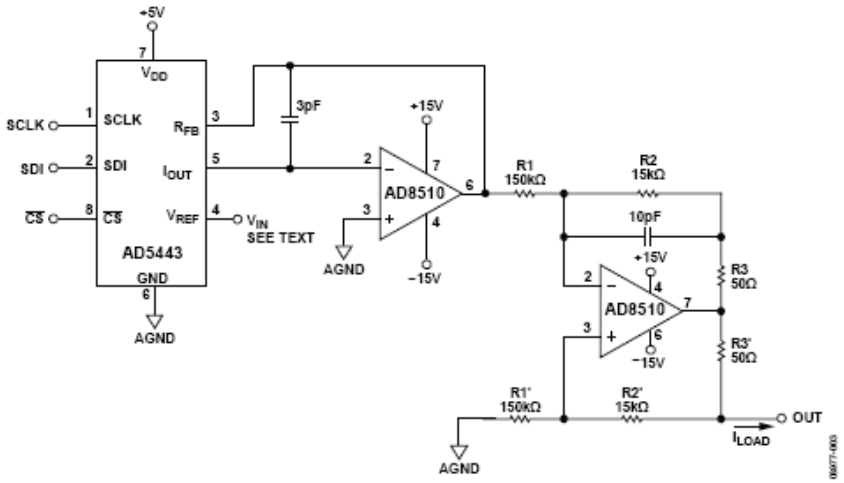


图 3. 基于 Howland 电流源的双极性电流源（未显示去耦和所有连接）

第三个电路如 图 3 所示，它使用 16 位DAC AD5543 作为输入级，并使用Howland电流泵电路作为输出级。与MOSFET输出相比，Howland电流泵有两个优势：高输出阻抗和提供双极性输出电流的能力。为了提高稳定性，该电路一般是对称的。因此，R1 = R1'，R2 = R2'，R3 = R3'。

The load current is

$$I_{LOAD} = \frac{V_{IN} \times D \times (R2 + R3)}{R1 \times R3}$$

Output impedance is

$$Z_{OUT} = \frac{R1' R3 \times (R1 + R2)}{R1 \times (R2' + R3') - R1' \times (R2 + R3)}$$

当 R1 = 150 kΩ、R2 = 15 kΩ、R3 = 50 Ω 且 V_{IN} = 5 V 时，I_{LOAD} 可在 0 mA 至 20 mA 范围内进行编程，分辨率为 300 μA（16 位时的 1 LSB），而且该电路具有非常高的输出阻抗。

为了适当分开DAC与运算放大器并达到理想的性能，所有三个电路都必须采用出色的布局、接地和去耦技术。（请参考教程 MT-031 和 MT-101）。

常见变化

为了获得更大或更小的电流输出范围，两个电路均可以使用其它基准电压源（参见 基准电压源选择和评估向导）。请注意，由于DAC架构原因，正基准电压输入将产生负输出电流。虽然许多DAC都可以用来优化设计的速度、精度等特性，但AD5543 和AD5446 之类的CMOS电流输出DAC可提供更大的灵活性和低风险解决方案。

至于运算放大器，如果设计的输出信号范围相对较小，则 CMOS 放大器应当是合适的。如果需要高输入阻抗，FET 输入运算放大器是不错的选择。无论何种情况，均需要精密放大器来保持 14 位至 16 位精度。

进一步阅读

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-087 Tutorial, *Voltage References*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Selection and Evaluation Wizard

数据手册和评估板

AD5446 Data Sheet

AD5446 Evaluation Board

AD5543 Data Sheet

AD5543 Evaluation Board

AD5553 Data Sheet

AD5553 Evaluation Board

AD8510 Data Sheet

ADR425 Data Sheet

ADR512 Data Sheet

OP1177 Data Sheet

修订历史

4/10—Revision 0: Initial Release

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08977-0-4/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD9552	振荡器频率上变频器
ADCLK854	LVDS/CMOS 时钟扇出缓冲器

引脚可编程输出频率、输出逻辑电平和扇出功能的时钟分配电路

电路功能与优势

振荡器上变频器AD9552和LVDS/CMOS时钟扇出缓冲器ADCLK854共同构成灵活的引脚可编程时钟分配解决方案。AD9552 配有一个SPI端口，用于对器件进行编程。此接口支持最高达 900 MHz的宽输出频率范围。另一方面，它也可以通过引脚编程，从而简化许多不需要软件可编程性能的设计应用。

在引脚可编程模式下，最多可提供 64 种标准输出频率，具体视输入频率选择而定。因此，AD9552 可以像频率引脚可编程VCXO一样工作。此外，AD9552 还能采用输入端的晶体谐振器工作，以提供更大的灵活性。AD9552 的简化框图如图1所示。

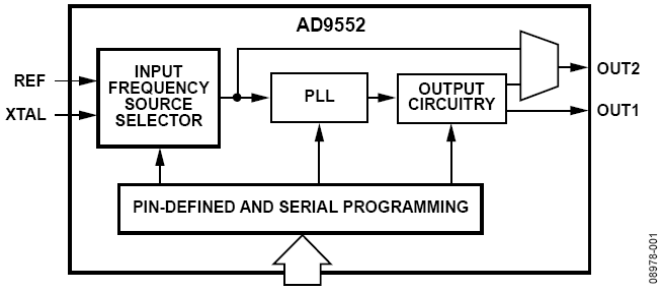


图 1. 振荡器上变频器AD9552 简化框图

ADCLK854 是一款时钟扇出缓冲器，其LVDS和 1.8 V CMOS输出均可通过引脚进行编程。ADCLK854 提供最多 12 路LVDS输出、24 路CMOS输出或二者的组合。如果需要较少的输出和/或不同的输出逻辑选择，可以用ADI公司其它几个时钟扇出缓冲器代替ADCLK854。ADCLK854 简化框图如图 2所示。

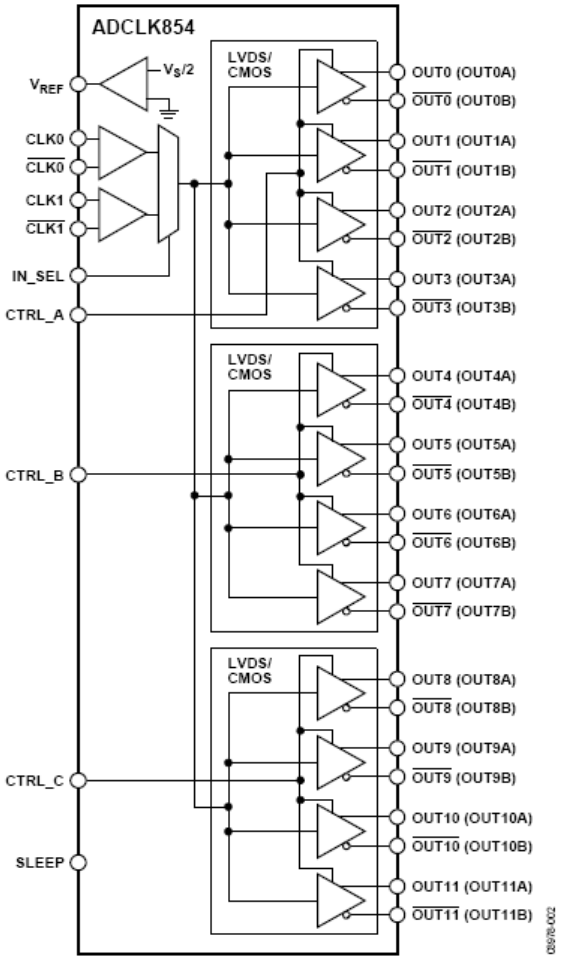


图 2. 时钟扇出缓冲器ADCLK854 简化框图

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

图 3的简化电路显示AD9552 与ADCLK854 客户评估板之间的设置。AD9552 可采用 26 MHz晶体谐振器工作。然后，AD9552 LVPECL输出驱动ADCLK854 评估板，以实现LVDS和/或CMOS扇出功能。选择LVPECL输出是因为它具有较低的抖动和相位噪声。

对于低抖动时钟分配，AD9552 和ADCLK854 是非常合适的组合。两款器件均具有引脚可编程特性，因而可实现独立的时钟发生器解决方案，无需将接口控制线连回FPGA或微控制器。此外，两款器件的尺寸均很小。图 3给出了简化电路框图。有关内部连接和材料清单的详细信息，请参考AD9552 评估板和ADCLK854 评估板文档。

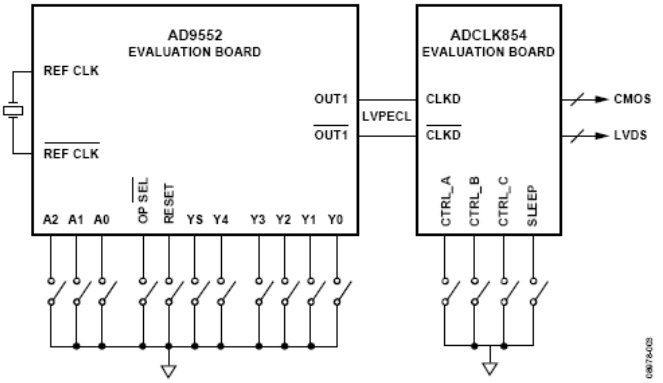


图 3. AD9552 和ADCLK854 电路组合示意图

下面的程序说明如何使用板上跳线和拨动开关对 AD9552 评估板进行手动编程，以便设置用于所选输入和输出频率的逻辑电平。本例中，晶振频率为 26 MHz，输出频率为 625 MHz。

1. 确保跳线 JMP3 处于手动控制位置。
2. 确认连接器 P2 上的所有五个跳线均已移除。
3. 将 S3 拨动开关的位置设为 0111，表示在使用 26 MHz 晶振。
4. 将 S2 拨动开关的位置设为 0010，并将 S1 拨动开关的位置设为 0011。
5. 将示波器、频谱分析仪或其它实验室设备与板右上侧 J3 至 J6 SMA 连接器中的任一个相连。
6. 将评估板插入 USB 端口，以提供电源。
7. OUT1 SMA 连接器上应能观察到 625 MHz 的频率。
8. 如果需要其它输出频率，请从 USB 端口断开。然后改变拨动开关设置，再次连接 USB 端口。

每次设置拨动开关之后，必须移除USB电缆，使AD9552 断电，以便对AD9552 重新编程。有关引脚编程的详细说明，请参考AD9552 数据手册。

ADCLK854 输出也是引脚可编程的，可提供最多 12 路差分LVDS输出或 24 路单端 1.8 V CMOS输出。跳线CTRL_A、CTRL_B、CTRL_C和SLEEP用于配置输出。欲将输出配置为所需设置，请参考表 1。

表 1. ADCLK854 Configuration

CTRL_A	Logic 0 = LVDS; Logic 1 = CMOS	Output 0 to Output 3
CTRL_B	Logic 0 = LVDS; Logic 1 = CMOS	Output 4 to Output 7
CTRL_C	Logic 0 = LVDS; Logic 1 = CMOS	Output 8 to Output 11
SLEEP	Logic 0 = LVDS; Logic 1 = CMOS	Output 0 to Output 11

以下图 4和图 5中的绝对相位噪声和频谱图来自时钟扇出缓冲器ADCLK854 的LVDS输出。

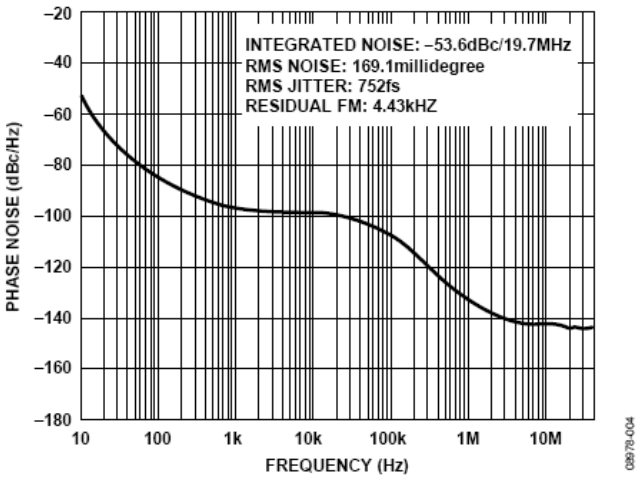


图 4. 625 MHz时的ADCLK854 LVDS输出相位噪声（杂散关闭）

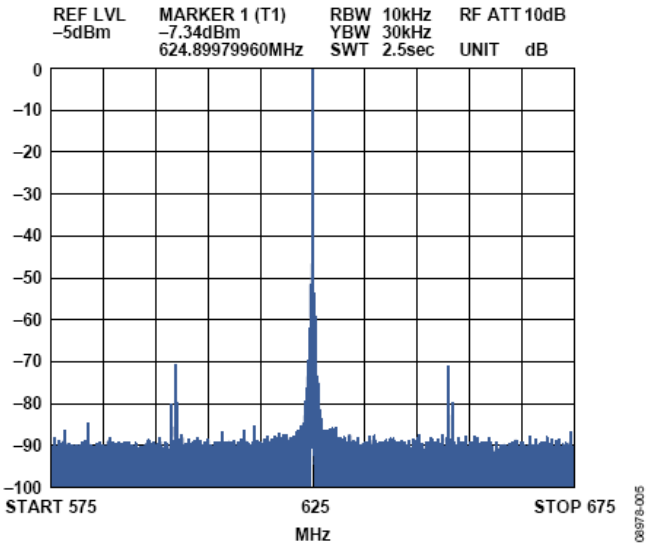


图 5. 使用ADCLK854 评估板的ADCLK854 输出频谱（LVDS输出）

常见变化

ADI公司提供各种时钟分配芯片和时钟缓冲器。更多信息请访问www.analog.com/zh/clock。

进一步阅读

AN-1051 Application Note, *Reference Design for the AD9553 Oscillator Frequency Up Converter*, Analog Devices.

AN-0988 Application Note, *The AD9552: A Programmable Crystal Oscillator for Network Clocking Applications*, Analog Devices.

Kester, Walt. 2005. *The Data Conversion Handbook*. Chapters 6 and 7. Analog Devices.

Kester, Walt. 2006. *High Speed System Applications*. Chapter 2, "Optimizing Data Converter Interfaces." Analog Devices.

Kester, Walt. 2006. *High Speed System Applications*. Chapter 3, "DACs, DDSs, PLLs, and Clock Distribution." Analog Devices.

MT-007 Tutorial, *Aperture Time, Aperture Jitter, Aperture Delay Time—Removing the Confusion*, Analog Devices.

MT-008 Tutorial, *Converting Oscillator Phase Noise to Time Jitter*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-085 Tutorial, *Fundamentals of Direct Digital Synthesis (DDS)*. Analog Devices.

MT-086 Tutorial, *Fundamentals of Phase Locked Loops (PLL)*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

数据手册和评估板

AD9552 Data Sheet

AD9552 Evaluation Board

ADCLK854 Data Sheet

ADCLK854 Evaluation Board

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08978-0-4/10(0)

ANALOG DEVICES

www.analog.com

电路笔记
CN-0153

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADuC7122	基于 ARM7 的微控制器，内置 12 位、1 MSPS SAR ADC、VDAC 和 PWM
ADP3333	3.3 V 输出线性调节器

利用精密模拟微控制器 ADuC7122 和外部热敏电阻构建基于 USB 的温度监控器

电路功能与优势

本电路显示如何在精密热敏电阻温度监控应用中使用精密模拟微控制器ADuC7122。ADuC7122 集成多通道 12 位SAR ADC、12 个 12 位DAC、1.2 V内部基准电压源、ARM7 内核、126 kB闪存、8 kB SRAM以及各种数字外设，例如UART、定时器、SPI和两个I2C接口等。它与一个 4.7 kΩ热敏电阻相连。

ADuC7122 采用 7 mm × 7 mm、108 引脚 BGA 小型封装，因此整个电路可以放在极小的 PCB 上，从而进一步降低成本。

热敏电阻是对温度敏感的低成本电阻，功能与 RTD 相似，由固体半导体材料构成，具有正或负温度系数。热敏电阻价格低廉，灵敏度高，可以检测 RTD 或热电偶无法观察到的细微温度变化。然而，热敏电阻具有高度非线性特征；因此，如果不采用线性化技术，它只能应用于非常窄的温度范围。电路线性化技术可以通过软件实现，但这不在本文讨论范围之内。

尽管具有功能强大的 ARM7 内核和高速 SAR ADC，但 ADuC7122 仍是一款低功耗解决方案。当 ARM7 内核在 326.4 kHz 工作、主 ADC 有效并测量外部温度传感器时，整个电路的典型功耗为 7 mA。在两次温度测量之间可以关断 ADC 和/或微控制器，使功耗进一步降低。

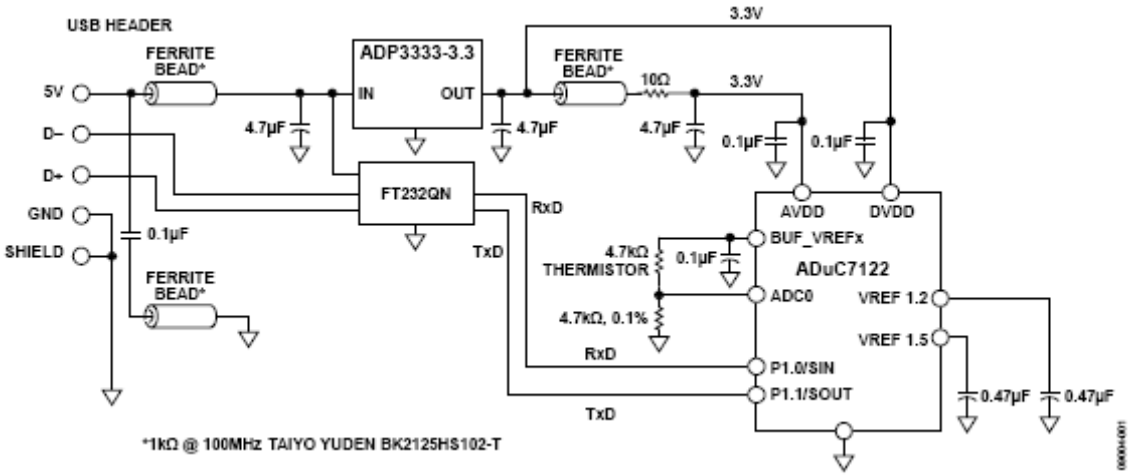


图 1.与一个热敏电阻接口、用作温度监控器的 ADuC7122（原理示意图，未显示所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

图 1所示电路完全通过USB接口供电。利用 3.3 V低压差线性调节器ADP3333，可将USB接口提供的 5 V电源调节至 3.3 V，进而向ADuC7122 提供DVDD电压。ADuC7122 的AVDD电源经过额外滤波处理，如图所示。在线性调节器的输入端也放置一个滤波器，对USB电源进行滤波。

本应用中用到 ADuC7122 的下列特性：

- 12 位 SAR ADC
- ARM7TDMI®内核：功能强大的 16/32 位 ARM7 内核集成了 126 kB 闪存和 SRAM 存储器，用来运行用户代码，可配置并控制 ADC，对来自热敏电阻传感器的信号进行模数转换处理，以及控制 UART/USB 接口的通信。
- UART：UART 用作与 PC 主机的通信接口。
- 两个外部开关\按钮（未显示）用来强制该器件进入闪存引导模式：使 DOWNLOAD 处于低电平，同时切换 RESET 开关，ADuC7122 将进入引导模式，而不是正常的用户模式。在引导模式下，通过 USB 接口并利用 I2CWSD 工具可以对内部闪存重新编程。
- BUF_VREF：带隙基准电压源也通过缓冲连接到 BUF_VREF1 和 BUF_VREF2 引脚，用作系统中其它电路的基准电压源。这些引脚需连接至少 0.1 μF 的电容，以降低噪声。

本电路所用的热敏电阻为 4.7 kΩ电阻，型号为NCP18XM472。它采用 0603 表贴封装。25°C时，图 2电路所用热敏电阻具有以下特性：β = 3500（β参数描述电阻与温度的关系），电阻(R_{25}) = 4.7 kΩ。

ADuC7122 的USB接口通过FT232R UART转USB实现，它将USB信号直接转换为UART协议。

除图 1所示的去耦外，USB电缆本身还应采用铁氧体磁珠来增强EMI/RFI保护功能。本电路所用铁氧体磁珠为Taiyo Yuden BK2125HS102-T，它在 100 MHz时的阻抗为 1000 Ω。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031、教程MT-101及ADuC7122 评估板布局）。

图 2中的输入热敏电阻电路旨在产生 0°C至 90°C的精确温度测量结果。请注意，此系统不含温度校正。该电路包含一个简单的热敏电阻电路，其不具备电路线性化功能。如果采用线性化技术，它可以在更广的温度范围内工作，不过这会降低传感器的分辨率。

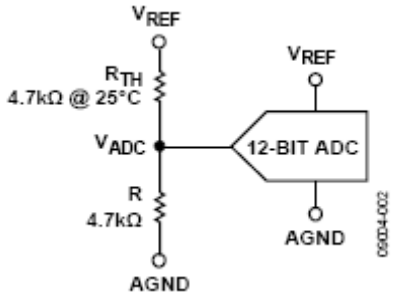


图 2. 利用 ADuC7122 实现简单温度传感器电路

图 2所示电路采用分压器配置，因而可以将ADC结果D转换为R_{TH}（热敏电阻）的电阻测量结果，计算公式如下：

$$V_{ADC} = V_{REF} \times [R/(R + R_{TH})]$$
$$D = 2^N \times (V_{ADC} / V_{REF})$$
$$R_{TH} = R \times [(2^N/D) - 1]$$

计算出热敏电阻的电阻值之后，就可以利用 Steinhart-Hart 方程确定传感器的当前温度。

ADuC7122 使用以下公式确定传感器温度：

$$T_2 = \frac{\frac{(T_1 \times \beta)}{\ln\left(\frac{R_{25}}{R_{TH}}\right)}}{\frac{\beta}{\ln\left(\frac{R_{25}}{R_{TH}}\right)} - T_1}$$

其中：

T_2 = 未知温度

T_1 = 298K

β = 298K 或 25°C 时热敏电阻的 β 参数，β = 3500

R_{25} = 298K 或 25°C 时热敏电阻的电阻值，R_{25} = 4.7 kΩ

R_{TH} = 通过以上公式计算出的未知温度时热敏电阻的电阻值

图3显示ADuC7122对图2所示热敏电阻传感器的响应与温度的关系。

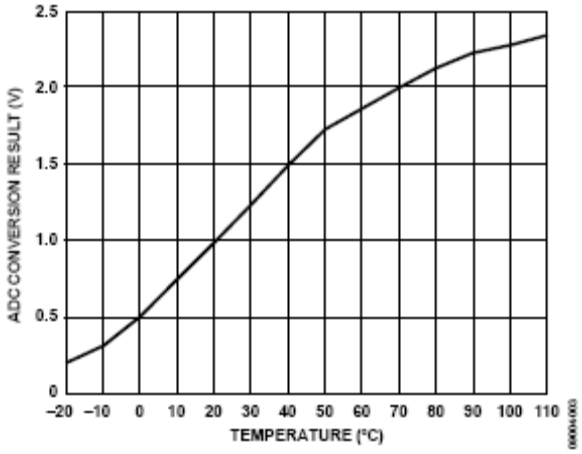


图3.利用ADC0得到的ADuC7122热敏电阻传感器测量输出(转换为V)与温度的关系

代码说明

用于测试本电路的源代码和“超级终端”配置文件可从以下网址下载（zip压缩文件）：
www.analog.com/CN0153_Source_Code。

UART配置为波特率9600、8数据位、无极性、无流量控制。如果本电路直接与PC相连，则可以使用“超级终端”(HyperTerminal)等通信端口查看程序来查看该程序发送给UART的结果（请参考图4）。源代码附有注释说明，方便了解、使用。可利用Keil µVision 3应用程序对代码进行编译和测试。

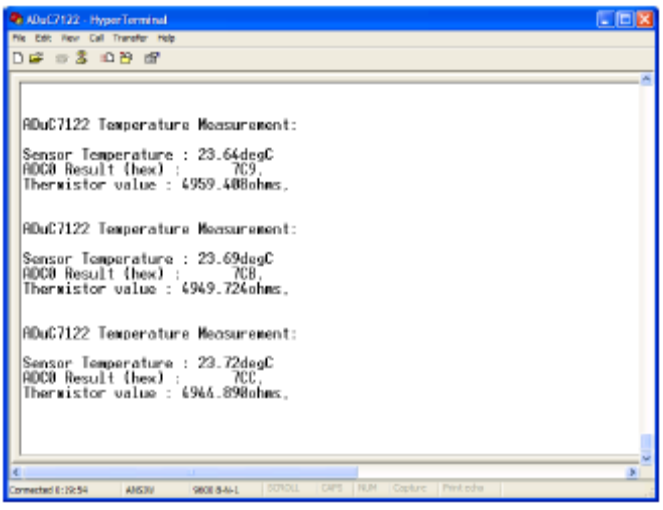


图4. “超级终端”通信端口查看程序的输出

常见变化

ADP120 (2.5 V)可以代替ADP3333 (3.3 V)，前者具有更宽的工作温度范围(−40°C至+125°C)，功耗更低(典型值为20 µA，而后者为70 µA)，但最大输入电压较低（前者为5.5 V，后者为12 V）。请注意，ADuC7122可以通过标准JTAG接口编程或调试。对于标准UART至RS-232接口，可以用ADM3202等器件代替FT232R收发器，前者需采用3 V电源供电。

本笔记所述的热敏电阻电路经过适当调整，可以配合其它精密模拟微控制器工作，例如ADuC7020系列、ADuC7023和ADuC7061系列。

进一步阅读

Source code zip file: www.analog.com/CN0153_Source_Code
ADIsimPower Design Tool. Analog Devices.
CN-0075 Circuit Note, *USB Based Temperature Monitor Using the ADuC7061 Precision Analog Microcontroller and an External RT*. Analog Devices.
Kester, Walt. *Sensor Signal Conditioning*. Chapter 7, “Temperature Sensors.” 1999. Analog Devices.
Kester, Walt. *Sensor Signal Conditioning*. Chapter 8, “ADCs for Signal Conditioning.” 1999. Analog Devices.
Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller*, AN-0970 Application Note. Analog Devices.
MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADM3202 Data Sheet
ADP120 Data Sheet
ADP3333 Data Sheet
ADuC7020 Data Sheet
ADuC7020 Evaluation Board and Tools
ADuC7023 Data Sheet
ADuC7023 Evaluation Board and Tools
ADuC7061 Data Sheet
ADuC7061 Evaluation Board and Tools
ADuC7122 Data Sheet
ADuC7122 Evaluation Board

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN09004-0-4/10

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD7195	4.8 kHz、超低噪声、24 位、Σ-Δ 型 ADC，内置 PGA 和交流激励
ADP3303	5 V 低压差线性调节器
ADP3303	3.3 V 低压差线性调节器

利用内置 PGA 和交流激励的 24 位 Σ-Δ 型 ADC AD7195 实现精密电子秤设计

电路功能与优势

该电路为采用AD7195构建的交流激励电子秤系统。AD7195是一款超低噪声、低漂移 24 位 Σ-Δ ADC，内置PGA和驱动器来实现称重传感器的交流激励。该器件将大多数系统构建模块置于芯片内，因此能够简化电子秤设计。在 4.7 Hz 至 4.8 kHz 的完整输出数据速率范围内，AD7195 均能保持良好的性能，可用于以较低速度工作的电子秤系统，以及较高速电子秤系统。

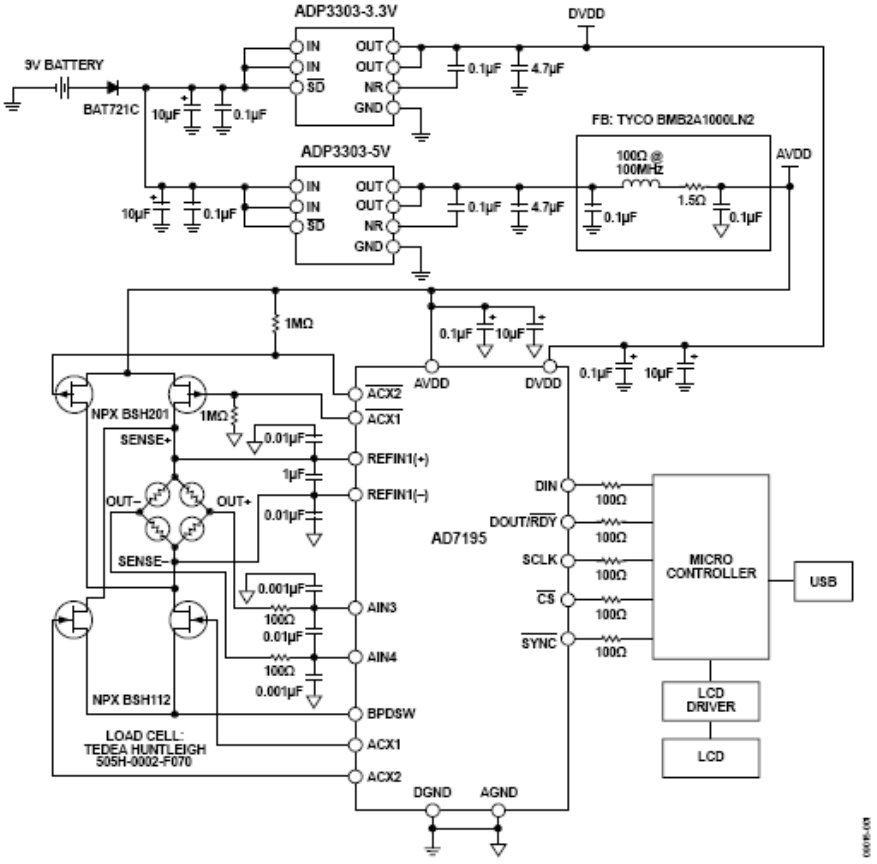


图 1.采用内置交流激励的 AD7195 的电子秤系统（简化原理图，未显示所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

利用交流激励，即可使用外部MOSFET来切换称重传感器的激励电压极性。然后对相邻值求平均值，以消除直流感应偏差。AD7195 包含内部逻辑来控制外部MOSFET的开关。来自AD7195 的驱动信号经过精确定时，非重叠，可确保在切换桥式驱动电压的极性时不会发生短路。上拉和下拉电阻 1 MΩ连接到$\overline{ACX2}$和ACX2，防止上电时短路。

AD7195 提供一种集成式交流激励称重传感器解决方案。AD7195 可接受反向基准电压，当称重传感器的激励电压反向时，就需要这种特性。AD7195 将交流激励与转换保持同步，然后求平均值。只需用到很少的外部元件。除了 MOSFET 晶体管外，只需在模拟输入端用一些滤波器，在基准电压引脚上配置一些电容等外部元件，便可满足电磁屏蔽(EMC)要求。

来自称重传感器的低电平信号由 AD7195 的内置 PGA 放大。该 PGA 经过编程，以 128 的增益工作。AD7195 的转换结果通过 USB 接口送至 PC。使用 Labview 软件可将转换结果转换为重量并显示。

图 2所示为实际的测试设置。为实现最佳系统性能，该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外，6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连。因此，尽管线路电阻会引起压降，但仍能精确测量该电桥上产生的电压。此外，AD7195 具有差分模拟输入，接受差分基准电压。称重传感器差分SENSE线路与AD7195 基准电压输入端相连，可构成一个比率式配置，不受电源激励电压的低频变化影响，也无需精密基准电压源。如果采用 4 线式称重传感器，则不存在检测引脚，ADC基准电压引脚将与激励引脚EXC +和EXC -相连。这种配置中，由于存在线路电阻，EXC +/ EXC –引脚与SENSE+/SENSE-之间将有压降，因此系统不是完全比率式。

AD7195 具有单独的模拟电源引脚和数字电源引脚。模拟部分必须采用 5 V 电源供电。数字电源独立于模拟电源，可以为 2.7 V 至 5.25 V 范围内的任意电压供电。

微控制器采用 3.3 V 电源。因此，DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换，从而可以简化 ADC 与微控制器之间的接口。



图 2.采用 AD7195 的电子秤系统设置

有多种方法可以为该电子秤系统供电，例如：利用主电源或利用电池（如图 1所示）供电。一个 5 V低噪声稳压器用来确保AD7195 和称重传感器获得低噪声电源。ADP3303 (5 V)是一款低噪声调节器，用来产生 5 V电源。虚线框内显示的滤波器网络用来确保系统获得低噪声AVDD。此外，按照ADP3303 (5 V)数据手册的建议，在调节器输出端配有降噪电容。为优化电磁屏蔽性能，调节器输出先经过滤波，然后再给AD7195 和称重传感器供电。3.3 V数字电源可利用ADP3303 (3.3 V)调节器产生。由于电源或接地层上的任何噪声都会给系统带来噪声，导致电路性能降低，因此必须用低噪声调节器产生供给AD7195 和称重传感器的全部电源。

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器，则激励电压为 5 V 时，来自称重传感器的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7195 采用 5 V 基准电压，则增益设置为 128 且器件配置为双极性工作模式时，其模拟输入范围等于 ±40mV。相对于称重传感器的满量程信号(10 mV)而言，AD7195 的模拟输入范围较宽，这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

当一阶滤波器陷波设置值为 4.7Hz 时，AD7195 的均方根噪声为 6 nV，峰峰值噪声为 40 nV。当使用交流激励时（选中 Sinc4 滤波器），这相当于 1.17 Hz 的输出数据速率。无噪声采样数等于

$$\frac{10\text{ mV}}{40\text{ nV}} = 250{,}000 \quad (1)$$

The resolution in grams is, therefore, equal to

$$\frac{2\text{ kg}}{250{,}000} = 0.008\text{ g} \quad (2)$$

The noise free resolution is equal to

$$\log_2(250{,}000) = \frac{\log_{10}(250{,}000)}{\log_{10}(2)} = 17.9\text{ bits} \quad (3)$$

在实际操作中，称重传感器本身会引入一定的噪声。图 3显示将 1 kg重物置于称重传感器上，并收集 500 次转换结果所测得的输出性能。软件计算的系统噪声为 10nV（均方根值）和 51nV（峰峰值），相当于 196,000 无噪声数或 17.5 位无噪声分辨率（根据测得的峰峰值噪声计算得出）。

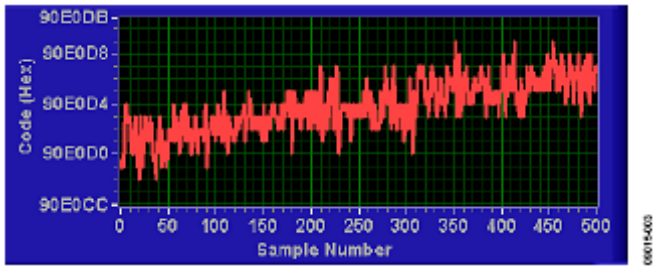


图 3. 500 次采样所测得的输出码，体现出噪声的影响

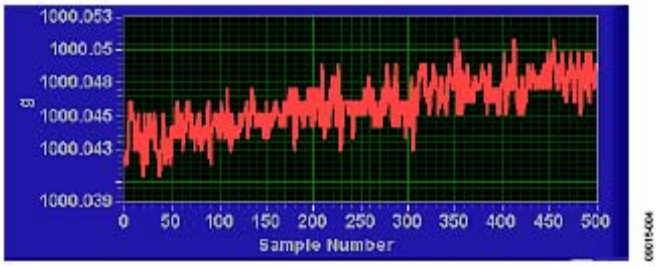


图 4. 500 次采样所测得的输出（单位为克），体现出噪声的影响

图 4显示重量方面的性能。相对于 500 个码，输出的峰峰值变化量为 0.01 克。因此，该电子秤系统的精度达到 0.01 克。

上图所示为连接称重传感器之后，从 AD7195 回读得到的实际（原始）转换结果。在实际操作中，电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数，但数据速率会降低。

与其它高精度电路一样，必须采用适当的布局、接地和去耦技术。欲了解更多信息，请参考教程MT-031—*“实现数据转换器的接地并解开AGND和DGND的谜团”*，以及教程MT-101—*“去耦技术”*。

常见变化

有关其他无需交流激励的电子秤电路，请参加电路笔记CN-0102、CN-0107、CN-0108、CN-0118和CN-0119。

进一步阅读

Kester, Walt. 1999. *Sensor Signal Conditioning*. Sections 2, 3, 4. Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, ADC Architectures IV: *Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD7195 Data Sheet

AD7195 Evaluation Board

ADP3303 Data Sheet

修订历史

7/10—Revision 0: Initial Release

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09015-0-7/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits。

连接/参考器件	
AD9834	完整的 75 MHz 低功耗 DDS
AD5620	12 位电压输出*nano*DAC®

用于 AD9834 波形发生器(DDS)的幅度控制电路

电路功能与优势

图 1所示电路提供一种简单的方法，可控制 75 MHz低功耗(20 mW)波形发生器(DDS) AD9834的输出波形幅度。

DDS（直接数字频率合成器）器件能够产生正弦波、方波和三角输出波形，因此可以用作波形发生器。

AD9834 内置相位调制和频率调制功能。不过，为了调制输出信号的幅度，需要一个低功耗 DAC 或数字电位计来设置满量程电流。可以利用一个电压输出 DAC，通过一个串联电阻驱动 AD9834 的 FS ADJUST 引脚，从而决定满量程 DAC 电流的幅度。

本例所用的DAC为*nano*DAC系列的 12 位AD5620。它内置一个 5 ppm/°C片内基准电压源，配有SPI接口，采用 8 引脚SOT-23 或MSOP封装。低功耗（3.3 V电源时为 2.2 mW）和小尺寸（8 引脚SOT-23）的特点，使得AD5620 非常适合从AD9834 产生幅度调制输出。

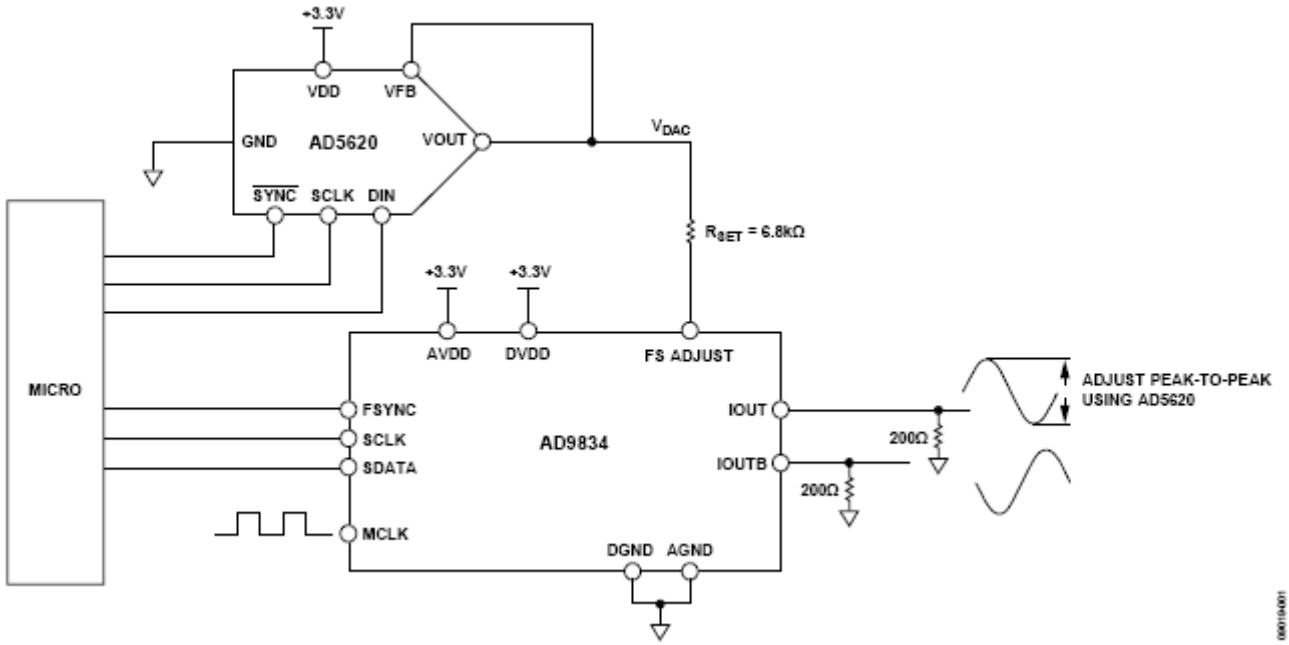


图 1.用于 AD9834 DDS 的低功耗幅度控制电路（原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

该电路采用 3 V 至 5 V 单电源供电。DAC 和 DDS 均采用 SPI 接口工作。许多 DDS 器件的片内 DAC 都能为 AD9834 DDS 提供互补电流输出 IOUT 和 IOUTB。

DAC的基准电流是内部基准电压V_{REF}和外部电阻R_{SET}的函数，该电阻一般从DAC FS ADJUST引脚接地。基准电流等于V_{REF}/R_{SET}，其中V_{REF}是AD9834 的内部基准电压，典型值为 1.20 V。R_{SET}电阻的典型值为 6.8 kΩ。

DAC 的满量程电流是基准电流的倍数。例如，AD9834 的满量程电流为：

$$I_{FULLSCALE} = 18 \times (V_{REF} / R_{SET})$$

如果FS ADJUST连接到一个可变电压V_{DAC}，则满量程电流为：

$$I_{FULLSCALE} = 18 \times (V_{REF} - V_{DAC}) / R_{SET}$$

改变V_{DAC}将改变满量程电流，从而改变DDS器件的电压输出。可以利用一个电压输出DAC提供该可变电压。

AD5620 是一种适用的低功耗、小尺寸、高性价比解决方案。它属于 *nano*DAC 系列，内置一个 5 ppm/°C 片内基准电压源，采用 8 引脚 SOT-23 或 MSOP 封装，输出电压为 0 V 至+2.5 V。

当V_{DAC} = 0 V（零电平）时，达到最大满量程输出电流，AD9834 的电流在约 0.16 mA至约 3.12 mA之间变化。负载电阻为 200 Ω时，AD9834 的输出电压在约 0.032 V至约 0.624 V之间变化。AD9834 IOUT引脚上的输出电压如图 2所示，其中DDS 输出频率设为 1 MHz。

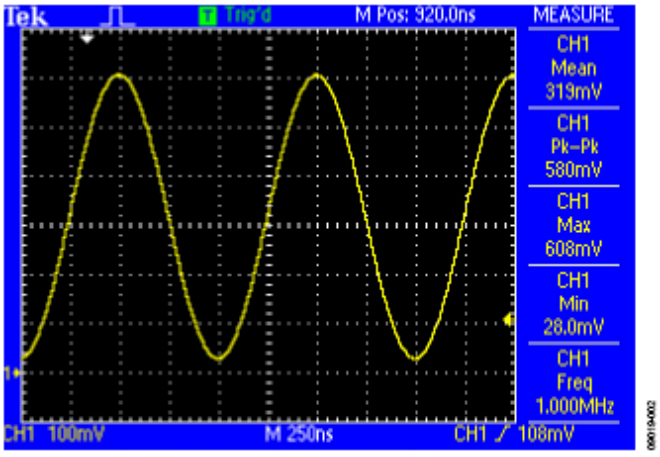


图 2. 幅度控制 DAC 设为 0 V 时的 DDS 输出（此时产生 DDS 最大满量程输出）

提高AD5620 的电压输出将降低AD9834 的满量程输出电流。当AD5620 的输出电压等于V_{REF}或 1.20 V时，达到最小满量程电流。

图 3显示 1/4 量程输出电流对应的AD9834 输出电压，其中$V_{DAC} = 0.75 \times V_{REF}$或 0.9 V。

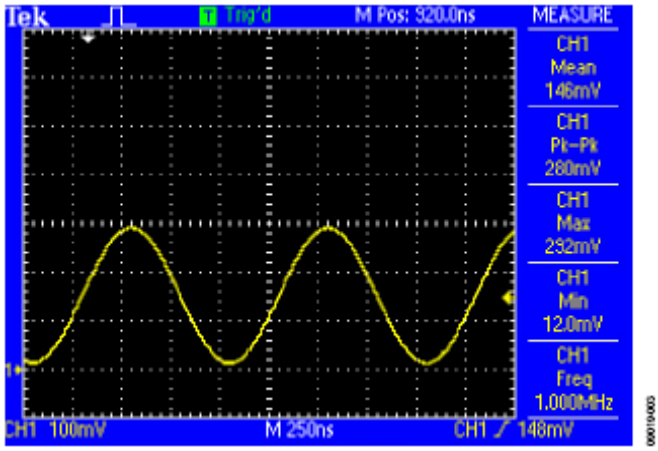


图 3. 幅度控制 DAC 设为 0.9 V 时的 DDS 输出（此时产生 1/4 满量程 DDS 输出）

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031和MT-101）。

常见变化

AD5640和AD5660分别是AD5620 的 14 位和 16 位版本，适合需要较高分辨率的应用。AD9833可提供与AD9834 相同的功能，但不具有幅度调制能力。

进一步阅读

ADIsimDDS Design and Evaluation Tool.

Kester, Walt. *The Data Conversion Handbook*. 2005. Chapters 3, 7, and 8. Analog Devices.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*, Analog Devices.

MT-085 Tutorial, *Fundamentals of Direct Digital Synthesis (DDS)*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Riordan, Liam. AN-1070 Application Note, *Programming the AD9833/AD9834*. Analog Devices.

数据手册和评估板

AD9834 Data Sheet

AD9834 Evaluation Board

AD5620 Data Sheet

AD5620 Evaluation Board

修订历史

6/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN09019-0-6/10(0)

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0157。

连接/参考器件	
AD7765	24 位、156 kSPS、Σ-Δ 型 ADC
ADR444	超低噪声 XFET®基准电压源 (4.096 V)，具有吸电流和源电流能力

24 位、4 通道、高动态范围、每通道 156 kSPS同步采样数据采集系统

电路功能与优势

图 1 所示电路提供一种高动态范围 4 通道同步采样系统，它具有高串扰隔离度和灵活的采样速率，所需外部器件极少，能够轻松连接到DSP或FPGA。该电路的 4 个Σ-Δ型ADC AD7765采用菊花链配置，因此到数字主机的连接数量被减至最少。AD7765完全集成差分输入/输出放大器和基准电压缓冲器，所需的外部器件数量得以显著减少。

使用同步采样配置的 AD7765 可提供以下优点：

- 通道间串扰隔离度优于单芯片集成多个 24 位 ADC 的解决方案。
- 在 156 kSPS 时的动态范围为 112 dB。
- 支持更多或更少的通道数。
- 支持多种$\overline{\text{SYNC}}$控制（彼此之间可以存在相移）。
- 双抽取速率（128 和 256）和灵活的采样时钟能够处理宽输入带宽范围。

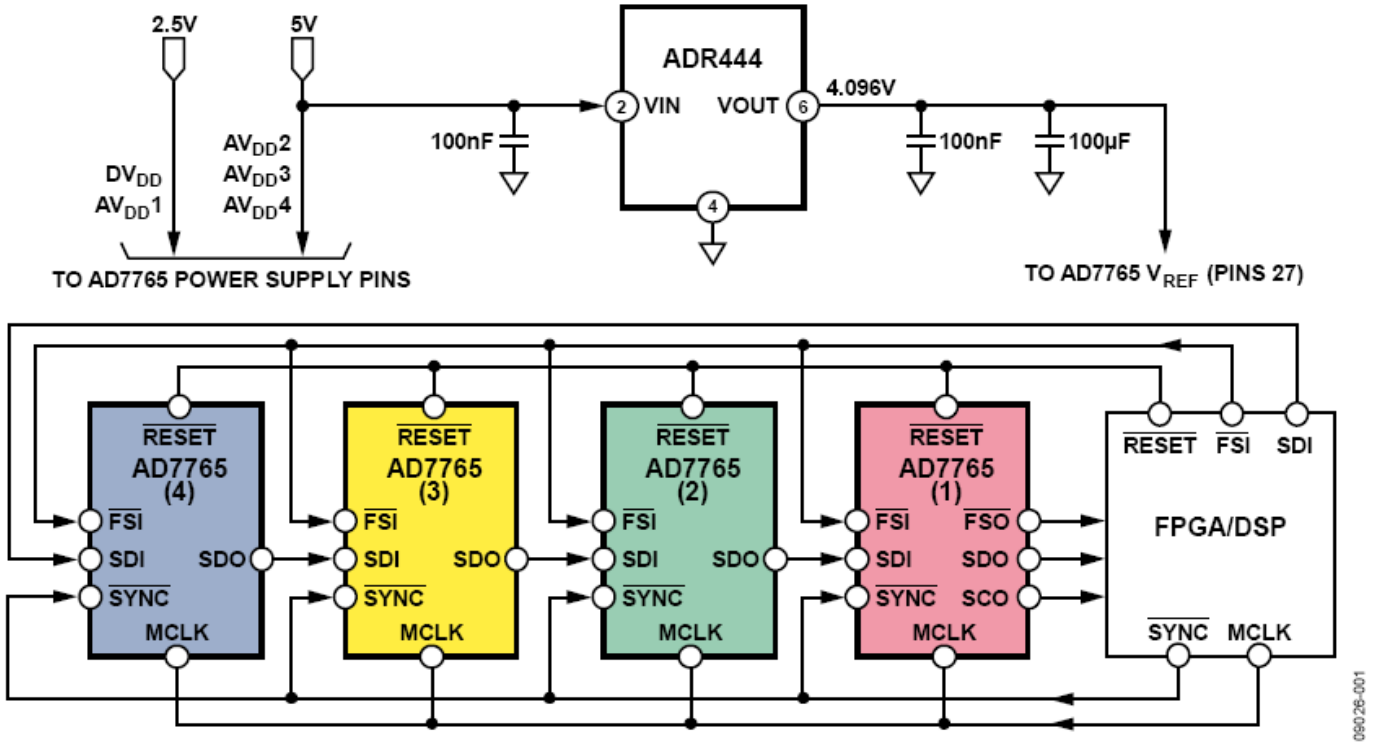


图 1. 4 个菊花链连接的 AD7765 ADC 实现同步采样（原理示意图，未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

每个AD7765 利用公共采样时钟(MCLK)、同步信号($\overline{\text{SYNC}}$)和复位信号($\overline{\text{RESET}}$)提供时钟，如图 1 所示。ADR444提供的 4.096 V公共基准电压（使用图 5 所示电路）以星形单点配置施加于每个AD7765（各ADC内置基准电压缓冲器）。

上电时给所有器件施加一个$\overline{\text{RESET}}$脉冲（脉冲的最短低电平时间为 1 × MCLK周期）。$\overline{\text{RESET}}$上升沿（使ADC离开复位状态）施加于各AD7765，以便与MCLK下降沿同步。然后将一个$\overline{\text{SYNC}}$脉冲（最短低电平时间为 4 × MCLK周期）施加于所有AD7765 器件，其作用是选通AD7765 的数字滤波器（当它为逻辑低电平时）。在$\overline{\text{SYNC}}$回到逻辑高电平后的第一个MCLK下降沿，AD7765 的数字滤波器开始在内部处理采样。

$\overline{\text{SYNC}}$功能起到如下两个作用：

1. 为各 AD7765 提供离散的时间点以便开始处理采样。
2. 确保各器件SDO引脚的数据输出同步（各ADC的$\overline{\text{FSO}}$下降沿同步），如图 2 所示。

一旦所有器件同步，就可以配置所有 ADC。菊花链工作模式要求所有 ADC 使用相同的抽取率（由引脚 18 控制）和功耗模式（通过写入控制寄存器地址 0x0001 进行控制）设置，从而确保各器件的数据同步输出。

为了写入菊花链中的所有四个器件，需将一个公共$\overline{\text{FSI}}$（帧同步输入）信号施加于所有AD7765。对AD7765 的写操作由 32 位组成（16 个地址位、16 个寄存器位）。$\overline{\text{FSI}}$以帧形式将数据传输到器件。写入所有四个器件时，菊花链的SDI输入利用单个数据写入指令进行加载，即当$\overline{\text{FSI}}$变为低电平时，32 位数据写入AD7765 (4)的SDI（串行数据输入）。

本笔记中的示例以正常功耗模式工作，抽取系数为 128（最大输出数据速率为 156 kSPS）。

从菊花链读取数据

仅将一个$\overline{\text{FSO}}$（帧同步输出）信号施加于数字主机，作为从菊花链读取数据的中断($\overline{\text{FSO}}$ (1))。此信号是所有四个通道的帧信号。从数字主机（FPGA或DSP）回读的数据格式如图 3 所示。AD7765 (1)的转换数据和状态位首先输出（在此期间$\overline{\text{FSO}}$ (1)为低电平有效），然后依次是AD7765 (2)、(3)、(4)的转换数据和状态位。注意，当从菊花链中的其余转换器输出数据结果时，$\overline{\text{FSO}}$ (1)为逻辑高电平。

下一次$\overline{\text{FSO}}$ (1)从逻辑高电平跃迁为逻辑低电平时，表示所有四个通道的下一个采样点集可供回读。数字主机需要在$\overline{\text{FSO}}$ (1)下降沿开始回读，并且从SDO (1)串行输出回读 4 × 32 位，即 128 位。SDO（串行数据输出）上的数据输出与SCO（串行时钟输出）同步。

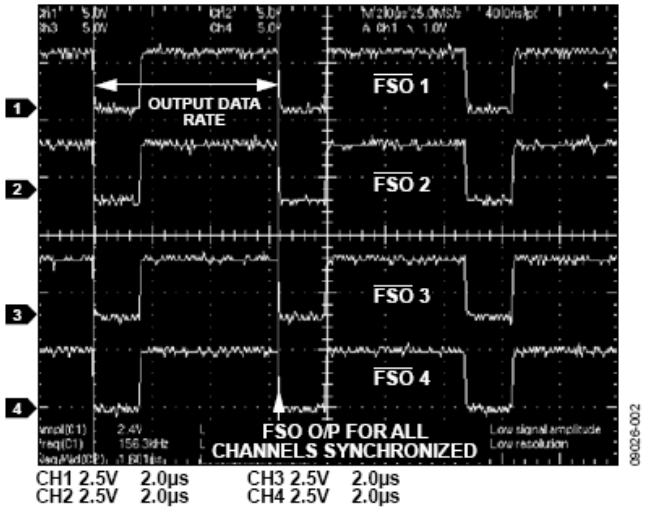


图 2. 各AD7765 通道的$\overline{\text{FSO}}$的示波器图，以 156 kSPS的输出数据速率同步采样

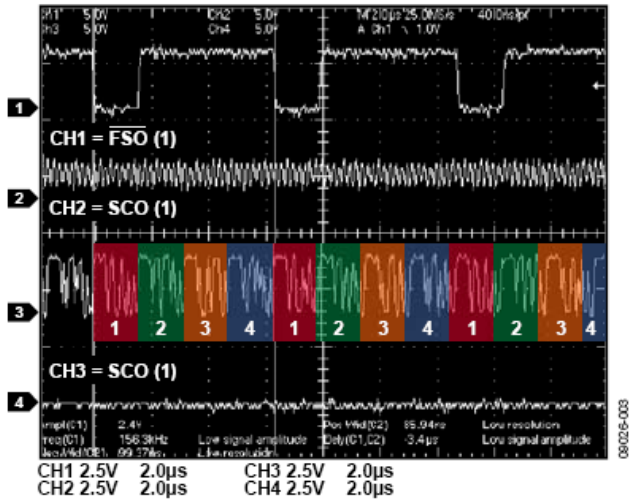


图 3. 菊花链：读取数据。从 AD7765 (1)到FPGA 的数字接口。各通道的数据用颜色和编号表示。输出数据速率为 156 kSPS（1/128 抽取）

性能

AD7765 菊花链电路允许用户以 156 kSPS 的输出数据速率同步采样最多 4 个通道。输出数据速率可以通过降低 MCLK 频率或改变 AD7765 的抽取率来改变。改变抽取率后，建议重新同步这些 ADC。图 4 所示为以 156 kSPS 的最大采样速率和 40 MHz 的 MCLK 频率工作时 AD7765 (3)的输出 FFT。一个−0.5 dBFS 输入信号以 1 kHz 输入频率施加于 AD7765 的差分放大器输入。

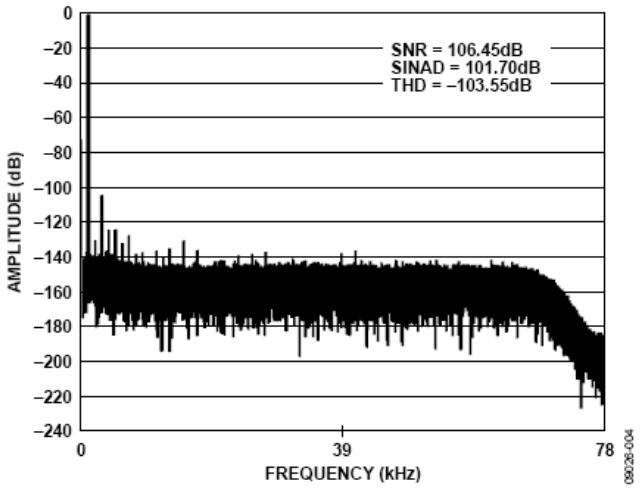


图 4. 1 kH 输入信号的 FFT 输出：采样速率 156 kSPS、40 MHz MCLK，100 μF 基准电压星形单点电容，131,072 个采样点

图 5 所示为以 97.65 kSPS 的采样速率、25 MHz 的 MCLK 频率和 1 kHz (−0.5 dBFS)输入信号工作时 AD7765 (3)的输出 FFT。表 1 列出了 AD7765 在 40 MHz、30 MHz、25 MHz、20 MHz 和正常功耗模式下的性能。

信号源为 Audio Precision SYS2522 模拟输出、平衡 GND、7.699 V p-p 输出、40 Ω输出阻抗、高精度模式。模拟输入直接施加于 AD7765 的集成差分放大器。FFT 采样点数为 131,072。

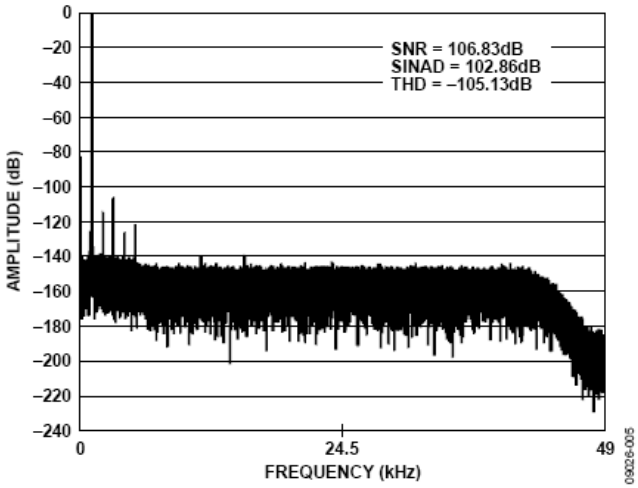


图 5. 1 kH 输入信号的 FFT 输出：采样速率 97.65 kSPS、25 MHz MCLK、100 μF 基准电压星形单点电容、131,072 个采样点

串扰

以分立 ADC 而不是集成器件实现多通道同步采样的一个主要性能优势是高串扰隔离性能。表 2 列出了当一个−0.5 dB、1 kHz 输入信号施加于 AD7765 (2)时，AD7765 相邻通道的串扰。

表 2. 串扰性能

ADC Channel	AD7765 (1)	AD7765 (2)	AD7765 (3)	AD7765 (4)
Crosstalk (dB)	–125dB	N/A	–125dB	–130dB
Input Voltage	Pins 1 and 3 Shorted to GND	–0.5 dBFS 1 kHz input	Pins 1 and 3 Shorted to GND	Pins 1 and 3 Shorted to GND

表 1. 性能与基准电压星形单点电容的关系。AD7765 采用 1/128 的抽取率、正常功耗模式、−0.5 dBFS 1 kHz 输入信号

MCLK (MHz)	20 MHz		25 MHz		30 MHz		40 MHz	
–3 dB PASS-BAND ANALOG INPUT BW	31.25 kHz		39.0625 kHz		46.3875 kHz		62.5 kHz	
STAR POINT CAPACITOR	10μF	100μF	10μF	100μF	10μF	100μF	10μF	100μF
SNR (dBFS)	106.16	107.40	106.29	106.83	106.27	106.96	105.53	106.45
SINAD (dBFS)	102.92	103.26	102.40	102.86	102.39	102.16	101.19	101.70
THD (dB)	–105.74	–105.41	–104.75	–105.13	–104.73	–103.97	–103.26	–103.55

基准电压配置

ADR444为本电路中的每个AD7765 器件提供 4.096 V基准电压。AD7765 的优势之一是片上集成基准电压缓冲器，它将用户与内部基准电压采样电路隔离开来。这意味着，当多个器件共享同一基准电压时，不需要外部缓冲器。图 6 所示的星形单点配置支持将基准电压从单一点通过并行走线施加于各ADC。这是使ADC之间的潜在交互最少的最佳做法。基准电压从一条公共基准电压走线串行分接到各器件。另外，片内基准电压缓冲器也将内部动态开关电容负载与星形单点隔离开来。

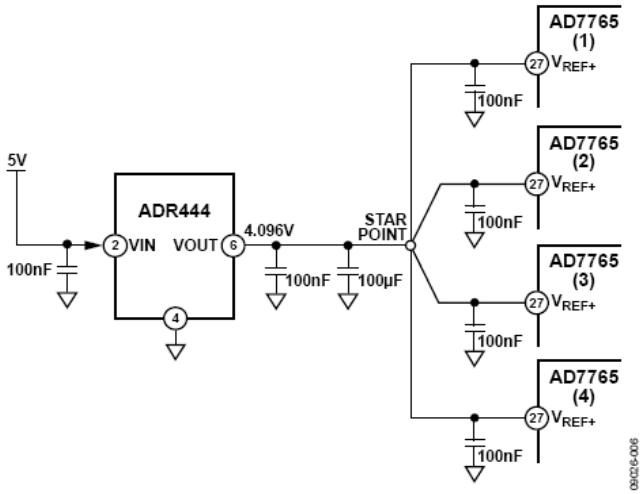


图 6. 基准电压配置的测试条件

常见变化

所述电路是一种可扩展的设计，用户很容易根据新的工作或应用条件进行相应的调整。

如果只需要两个或三个 ADC 通道，则可以去除菊花链中的最后一个 ADC，将菊花链的 SDI 简单连接到器件(3)即可。

单个器件的采样速率可以灵活设置，以处理不同的带宽。例如，用户可以为各通道连接独立的$\overline{\text{SYNC}}$信号，从而将菊花链分为两个通道一组的两组通道，或者简单地使用抽取率引脚来改变有效采样速率。在这种方案中，也可以使用引脚兼容的器件AD7764，它允许用户在双通道菊花链配置下以最高 312 kSPS的速率进行采样。

布局

AD7765 PCB的布局布线详见数据手册，应特别注意器件右侧的电源和基准电压的去耦。如需AD7765 评估板的Gerber文件，请访问www.analog.com并浏览AD7765产品页面的评估板部分。

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics,* Analog Devices.

MT-023 Tutorial, ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD7765 Data Sheet

AD7765 Evaluation Board

ADR444 Data Sheet

修订历史

3/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09026sc-0-3/11(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits。

连接/参考器件	
ADuM4160	全速/低速 USB 隔离器
ADP3339	高精度、1.5 A LDO（5V 选项）
ADP3330	高精度、200 mA LDO（3.3V 选项）

通用串行总线(USB)集线器隔离器电路

电路功能与优势

通用串行总线(USB)正迅速成为大部分 PC 外设的标准接口。由于它具有出色的速度、灵活性，并且支持设备热插拔，因而正在取代 RS-232 和并行打印机端口。工业和医疗设备制造商也非常希望使用这种总线，但苦于没有很好的方式来为控制危险电压的机器连接或者医疗应用中的低泄漏防去颤连接提供必要的隔离，导致应用推广相当缓慢。

ADuM4160主要设计用作USB外设的隔离元件。但在某些情况下，它也可以用于隔离主机。为此，必须先解决几个问题。ADuM4160上游和下游的缓冲器完全相同，均能驱动USB电缆，但下游缓冲器还必须能够根据与之相连的全速或低速外设调整速度。

在构建专用外设接口的应用中，速度是已知的并且不会改变，而主机应用则不同，必须随机应变。ADuM4160通过引脚以硬连线方式确定单一速度。因此，当插入下游侧的外设速度正确时，它正常工作；当所连外设的速度不正确时，它无法工作。解决这一问题的最佳办法是将ADuM4160与一个集线器控制器相结合使用。

可以将集线器控制器的上游侧看作是一个标准的固定速度外设端口，利用ADuM4160可以很容易对其进行隔离，而下游端口的速度则由集线器控制器处理。集线器控制器转换不同速度的外设，以便与上游端口速度相匹配。图 1电路显示在某个设计中如何使用一个双端口集线器芯片来隔离两个下游主机端口，这种处理可以使设计完全符合USB规范。

ADuM4160提供了一种经济简单的方式来实现工业和医疗外设隔离缓冲器。利用该器件的挑战在于必须将其与集线器芯片配对，以构建完全兼容的主机端口。与任何外设隔离一样，ADuM4160和集线器提供如下功能特性：

1. 在上游直接隔离集线器芯片的 USB D+和 D−线路，使集线器能够管理下游主机端口活动。
2. 针对不需要外部控制线路的控制数据流实施自动控制方案。
3. 提供医用级隔离。
4. 允许创建一个或多个符合 USB-IF 认证标准的主机端口。
5. 支持全速信号速率。
6. 支持灵活的电源配置。

本应用电路的目标是像全速外设一样对集线器进行隔离。集线器或主机功能要求为各下游端口提供 2.5 W 功率。隔离器下游侧的电源以及集线器和端口的电源是作为解决方案的一部分而提供。本应用电路是许多医疗和工业应用的典型电路。

电路描述

上游USB连接器所用的电源从USB电缆提供的 5 V VBUS电压获得。集线器芯片必须提供未使用ADuM4160时所需要的所有信号和上拉/下拉电阻。所选的集线器芯片为SMSC USB2512双端口USB集线器控制器，它具有低成本和小尺寸的特点。此外，还可以使用相同尺寸的 4 通道版本。本设计为全功能型，通过MIC2026配电开关支持各通道的限流功能，

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

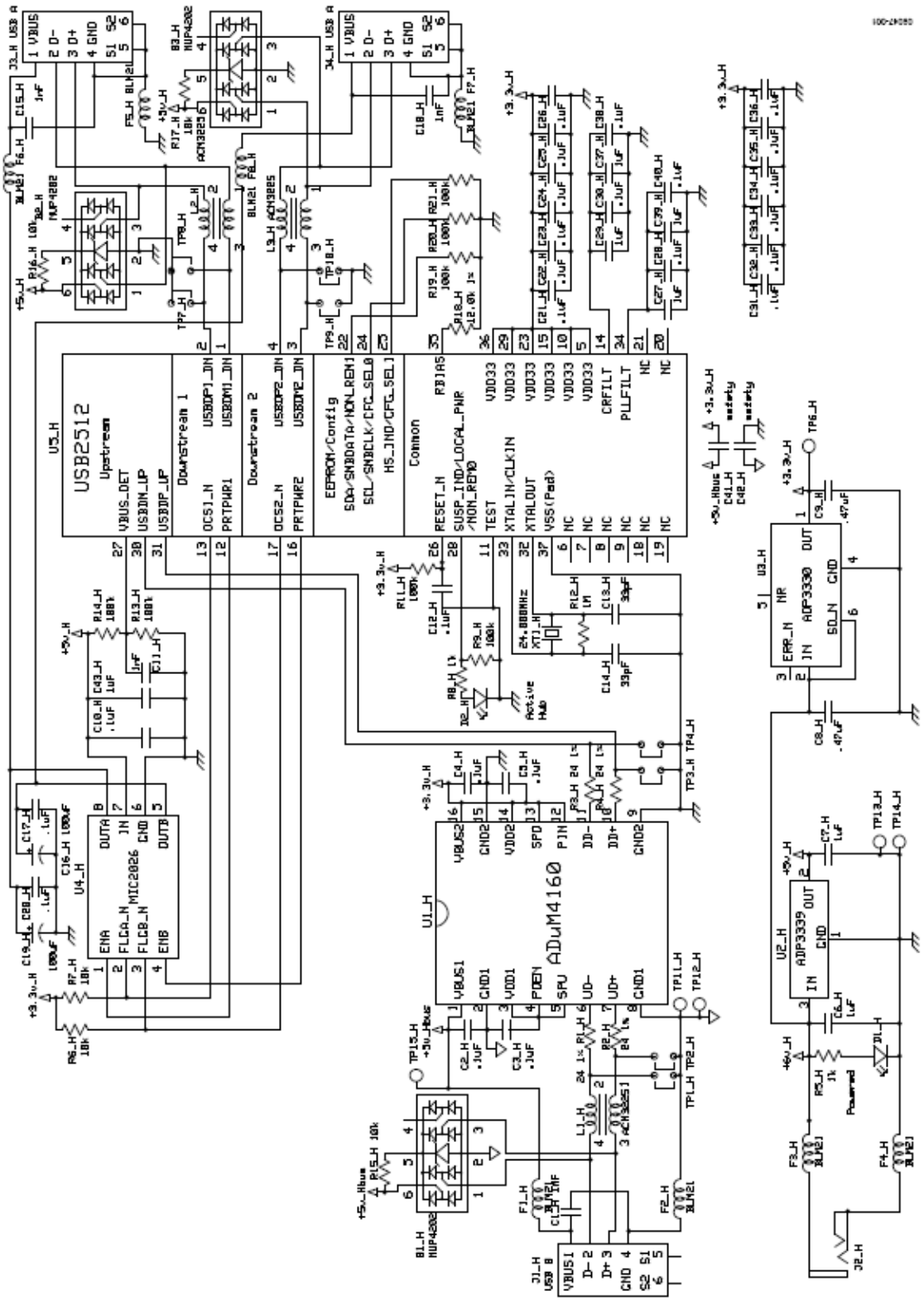


图 1. 隔离 USB 集线器电路

并具有充足的离线稳压电源，可为下游各通道提供 2.5 W功率。下游侧的电源由一个壁式电源适配器和ADP3339 LDO调节器（5 V选项）提供。此器件可提供非常低的压差，从而降低了对壁式电源适配器的调节要求。其小尺寸特点和 1.5 A电流能力非常适合这种通用电路，其下游外设可能需要电缆的全部功率才能工作。

ADuM4160具有多种电源、速度和保护选项，必须加以确定。外设以三种速度之一运行：低速(1.5 Mbps)、全速(12 Mbps)和高速(480 Mbps)。ADuM4160不支持高速运行，会阻止用于协商该速度的握手信号。所选的集线器芯片支持高速运行，但ADuM4160 的正常运行不允许这种模式。必须通过SPU和SPD引脚的状态将ADuM4160设置为以全速工作。在目前的原理图中，SPU和SPD引脚连接到 3.3 V稳压电源VDD1 和VDD2，从而将器件设置为全速运行。

可以通过VBUSx引脚提供 5 V电源。3.3 V信号电压由内部 3.3 V调节器在VDDx引脚产生。另一种选择是直接向VBUSx和VDDx提供 3.3 V电源。器件能够检测到这种配置，并直接使用 3.3 V电源，禁用内部调节器。出于说明需要，ADuM4160配置为接受一个 3.3 V外部电源，并且旁路内部调节器。VBUS2 和VDD2 引脚短路连在一起，由ADP3330 LDO调节器产生的 3.3 V外部电压供电。

ADuM4160还提供一个选项，可以在外设控制下延迟应用上游上拉电阻。此功能由PIN输入控制。在本应用中，PIN输入短路至高电平，因此，只要对集线器芯片施加电源，就会用到上游上拉电阻。在有些应用中，可以将它连接到一个控制器的GPIO引脚，可以采用一个固定延迟电路，或者可以像本电路一样连接。如何使用此功能取决于设计人员。

本电路还显示了 EOS/ESD 保护器件。这些器件选自那些提供各种不同器件的制造商，所选的特定器件允许用 0 Ω 短路电阻予以代替，以便将其从电路中移除。设计人员应当仔细考虑保护器件选择，包括不需要外部保护到需要全套瞬变抑制器和滤波器元件的各种情况。本应用电路所包括的元件是可以使用的典型元件。

当电路工作时，会进行包检测，并将数据从隔离的一侧传送到另一侧。图 2和图 3所示的数据分别以时域数据和眼图形式展示了典型的全速处理情况。

在实时数据中，需要注意的特点是包开始时为无源空闲状态，它会转换为受驱 J 状态，还有处理结束时的包末尾显示为单端 0 状态，其后是空闲 J 状态。正是这种自动控制流和对这些特殊逻辑状态的处理，才使 ADuM4160 芯片得以实现，并且是市场上独一无二的。

该集线器设计与上游数据连接完全隔离，可承受最高达 5 kV的瞬变电压。下游端口通过离线电源供电，以支持全功率应用。低速、全速和高速外设可以任意组合连接到下游端口，集线器控制器根据 USB 标准正确协商速度。此设计中还包括电流切换和限制功能，还为其它输出保护器件预留了位置，设计人员可以根据需要选择安装。

以下所列为适用的测试参考文件：

- 上游全速信号质量测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.1 节
- 上游全速上升时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节
- 上游全速下降时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节

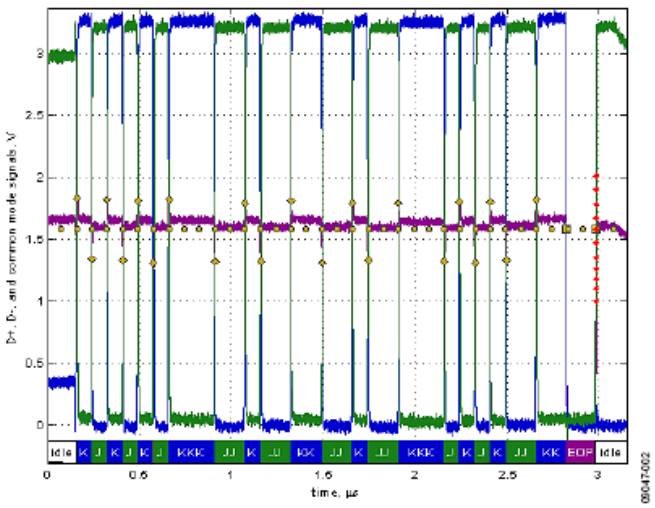


图 2. ADuM4160 上游端口驱动的全速测试包流量

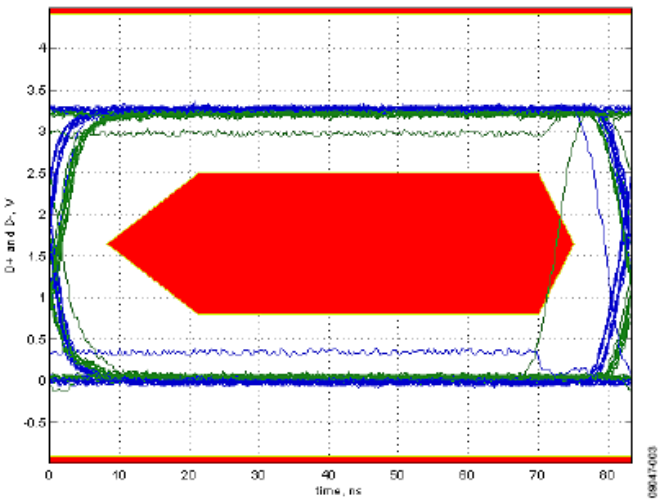


图 3. 显示禁入区域的全速眼图

图 3 为全速眼图，显示ADuM4160能够提供充分张开的眼图，并远离禁入区域。但有一个转换是例外，它侵入了禁入区。对于这种测试认证来说这是可以接受的。针对低速评估也获得了类似的数据。评估板的照片如图 4所示。欲了解布局文件，请访问：www.analog.com/CN0158_Board_Layout。

常见变化

根据系统要求，可以使用其它线性调节器代替。详细信息请参考ADIsimPower™设计工具。

进一步阅读

ADIsimPower™ Design Tool, Analog Devices.

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices*. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology*. October 2008.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*. Analog Devices.

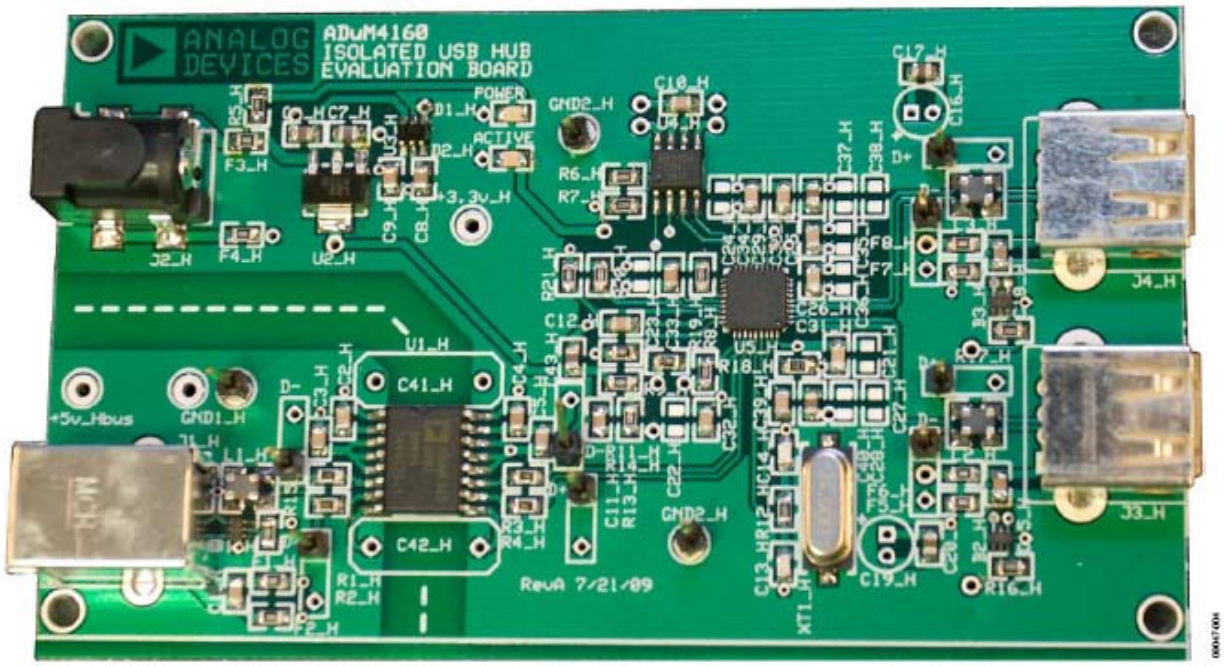


图 4. ADuM4160 隔离 USB 集线器评估板

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.
USB 2.0 Specifications, USB Implementers Forum, Inc.
Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

ADuM4160 Data Sheet
ADP3339 Data Sheet
ADP3330 Data Sheet
ADuM4160 Evaluation Board
ADuM4160 Isolated USB Hub Evaluation Board Layout Files

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09047-0-7/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits。

连接/参考器件	
ADuM4160	全速/低速 USB 隔离器
ADuM1100	数字隔离器
ADuM5000	隔离式 DC/DC 转换器

通用串行总线(USB)电缆隔离器电路

电路功能与优势

通用串行总线(USB)正迅速成为大部分 PC 外设的标准接口。由于它具有出色的速度、灵活性，并且支持设备热插拔，因而正在取代 RS232 和并行打印机端口。工业和医疗设备制造商也非常希望使用这种总线，但苦于没有很好的方式来为控制危险电压的机器连接或者医疗应用中的低泄漏防去颤连接提供必要的隔离，导致应用推广相当缓慢。

ADuM4160主要设计用作USB外设的隔离元件。但在某些情况下，它也可以用于实现隔离电缆功能。为此，必须先解决几个问题。ADuM4160上游和下游的缓冲器完全相同，均能驱动USB电缆，但下游缓冲器还必须能够根据与之相连的全速或低速外设调整速度。上游连接必须像外设一样工作，下游连接必须像主机一样工作。

在构建专用外设接口的应用中，速度是已知的并且不会改变，而主机应用则不同，必须根据检测所连接的是低速还是全速设备而随机应变。ADuM4160通过引脚以硬连线方式确定单一速度；因此，当插入下游侧的外设速度正确时，它正常工作；当所连外设的速度不正确时，它无法工作。解决这一问题的最佳办法是将ADuM4160与一个集线器控制器相结合。

可以将集线器控制器的上游侧看作是一个标准的固定速度外设端口，利用ADuM4160很容易对其进行隔离，而下游端口则全部由集线器控制器处理。但在许多情况下，虽然不能认定为完全符合USB标准，但从实用角度看，单一速度电缆是可以接受的，特别是在使用定制连接器的情况下，这样就不会与兼容器件相混淆。可以去除集线器芯片，这样设计将变得非常小且简单。

ADuM4160提供了一种经济简单的方式来实现工业和医疗外设的隔离缓冲器。利用该器件的挑战在于必须将其与ADuM5000等小型隔离DC-DC转换器配对，以利用此隔离缓冲器构建总线供电的电缆隔离器。与任何器件隔离一样，ADuM4160提供如下功能特性：

1. 在上游直接隔离电缆的 USB D+和 D−线路。
2. 针对不需要外部控制线路的控制数据流实施自动控制方案。
3. 提供医用级隔离。
4. 支持全速或低速信号速率。
5. 支持通过电缆提供隔离电源。

图 1所示应用电路的目标是隔离一个已经实现USB接口的外设。由于没有效率为 100%的电源转换器可用来跨越隔离传输总线电压，因此无法获得一条完全兼容的总线供电电缆。此外，转换器的静态电流不符合USB标准的待机电流要求，而且ADuM4160还有速度检测限制。能够实现的是固定速度或开关控制速度的电缆，它可以向下游外设提供适中的功率。不过，这是一种定制应用，不完全符合USB标准。

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

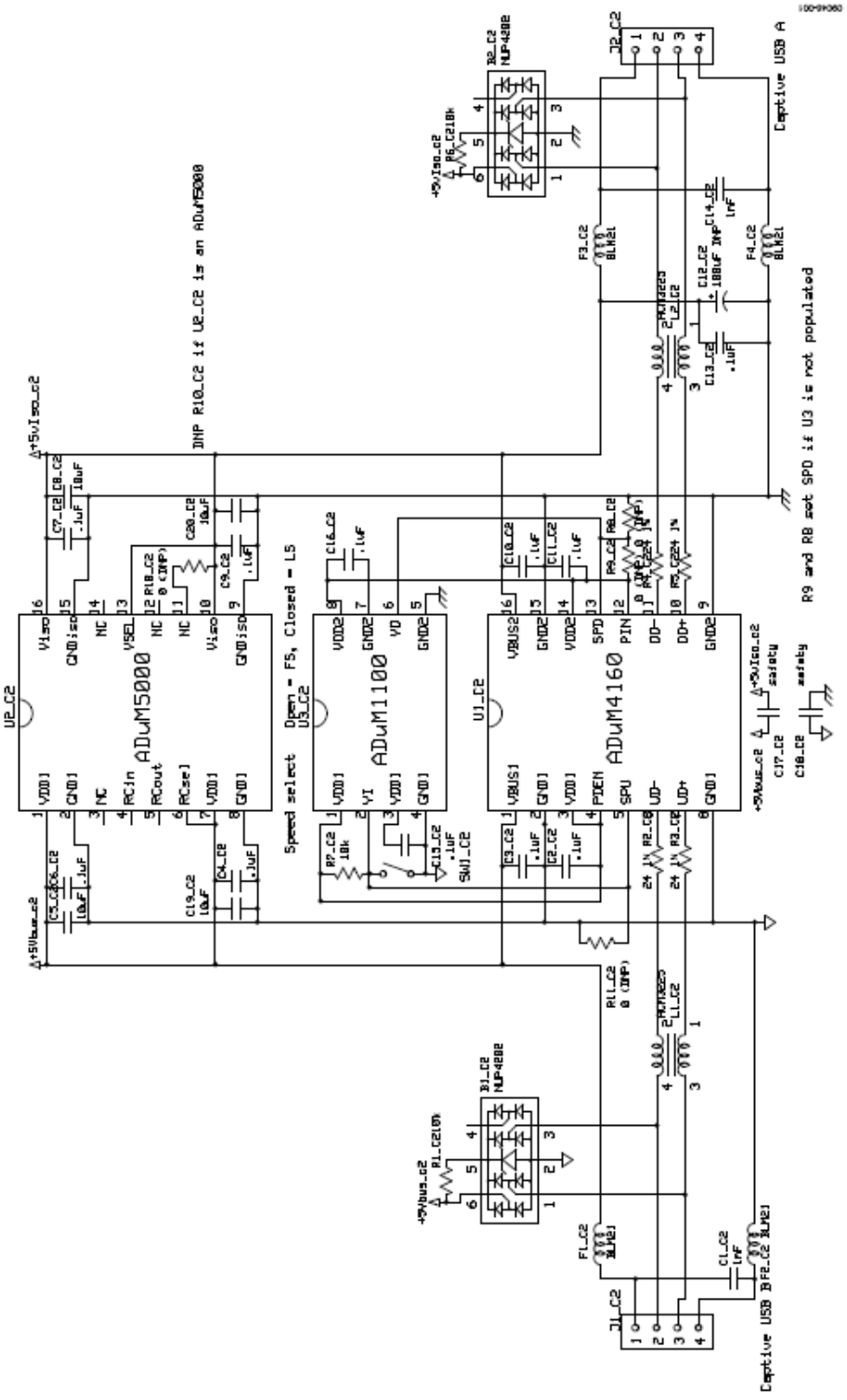


图 1. USB 电缆隔离器电路

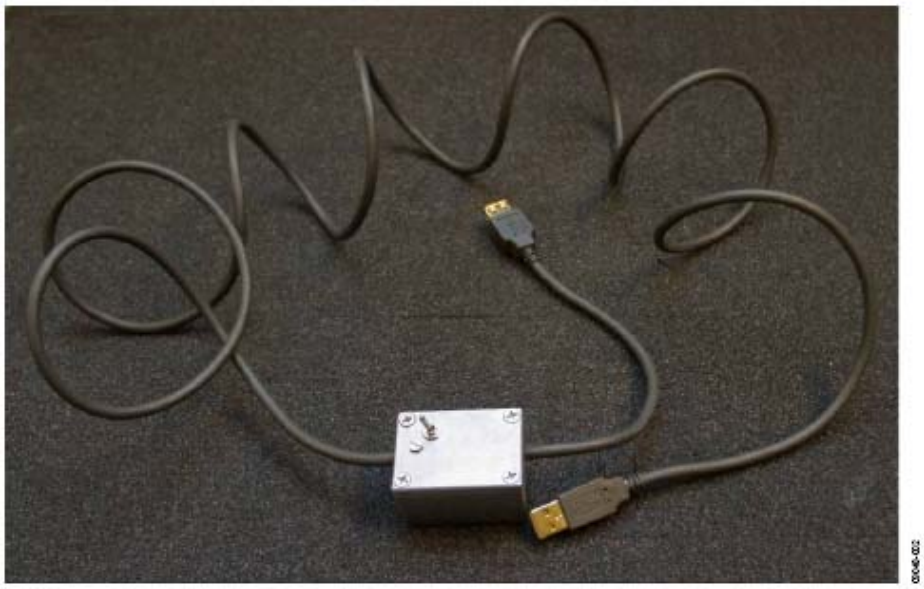


图 2.隔离电缆盒

电路描述

上游USB连接器所用的电源从USB电缆提供的 5 V VBUS电压获得。总线电压还可驱动ADuM5000，用来产生VBUS2 电压，供ADuM4160的下游侧使用，并为外设提供最高 100 mA 的电源。选择ADuM5000的原因是它具有高隔离电压和小尺寸的特点。它能够为鼠标、键盘和记忆棒等小型总线供电设备提供足够的工作电源。由于该器件使用芯片级微变压器，内部开关频率非常高，因此设计时必须在电缆上使用铁氧体磁珠，并遵循应用笔记AN-0971中提出的建议，使电磁辐射影响最小。为使系统通过EMI/RFI测试，必须使用特殊布局、去耦和接地技术。相关指导信息请参考教程MT-031和教程MT-101。欲了解ADuM4160 USB电缆隔离板的完整布局和Gerber文件，请访问：

www.analog.com/CN0159_Board_Layout。

ADuM4160隔离电缆应用具有多种电源、总线速度和ESD/EOS保护选项，必须加以确定。外设以三种速度之一运行：低速(1.5 Mbps)、全速(12 Mbps)和高速(480 Mbps)。ADuM4160不支持高速运行，会阻止用于协商该速度的握手信号。高速模式以全速配置开始，外设通过一个称为高速线性调频的过程请求高速支持。ADuM4160忽略该高速调频；因此，高速运行请求永远不会传递给主机，外设自动继续以全速运行。本应用电路包括一个开关和一个单通道隔离器，允许用户通过设置SPU和SPD引脚来选择电缆速度：全速或低速。如果单速运行完全满足需要，则此功能为可选项。

VBUSx引脚提供电源。3.3 V信号电压由内部 3.3 V调节器在VDDx引脚产生。ADuM4160支持其它电源配置，相关内容详见其它电路笔记。在图 1所示的电路中，ADuM4160的上游侧和下游侧均被设置为从VBUSx线路和内部调节器获得电源。

ADuM4160还提供一个选项，可以在外设控制下延迟应用上游上拉电阻。此功能由PIN输入控制。在本应用中，PIN输入短路至高电平，因此，只要施加外设电源，就会用到上游上拉电阻。

本电路还使用了保护器件。这些器件选自那些提供各种不同器件的制造商，所选的特定器件允许用 0 Ω 短路电阻予以代替，以便将其从电路中移除。设计人员应当仔细考虑保护器件选择，包括不需要外部保护到需要全套瞬变抑制器和滤波器元件的各种情况。本应用电路所包括的元件显示了可以使用何种类型的保护。

当电路工作时，会进行包检测，并将数据从隔离的一侧传送到另一侧。图 3和图 4所示的数据分别以时域数据和眼图形式展示了典型的全速处理情况。在实时数据中，需要注意的特点是包开始时为无源空闲状态，它会转换为受驱J状态，还有处理结束时的包末尾显示为单端 0 状态，其后是空闲J状态。正是这种自动控制流和这些特殊逻辑状态的处理，才使ADuM4160芯片得以实现，并且是市场上独一无二的。

该电缆设计与上游数据连接完全隔离，可承受最高达 2.5 kV的瞬变电压。未来的isoPower®模块将支持最高 5 kV医用级电缆隔离。下游端口由上游VBUS1 线路供电，应用电路可用的电源限制在 500 mA (5 V)，这是标准USB端口的最大可用功率，足以运行带 100 mA外部负载的ADuM5000。低速、全速和高速外设可以连接到下游端口，但电缆的全速和低速模式必须采用手动方式切换。该设计依赖ADuM5000的内部短路电路来保证安全。

图 3和图 4所示数据是在USB-IF认证过程中产生的。图 3显示一个测试数据包从ADuM4160上游端口传输到主机。需要注意的是前置空闲状态，其中无源电阻网络保持空闲J状态。包的中心是J和K的混合状态。包的右侧是EOP（包结束）标志，它是一个单端 0，其后是一个受驱J状态，再转换为空闲J状态。

上游全速信号质量测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.1 节。上游全速上升时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节。上游全速下降时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节。

图 3为全速眼图，显示ADuM4160能够提供充分张开的眼图，远离禁入区域。针对低速评估也获得了类似的数据。

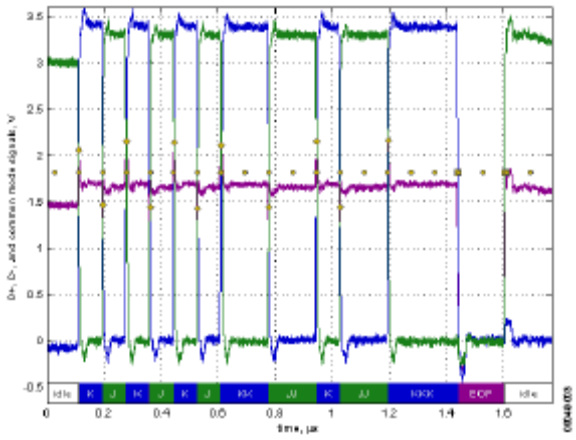


图 3. ADuM4160 上游端口驱动的全速测试包流量

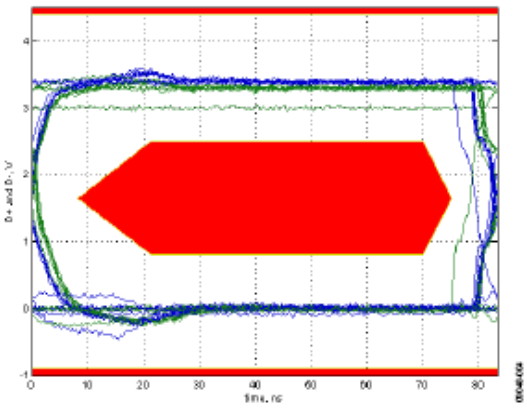


图 4. 显示禁入区域的全速眼图

进一步阅读

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices*. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology*. October 2008.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

USB 2.0 Specifications, USB Implementers Forum, Inc.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

ADuM4160 Data Sheet
ADuM4160 Evaluation Board
ADuM1100 Data Sheet
ADuM1100 Evaluation Board
ADuM5000 Data Sheet
ADuM5000 Evaluation Board

Evaluation Board Layout for USB Cable Isolator Circuit

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09048-0-7/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits。

连接/参考器件	
ADuM4160	全速/低速 USB 隔离器
ADP3338	高精度、1 A 低压差调节器（5V 输出选项）

通用串行总线(USB)外设隔离器电路

电路功能与优势

通用串行总线(USB)正迅速成为大部分 PC 外设的标准接口。由于它具有出色的速度、灵活性，并且支持设备热插拔，因而正在取代 RS-232 和并行打印机端口。工业和医疗设备制造商也非常希望使用这种总线，但苦于没有很好的方式来为控制危险电压的机器连接或者医疗应用中的低泄漏防去颤连接提供必要的隔离，导致应用推广相当缓慢。

ADuM4160提供了一种经济简单的方式来实现工业和医疗外设隔离缓冲器。需要解决的挑战包括：

1. 直接在 USB D+和 D−线路中隔离，以便使用微处理器中的现有 USB 基础架构。
2. 针对不需要外部控制线路的控制数据流实施自动控制方案。
3. 提供医用级隔离。
4. 支持完整外设达到 USB-IF 认证标准。
5. 支持全速(12 Mbps)和低速(1.5 Mbps)信号速率。
6. 支持灵活的电源配置。

图 1所示的电路隔离了一个支持USB接口的外设。由于本电路没有明确定义外设，因此隔离器副边的电源已作为解决方案的一部分提供。如果在外设的PCB上构建该电路，则电源可以从外设的离线电源、电池或者USB电缆总线电源获得，具体取决于应用需要。

这里所示的应用电路是许多医疗和工业应用的典型电路。

电路描述

上游USB连接器所用的电源从USB电缆提供的 5 V VBUS电压获得。外设必须提供未使用ADuM4160 时所需要的所有信号和上拉/下拉电阻。下游侧的电源由一个壁式电源适配器和ADP3338 LDO调节器（5 V选项）提供。此LDO可提供非常低的压差，从而降低了对壁式电源适配器的调节要求。其小尺寸(SOT-223)特点和 1 A电流能力非常适合这种外设可能需要电缆供电才能工作的通用电路。

ADuM4160 具有多种电源、速度和保护选项，必须加以确定。首先是外设的运行速度。外设以三种速度之一运行：低速(1.5 Mbps)、全速(12 Mbps)和高速(480 Mbps)。ADuM4160 不支持高速运行，会阻止用于协商该速度的握手信号。高速模式以全速配置开始，外设通过一个称为高速线性调频的过程请求高速支持。ADuM4160 忽略该高速线性调频，因此高速运行请求永远不会传递给主机，外设继续以全速运行。

USB 总线上的外设速度或者为低速，或者为全速。所需的速度由具体外设决定，必须通过 SPU 和 SPD 引脚的状态将 ADuM4160 设置为与此速度匹配。在目前的原理图中，SPU 和 SPD 引脚连接到的 3.3 V 内部调节电源 VDD1 和 VDD2，从而将器件设置为全速运行。

5 V 电源可以通过 VBUSx 引脚提供，3.3 V 信号电压由内部 3.3 V 调节器在 VDDx 引脚产生。或者，也可以将该 3.3 V 电源提供给 VBUSx 和 VDDx，器件直接使用外部电源，从而禁用内部调节器。提供此选项是为了让 ADuM4160 既能采用 5 V USB 电缆供电，也能采用外设提供的 5 V 或 3.3 V 电源轨供电。所示的电路接受各侧的 5 V 电源，内部调节器为活动状态。

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

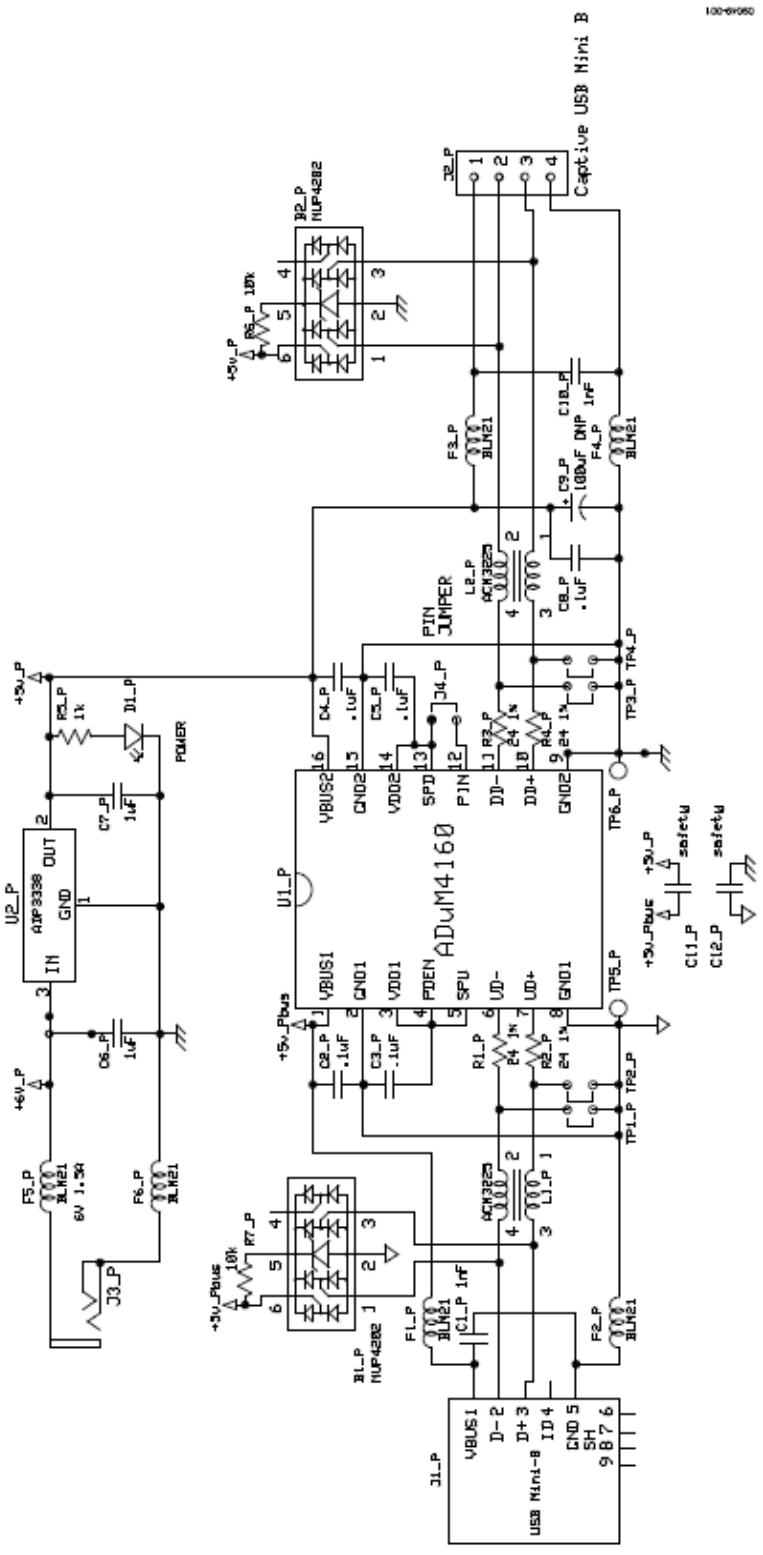


图 1. USB 外设隔离器电路

ADuM4160 还提供一个选项，可以在外设控制下延迟应用上游上拉电阻。此功能由 PIN 输入控制。在本应用中，PIN 输入通过跳线接高电平，因此，只要施加外设电源就会用到上游上拉电阻。在其它应用中，可以将它连接到一个控制器的 GPIO 引脚，可以采用一个固定延迟电路，或者可以像本电路一样连接。如何使用此功能取决于设计人员。

本电路还包括保护器件。这些器件选自那些提供各种不同器件的制造商，所选的特定器件允许用 0 Ω 短路电阻予以代替，以便将其从电路中移除。设计人员应当仔细考虑保护器件的选择，包括不需要外部保护到需要全套瞬变抑制器和滤波器元件的情况。本电路所包括的元件显示了典型的高度保护配置。

当电路工作时，会进行包检测，并将数据从隔离的一侧传送到另一侧。下面所示的数据分别以时域数据和眼图形式展示了典型的全速处理情况。在实时数据中，需要注意的特点是包开始时为无源空闲状态，它会转换为受驱 J 状态，还有处理结束时的包末尾显示为单端 0 状态，其后是空闲 J 状态。正是这种自动控制流和这些特殊逻辑状态的处理，才使得 ADuM4160 芯片成为市场上独一无二的。

下面的图 2和图 3所示数据是在USB-IF认证过程中产生的。图 1 显示一个测试数据包从ADuM4160 上游端口传输到主机。需要注意的是前置空闲状态，其中无源电阻网络保持空闲J状态。包的中心部分是J和K的混合状态。包的右侧是EOP（分组结束）标志，它是一个单端 0，其后是一个受驱J状态，再转换为空闲J状态。

上游全速信号质量测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.1 节。上游全速上升时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节。上游全速下降时间测试参考文件—USB 2.0 规范第 7.1.11 节、第 7.1.2.2 节。

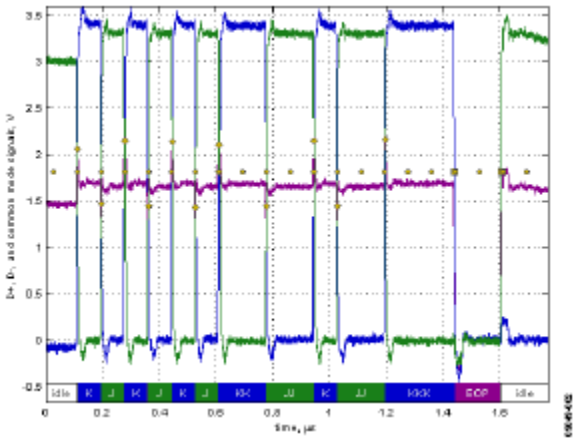


图 2. ADuM4160 上游端口驱动的全速测试数据包流

图 3为全速眼图，显示ADuM4160 能够提供充分张开的眼图，远离禁入区域。针对低速评估也获得了类似的数据。

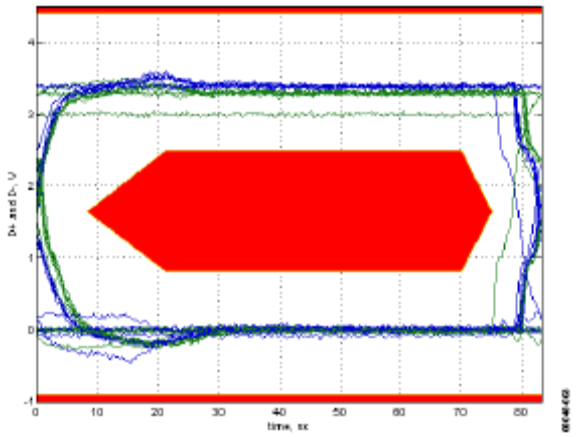


图 3.显示禁入区域的全速眼图

典型应用电路的照片如图 4所示。ADuM4160 评估板（照片左侧）连接到带I^2C兼容接口的 4 通道、12/10/8 位ADC AD7991 的评估板。ADC评估板充当外设，通过USB端口连接到PC（以便测试和评估ADC）。这就在ADuM4160 USB端口与ADC评估板之间提供了整体隔离。

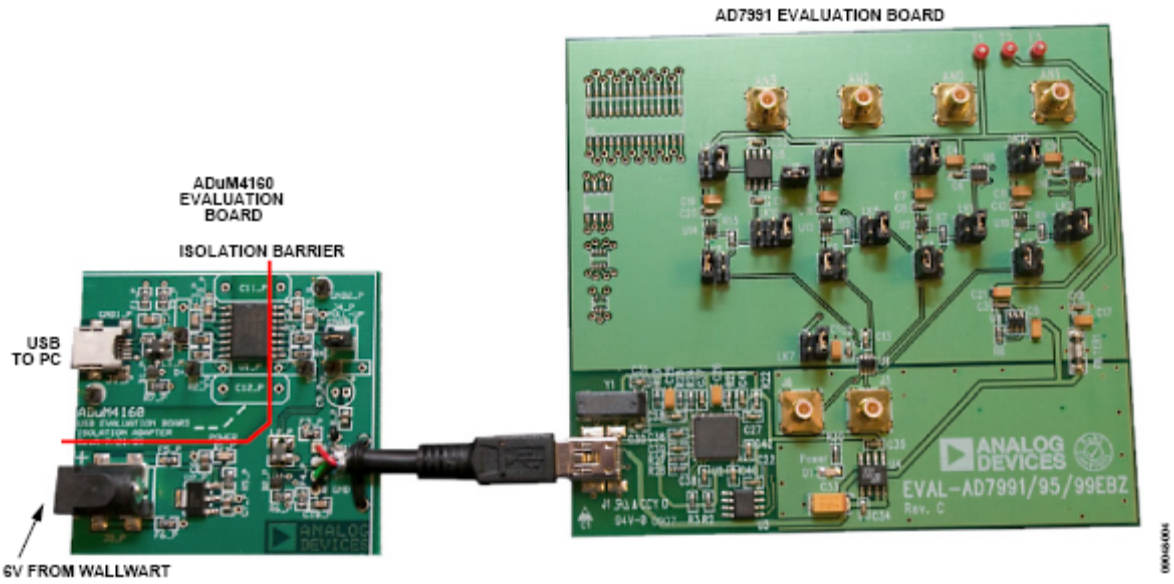


图 4. ADuM4160 USB 评估板连接到 AD7991 评估板 USB 端口的照片

本电路的边沿速度非常快，为使系统通过EMI/RFI测试，必须使用出色的布局、去耦和接地技术。相关指导信息请参考教程MT-031、教程MT-101和应用笔记AN-0971。欲了解图 4所示ADuM4160 USB评估板隔离适配器的完整布局和Gerber文件，请访问：
www.analog.com/CN0160_Board_Layout。

常见变化

根据系统要求，可以使用其它线性调节器代替。详细信息请参考ADIsimPower™设计工具。

进一步阅读

ADIsimPower™ Design Tool, Analog Devices.

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices*. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology*. October 2008.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

USB 2.0 Specifications, USB Implementers Forum, Inc.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

ADuM4160 Data Sheet

ADP3338 Data Sheet

ADuM4160 Evaluation Board

AD7991 Data Sheet

AD7991 Evaluation Board

ADuM4160 Evaluation Board Isolation Adapter Layout Files

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09049-0-7/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD5270/AD5272	10 位、1%电阻容差数字电位计
AD8615	精密、20 MHz、CMOS、轨到轨输入/输出运算放大器

利用数字变阻器 AD5270/AD5272 和运算放大器 AD8615 构建紧凑型、低成本、5 V、可变增益同相放大器

电路功能与优势

图 1所示电路采用数字变阻器AD5270/AD5272和运算放大器AD8615，提供一种紧凑型、低成本、低电压、可变增益同相放大器。AD5270/AD5272（10 引脚 3 mm × 3mm × 0.8 mm LFCSP）和AD8615（5 引脚TSOT-23）封装尺寸小、成本低，为模拟信号处理电路提供了业界领先的解决方案。

该电路提供 1024 种不同增益，可通过SPI(AD5270)或I²C(AD5272)兼容型串行数字接口控制。AD5270/AD5272具有± 1%电阻容差性能，可在整个电阻范围内提供低增益误差，如图 2所示。

本电路支持轨到轨输入和输出，既可采用+5 V 单电源供电，也可采用± 2.5 V 双电源供电，并且能够提供最高±150mA 的输出电流。

此外，AD5270/AD5272内置一个 50 次可编程存储器，可以在上电时自定义增益设置。

本电路具有高精度、低噪声和低总谐波失真(THD)等特性，非常适合仪器仪表的信号调理应用。

电路描述

本电路采用数字变阻器AD5270/AD5272和CMOS运算放大器AD8615，提供一种紧凑型、低成本、可变增益同相放大器。

输入信号V_{IN}由AD8615放大。该运算放大器具有低噪声、高压摆率以及轨到轨输入和输出特性。

最大电路增益由公式 1 确定。

$$G = 1 + \frac{R_{AW}}{R_2} \rightarrow R_2 = \frac{R_{AW}}{G-1} \quad (1)$$

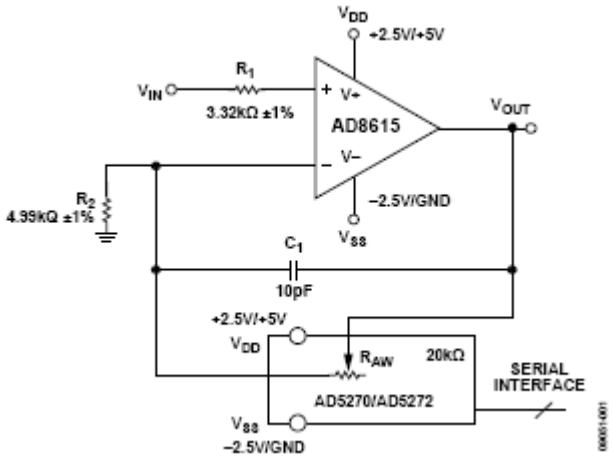


图 1. 可变增益同相放大器（原理示意图，未显示去耦和所有连接）

流过AD5270/AD5272（R_{AW} = 20 kΩ版本）的最大电流为± 3mA，由此可根据电路增益限定最大输入电压V_{IN}，如公式 2 所示。

$$|V_{IN}| \le 0.003 \times R_2 \quad (2)$$

当与V_{IN}相连的输入信号高于公式 2 所确定的理论最大值时，应增大R_2，并利用公式 1 重新计算新增益。

另外，还应计算最小增益以减少因AD5270/AD5272漏电流引起的误差。要使漏电流误差忽略不计，流过R_2的电流应至少为 50 nA的最差条件漏电流的 100 倍。因此，通过R_2的最小电流应为 5 µA，这也确定了公式 3 中的R_2最小值。

$$|V_{IN}| \ge 5 \times 10^{-6} \times R_2 \quad (3)$$

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2010 Analog Devices, Inc. All rights reserved.

图 2显示了在这些假设条件下，根据运算放大器的输入电压得出的R_2值可能范围。

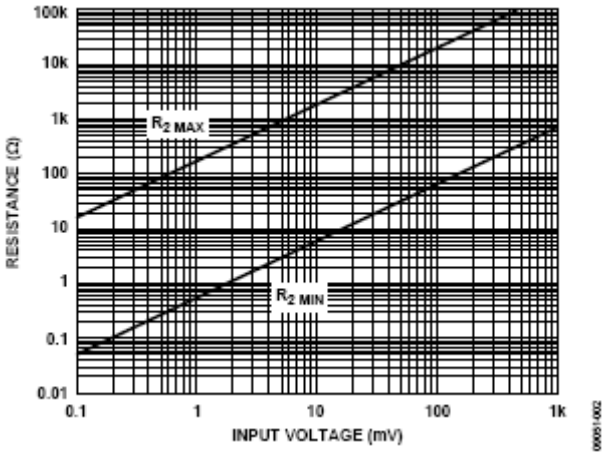


图 2. R_2值范围与最小输入信号的关系

AD5270/AD5272的±1%内部电阻容差可确保增益误差较低，如图 3所示。

电路增益计算公式为：

$$G = 1 + \frac{(1024 - D) \times R_{AW}/1024}{R_2} \quad (4)$$

其中 D 为载入该数字电位计的码。

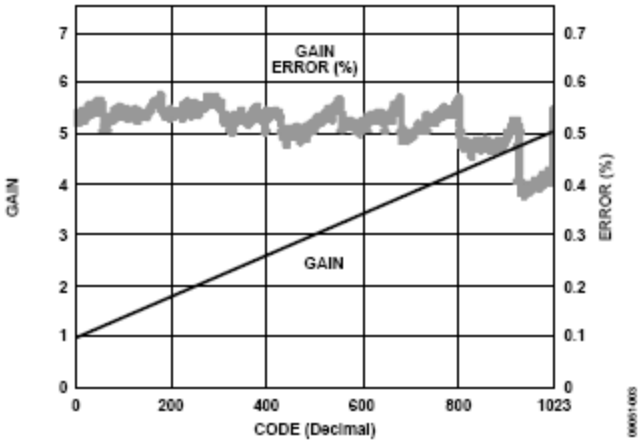


图 3.增益和增益误差与十进制码的关系

当电路输入为交流信号时，数字电位计的寄生电容可能会导致输出发生不良振荡。不过，在反相器输入与其输出之间连接一个小电容C_1便可避免这种情况。对于图 4所示的增益和相位图，所用电容值为 10 pF。

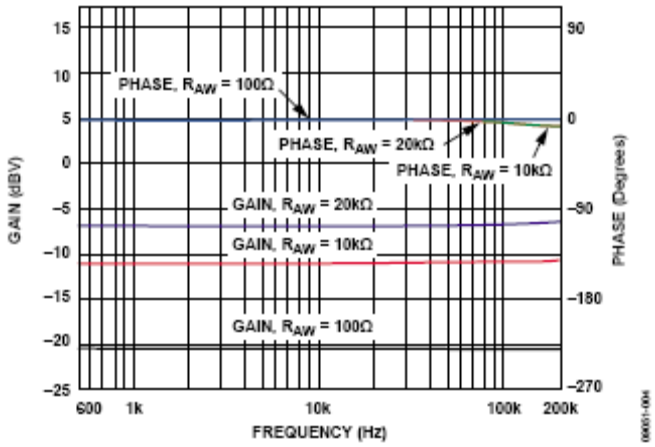


图 4.交流输入信号的增益和相位与频率的关系（为显示完整增益曲线，垂直刻度经过压缩）

AD5270/AD5272具有一个 50 次可编程存储器，可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布局、接地和去耦技术（请参考教程MT-031—*"实现数据转换器的接地并解开AGND和DGND的谜团"*，以及教程MT-101—*"去耦技术"*）。至少应采用四层PCB：一层为接地层，一层为电源层，另两层为信号层。

常见变化

AD5271/AD5274（8 位、内置上电 50 次可编程存储器）均为±1%容差数字变阻器，在不需要 10 位分辨率的情况下适合本应用。

图 1所示基本电路可经过调整，采用高压器件，由 30 V电源供电，如CN-0112 电路笔记所述。

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.
MT-032 Tutorial, *Ideal Voltage Feedback (VFB) Op Amp*, Analog Devices.
MT-087 Tutorial, *Voltage References*, Analog Devices.
MT-091 Tutorial, *Digital Potentiometers*, Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5270 Data Sheet

AD5272 Data Sheet

AD5270 Evaluation Board

AD5272 Evaluation Board

AD5271 Data Sheet

AD5274 Data Sheet

AD8615 Data Sheet

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09051-0-7/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADAU1701	SigmaDSP®编解码器
SSM2306	D 类放大器
ADP3336	LDO 电压调节器

通过 ADAU1701 SigmaDSP 编解码器、低功耗 SSM2306 D 类放大器和 ADP3336 LDO 调节器实现模拟音频输入、D 类输出

电路功能与优势

图 1所示电路将一个集成SigmaDSP®内核的ADAU1701编解码器与SSM2306 2 W立体声D类放大器和ADP3336低压差调节器相连。ADAU1701 内置两个ADC和四个DAC，因此能够处理一个立体声音频信号，并将分别处理的信号同时输出至一路线路级输出和一路放大输出。这样，线路输出和放大输出就能在SigmaDSP内核中以不同的信号处理方式进行处理，例如定制EQ、针对特定输出在芯片级进行定制的压缩器或者根据特定扬声器配置进行调节的空间化效应。ADP3336产生 3.3 V电源供ADAU1701 使用。SSM2306 是一款超低空闲电流和高效率的 2 W立体声D类放大器，不需要体积较大的外部电感，但需要极少量的外部元件，系统尺寸较小。放大器的电源电压不是由调节器提供，而是直接从 5 V系统电源获得。该系统可以为低功效放大器提供音频信号处理路径输出，适合收音机、多媒体扩展坞或PC扬声器等系统。

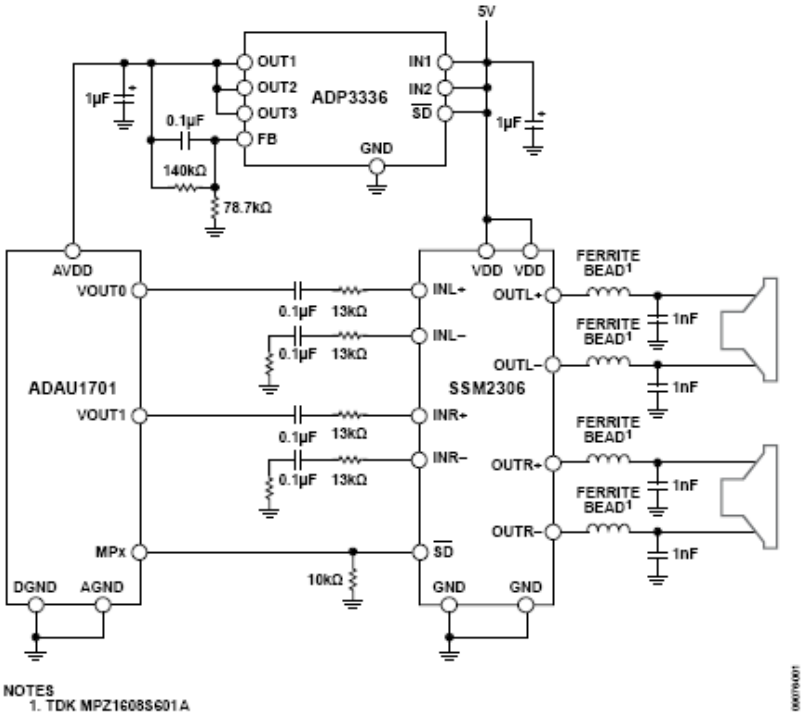


图 1. D 类放大器与音频编解码器和电压调节器的连接（原理示意图，未显示电源去耦和所有连接）

Rev. 0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

ADAU1701 的 DAC 输出通过放大器各输入端的一个电阻和电容连接到 SSM2306。0.10 µF 电容和 13.0 kΩ 电阻串联，连接在 ADAU1701 输出端与 SSM2306 输入端之间，实现一个 28 Hz 的高通滤波器。这些电阻还将放大器的增益设置为约 6 dB。ADAU1701 的满量程输出为 0.9 V 均方根值，因此，SSM2306 将其放大为满量程 1.8 V 均方根值（5.09 V 峰峰值）。当 SSM2306 的 VDD = 5 V 时，此满量程值与放大器的箝位电平严格匹配。

此电路利用 ADAU1701 的一个多用途 (MP) 引脚控制 SSM2306 的低电平有效关断引脚。该连接配合一个 10 kΩ 上拉电阻，使得 SigmaDSP 程序能够干净利落地禁用 D 类放大器，而不会产生爆音和咔嚓声。

只需在扬声器前的各引脚上放置一个铁氧体磁珠和 1.0 nF 电容，SSM2306 的 D 类放大器输出便能保持稳定。

SSM2306 的电源电压可以直接从 5 V 电源获得，例如电池，但 ADAU1701 需要一个 3.3 V 调节电源，它由 ADP3336 产生。ADP3336 的输出电压通过 140 kΩ 和 78.7 kΩ 反馈电阻设置为 3.3 V。在输出引脚与地之间放置一个低至 1.0 µF 的电容，调节器输出就能保持稳定。调节器输入端的 1.0 µF 电容用于对电路板与 5 V 电源之间的杂散电感进行去耦。此电路中，调节器的关断引脚只需接输入电压，这样存在输入电压时，该 IC 就会使能。

常见变化

除 ADAU1701 外，此电路也可以利用其它集成 DAC 的 SigmaDSP 处理器进行设置，例如 ADAU1761。ADAU1702 也可以代替 ADAU1701，二者唯一不同在于 SigmaDSP 程序和数据存储器大小。

D 类放大器 SSM2301、SSM2302 和 SSM2304 与本设计所用的 SSM2306 略有不同。这三个放大器的音频输入端不需要外部电阻来设置增益。SSM2301 是一款单声道放大器，而非立体声放大器。

进一步阅读

Eric Gaalaas, “Class D Audio Amplifiers: What, Why, and How,” *Analog Dialogue*, 40-06, June 2006.

数据手册和评估板

ADAU1701 Data Sheet.

SSM2306 Data Sheet.

SSM2306 Evaluation Board.

ADP3336 Data Sheet.

EVAL-ADAU1701MINIZ Evaluation Board.

修订历史

6/10—Revision 0: Initial Release

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09076-0-6/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADXRS450	3 轴、±2 *g*/±4 *g*/±8 *g*/±16 *g* 数字加速度计
ADuC7026	精密模拟微控制器，12 位模拟 I/O，ARM7TDMI® MCU
ADM660	CMOS 开关电容电压转换器
ADP3334	高精度、低 IQ、500 mA anyCAP® 可调低压差调节器
AD8034	低成本、80 MHz *FastFET*™运算放大器

利用具有可编程电源电压的数字角速率传感器 ADXRS450 检测角速度

电路功能与优势

ADXRS450是一款数字输出陀螺仪，主要用于医疗、工业、仪器仪表、稳定和其它高性能应用。这款陀螺仪具有极佳的抗冲击和振动能力，适合恶劣环境下的应用。

使用 ADXRS450 等数字输出陀螺仪时，无需进行模数转换，从而可以节省系统成本和电路板面积。ADXRS450 通过 SPI 接口进行通信。下面的电路演示了如何实现支持这种通信的硬件设置。

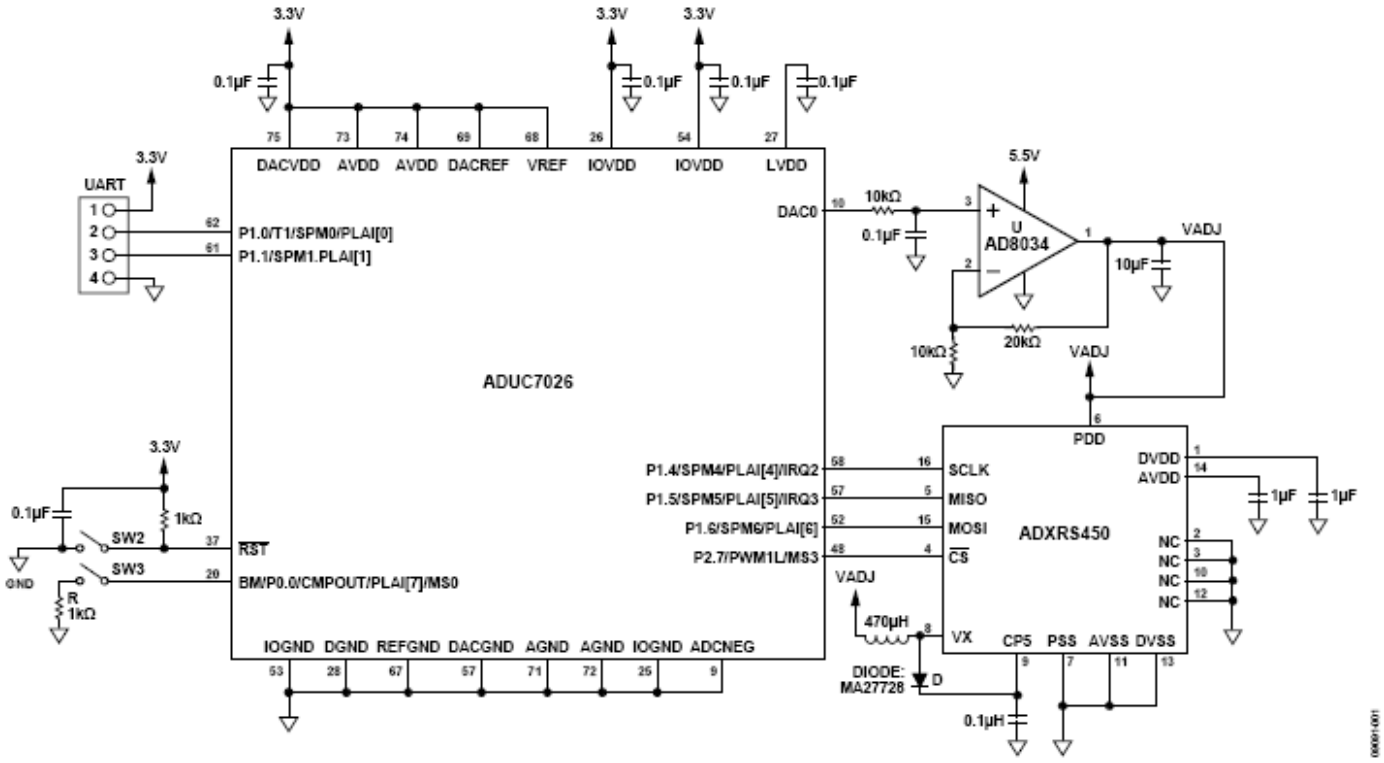


图 1. ADXRS450 配置为通过 ADuC7026 进行 SPI 通信。AD8034 为 ADuC7026 内部的数模转换器(DAC)所提供的电压提供增益。
（原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

图 1中的电路显示如何利用精密模拟微控制器ADuC7026与ADXRS450 通信。此接口可用于与LabView接口通信等目的。该接口利用ADuC7026 内部的数模转换器(DAC)设置ADXRS450 的电源电压。ADXRS450 的内部设置也可以利用LabView接口设置，并且可以监控角速率输出。

此电路也可以用于独立配置，其中微控制器经过预编程，以便根据角速率输出执行某些指令。

图中省去了电源电压产生部分，这一方面是为了清晰显示原理图，另一方面是因为它取决于所需的电源。假设为USB电压，则可以利用ADP1713（3.3 V选项）电压调节器产生ADuC7026所用的 3.3 V电源电压。利用ADM660开关电容倍压器可以从USB电压产生大约 10 V的电压。ADP3334将 10 V调低至 5.5 V，为图 1所示的AD8034电压增益电路供电。USB电压调节电路如图 2所示。

常见变化

这里所示的配置采用可调电源电压，但它也可以采用静态电源电压。静态电压可以由 DAC0 输出提供，并由 AD8034 放大，如图 1 所示。或者，也可以利用现有供电轨直接为ADXRS450 供电。

用户可能不需要通过UART连接到ADuC7026，而是需要USB连接。为此，可以将CP2102 USB转UART转换器连接到引脚 62 和 61（分别为UART Tx和Rx）。电路中增加USB输入后，可方便地提供电源电压。图 3给出了连接示意图。

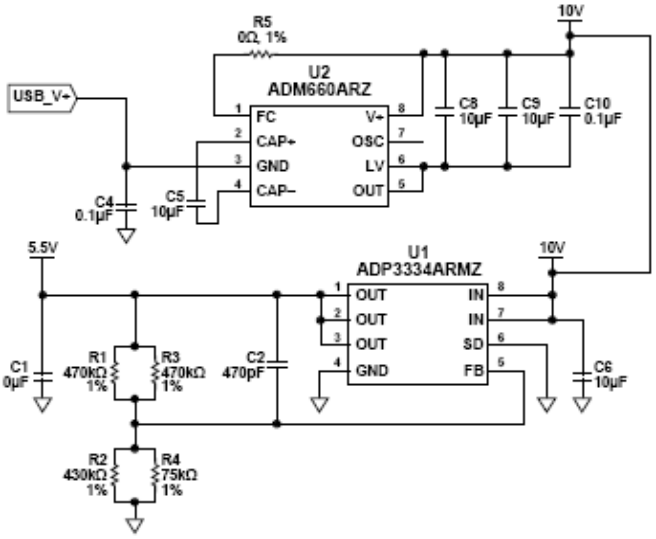


图 2. 5 V USB 电源电压调节至 5.5 V，以提供 ADXRS450 可调电源电压（原理示意图，未显示去耦和所有连接）

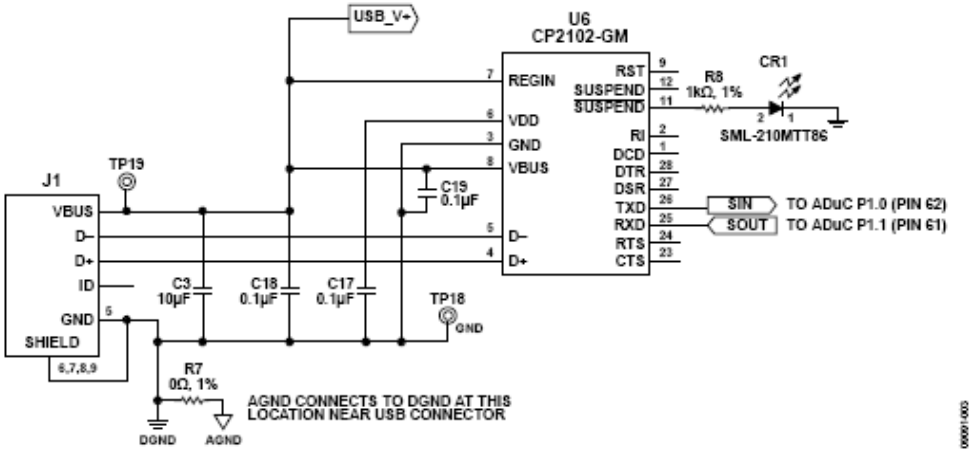


图 3. CP2102 USB 转 UART 转换器支持通过 USB 接口供电和编程（原理示意图，未显示去耦和所有连接）

进一步阅读

This circuit is used in the Inertial Sensor Evaluation Board with ADXRS450 Satellite (Model Number: EVAL-ADXRS450Z-M). For information on ADXRS450 operation and register functions, please refer to the ADXRS450 data sheet.

For information on programming the ADuC7026, please see the ADuC7026 data sheet.

数据手册和评估板

ADXRS450 Data Sheet
ADXRS450 Evaluation Tools
ADuC7026 Data Sheet
ADuC7026 Evaluation Tools
ADM660 Data Sheet
ADP3334 Data Sheet
AD8034 Data Sheet

修订历史

5/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09091-0-5/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADF7020	ISM 频段 FSK/ASK 收发器
ADuC7060	低功耗、精密 ARM7TDMI 模拟微控制器
ADP121	低静态电流、CMOS 线性调节器

低功耗、长距离 ISM 无线测量节点

电路功能与优势

理想情况下，无线测量节点具有低功耗、长距离特点，易于与不同传感器接口。通过配合使用ADI公司的三款器件，可以实现平均电流消耗<70 µA、距离接近 1 km（无障碍）、数据速率达到每分钟一次传输的智能测量节点，同时维持 16 位 ADC性能（见图 1）,使电路适合电池供电和自动化、远程检测等应用。

系统内包含的低功耗温度测量节点每分钟唤醒一次，测量温度并将结果以 10 kbps 速率发送到基节点，然后返回睡眠状态。基节点不断接收来自测量节点的数据包，并通过 UART 将信息发送到 PC，以便在“超级终端”内显示。

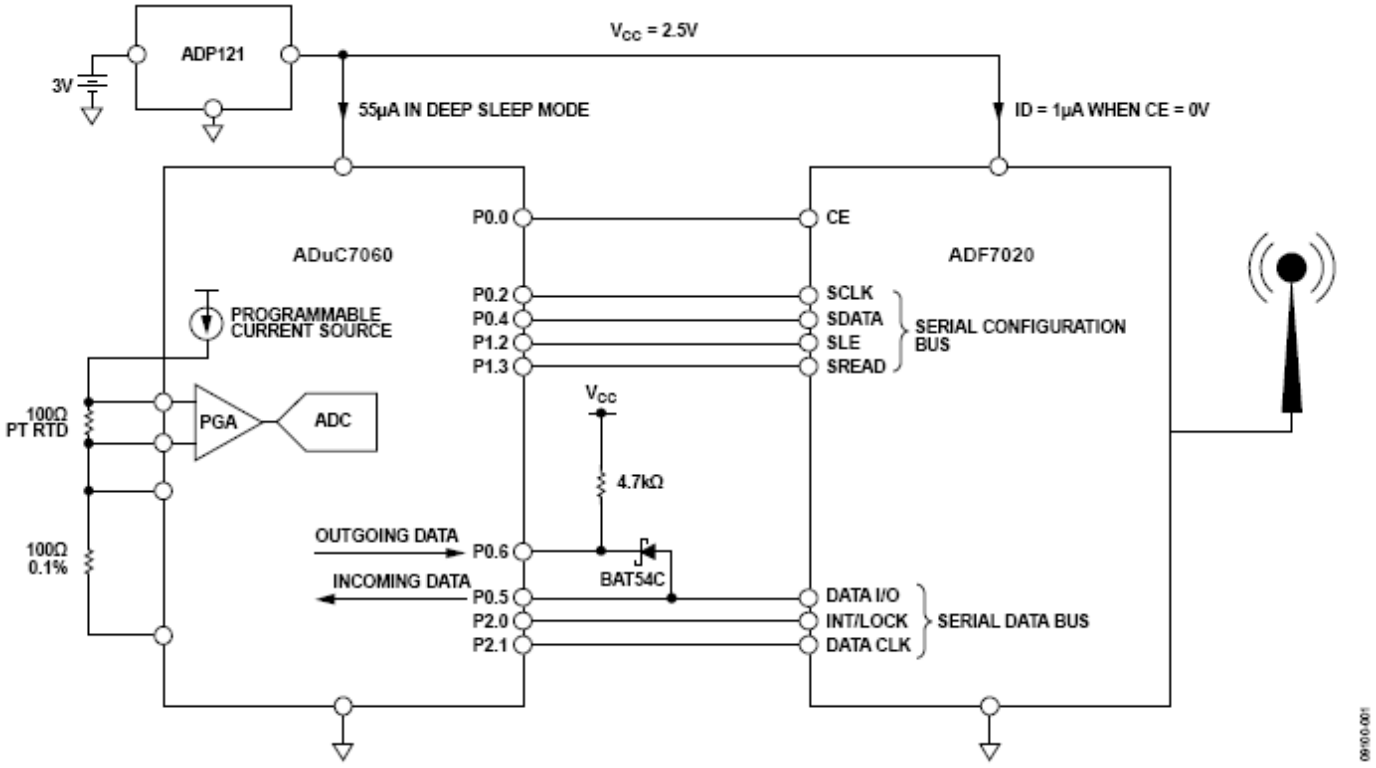


图 1.低功耗远程 ISM 无线测量节点（简化示意图：未显示去耦和所有连接）

Rev.0
“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

ADuC7060精密模拟微控制器采用低功耗ARM7 内核，拥有多种精密模拟功能。由于内置片上多路复用器、数字可编程增益放大器(PGA)、基准电压源、可编程电流源和 24 位Σ-Δ型ADC，该器件几乎可直接连接任何温度和桥式传感器。本例中选择的是 4 线式Pt100（100 Ω铂RTD）温度传感器。有关测量电路的详情请参阅应用笔记AN-0970。

本应用选择的无线频段是低于 1GHz的免执照ISM（工业、科研和医用）频段。ADF7021收发器支持 431 MHz至 478 MHz及 862 MHz至 956 MHz范围内的频段，因此是必然选择。该低功耗收发器所需的外部元件极少，可以轻松连接ADuC7060精密模拟微控制器，性能卓越。

ADP121稳压器利用两节 1.5 V电池提供 2.5 V电源电压。该稳压器的极低静态电流（无负载时为 11 μA）对尽可能延长电池寿命至关重要。

电路描述

连接ADF7020 ISM收发器和ADuC7060精密微控制器的是两条总线。两者均为串行双向总线：其中一条总线负责配置收发器，需要四个微处理器端口；另一条总线是数据总线，用于在控制器与收发器之间传输数据，该总线至少需要三个微处理器端口。在该应用中，使用的是两个端口，而非具有两个中断的单个双向端口。这样虽然简化了软件，但必须使用额外的二极管和电阻器，以分离输入和输出数据流。两个肖特基二极管的并联组合确保了低于 200 mV的逻辑低电平。在相同封装中BAT54C有两个二极管(连接引脚 1 和引脚 2 从而得到并联配置）。ADuC7060上的所有数字端口均具有可编程上拉电阻；但也需要外部上拉电阻。对于 10 kbps的数据速率，4.7 kΩ的电阻效果不错。

电路汲取的总电流取决于三个因素：个别元件在睡眠和活动模式中的要求、系统活动的时间以及收发器本身活动的时间。第一个因素通过选择低功耗元件来解决，例如ADuC7060和ADF7020。第二个因素即最大程度地减少系统活动，可通过让系统尽可能长地处于非活动状态来实现。可以考虑在整数与浮点算法间进行折衷，许多情况下整数就足够了，其执行时间更短，因此更省电。最后一个因素即缩短传送时间，可部分通过使用开销最小的协议实现，但更主要的是使用ADF7020，该器件具有极高的接收器灵敏度和出色的带外抑制性能，最大程度地提高数据包含有正确数据的概率。

代码说明－概述

系统大部分时间处于深度睡眠模式中，功耗为 50 μA至 60 μA（取决于环境温度）。定时器 2 每秒将系统唤醒一次。每 60 秒执行一次ADC测量，将结果线性化并发送出去。定时器 2 可将系统从深度睡眠中唤醒；其他三个定时器无此功能。定时器 2 是 16 位器件，表示它采用 32 kHz时钟运行时每秒唤醒一次（睡眠模式内）。启动ADC后，系统进入暂停模式（参见ADuC7060数据手册）。这也是一个低功耗模式，尽管未低至深度睡眠水平。完成后ADC将系统唤醒。根据ADC结果计算温度值，将数据打包后发送。

打包其实就是将适当数据放置在缓冲器内。此时数据包含一个 4 字节浮点温度值和一个 2 字节CRC（循环冗余校验）。在更复杂的系统中，该数据之前还会添加节点地址标头、接收信号强度和其他信息。在将该缓冲数据发送至ADF7020收发器前，先发送一个 8 字节前导码（用于帮助同步接收节点）和一个 3 字节同步字。后者是一个唯一的 3 字节数字，接收节点在接收数据包前会进行匹配检查。

接收端上的硬件非常相似；配置一个ADF7020收发器随时接收唯一的同步字。收到同步字后便接收数据包。数据通过UART发送至PC。

图 2中显示的是测量节点和基础接收节点主环路的流程图。

此电路的源代码请访问以下地址：

www.analog.com/CN0164_Source_Code。

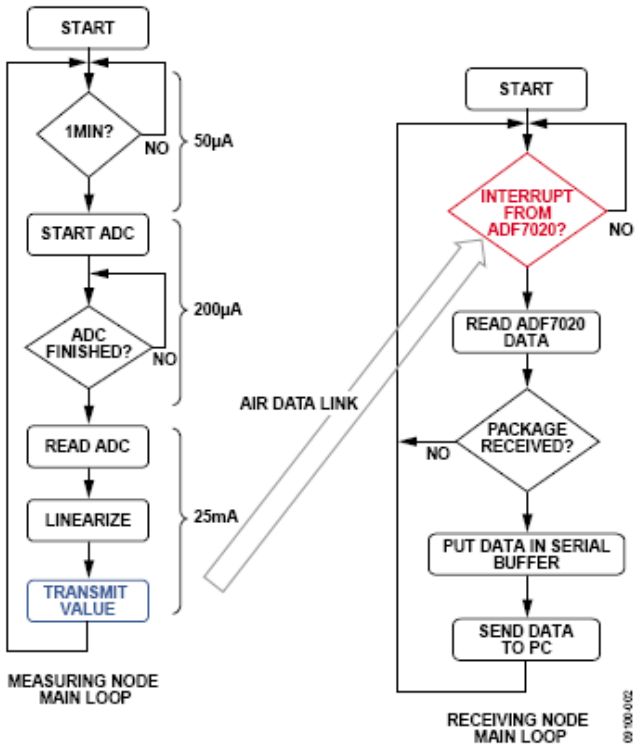


图 2. 测量和接收节点主环路流程图

代码说明—ADF7020 驱动器

ADF7020支持多种调制方案。本例中使用GFSK（高斯频移键控），该方案的优点是频谱效率极佳。在此模式中，ADF7020在发送和接收时均产生数据时钟。时钟上升沿(DATA CLK)产生一个中断，使ADuC7060按图 3所示将数据逐位地放置在输出端口上。输出所有数据后，芯片选择解除，ADuC7060重新进入深度睡眠模式。

在接收端上，ADF7020在接收到匹配的同步字后产生一个中断（INT/LOCK端口在九个时钟周期内保持高电平）。该信号通知ADuC7060处理器准备接收数据包。从数据包接收的每一位均在ADuC7060内产生一个中断。在中断服务程序(ISR)中，读取位流并存储在缓冲器内。接收到数据包内的所有字节后，设置一个标志，指示新数据包已经收到。主环路现在可通过校验和确认数据包的有效性。然后处理正确和完整的数据包。本例中通过UART将以上信息发送至PC进行显示。如图 4所示，同一ISR既可接收来自ADF7020 收发器的数据，也可向其发送数据。

此电路的源代码请访问以下地址：

www.analog.com/CN0164_Source_Code。

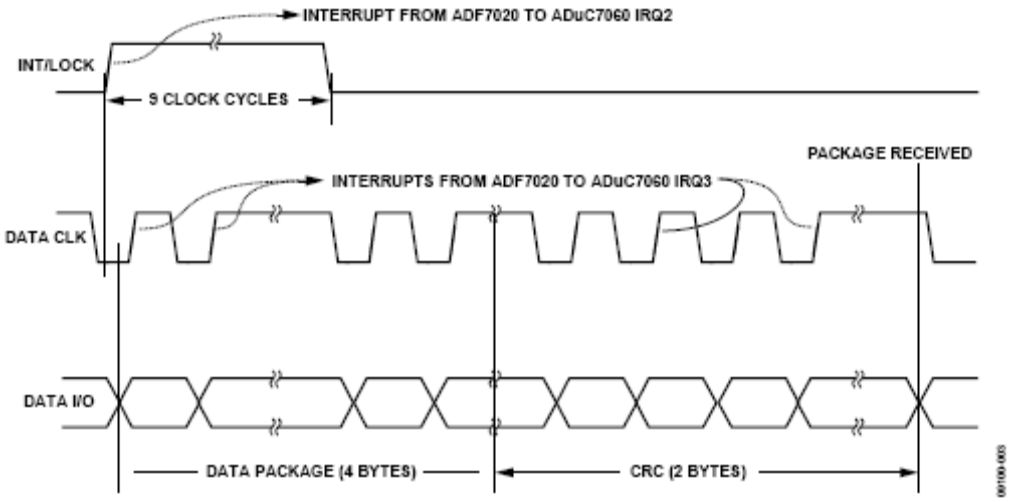


图 3. 数据 I/O 时序

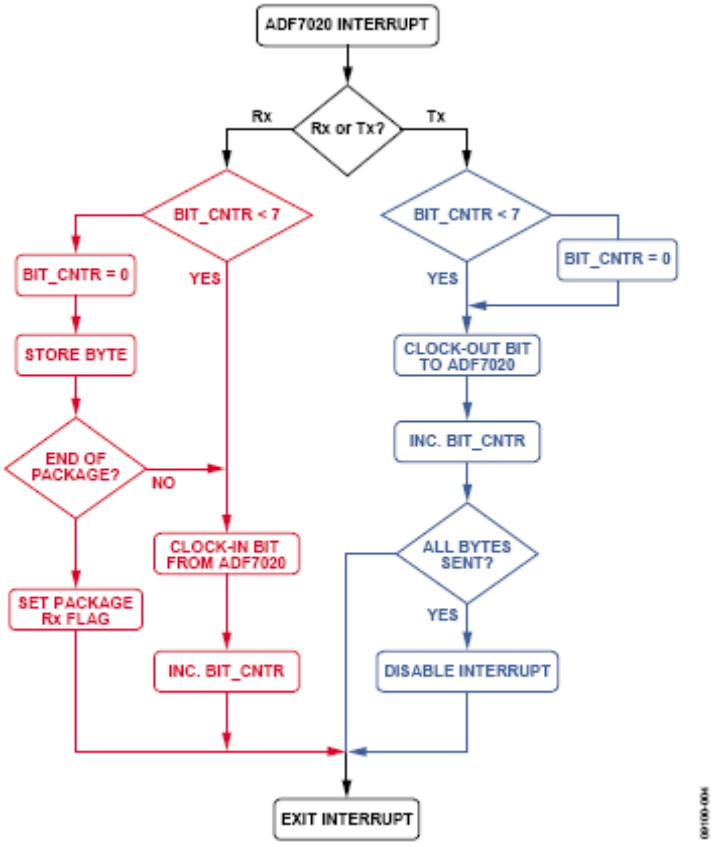


图 4. 处理接收和发送数据的中断服务程序

常见变化

根据所需频率，可使用许多其他产品来代替ADF7020。例如，对于 2.4 GHz频段，ADF7242是很好的选择。

进一步阅读

Source code for CN-0164

Looney, Mike. AN-0970 Application Note. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller*, Analog Devices.

数据手册和评估板

ADF7020 Data Sheet

ADF7020 Evaluation Board

ADF7020 Device Drivers

ADuC7060 Data Sheet

ADuC7060 Evaluation System

ADP121 Data Sheet

修订历史

10/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09100-0-10/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0165 。

连接/参考器件	
ADG4612	带断电保护的低导通电阻、四通道单刀单掷开关
ADA4000-1	低成本、精密 JFET 输入运算放大器
AD7476	12 位、1MSPS SAR ADC,采用 6 引脚 SOT-23 封装

使用故障保护 CMOS 开关的关断保护数据采集信号链

电路功能与优势

采用远程信号源时，发生损害故障的可能性更大。可能因系统电源时序控制设计不当或系统要求热插拔而导致过压。若未采取保护措施，因连接欠佳或感性耦合导致的瞬变电压可能会损坏元件。另外，在电源发生故障或者开关输入仍然连接至模拟信号而电源连接丢失时，也可能出现故障。这些故障条件可能造成重大损坏，结果可能意味着高昂的维修成本。

图 1所示电路利用一个带断电保护的低导通电阻、四通道单刀单掷开关ADG4612，为数据采集信号链提供保护。该数据采集系统包括低成本、精密JFET输入运算放大器ADA4000-1，后接一个低功耗、12 位、1 MSPS SAR ADC AD7476。该ADG4612可在仍然存在输入信号时，提供低成本的功率损耗保护和最高16V的过压故障保护。ADG4612采用 3 mm × 3 mm LFCSP和16 引脚TSSOP两种封装，需要增加的额外电路板面积很小。ADG4612可在不增加任何分离器件的条件下，为四个独立的数据采集通道提供保护。

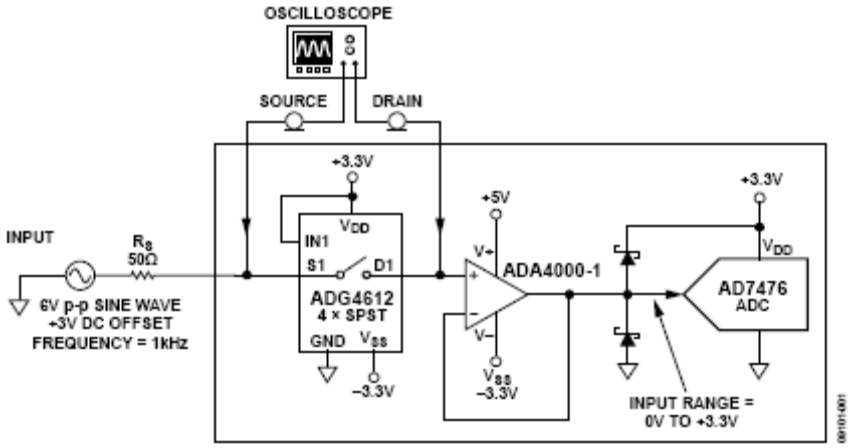


图 1.提供故障保护的数据采集信号链电路（简化示意图：未显示所有连接和去耦）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

图 1所示为一种单通道、提供故障保护的数据采集信号链，由ADG4612、ADA4000-1和AD7476构成。能否保护数据采集板关键在于ADG4612的保护功能。无电源时，即当V_{DD} 浮空或V_{DD} ≤ 1 V时，或者当输入信号V_S 或 V_D大于电源V_{DD} 与阈值电压(VT)之和时，开关处于隔离模式。此类条件下，开关输入为高阻抗输入，以确保不存在可能损坏开关或下游电路的电流。负供电轨V_{SS} 可为浮空或 0 V至−5.5 V。接地引脚必须连接至地电位。

下游元件（如ADA4000-1或AD7476）的输入应限制在供电轨之内，以便在电源丢失或输入信号超过供电轨时阻止这些信号。

在断开条件下，最高+16V的输入信号电平被阻止（假设V_{SS} = 0 V）。当模拟输入信号电平超过V_{DD}达阈值电压VT (~1.2 V)时，开关也会断开。

对于标准 CMOS 模拟开关，其额定电源要求请参考产品数据手册，并应严格遵守，以确保器件保持最佳性能和运行状态。然而，由于电源故障、电压瞬变、时序控制不当、系统故障或用户故障等原因，不可能始终达到数据手册的要求。

标准CMOS开关的信号源、漏极和逻辑引脚均以电源箝位二极管的形式提供了ESD保护，如图 2所示。这些二极管的尺寸因工艺而异，不过一般都采用小型设计，以尽量减少泄漏电流。正常运行中，这些二极管均为反向偏置，不会通过电流。正向偏置时，其额定规格要求通过的电流不能大于几mA，否则可能会损坏器件。每当模拟开关输入电压超过电源时，这些二极管将转为正向偏置，可能通过较大电流，这样即使关闭电源，开关也可能损坏。另外，故障导致的损坏并不限于开关，而且也可能影响到下游电路，如ADA4000-1，因为将信号施加于未供电的ADA4000-1超出了该器件的绝对最大额定值。

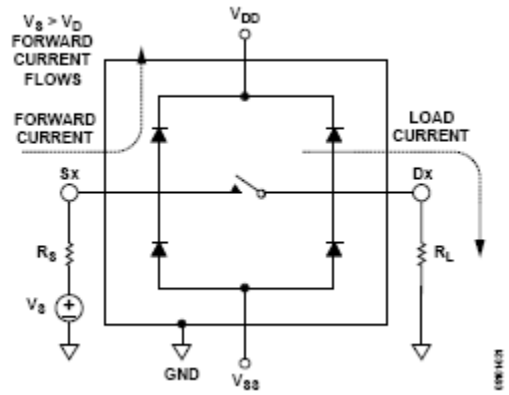


图 2. 标准模拟CMOS开关上的ESD保护

图 3所示为标准模拟开关在施加信号而电源浮空时的性能波形。直流偏置为+3 V的 6 V p-p 正弦波施加于模拟输入，后者通过内部ESD二极管，将电源供给开关以及连接至同一V_{DD}电源的任何其他元件。输入信号通过开关，出现在ADA4000-1的输入端，因而超过ADA4000-1的最大额定值。

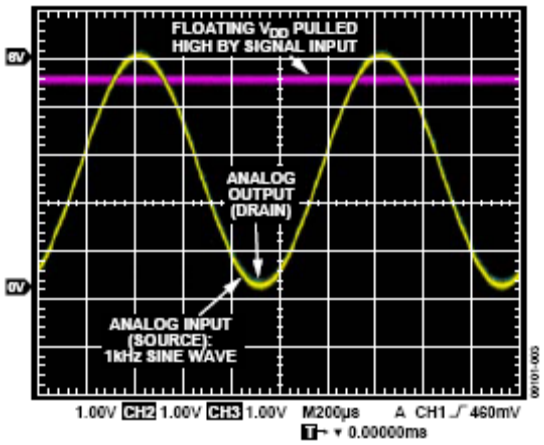


图 3.无电源的标准模拟开关

标准CMOS开关还存在另一限制因素，即模拟信号超过电源 V_{DD} 和 V_{SS}时，电源被拉至故障信号的二极管压降范围内。内部二极管转为正向偏置，电流从输入信号流至电源。故障信号也可能通过开关并损坏下游器件，如图 4所示。

如果超过器件的绝对最大额定值，可能会影响长期可靠性。

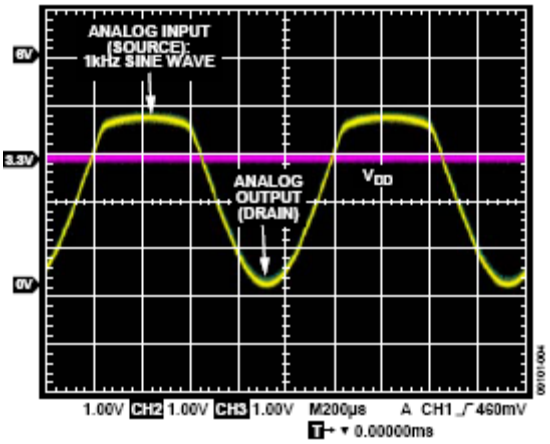


图 4.过压条件下的标准模拟开关

ADG4612可以消除上述故障影响，它在模拟或数字输入到V_{DD}或 V_{SS} 之间未采用内部ESD二极管。相反，ADG4612利用其他保护元件来避免ESD事件。这就意味着，在功率损耗条件下或发生过压故障时，不存在至电源的低阻抗路径。如果ADG4612输入在有电源之前存在信号，开关将进入隔离模式，即输入端具有至V_{DD}、GND和输出的高阻抗路径。这样可防止电流流动，从而有效保护器件和下游电路免受损坏。

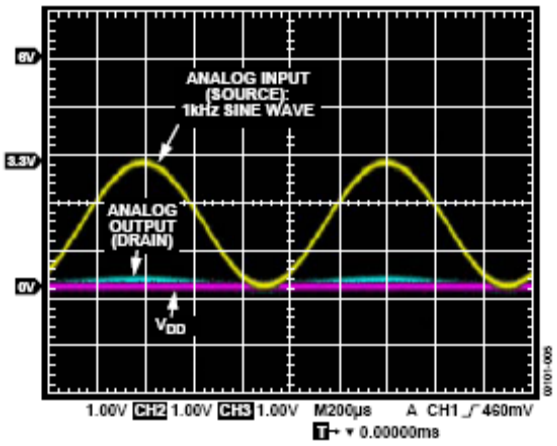


图 5.无电源的 ADG4612

图 6显示了模拟输入端过压故障导致的结果。此时，直流偏置为+3 V的 6 V p-p正弦波施加于ADG4612，后者采用±3.3 V电源供电。当模拟输入超过V_{DD} 达阈值电压VT (~1.2 V)时，开关进入隔离模式，从而避免故障对下游电路造成损坏。

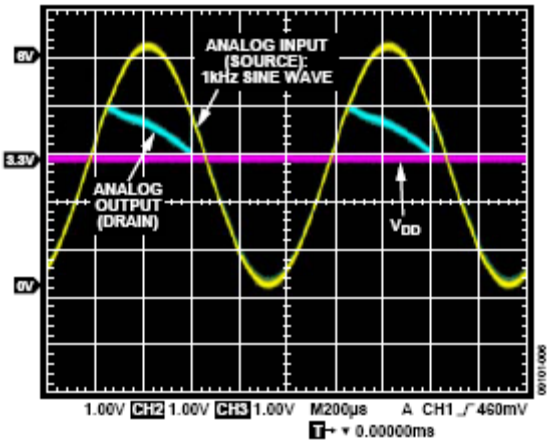


图 6. ADG4612 上的过压条件

如图 1所示，ADG4612、ADA4000-1和AD7476三者相结合提供一种稳定的数据采集电路，可有效应付各种故障条件，如仍然存在来自外部的信号时发生的功率损耗故障或者模拟输入端的过压故障等。

请注意，AD7476的输入范围等于V_{DD}，后者同时充当该ADC的基准电压源。此时，输入范围为 0 V至+3.3 V。为了在该范围内线性驱动AD7476，ADA4000-1 的电源电压必须稍高，以便为输出级留出充足的裕量（相对于正电源约为 1.2 V，相对于负电源约为 2 V）。其实现方法是将ADA4000-1的正电源电压设为+5 V，负电源电压设为−3.3 V。连接至AD7476输入的两个外部肖特基二极管可确保电源时序控制不出问题。

ADG4613同时支持SPST以外的配置；该器件有两个开关的数字控制逻辑与ADG4612相似，但其他两个开关的控制逻辑则相反。当接通时，各开关在两个方向的导电性能相同，输入信号范围可扩展至电源电压范围。ADG4613为先开后合式开关，适合多路复用器应用。该器件可配置为四通道单刀单掷、双通道单刀双掷或 4:1 的多路复用器，以适应不同的应用。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布局、接地和去耦技术（请参考教程MT-031和教程MT-101）。至少应采用四层PCB：一层为接地层，一层为电源层，另两层为信号层。

常见变化

图 7所示为图 1中电路的一种变化形式，以+ 3.3 V单电源供电。在该应用中，要求用一个具有轨到轨输入和输出的运算放大器为AD7476提供全输入范围驱动。AD8655 运算放大器的输出额定驱动电压在各供电轨的 10 mV至 30 mV之内。换言之，在线性度受到不利影响的满量程ADC范围的各端存在小比例的死区编码。

对于 30 mV的裕量要求，该比例约为 3.3V输入范围的 1%。有关运算放大器轨到轨问题以及过压保护的详细讨论，请参看MT-035和MT-036两个教程。

另外注意，ADG4612在该电路中的V_{SS} 为 0 V，但仍然可在整个输入信号范围内维持良好的导通电阻平坦度。

AD8656 是AD8655的双通道版本。ADA4000-2和ADA4000-4分别为ADA4000-1的双通道和四通道版本。

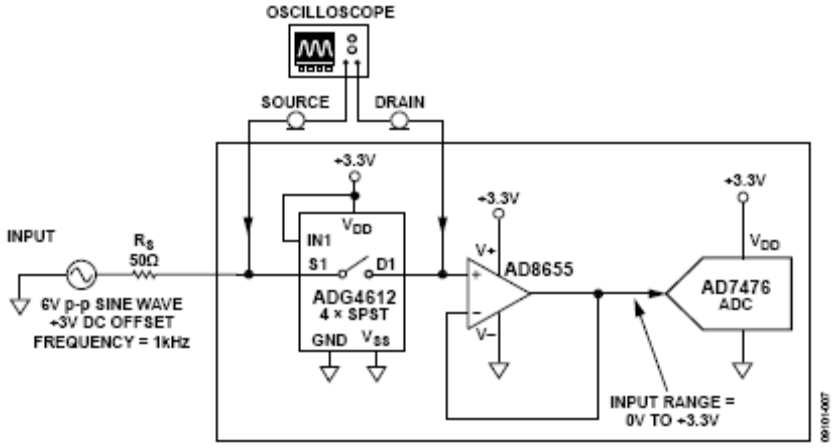


图 7.单电源、提供故障保护的数据采集信号链电路（简化示意图：未显示所有连接和去耦）

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-088 Tutorial, *Analog Switches and Multiplexers Basics*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADG4612/ADG4613 Data Sheet

ADG4612 Evaluation Board (EVAL-ADG4612EBZ)

ADA4000-1 Data Sheet

ADA4000-2 Data Sheet

ADA4000-4 Data Sheet

AD7476 Data Sheet

AD7476 Evaluation Board

修订历史

1/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09101-0-1/11(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD5270/AD5272	10 位、1%电阻容差数字电位计
AD8615	精密、20 MHz、CMOS、轨到轨输入/输出运算放大器

利用数字变阻器 AD5270/AD5272 和运算放大器 AD8615 构建紧凑型、低成本、5 V、可变增益反相放大器

电路功能与优势

图 1所示电路采用数字变阻器AD5270/AD5272和运算放大器AD8615，提供一种紧凑型、低成本、低电压、可变增益反相放大器。AD5270/AD5272（10 引脚 3 mm × 3mm × 0.8 mm LFCSP）和AD8615（5 引脚TSOT-23）封装尺寸小、成本低，为模拟信号处理电路提供了业界领先的解决方案。

该电路提供 1024 种不同增益，可通过SPI(AD5270)或I²C(AD5272)兼容型串行数字接口控制。AD5270/AD5272具有± 1%电阻容差性能，可在整个电阻范围内提供低增益误差，如图 2所示。

本电路支持轨到轨输入和输出，既可采用+5 V 单电源供电，也可采用± 2.5 V 双电源供电，并且能够提供最高±150mA 的输出电流。

此外，AD5270/AD5272内置一个 50 次可编程存储器，可以在上电时自定义增益设置。

本电路具有高精度、低噪声和低总谐波失真(THD)等特性，非常适合仪器仪表的信号调理应用。

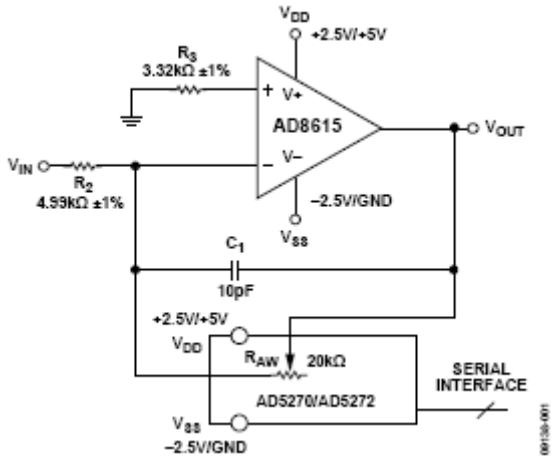


图 1. 可变增益反相放大器（原理示意图，未显示去耦和所有连接）

电路描述

本电路采用数字变阻器AD5270/AD5272和CMOS运算放大器AD8615，提供一种紧凑型、低成本、可变增益同相放大器。以反向模式连接的AD8615对输入信号V_{IN}进行放大。该运算放大器具有低噪声、高压摆率以及轨到轨输入和输出特性。

最大电路增益由公式 1 确定。

$$G = -\frac{R_{AW}}{R_2} \rightarrow R_2 = \frac{R_{AW}}{G} \quad (1)$$

流过AD5270/AD5272（R_{AW} = 20 kΩ版本）的最大电流为± 3mA，由此可根据电路增益限定最大输入电压V_{IN}，如公式 2 所示。

$$|V_{IN}| \le 0.003 \times R_2 \quad (2)$$

当与V_{IN}相连的输入信号高于公式 2 所确定的理论最大值时，应增大R_2，并利用公式 1 重新计算新增益。

另外，还应计算最小增益以减少因AD5270/AD5272漏电流引起的误差。要使漏电流误差忽略不计，流过R_2的电流应至少为 50 nA的最差条件漏电流的 100 倍。因此，通过R_2的最小电流应为 5 µA，这也确定了公式 3 中的R_2最小值。

$$|V_{IN}| \ge 5 \times 10^{-6} \times R_2 \quad (3)$$

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

图 2显示了在这些假设条件下，根据运算放大器的输入电压得出的R_2值可能范围。

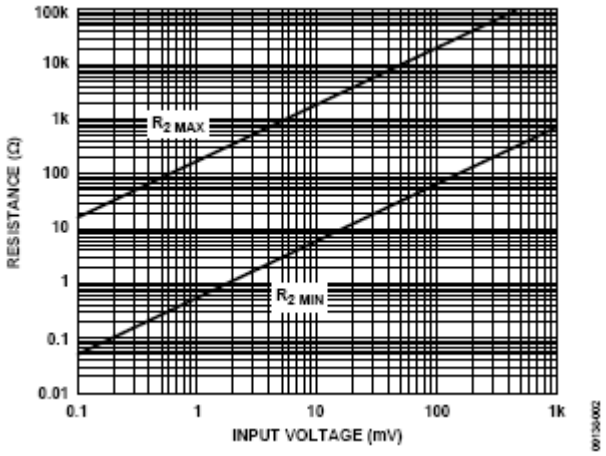


图 2. R_2值范围与最小输入信号的关系

AD5270/AD5272的±1%内部电阻容差可确保增益误差较低，如图 3所示。

电路增益计算公式为：

$$G = 1 + \frac{(1024 - D) \times R_{AW}/1024}{R_2} \quad (4)$$

其中 D 为载入该数字电位计的码。

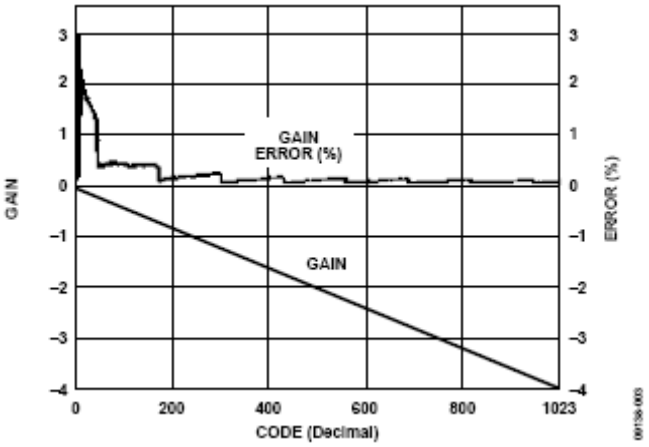


图 3.增益和增益误差与十进制码的关系

当电路输入为交流信号时，数字电位计的寄生电容可能会导致输出发生不良振荡。不过，在反相器输入与其输出之间连接一个小电容C_1便可避免这种情况。对于图 4所示的增益和相位图，所用电容值为 10 pF。

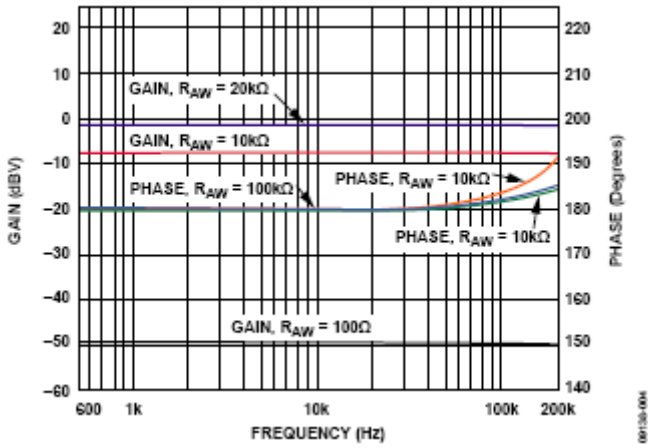


图 4.交流输入信号的增益和相位与频率的关系（为显示完整增益曲线，垂直刻度经过压缩）

AD5270/AD5272具有一个 50 次可编程存储器，可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布局、接地和去耦技术（请参考教程MT-031—*"实现数据转换器的接地并解开AGND和DGND的谜团"*，以及教程MT-101—*"去耦技术"*）。至少应采用四层PCB：一层为接地层，一层为电源层，另两层为信号层。

常见变化

AD5271/AD5274（8 位、内置上电 50 次可编程存储器）均为±1%容差数字变阻器，在不需要 10 位分辨率的情况下适合本应用。

图 1所示基本电路可经过调整，采用高压器件，由 30 V电源供电，如CN-0113 电路笔记所述。

进一步阅读

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.
MT-032 Tutorial, *Ideal Voltage Feedback (VFB) Op Amp*, Analog Devices.
MT-087 Tutorial, *Voltage References*, Analog Devices.
MT-091 Tutorial, *Digital Potentiometers*, Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5270 Data Sheet

AD5272 Data Sheet

AD5270 Evaluation Board

AD5272 Evaluation Board

AD5271 Data Sheet

AD5274 Data Sheet

AD8615 Data Sheet

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09138-0-7/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD5542A/AD5541A	16 位电压输出*nano*DAC®，1 µs建立时间
ADR421	2.5 V XFET®低噪声、精密基准电压源
AD8675	精密运算放大器
OP1177	精密运算放大器

如何利用 16 位电压输出 DAC AD5542A/AD5541A 实现高精度电平设置

电路功能与优势

利用电压输出DAC实现真正的 16 位性能不仅要求选择适当的DAC，而且要求选择适当的配套支持器件。针对精密 16 数模转换应用，本电路使用AD5542A/AD5541A电压输出DAC、ADR421基准电压源以及用作基准电压缓冲的AD8675超低失调运算放大器，提供了一款低风险解决方案。

基准电压缓冲对于设计至关重要，因为 DAC 基准输入的输入阻抗与码高度相关，如果 DAC 基准电压源未经充分缓冲，将导致线性误差。开环增益高达 120 dB 的 AD8675 已经过验证和测试，符合本电路应用关于建立时间、失调电压和低阻抗驱动能力的要求。

需要时，精密、低失调OP1177可以用作可选的输出缓冲器。

这一器件组合可以提供业界领先的 16 位分辨率、±1 LSB 积分非线性(INL)和±1 LSB 微分非线性(DNL)，可以确保单调性，并且具有低功耗、小 PCB 和高性价比等特性。

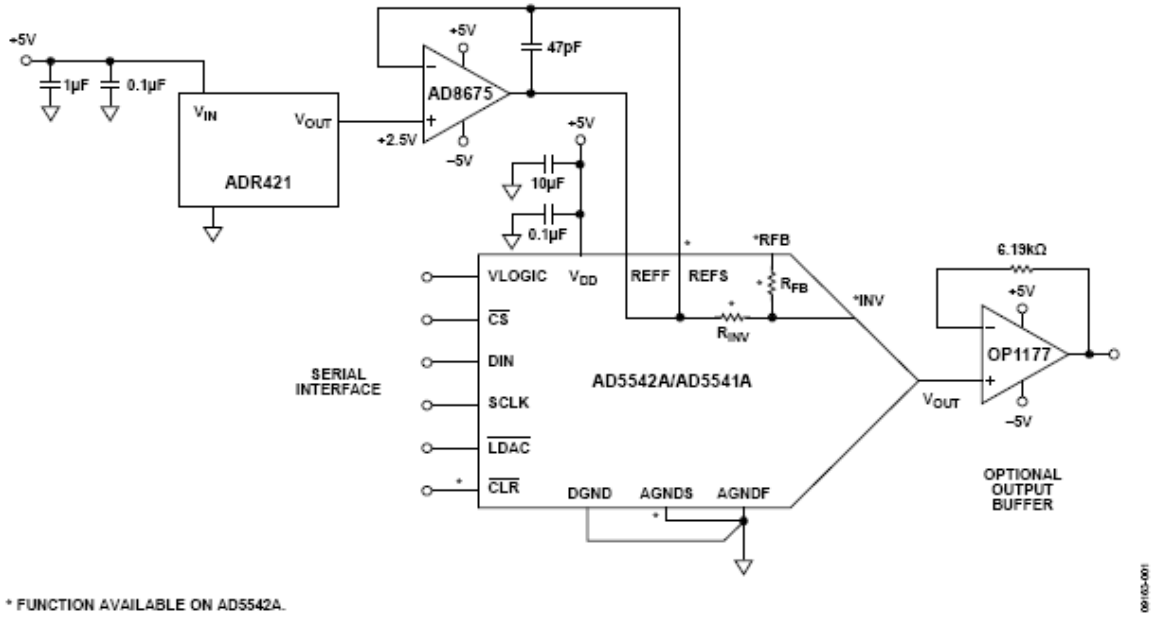


图 1.精密 DAC 配置（简化的原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

对于无误差的理想 DAC，输出电压与基准电压相关，如下式所示：

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

其中 D 为载入 DAC 寄存器的十进制数据字，N 为 DAC 的分辨率。

对于 2.5 V 基准电压且 N = 16，上述公式可简化为下式：

$$V_{OUT} = \frac{2.5 \times D}{65{,}536}$$

这样，在中间电平时 V_{OUT} 为 1.25 V，在满量程时 V_{OUT} 为 2.5 V。

LSB 大小为 2.5 V/65,536 = 38.1 μV。

16 位时，1 LSB 也相当于满量程的 0.0015%，或者 15 ppm FS。

基准电压源 ADR421（B 级）的室温初始精度为 0.04%，相当于 16 位时的约 27 LSB。此初始误差可以通过系统校准消除。ADR421（B 级）的温度系数典型值为 1 ppm/°C，最大值为 3 ppm/°C。

假设使用理想基准电压源（基准电压误差已通过系统校准消除），则 AD5542A 的最差情况单极性输出电压（包括误差）可通过下式计算：

$$V_{OUT-UNI} = \frac{D}{2^{16}} \times (V_{REF} + V_{GE}) + V_{ZSE} + INL$$

其中：

$V_{OUT-UNI}$ 为单极性模式最差情况输出。

D 为载入 DAC 的码。

V_{REF} 为施加于 DAC 的基准电压（假设无误差）。

V_{GE} 为增益误差，单位伏特(V)。（注意，基准电压缓冲的失调误差必须包括在增益误差中，因此为基准电压缓冲选用的运算放大器必须具有低输入失调电压特性）。

V_{ZSE} 为零电平误差（失调误差），单位伏特(V)。（注意，可选输出缓冲放大器的失调电压会增加此误差）

INL 为 DAC 的积分非线性，单位伏特(V)。（注意，可选输出缓冲放大器的非线性会增加此误差）

室温下，此电路的实测零电平误差和增益误差分别为±0.7 LSB 和±2 LSB。在整个温度范围内（−40°C 至+85°C），零电平误差为±1.5 LSB，增益误差为±3 LSB。这些测量结果是从 AD5542A 的 V_{OUT} 直接获得，没有连接输出缓冲器。

本电路采用电压输出 DAC AD5542A，提供真 16 位 INL 和 DNL。AD5541A/AD5542A 的 DAC 架构为分段 R-2R 电压模式 DAC。采用这种配置，输出阻抗与码无关，而基准电压源的输入阻抗则与码高度相关。因此，基准电压缓冲的选择对于码相关基准电流的处理非常重要，如果 DAC 基准电压缓冲不充分，可能会导致线性误差。选择配合精密电压输出 DAC 使用的基准电压缓冲时，运算放大器的开环增益、失调电压、失调误差温度系数和电压噪声也是重要的选择指标。基准电压电路中的失调误差会引起 DAC 输出端产生增益误差。

本电路采用驱动/检测配置（开尔文检测）的 AD8675 运算放大器作为 AD5542A 的低阻抗输出基准电压缓冲。AD8675 具有 120 dB 的开环增益，是一款精密、36 V、2.8 nV/√Hz 运算放大器。其典型失调电压为 10 μV，典型温漂小于 0.2 μV/°C，噪声为 0.1 μV 峰峰值（0 Hz 至 10 Hz），因而 AD8675 特别适合那些需要最小误差源的应用。

AD5542A 有两种工作模式：缓冲模式和非缓冲模式。使用何种工作模式由具体应用及其建立时间、负载阻抗、噪声等要求而定。可以选择输出缓冲器来优化直流精度或快速建立时间。本电路所用的可选输出放大器为高精度 OP1177。DAC 的输出阻抗恒定（典型值 6.25 kΩ），且与码无关，但为了将增益误差降至最小，输出放大器的输入阻抗应尽可能高。输出放大器还应具有 1 MHz 或更高的 3 dB 带宽。输出放大器给系统增加了另一个时间常数，因此会延长输出的建立时间。运算放大器的带宽越宽，则 DAC 与放大器组合的有效建立时间越短。

图 1 所示的器件组合实现了最小的 PCB 面积。AD5542A 采用 3 mm × 3 mm、16 引脚 LFCSP 或 16 引脚 TSSOP 封装。AD5541A 采用 3 mm × 3 mm、10 引脚 LFCSP 或 10 引脚 MSOP 封装。

请注意，AD5541A 不包含基准电压和地上的开尔文检测线路、清零功能以及 R_{FB} 和 R_{INV} 电阻。

AD8675 和 ADR421 采用 8 引脚 MSOP 或 SOIC 封装，OP1177 采用 8 引脚 MSOP 封装。

可选输出运算放大器为采用单位增益配置的 OP1177，它包括一个与反相输入端串联的 6.19 kΩ 电阻。此电阻用于抵消偏置电流，并与 AD5542A 的输出电阻相匹配，后者约为 6.25 kΩ ± 20%。

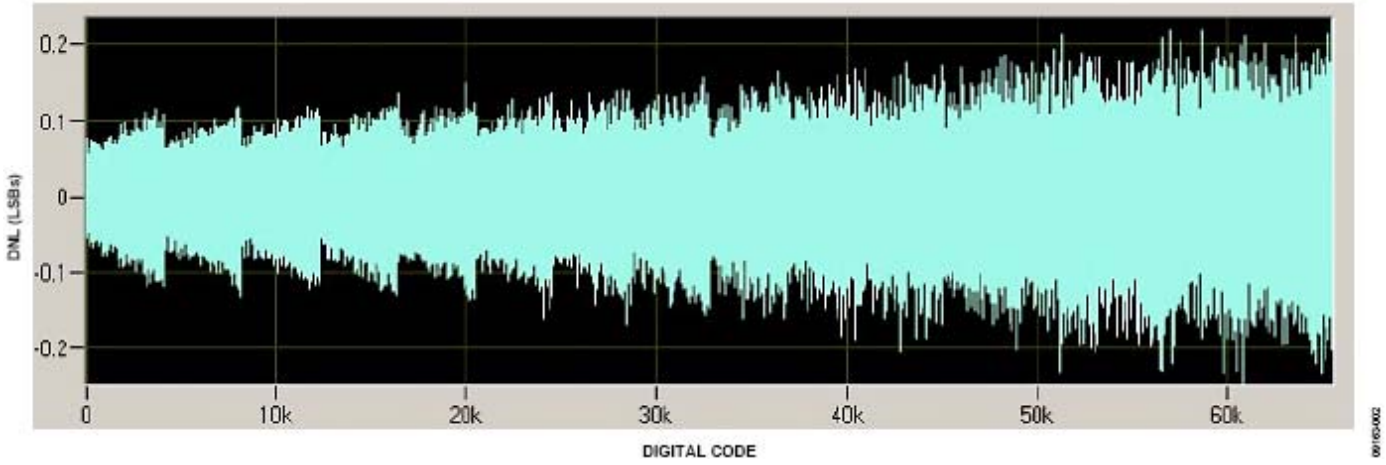


图2. 微分非线性

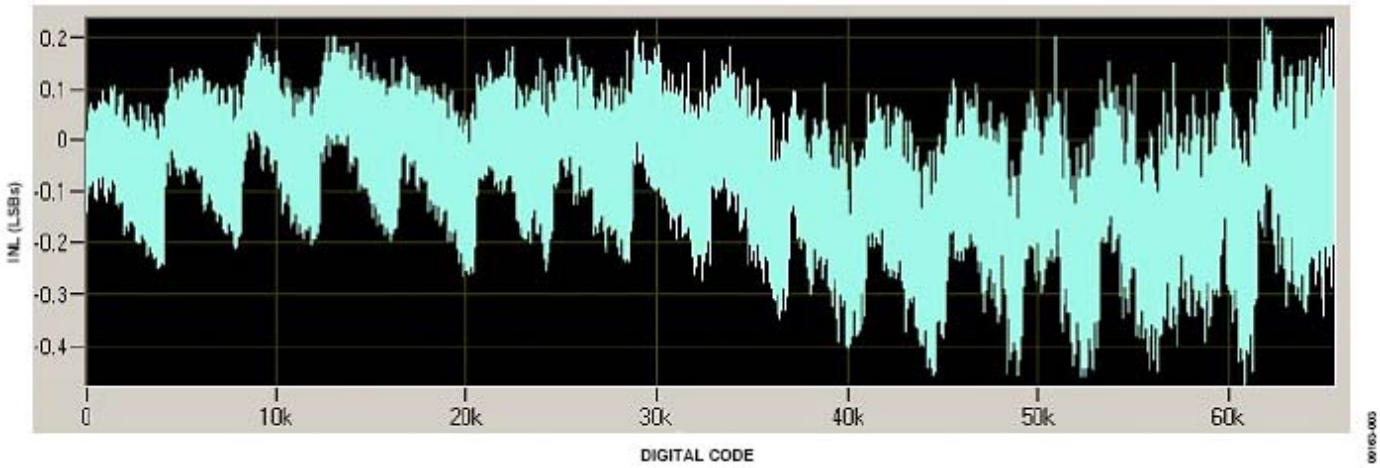


图3. 积分非线性

测量结果表明，AD5542A/AD5541A 是高精度、低噪声电平设置应用的理想选择。在这一高精度、高性能系统中，通过基准电压源 ADR421 和基准电压缓冲 AD8675 保持直流性能水平。测量直接在 V_{OUT} 上进行，没有连接可选的输出缓冲器。

积分非线性和微分非线性测量

积分非线性(INL)误差指实际DAC传递函数与理想传递函数的偏差，用LSB表示。差分非线性(DNL)误差指实际步进大小与 1 LSB的理想值之间的差异。图 1所示电路提供了 16 位分辨率，DNL和INL均为±1 LSB。图2和图3显示了该电路的DNL和INL性能。

零电平误差和增益误差测量

室温下，零电平误差(V_{ZSE})和增益误差(V_{GE})的测量结果分别为±0.7 LSB 和±2 LSB。在整个温度范围内（−40°C 至+85°C），零电平误差为±1.5 LSB，增益误差为±3 LSB。

布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。包含本电路的印刷电路板(PCB)应将模拟部分与数字部分分离。如果该电路所在系统中有其它器件要求AGND至DGND连接，则只能在一个点上进行连接。该接地点应尽可能靠近AD5542A/AD5541A。本电路应该采用具有较大面积接地层和电源层的多层PCB。有关布局和接地的更多讨论，请参考教程MT-031。

AD5542A/AD5541A 的电源应使用 10 µF 和 0.1 µF 电容进行旁路。这些电容应尽可能靠近该器件，0.1 µF 电容最好正对着该器件右上方。10 µF 电容应为钽珠型或陶瓷型电容。0.1 µF 电容必须具有低等效串联电阻(ESR)和低等效串联电感(ESL)，普通陶瓷型电容通常具有这些特性。

针对内部逻辑开关引起的瞬态电流所导致的高频，该 0.1 µF 电容可提供低阻抗接地路径。有关正确去耦技术的更多信息，请参考教程MT-101。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

常见变化

AD8628是另一款适合用作本电路中基准电压缓冲的优秀运算放大器，它提供低失调电压和超低偏置电流，开环增益为125 dB。ADR421 (2.5 V)可以用ADR423 (3.00 V)或ADR424 (4.096 V)代替，二者均为低噪声基准电压源，与ADR421 同属一个基准电压源系列。超低噪声基准电压源ADR441和ADR431也是合适的替代器件，提供 2.5 V输出。

AD8661是可选输出缓冲器的另一个不错的选择。它是一款CMOS运算放大器，采用了ADI公司的DigiTrim®专利技术，可实现低失调电压，并具有低输入偏置电流和宽信号带宽等特性。

AD8605或AD8655（均采用+2.7 V至+5.5 V单电源供电）也是可以考虑的选择，不过由于所有轨到轨运算放大器都有的输出级限制，在近 0 V输出时具有非线性（参见教程MT-035）。

AD5542A的内置电阻R_{FB}和R_{INV}，可以配合外部运算放大器提供双极性电压输出。（更多信息请参考AD5542A数据手册。）

进一步阅读

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3 and 7.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD5542A Data Sheet

AD5541A Data Sheet

AD5542A Evaluation Board

AD5541A Evaluation Board

ADR421 Data Sheet

AD8675 Data Sheet

OP1177 Data Sheet

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09163-0-7/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADL5535/ ADL5536	20 MHz 至 1.0 GHz 16 dB/20 dB 中频增益模块
AD9268	16 位、80 MSPS/105 MSPS/125 MSPS、1.8 V 双通道模数转换器

差分输入中频采样 ADC 的低噪声、低失真单端输入驱动电路

电路功能与优势

图 1所示电路采用ADL5535/ADL5536单端中频(IF)低噪声50 Ω增益模块驱动 16 位差分输入模数转换器(ADC) AD9268。该电路包括一个级间带通滤波器，用于降低噪声和抗混叠。单端IF增益级后接一个变压器，用于执行单端至差分转换。对于要求低噪声和低失真的应用，这是最优解决方案。

ADL5535/ADL5536是高线性度（190 MHz时，三阶输出截取点OIP3 = +45 dBm）、单端、固定增益放大器，可以用作高性能IF采样ADC的驱动器。ADL5535提供 16 dB的增益，能够轻松地将信号从约 400 mV p-p提升到ADC所需的 2 V p-p满量程电平。ADL5535的低噪声系数（190 MHz时为 3.2 dB）和低失真特性确保ADC性能不受影响。当需要 20 dB的增益时，可以使用ADL5536。

电路描述

图 1给出了ADL5535/ADL5536驱动 16 位ADC AD9268的示意图，其采样速率为 122.88 MSPS。ADL5535具有 50 Ω的单端输入和输出阻抗。一个 1:1 阻抗变换器（M/A-COM BA-007159-000000，4.5 MHz至 3000 MHz）与端接电阻、串联磁珠一起使用，以向抗混叠滤波器接口提供 50 Ω负载。ADL5535与AD9268之间的滤波器接口是一个利用标准滤波器程序设计的六阶巴特沃兹低通滤波器。它提供以 175 MHz为中心频率的 50 MHz 、1 dB带宽。六阶滤波器后接一个分流LC（72 nH、8.2 pF）振荡电路，用以进一步降低滤波器的低频响应，使滤波器具有更多的带通响应。归一化宽带响应如图 2所示。

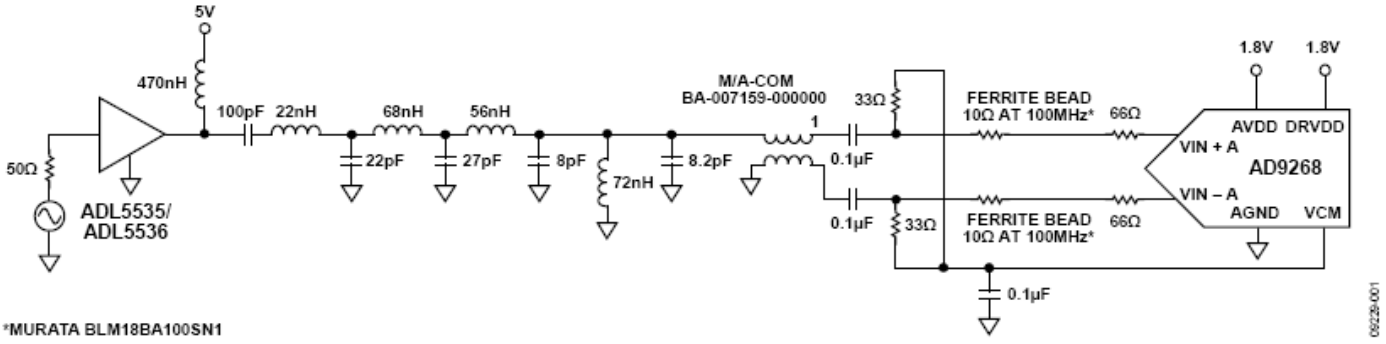


图 1. ADL5535 驱动 16 位 ADC AD9268（原理示意图，未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

对于 170 MHz的输入频率和 122.88 MSPS的采样速率，单音性能如图 3所示，双音性能如图 4所示。

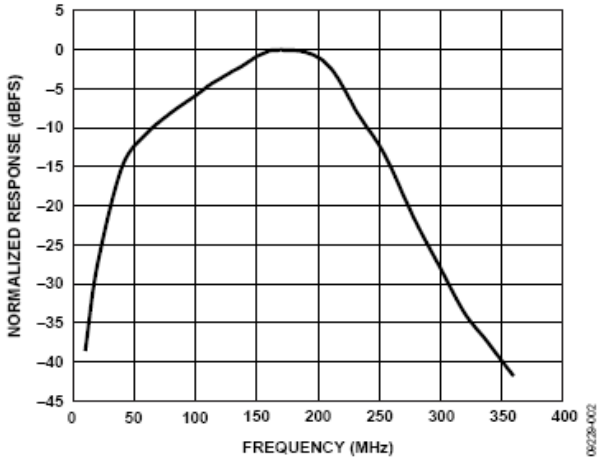


图 2. 图 1 所示 ADC 接口的归一化频率响应

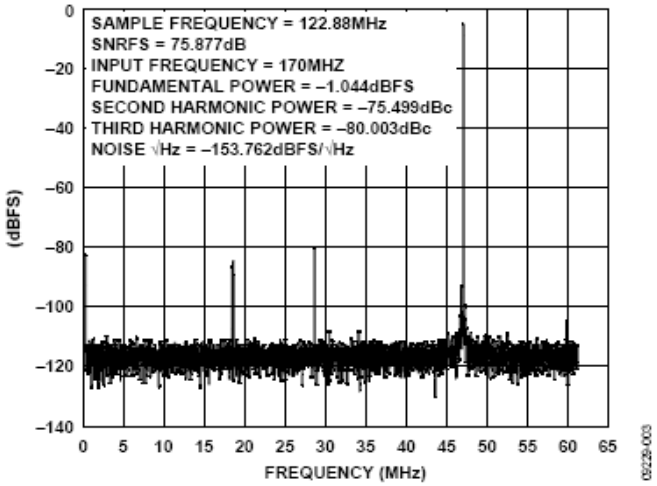


图 3. 图 1 所示电路在 170 MHz 输入频率和 122.88 MSPS 采样速率下测得的单音性能

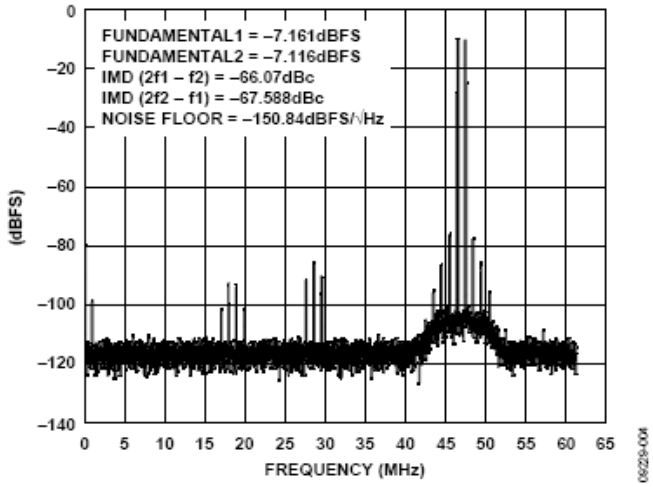


图 4. 图 1 所示电路在以 170 MHz 为中心频率的输入音和 122.88 MSPS 采样速率下测得的双音性能

常见变化

本文所述的应用电路可以针对ADL5535/ADL5536和AD9268工作范围内的任何中频频率进行修改。AD9640、AD6657或AD9644可以替代本应用中的ADC AD9268。

进一步阅读

AN-742 Application Note. *Frequency Domain Response of Switched Capacitor ADCs*. Analog Devices.

AN-827 Application Note. *A Resonant Approach to Interfacing Amplifiers to Switched-Capacitor ADCs*. Analog Devices.

CN-0002 Circuit Note, *Using the AD8376 VGA to Drive Wide Bandwidth ADCs for High IF AC-Coupled Applications*, Analog Devices.

CN-0046 Circuit Note, *An Ultra Low Distortion Differential RF/IF Front-End for High Speed ADCs*, Analog Devices.

Kester, Walt. *High Speed System Applications*, Chapter 2 "Optimizing Data Converter Interfaces," Analog Devices, 2006.

MT-007 Tutorial, Aperture Time, *Aperture Jitter, Aperture Delay Time—Removing the Confusion*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADL5535

ADL5536

AD9268

AD9268 Evaluation Board

修订历史

10/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09229-0-10/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADF4156	6 GHz 小数 N 分频 PLL
ADF5001	18 GHz 4 分频预分频器
OP184	单电源、轨到轨输入/输出运算放大器

使用有源环路滤波器和 RF 预分频器的低噪声 12 GHz 微波小数 N 分频锁相环（PLL）

电路功能与优势

该电路是低噪声微波小数N分频PLL的完整实现方案，以ADF4156作为核心的小数N分频PLL器件。使用ADF5001外部预分频器将PLL频率范围扩展至 18 GHz。采用具有适当偏置和滤波的超低噪声OP184运算放大器驱动微波VCO，在 12 GHz下可实现完全低噪声PLL，经测量积分相位噪声为 0.35 ps rms。该功能通常用于产生本振频率(LO)，适用于微波点对点系统、测试与测量设备、汽车雷达等应用和军事应用。

电路描述

图 1显示的是电路的框图。该电路选择了Synergy Microwave公司的 12 GHz VCO DXO11751220-5，当然，只要环路滤波器经过适当重新设计，4 GHz至 18 GHz范围内的任何VCO都可使用。与大多数微波VCO一样，Synergy VCO具有 0.5 V至 15 V的宽输入调谐范围，这要求在低电压ADF4156电荷泵（最大输出为 5.5 V）与VCO输入间采用有源PLL环路滤波器。OP184由于噪声性能佳，且具有轨到轨输入/输出，被选为该

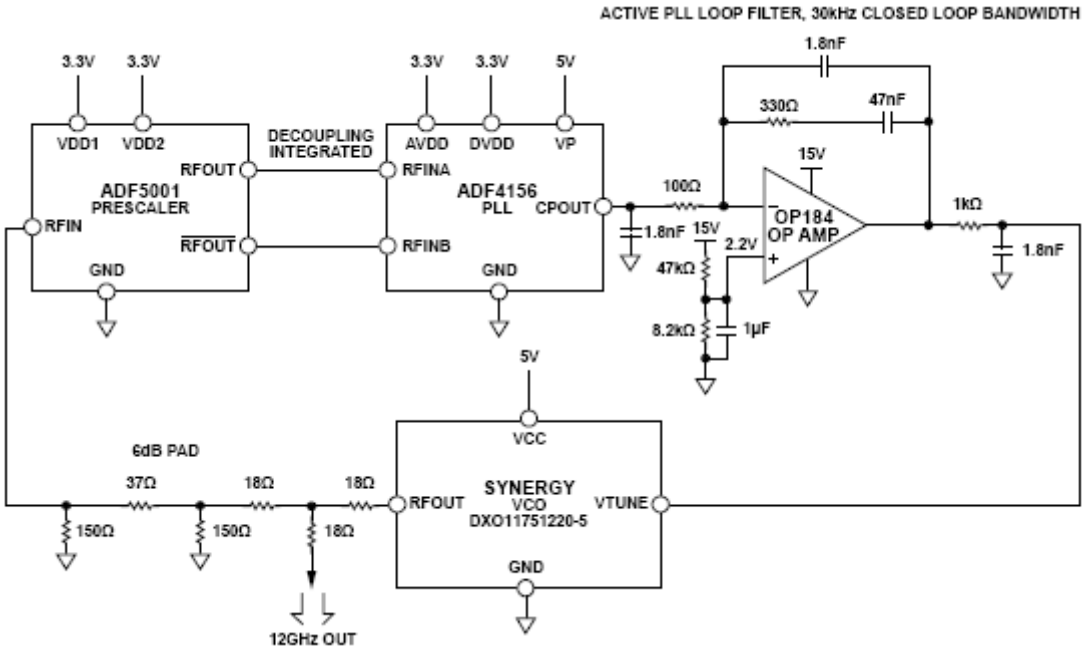


图 1.低噪声微波小数 N 分频 PLL（简化示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

有源环路滤波器的运算放大器。运算放大器输出噪声将馈通至RF输出，并通过有源滤波器响应整形，因此噪声低。轨到轨输入操作也是PLL有源滤波器的重要考虑因素，因为可使用单运算放大器电源。这是因为电荷泵输出(CPOUT)在上电时将以 0 V启动，对不具有轨到轨输入电压范围的运算放大器可能造成问题。这也使得运算放大器的同相输入可偏置到高于地电压，且对电阻不匹配或温度变化引起的任何偏置电压变化内置余量。建议将偏置电平大约设置为电荷泵电源(VP)的一半，既满足输入电压范围要求又留有充足余量，并获得最佳的电荷泵杂散性能。本电路笔记采用VP = 5 V进行测量，运算放大器共模偏置电压= 2.2 V。为了将基准噪声馈通降至最小，在同相运算放大器输入引脚附近放置 1μF的大去耦电容，如图 1所示。该电容和 47 kΩ的电阻形成截止频率低于10 Hz的RC滤波器。

环路滤波器设计

PLL环路滤波器设计使用ADI免费仿真工具ADIsimPLL完成。该工具可进行多种有源和无源PLL环路滤波器拓扑的设计及仿真，并内置ADI运算放大器库，含重要的运算放大器规格，例如电压和电流噪声、输入失调和偏置电流及电源电压范围。仿真工具可准确预测PLL闭环相位噪声，能够模拟运算放大器及其他PLL环路元件的噪声效应。有关本电路笔记的ADIsimPLL仿真设计文件请参阅 www.analog.com/CN0174_ADIsimPLL。

该电路选择的是前置滤波的反相拓扑结构。建议采用前置滤波，从而避免来自电荷泵的极短电流脉冲过驱放大器——这可能会限制输入电压的压摆率。使用反相拓扑结构时，必须确保PLL IC允许PFD极性反转，从而抵消运算放大器的反相，以正确的极性驱动VCO。ADF4156 PLL便具有这一PD极性选项。

设置和测量

表 1给出了该电路的设置， 图 2中显示的是测量结果与ADIsimPLL预测仿真性能的对比，可以看出结果非常吻合。测量的积分相位噪声为 0.35 ps rms。测量设置如图 3所示。

表 1. 测试测量设置

参数	值	单位
RF 频率	12	GHz
ADF4156 RF 输入频率	3	GHz
PLL 环路滤波器带宽	30	kHz
基准输入频率	100	MHz
PFD 频率	25	MHz
电荷泵设置	5	mA
PD 极性位	负	
噪声模式	低噪声	

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见MT-031 教程、MT-101 教程和*高速印刷电路板布局实用指南*一文。）

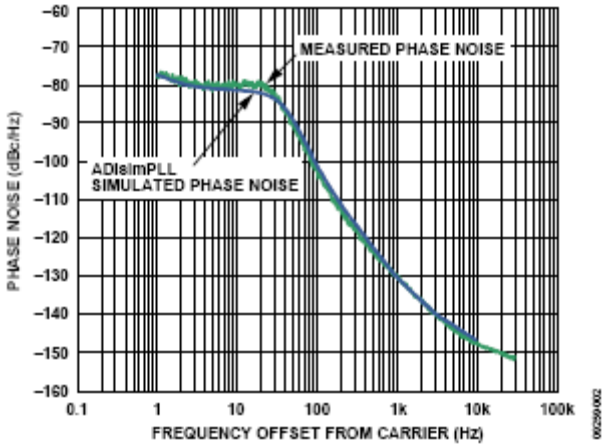


图 2. 12 GHz PLL 的测量性能与仿真相位噪声性能对比

常见变化

ADIsimPLL内有几种采用反相或同相运算放大器配置的有源环路滤波器拓扑结构。可在ADIsimPLL分析相位噪声的取舍。反向拓扑结构可让输出电压低至运算放大器最小输出电压，对OP184而言可低至 125 mV。相比之下，同相拓扑结构的输出电压仅限于最小电荷泵电压(0.5 V)与同相增益之积。

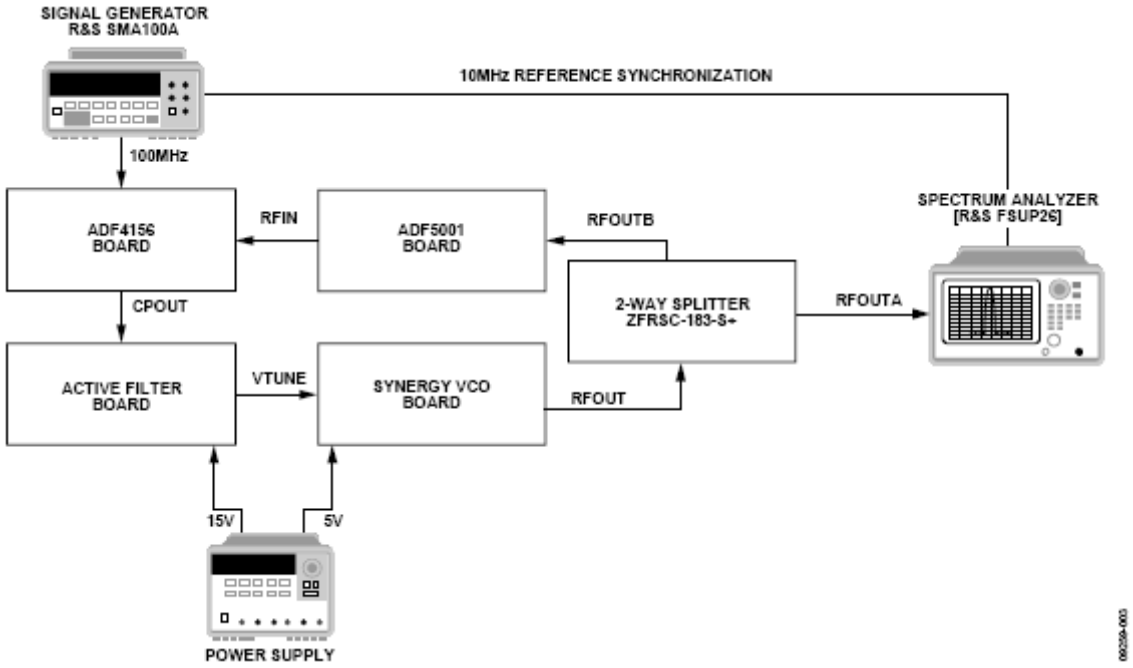


图 3.测量电路

进一步阅读

ADIsimPLL Design File for CN-0174

ADIsimPLL Design Tool

ADIsimPower Design Tool

Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout" *Analog Dialogue*, 39-09, September 2005.

Harney, Austin. "Designing High-Performance Phase-Locked Loops with High voltage VCOs" *Analog Dialogue*, Dec.2009.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-086 Tutorial, *Fundamentals of Phase Locked Loops*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADF4156 Data Sheet

ADF4156 Evaluation Board

ADF5001 Data Sheet

ADF5001 Evaluation Board

OP184 Data Sheet

修订历史

10/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09259-0-10/10(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和技术支持，请拨打 4006-100-006 或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD7607	8 通道 DAS，内置 14 位、双极性输入、同步采样 ADC
ADR421	精密、低噪声、2.500 V XFET®基准电压源

具有 84 dB SNR 和出色的通道间匹配性能的低成本、8 通道、同步采样数据采集系统

电路功能与优势

对于要求宽动态范围的低成本、高通道数应用，片内集成 14 位SAR ADC的 8 通道集成数据采集系统(DAS) AD7607可以用来有效实现超过 80 dB的动态范围。

DAS 的典型应用是电力线测量和保护设备，其中必须对多相输配电网络的大量电流和电压通道进行同时采样。

许多低压电力线测量和保护系统不需要全部的 16 位ADC分辨率（例如AD7606 DAS所提供的分辨率），但仍然需要 80 dB以上的动态范围，以便捕捉欠压/欠流和过压/过流条件。此外还需要同步采样能力，以便保持多相电力线的电流和电压通道之间的相位信息。

AD7607是集成 14 位、双极性输入、同步采样SAR ADC的 8 通道DAS，具有 84 dB的信噪比(SNR)，可满足这类低压保护和测量系统的要求。图 1所示电路还使用一个外部精密、低温漂、低噪声基准电压源ADR421，支持要求绝对精度性能的高通道数应用。

电路描述

AD7607是一款集成式数据采集系统，片内集成输入放大器、过压保护电路、模拟抗混叠滤波器、14 位SAR ADC和数字滤波器。本电路由AD7607和 2.5 V基准电压源ADR421共同构成。为实现良好的通道间匹配，围绕模拟输入通道和器件去耦的对称布局非常重要。

下文概括了为实现出色的通道间匹配和 84 dB SNR性能，AD7607和ADR421宜采用何种推荐的布局。

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

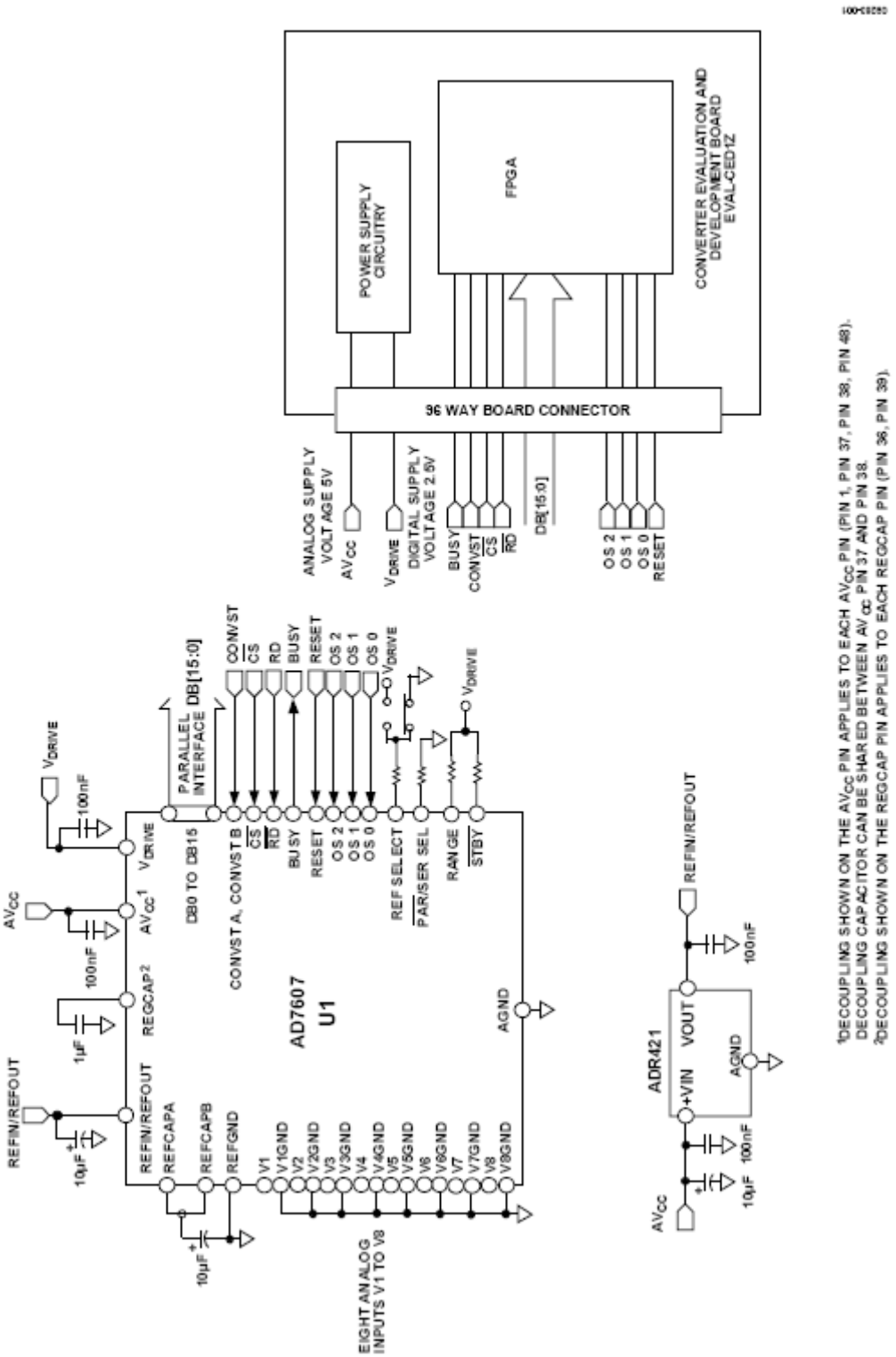


图 1. 低成本、8 通道、同步采样数据采集系统（简化的电气原理图：未显示去耦和所有连接）

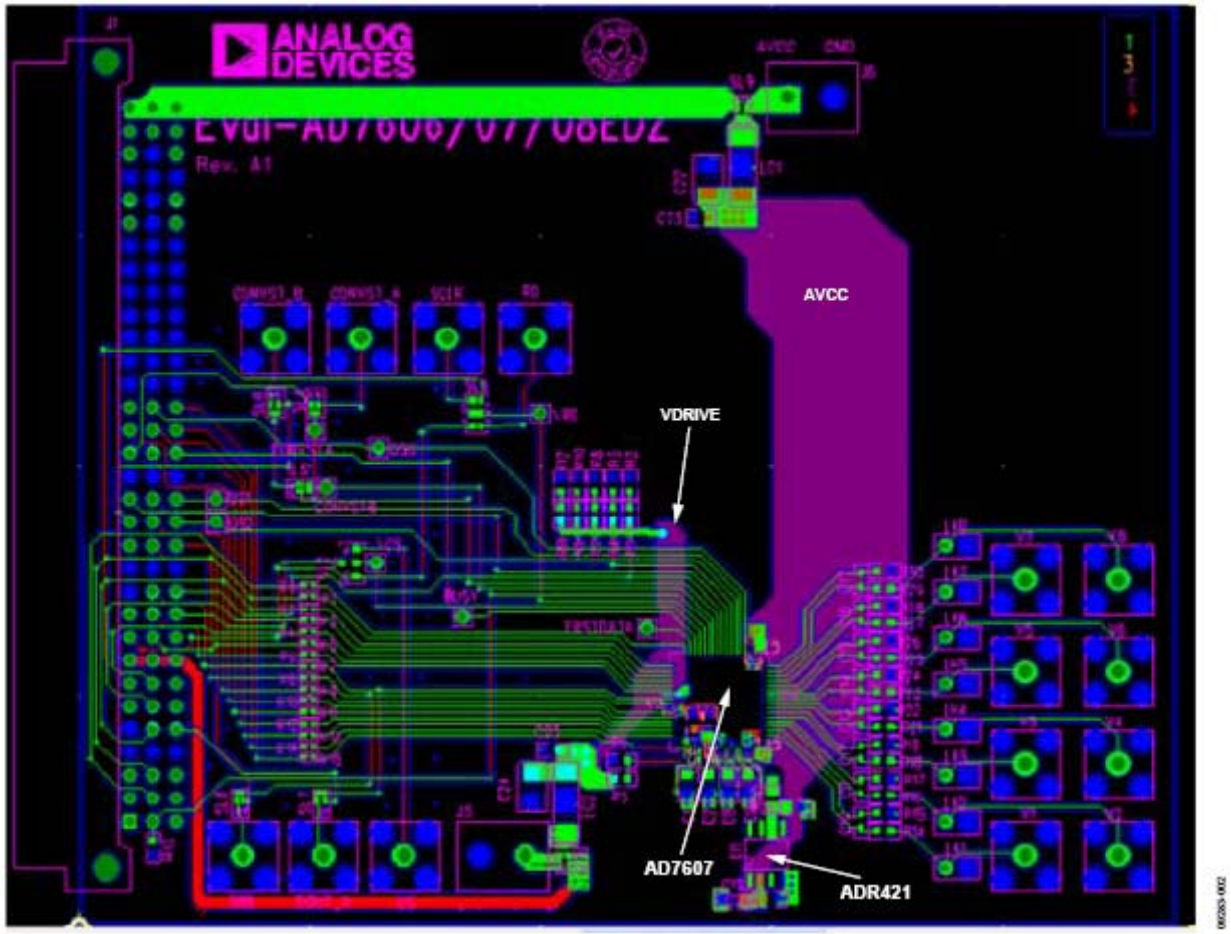


图 2. 显示 AD7607 DAS 和 ADR421 基准电压源的 PCB 布局布线

AD7607 评估板布局

为确保良好的通道间匹配，模拟输入通道对称布局非常重要。在内置多个AD7607器件的系统中，为确保器件之间的性能匹配良好，这些器件必须采用对称布局。

图 2所示为AD7607和ADR421的最佳电路板布局。AVCC电压平面沿AD7607的右侧布设，VDRIVE电源走线沿AD7607的左侧布设。基准电压源ADR421位于AD7607的南面。这里使用了实心接地层。

这些对称布局原则同样适用于含有多个AD7607器件的系统。AD7607器件应沿南北方向放置，基准电压位于这些器件的中间，基准电压走线则沿南北方向布设，类似于图 2。关于使用多个AD7606（16 位 8 通道DAS）的系统详细信息，请参见电路笔记CN-0148。

良好的去耦也很重要，以便降低AD7607的电源阻抗，并减少电源尖峰幅度。去耦电容应尽可能放置在靠近DUT电源引脚及其对应的接地引脚。REFIN/REFOUT引脚和REFCAPA、REFCAPB引脚的去耦电容同样是攸关性能的重要去耦电容，应尽可能靠近相应的AD7607引脚。可能的话，应将这些电容放在电路板上与AD7607器件相同的一侧。图 3显示了AD7607电路板顶层的建议去耦布局。

电路板顶层上的四个陶瓷电容是REFIN/REFOUT引脚、REFCAPA引脚和REFCAPB引脚的去耦电容。这些电容沿南北方向放置，以便尽可能靠近相应的引脚。图 4显示了底层去耦布局，它用于 4 个AV_{CC}引脚和V_{DRIVE}引脚的去耦。这里使用了多个过孔将引脚与其相应的去耦电容相连。AD7607器件周围去耦电容的对称布局有利于器件间的性能匹配。多个过孔用来将电容焊盘和引脚焊盘接地及接到电压平面和基准电压走线。

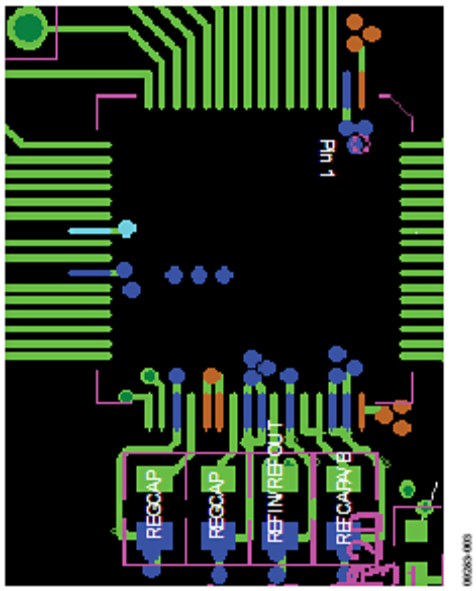


图3. 顶层去耦

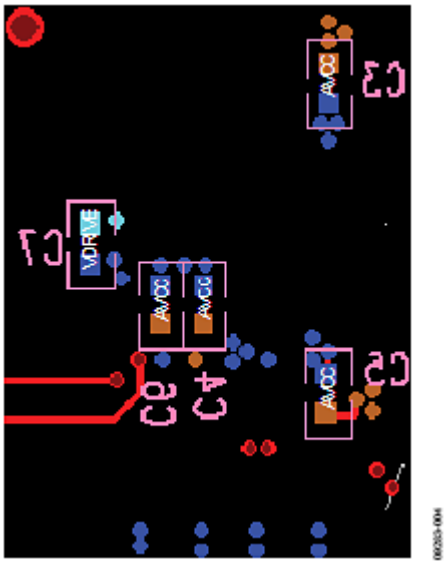


图4. 底层去耦

通道间匹配

在高通道数系统中，良好的通道间和器件间性能匹配可以大大简化校准程序。AD7607器件、模拟输入通道和去耦电容的对称布局有助于多个器件之间的性能匹配。使用公共系统基准电压能进一步增强系统的匹配性能。图 5显示所有输入接地时电路板上 8 个通道的实测匹配性能。这里展示了最多三个码的分布直方图，各通道直方图的中心为码 1。

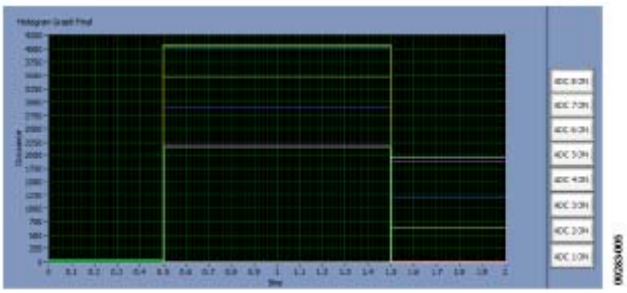


图5. 输入接地时 8 个通道的直方图

交流性能

本电路中，AD7607配置为在外部基准电压源模式下工作。ADR421为AD7607的REFIN/REFOUT引脚提供 2.5 V基准电压。对AD7607的通道 1 施加一个 1 kHz信号。AD7607的输入范围配置为±5 V。在所有 8 个通道上以 200 kSPS采样时，AD7607的SNR达到 84.12 dB。这一性能相当于大约 13.7 位的有效位数(ENOB)，其中ENOB = (SNR − 1.76 dB)/6.02。

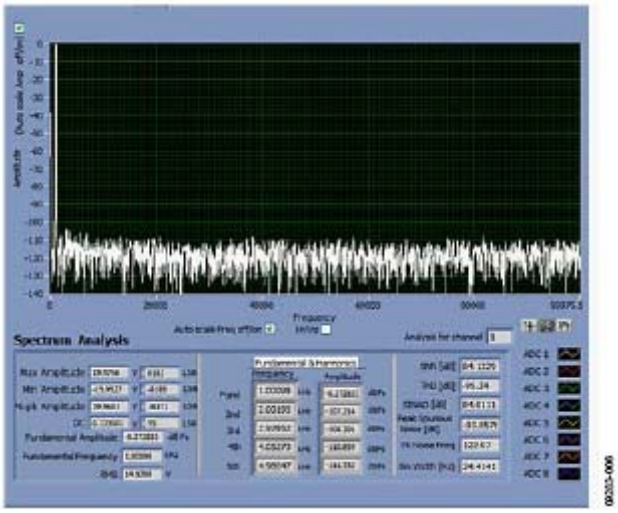


图6. FFT 显示SNR 为 84.12 dB（输入 = 1 kHz，fs = 200 kSPS）

为进一步提高SNR性能和系统的ENOB，可以将AD7607配置为以 8 倍过采样模式工作。这种模式下，SNR提高到 85.25 dB，因而有效位数提高到 13.9 位。当AD7607在 8 倍过采样模式下使用时，各通道的吞吐速率降至 25 kSPS。

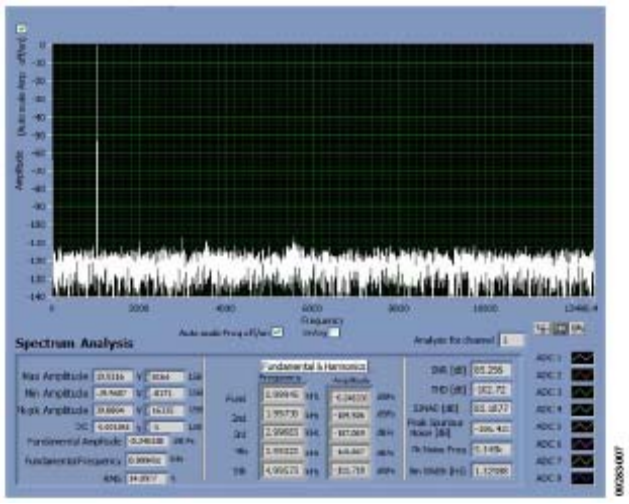


图 7. FFT 显示 SNR 为 85.26 dB（8 倍过采样，fs = 25 kSPS）

上述建议布局能够确保一个AD7607实现良好的通道间匹配性能，并且同一PCB板上的多个AD7607之间也具有良好的器件间匹配性能。AD7607和ADR421能够实现 84 dB的SNR，满足变电站自动化设备中的低压保护和测量应用的 80 dB以上动态范围需求。

常见变化

AD7607是一款 8 通道、14 位DAS。ADI还提供AD7606-6（6 通道 16 位DAS）和AD7606-4（4 通道 16 位DAS）。AD7608是一款 8 通道、18 位DAS。

相应的基准电压源可以利用基准电压源选型和评估工具进行选择。

有关同一电路板上使用多个AD7606 16 位器件的布局和性能问题的更多信息，请参见电路笔记CN-0148。

进一步阅读

MT-021 Tutorial, *Successive Approximation ADCs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Selection and Evaluation Tool. Analog Devices.

数据手册和评估板

AD7606

AD7606 Evaluation Board

AD7607

AD7607 Evaluation Board

AD7608

AD7608 Evaluation Board

EVAL-CED1Z Converter Evaluation and Development Board

ADR421

修订历史

11/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09283sc-0-12/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

Circuit from the Lab™是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0177 。

连接/参考器件	
AD5781	真 18 位电压输出 DAC
AD8676	超高精度、36 V、2.8 nV √Hz 双路轨到轨输出运算放大器
ADR445	超低噪声LDO XFET®基准电压源

18 位、线性、低噪声、精密双极性±10 V 直流电压源

电路功能与优势

图 1所示电路提供 18 位可编程电压，其输出范围为−10 V至+10 V，同时积分非线性为±0.5 LSB、微分非线性为±0.5 LSB，并且具有低噪声特性。

该电路的数字输入采用串行输入，并与标准SPI、QSPI、MICROWIRE®和DSP接口标准兼容。对于高精度应用，通过结合使用AD5781、ADR445和AD8676等精密器件，该电路可以提供高精度和低噪声性能。

基准电压缓冲对于设计至关重要，因为 DAC 基准输入的输入阻抗与码高度相关，如果DAC基准电压源未经充分缓冲，将导致线性误差。AD8676开环增益高达 120 dB，经过验证和测试，符合本电路应用关于建立时间、失调电压和低阻抗驱动能力的要求。而AD5781经过表征和工厂校准，可使用双通道运算放大器AD8676对其电压基准输入进行缓冲，从而进一步增强配套器件的可靠性。

这一器件组合可以提供业界领先的 18 位分辨率、±0.5 LSB 积分非线性(INL)和±0.5 LSB 微分非线性(DNL)，可以确保单调性，并且具有低功耗、小尺寸 PCB 和高性价比等特性。

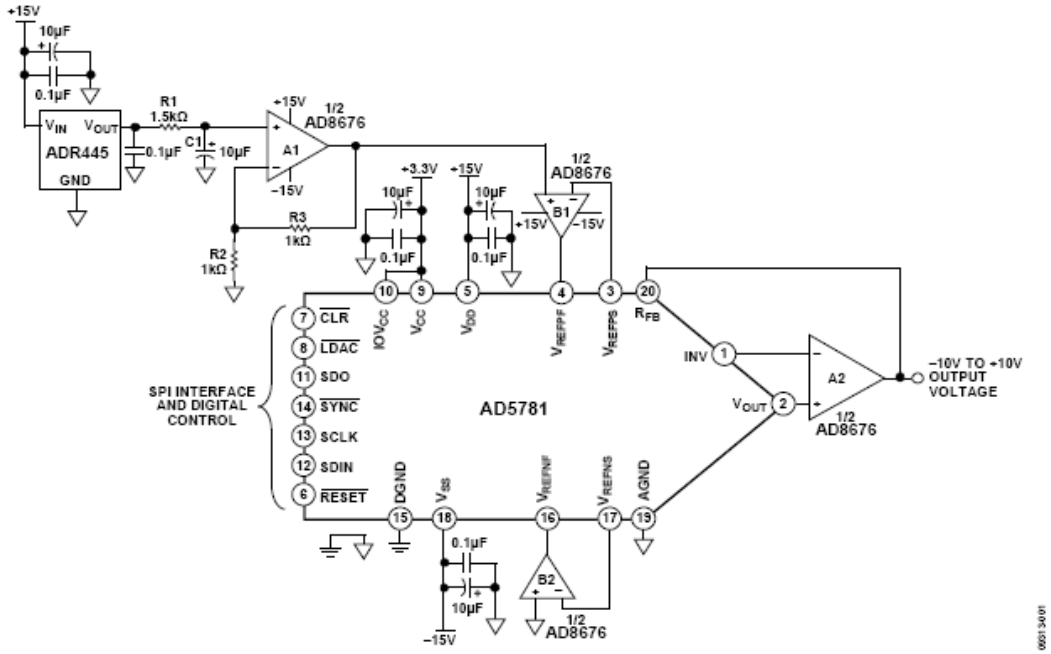


图 1. 18 位精密、±10 V 电压源（原理示意图：未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

图 1 所示数模转换器(DAC)为AD5781，这是一款SPI接口的 18 位高压转换器，提供±0.5 LSB INL、±0.5 LSB DNL和 7.5 nV/√Hz噪声频谱密度。另外，AD5781还具有极低的温漂 (0.05 ppm/°C)特性。AD5781采用的精密架构要求强制检测缓冲其电压基准输入，从而确保达到规定的线性度。选择用于缓冲基准输入的放大器（B1 和B2）应具有低噪声、低温漂和低输入偏置电流特性。针对此功能推荐用AD8676放大器，这是一款超精密、36 V、2.8 nV/√Hz双通道运算放大器，具有 0.6 μV/°C低失调漂移和 2 nA输入偏置电流。此外，AD5781经过表征和工厂校准，可使用该双通道运算放大器来缓冲其电压基准输入，从而进一步增强配套器件的可靠性。

在图 1中，AD5781配置为增益为 2 的模式，这样便可以用单基准电压源来产生对称的双极性输出电压范围。此工作模式采用外部运算放大器(A2)和片内电阻（参见AD5781数据手册）来提供大小为 2 的增益。这些内部电阻相互之间以及与DAC梯形电阻之间均热匹配，因而可实现比率热跟踪。输出缓冲器同样采用AD8676，其具有低噪声和低漂移特性。该放大器(A1)还用于将低噪声ADR445的+5 V基准电压放大至+10 V。此增益电路中的R2 和R3 为精密金属薄片电阻，其容差和温度系数电阻分别为 0.01%和 0.6 ppm/°C。要在整个温度范围内达到最佳性能，R1 和R2 应处于单个封装内，如Vishay 300144 或VSR144 系列。R2 和R3 均选用 1 kΩ，以便将系统噪声保持在较低水平。R1 和C1 构成低通滤波器，截止频率大约为 10 Hz。该滤波器用于衰减基准电压源噪声。

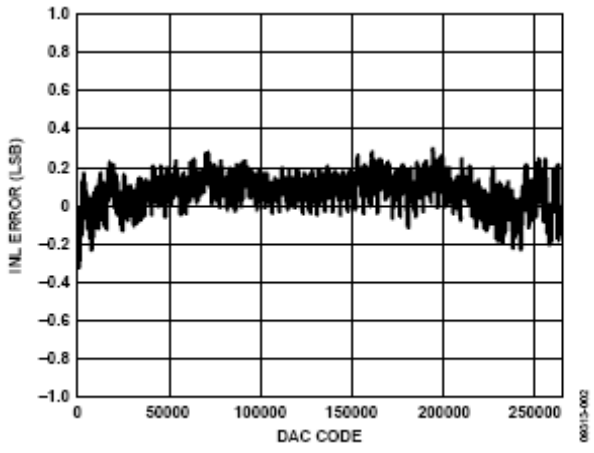


图 2. 积分非线性与 DAC 码的关系

线性度测量

图 1所示电路的精密性能如图 2和图 3中的数据所示，这两幅图显示了积分非线性和微分非线性随DAC码的变化情况。从图中可以明显看出，这两种特性分别位于±0.5 LSB和±0.5 LSB的规格范围内。

该电路的总非调整误差由各种直流误差共同组成，即INL误差、失调误差和增益误差。图 4所示为总非调整误差与DAC码的关系图。DAC码为 0 和 262,143 时误差最大。这是预期结果，具体是由基准电压输出的绝对误差、外部电阻R2 和R3（见图 1）的不匹配以及AD5781内部电阻R_{FB}和R1（见图 5）的不匹配引起的。

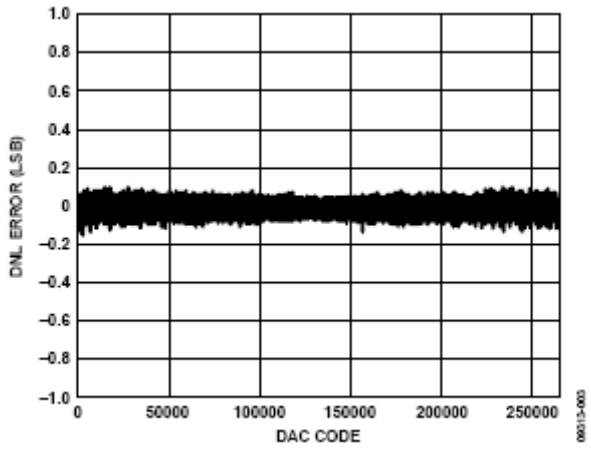


图 3. 偏置电压与 BST 电容和所产生天线响应的关系

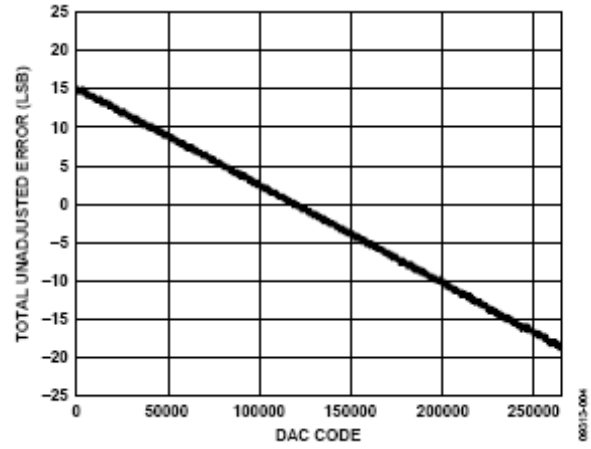


图 4. 总非调整误差与 DAC 码的关系

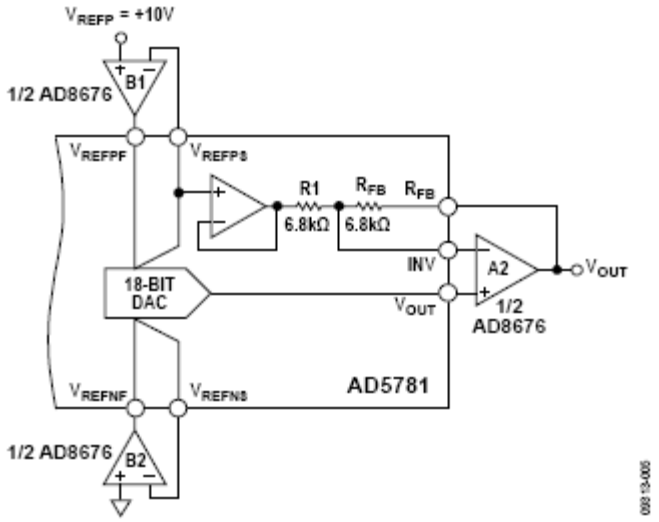


图 5. 内部增益为 2 的电路（原理示意图）

基准电压绝对误差的额定值为 0.04%；本例中电阻R2 和R3 之间的不匹配度额定值为 0.02%；内部电阻R_1和R_{FB}之间的不匹配度额定值为 0.01%。因此，总增益误差为满量程范围的 0.07%，即 184 LSB。图 4显示实测值为 20 LSB（即满量程范围的 0.007%），表明所有器件的性能都明显优于其额定容差。

噪声测量

要实现高精度，电路输出端的峰峰值噪声必须维持在 1 LSB以下，对于 18 位分辨率和 20 V峰峰值电压范围则为 76.29 μV。图 6所示为 10 秒内在 0.1 Hz至 10 Hz带宽内测得的峰峰值噪声。三种条件下的峰峰值分别为 1.34 μV（中间电平输出）、12.92 μV（满量程输出）和 15.02 μV（零电平输出）。中间电平输出的噪声最低，此时噪声仅来自DAC内核。选择中间电平码时，DAC会衰减各基准电压路径的噪声贡献。

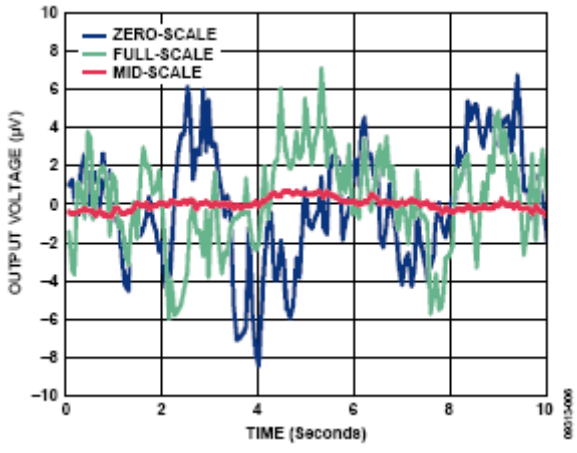


图 6. 电压噪声（0.1 Hz 至 10 Hz 带宽）

不过，实际应用中不会在 0.1 Hz处有高通截止频率来衰减 1/f 噪声，但会在其通带中包含低至DC的频率；因此，测得的峰峰值噪声更为实际，如图 7所示。本例中，电路输出端的噪声是 100 秒内测得的，测量充分涵盖低至 0.01 Hz的频率。截止频率上限大约为 14 Hz并受限于测量设置。对于图 7所示的三种条件，对应峰峰值分别为 1.61 μV（中间电平输出）、43.33 μV（满量程输出）和 36.89 μV（零电平输出）。最差情况下的峰峰值 (43.33 μV)大致相当于½ LSB。

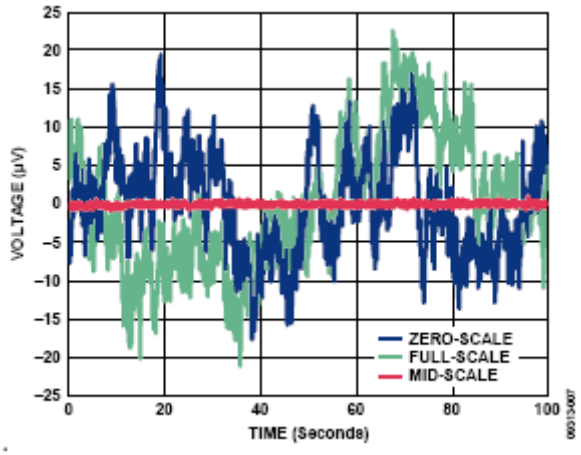


图 7. 100 秒内测得的电压噪声

随着测量时间变长，将包括较低频率，而峰峰值将变大。频率较低时，温度漂移和热电偶效应会变成误差源。通过选择热系数较小的器件可以将上述效应降至最小。在此电路中，低频 1/f 噪声的主要来源是基准电压源。另外，基准电压源的温度系数值也是电路中最大的，为 3 ppm/°C。

常见变化

AD5781支持各种不同的输出范围，从 0 V至+5 V、最高±10 V以及该范围内的任意值。如果需要对称输出范围，则可以使用增益为 2 的配置，如图 1所示。通过将AD5781内部控制寄存器的RBUF位设为逻辑 0，即可选中此模式。如果需要非对称范围，则可以在V_{REFP}和V_{REFN}上施加单独的基准电压源；而输出缓冲器应该如AD5781数据手册中所述配置为提供单位增益。这可以通过将AD5781内部控制寄存器的RBUF位设为逻辑 1来实现。

电路评估和测试

图 1所示电路在经过修改的AD5781评估板上构建。有关AD5781评估板和测试方法的详细信息，请参见“评估板用户指南UG-184”。

进一步阅读

Egan, Maurice. "The 20-Bit DAC Is the Easiest Part of a 1-ppm-Accurate Precision Voltage Source," *Analog Dialogue*, Vol. 44, April 2010.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3 and 7.

MT-015 Tutorial, *Basic DAC Architectures II*: Binary DACs. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III*: Segmented DACs. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD5781 Data Sheet

AD5781 Evaluation Board

AD8676 Data Sheet

ADR445 Data Sheet

修订历史

1/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09313-0-1/11(0)

ANALOG DEVICES

www.analog.com

电路笔记

CN-0178

实验室电路

利用 ADI 公司产品进行电路设计

放心运用这些配套产品迅速完成设计。

欲获得更多信息和/或技术支持，请拨打 4006-100-006 或访问www.analog.com/zh/circuits 。

连接/参考器件	
ADL5902	50 MHz 至 9 GHz、65 dB TruPwr™ 检波器
AD7466	微功耗、12 位、200 kSPS SAR ADC

通过软件校准的 50 MHz 至 9 GHz RF 功率测量系统

电路功能与优势

该电路使用ADL5902 TruPwr™检波器测量RF信号的均方根信号强度，信号波峰因素（峰值均值比）在约 65 dB的动态范围内变化，工作频率为 50 MHz至 9 GHz。

测量结果在 12 位ADC(AD7466)输出端以串行数据形式提供。在数字域中针对环境温度执行简单的 4 点系统校准。

RF 检波器与 ADC 之间的接口很简单，由两个信号调整电阻组成，无有源元件。此外，ADL5902 内部 2.3 V 基准电压为微功耗 ADC 提供电源和基准电压。AD7466 无流水线延迟，可作为只读 SAR ADC。

整个电路实现了约±0.5 dB 的温度稳定性。

显示的数据是针对在−40°C 至+85°C 温度范围内工作的两个器件。

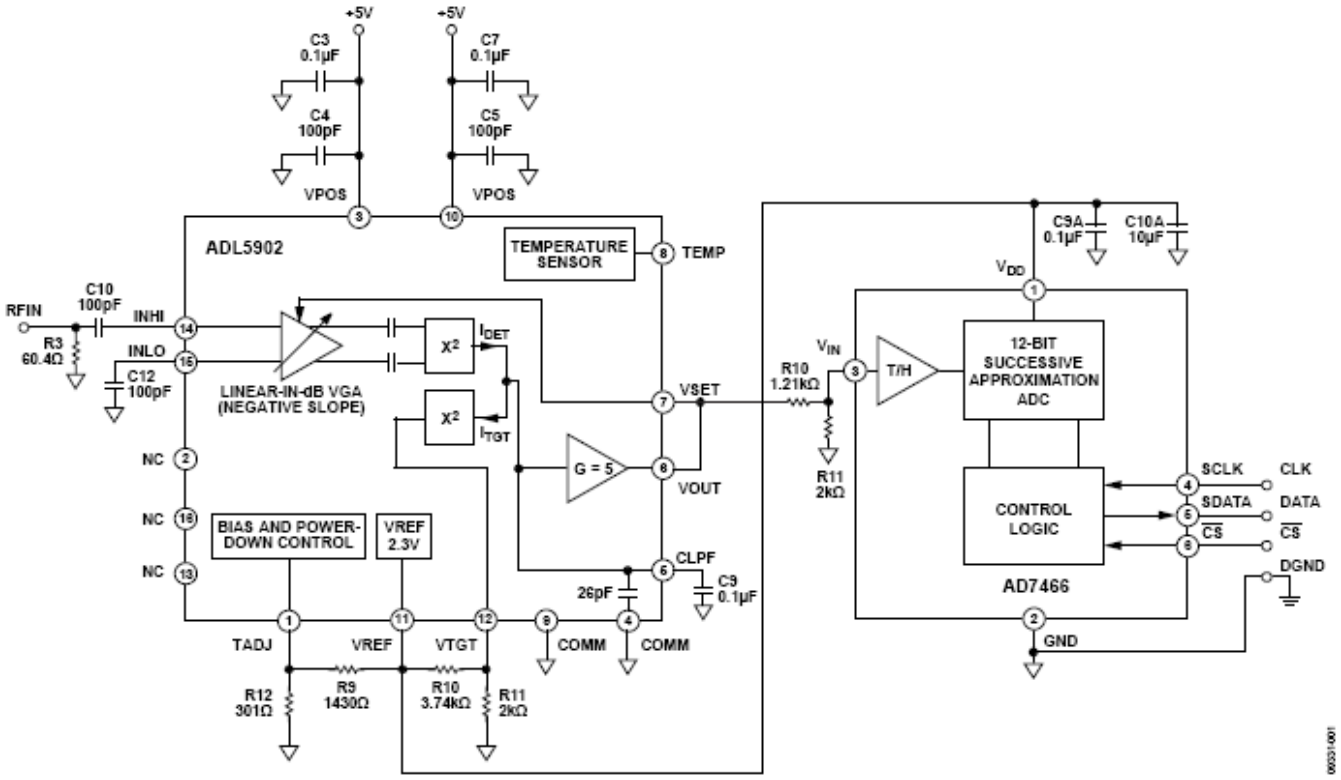


图 1.通过软件校准的 RF 功率测量系统

Rev.0

"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2010 Analog Devices, Inc. All rights reserved.

电路描述

测量的 RF 信号施加于 ADL5902 的输入端，即 dB 线性 rms 响应均方根检波器。外部 60.4 Ω 电阻 R3 结合 ADL5902 的较高输入阻抗，确保宽带 50 Ω 与 RF 输入匹配。ADL5902 以所谓的“测量模式”配置，VSET 和 VOUT 引脚相连。在此模式下，输出电压与输入均方根值的对数成比例。换言之，读数以分贝值直接呈现，每到十倍调整至 1.06 V，或者 53 mV/dB。

AD7466 12 位 ADC 的电源电压和基准电压由 ADL5902 内部 2.3 V 基准电压源提供。由于 AD7466 消耗的电流极少（以 10 kSPS 采样时仅为 16 μA），ADL5902 的基准电压输出足以向 ADC 以及由 R9、R10、R11、R12 组成的温度补偿和均方根精度调整网络供电。

ADC 满量程电压等于 2.3 V。最大检波器输出电压（在线性输入范围内工作时）约为 3.5 V（参见 ADL5902 数据手册图 6、7、8、12、13 及 14），因此在驱动 AD7466 前必须降低 0.657 倍。这个降低过程通过简单的电阻分压器 R10 和 R11（1.21 kΩ 和 2.0 kΩ）来实现。以上数值可实现 0.623 的实际比例因子，通过建立电阻容差余量确保 ADL5902 RF 检波器不会过驱 ADC。

图 2显示的是检波器输出电压与输入功率的典型曲线（无输出调整）。

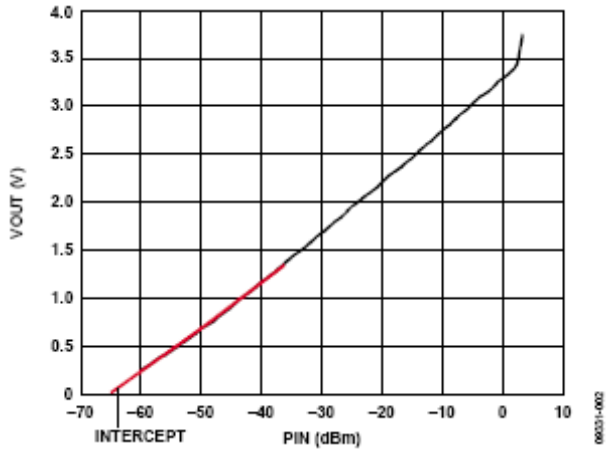


图2. ADL5902 均方根检波器在900 MHz 时的输出电压与输入功率的关系

该检波器的传递函数可通过以下公式计算近似值：

$$VOUT = SLOPE_DETECTOR \times (PIN - INTERCEPT)$$

其中 SLOPE_DETECTOR 是检波器斜率，单位为 mV/dB；INTERCEPT 是 x 轴截距，单位为 dBm；PIN 是输入功率，单位为 dBm。

在 ADC 输出端，VOUT 由 ADC 输出代码取代，公式可改写为：

$$CODE = SLOPE \times (PIN - INTERCEPT)$$

其中 SLOPE 是检波器、调整电阻及 ADC 的组合斜率，单位为次/dB；PIN 和 INTERCEPT 单位仍为 dBm。

图 3显示的是典型检波器输入功率的功率扫描以及在 700 MHz输入信号下观察到的ADC输出代码。

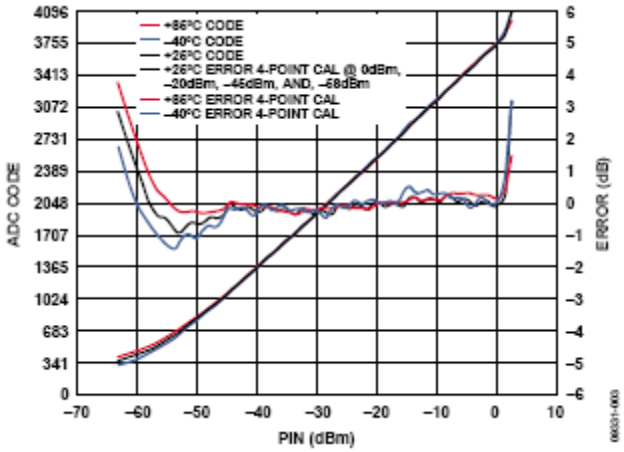


图3. 700 MHz 下的 ADC 输出代码及误差与 RF 输入功率的关系

总体斜率和截距随系统的不同而变化，该变化是由 RF 检波器、调整电阻和 ADC 传递函数的器件间差异造成的。因此需要系统级校准以确定整个系统的斜率和截距。本应用中，使用 4 点校准校正 RF 检波器传递函数内的某些非线性，特别是在低端位置。该 4 点校准方案产生三个斜率和三个截距校准系数，这些数值在校准后应存储在非易失 RAM (NVM)内。

通过向 ADL5902 施加四个已知信号电平执行校准，从 ADC 测量相应的输出代码。选择的校准点应在器件线性工作范围内。本例中，校准点位于 0 dBm、−20 dBm、−45 dBm 及−58 dBm。

斜率和截距校准系数通过以下公式计算：

$$SLOPE1 = (CODE_1 - CODE_2)/(PIN_1 - PIN_2)$$

$$INTERCEPT1 = CODE_1/(SLOPE_ADC \times PIN_1)$$

接着使用 CODE_2/CODE_3 和 CODE_3/CODE_4 重复计算，分别得出 SLOPE2/INTERCEPT2 和 SLOPE3/INTERCEPT3。六个校准系数应与 CODE_1、CODE_2、CODE_3、CODE_4 一起存储在 NVM 内。

当电路在现场工作时，这些校准系数用于计算未知的输入功率电平 PIN，公式如下：

PIN = (CODE/SLOPE) + INTERCEPT

为了在电路工作期间获得适当的斜率和截距校准系数，从 ADC 观察到的 CODE 必须与 CODE_1、CODE_2、CODE_3、CODE_4 进行比较。例如，如果来自 ADC 的 CODE 在 CODE_1 与 CODE_2 之间，则应使用 SLOPE1 和 INTERCEPT1。该步骤还可用于提供欠量程或超量程警告。例如，如果来自 ADC 的 CODE 大于 CODE_1 或小于 CODE_4，表示测得的功率在校准范围以外。

图 3还显示了电路传递函数变化与以上直线公式的关系。该误差函数由传递函数边沿弯曲、线性工作范围内的小纹波以及温度漂移造成。误差以dB表示，公式如下：

误差 (dB) = 计算的RF 功率 − 实际输入功率

= (CODE/SLOPE) + INTERCEPT – PIN_TRUE

图 3 还包括了误差与温度的关系曲线。本例中，将在+85°C和−40°C下测得的ADC代码与环境温度下的直线公式进行比较。该方法与现实系统一致，系统校准一般只能在环境温度下进行。

图 4和图 5分别显示电路在 1 GHz和 2.2 GHz下的性能。

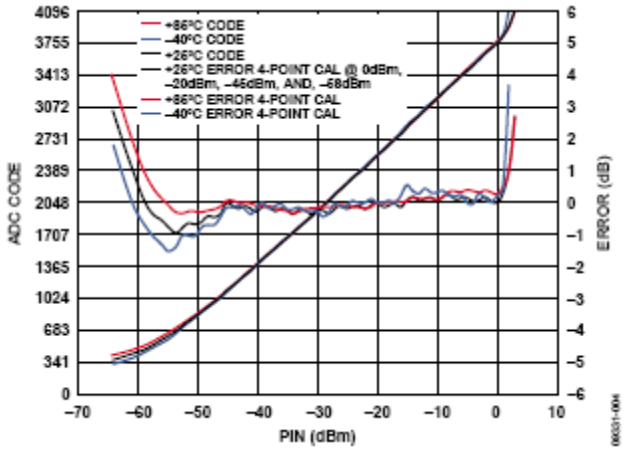


图 4. 1 MHz 下的 ADC 输出代码及误差与 RF 输入功率的关系

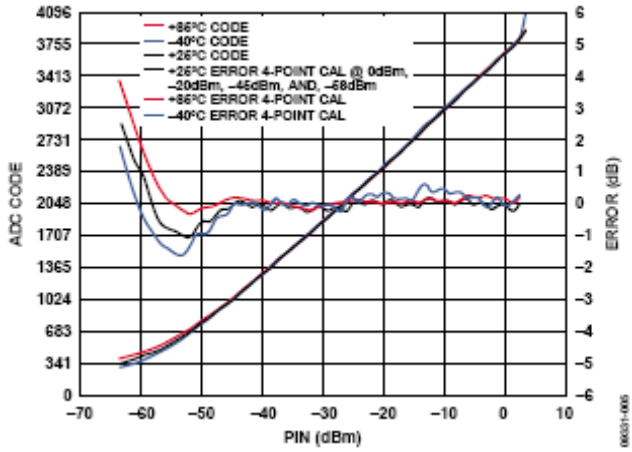


图 5. 2.2 MHz 下的 ADC 输出代码及误差与 RF 输入功率的关系

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见MT-031 教程、MT-101 教程和*高速印刷电路板布局实用指南*一文。）

测试设置由 ADL5902-EVALZ 和 EVAL-AD7466CBZ 评估板组成，两者使用 SMA 至 SMB 适配器电缆相连。置于环境室内进行温度测试。评估控制板 2(EVAL-CONTROL-BRD2Z) 通过测试室门内的插槽连接至 AD7466 评估板；也就是 ADL5902 和 AD7466 评估板位于测试室内部，评估控制板留在外部。控制板用于发送、接收和捕捉来自 AD7466 评估板的串行数据。ECB2 并行端口连接至笔记本电脑。笔记本电脑用于加载、运行和查看 ECB2 上的 AD7466 评估软件。ADL5902 评估板所需的 RF 输入信号由 Rhode & Schwarz SMT-03 RF 信号源提供。使用 Agilent E3631A 电源为 ADL5902 供电。有关详情请参见 AD7466 评估板原理图和 ADL5902 数据手册。

常见变化

对于需要较小RF检波范围的应用，可以使用AD8363均方根检波器。AD8363 检波范围为 50 dB，工作频率最高达 6 GHz。对于非均方根检波应用，可使用AD8317/AD8318/AD8319或ADL5513。这些器件提供不同的检波范围，输入频率范围最高达 10 GHz（有关详情参见CN-0150）。

AD7466 是单通道 12 位ADC，采用SPI接口。如果终端应用需要多通道ADC，可使用双通道 12 位AD7887。在需要多个ADC和DAC通道的多通道应用中，可使用AD7294。除提供四路 12 位DAC输出外，这款子系统芯片还含有 4 个非专用ADC通道、2 路高端电流检测输入和 3 个温度传感器。电流和温度测量结果经过数字化转换后，可通过I^2C兼容接口读取。

进一步阅读

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

CN-0150 Circuit Note, *Software Calibrated, 1 MHz to 8 GHz, 70 dB RF Power Measurement System Using the AD8318 Logarithmic Detector*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-077 Tutorial, *Log Amp Basics*, Analog Devices.

MT-078 Tutorial, *High Speed Log Amps*, Analog Devices.

MT-081 Tutorial, *RMS-to-DC Converters*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Whitlow, Dana. *Design and Operation of Automatic Gain Control Loops for Receivers in Modern Communications Systems*. Chapter 8. Analog Devices Wireless Seminar. 2006.

数据手册和评估板

ADL5902 Data Sheet

ADL5902 Evaluation Board

AD7466 Data Sheet

AD7466 Evaluation Board

修订历史

10/10—Rev. 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09331-0-10/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD8657	18V、精密、微功耗 CMOS 轨到轨输入/输出双通道运算放大器
ADR125	精密、微功耗 LDO 基准电压源，采用 TSOT 封装
AD5621	2.7 V 至 5.5 V、<100 μA、12 位 nanoDAC，SPI 接口

使用有源环路滤波器和 RF 预分频器的低噪声 12 GHz 微波小数 N 分频锁相环(PLL)

电路功能与优势

图 1所示电路是一个 4 mA至 20 mA电流环路发送器，用于过程控制系统与其执行器之间的通信。除具有高性价比外，此电路还是业界功耗最低的解决方案。4 mA至 20 mA电流环路广泛用于采用数字或模拟输入输出的可编程逻辑控制器(PLC)和分布式控制系统(DCS)。电流环路接口之所以颇受青睐，是因为它能以高性价比方式进行长距离抗扰数据传输。低功耗双通道运算放大器AD8657、DAC AD5621和基准电压源ADR125的组合，可以为微控制器和数字隔离器等更高功耗器件提供更多功耗预算。此电路输出电流为 0 mA至 20 mA。4 mA至 20 mA范围一般对应表示DAC或微控制器的输入控制范围，0 mA至 4 mA的输出电流范围则常用于诊断故障条件。

12 位、5 V AD5621需要 75 μA的电源电流（典型值）。AD8657是一款轨到轨输入/输出双通道运算放大器，而且是目前业界功耗最低的放大器之一（在整个电源电压和输入共模范围内，其耗电流为 22 μA），工作电压最高可达 18 V。ADR125是精密微功耗 5 V带隙基准电压源，仅需要 95 μA电源电流。这三个器件总共消耗 192 μA的电源电流（典型值）。

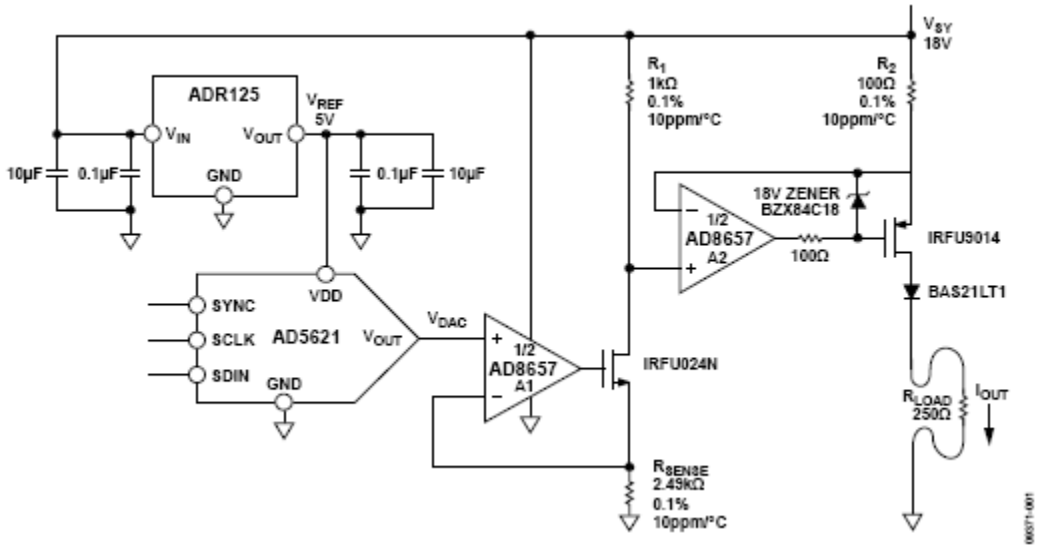


图 1. 低功耗 4 mA 至 20 mA 过程控制电流环路（原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

对于工业和过程控制模块，4 mA至 20 mA电流环路发送器用作控制单元与执行器之间的通信手段。12 位DAC AD5621位于控制单元，根据输入代码产生 0 V至 5 V之间的输出电压V_{DAC}。代码通过SPI接口设置。输入代码与输出电压之间的理想关系可用下式表示：

$$V_{DAC} = V_{REF} \times (D/2^{12}) \quad (1)$$

其中：

V_{REF}为ADR125的输出电压和AD5621 的电源电压。

D是载入AD5621的二进制代码的十进制等效值。

DAC 输出电压设置流过检测电阻 R_{SENSE} 的电流：

$$I_{SENSE} = V_{DAC}/R_{SENSE} \quad (2)$$

流过R_{SENSE}的电流作为V_{DAC}的函数在 0 mA至 2 mA范围内变化。此电流会在R1 两端产生一个电压，并设置AD8657 放大器(A2)的同相输入端电压。A2 AD8657使环路闭合，并将反相输入端电压拉至与同相输入端相同的电压。因此，流过R1的电流以 10 倍的系数镜像到R2。这可以通过公式 3 表示：

$$I_{OUT} = I_{R2} = (V_{DAC}/R_{SENSE}) \times (R1/R2) \quad (3)$$

V_{DAC}的范围为 0 V 至 5 V，因此该电路产生的电流输出范围为 0 mA 至 20 mA。

AD5621是一款 12 位DAC，属于*nano*DAC系列，采用基准电压源ADR125的 5 V输出电压工作。它有一个片内精密输出缓冲器，该缓冲器能够提供轨到轨输出摆幅，因此其动态输出范围非常高。电源电压为 5 V时，AD5621消耗的电源电流为 75 µA（典型值）。

此外，本电路解决方案需要一个轨到轨输入放大器。双通道运算放大器AD8657是绝佳选择，具有低功耗和轨到轨特性。在额定电源电压和输入共模电压范围内，该运算放大器的工作电源电流为 22 µA（典型值）。它还提供出色的单位电流噪声和带宽性能。AD8657是功耗最低的放大器之一，工作电源电压最高可达 18 V。

ADR125是一款精密、微功耗、低压差(LDO)基准电压源。输入电压为 18 V时，静态电流仅 95 µA（典型值）。之所以首选LDO基准电压源，是因为它能使从控制单元到执行器的环路电线承受更多压降。为了保持稳定，ADR125的输出端需要一个 0.1 µF小电容。另外再并联一个 0.1 µF至 10 µF电容可以提高负载瞬态响应性能。虽然输入电容不是必需的，但建议使用。输入端可以串联一个 1 µF至 10 µF的电容，以改善电源电压突然变化时的瞬态响应性能。再并联一个 0.1 µF电容同样有助于降低电源噪声。

还需要旁路电容（图 1中未显示）。本例中，每个双通道运放的每个电源引脚上都应有一个 10 µF钽电容与一个 0.1 µF陶瓷电容并联。有关正确去耦技巧的详细说明，请参考教程MT-101。

该电路解决方案输出 0 mA至 20 mA的电流。图 2显示在 250 Ω负载电阻中测得的电路输出电流。图 3所示为输出电流误差图。

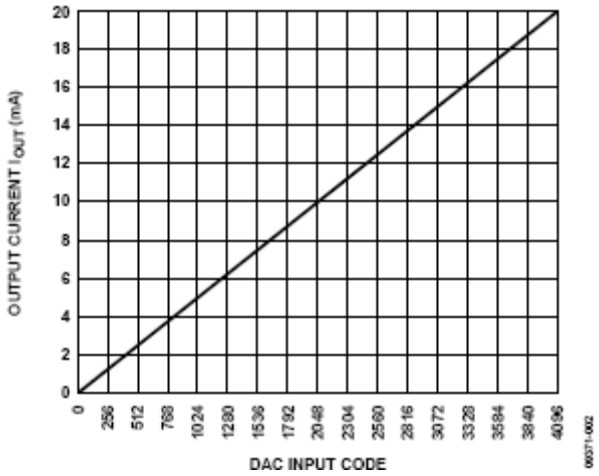


图 2. 0 mA 至 20 mA 输出电流

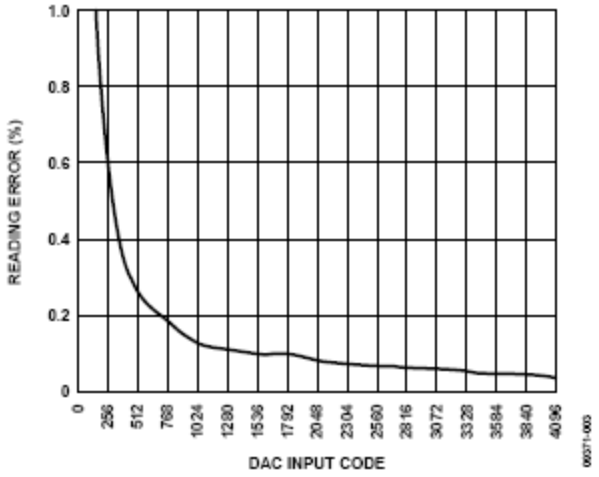


图 3. 输出电流误差图

常见变化

对于 14 位或 16 位分辨率的解决方案，请考虑采用AD5641或AD5662。16 V CMOS运算放大器ADA4665-2是另一个选择，可以代替AD8657。它的性价比更高，电压噪声更低，但缺点是电源电流较高。

针对此类应用选择放大器时，务必确保不要超出输入共模电压和电源电压范围。

对于更高的电源电压，请考虑采用基准电压源ADR02，其工作电源电压最高可达 36 V。

进一步阅读

AN-202 Application Note, *An IC Amplifier User's Guide to Decoupling, Grounding, and Making Things Go Right for a Change*, Analog Devices.

AN-345 Application Note, *Grounding for Low- and High-Frequency Circuits*, Analog Devices.

AN-347 Application Note, *Shielding and Guarding: How to Exclude Interference-Type Noise*, Analog Devices.

Colm Slattery, Derrick Hartmann, and Li Ke, "PLC Evaluation Board Simplifies Design of Industrial Process Control Systems," *Analog Dialogue* (April 2009).

Jung, Walt. *Op Amp Applications*, Analog Devices. Also available as *Op Amp Applications Handbook*, Elsevier.

Kester, Walt. 2005. *The Data Conversion Handbook*. Chapters 3 and 7. Analog Devices.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD8657 Data Sheet

ADR125 Data Sheet

AD5621 Data Sheet

AD5641 Data Sheet

AD5662 Data Sheet

ADA4665-2 Data Sheet

ADR02 Data Sheet

修订历史

12/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09371-0-12/10(0)

实验室电路

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问 www.analog.com/zh/circuits 。

连接/参考器件	
AD8475	完全差分衰减放大器和 ADC 驱动器
AD7982	完全差分、18 位、1 MSPS SAR ADC
ADR435	超低噪声 XFET®基准电压源，具有吸电流和源电流能力

用于工业级信号的精密单电源差分 ADC 驱动器 (CN0180)

电路功能与优势

标准单端工业信号电平（±5 V、±10 V 或 0 V 至+10 V）与现代高性能 16 位或 18 位单电源 SAR 型 ADC 的差分输入范围并不直接兼容，需要使用适当的接口驱动电路对工业信号进行衰减、电平转换和差分转换，使其具有与 ADC 输入要求相匹配的正确幅度和共模电压。虽然可以利用电阻网络和双通道运放来设计适当的接口电路，但电阻的比率匹配误差和放大器之间的误差会形成最终输出端的误差。特别是在低功耗水平上，实现所需的输出相位匹配和建立时间可能非常困难。

图 1所示电路采用差分放大器AD8475执行衰减、电平转换和差分转换，无需任何外部元件。其交流和直流性能兼容 18 位、1 MSPS AD7982 PulSAR® ADC以及该系列的其它 16/18 位产品，采样速率可高达 4 MSPS。

AD8475 是一款全差分衰减放大器，集成精密薄膜增益设置电阻，可提供精密衰减（0.4×或 0.8×）、共模电平转换、单端差分转换及输入过压保护等功能。采用 5 V 单电源供电时，其功耗仅为 15 mW。18 位、1 MSPS AD7982 的功耗仅为 7 mW，比竞争产品低 30 倍。该组合的总功耗仅为 22 mW。

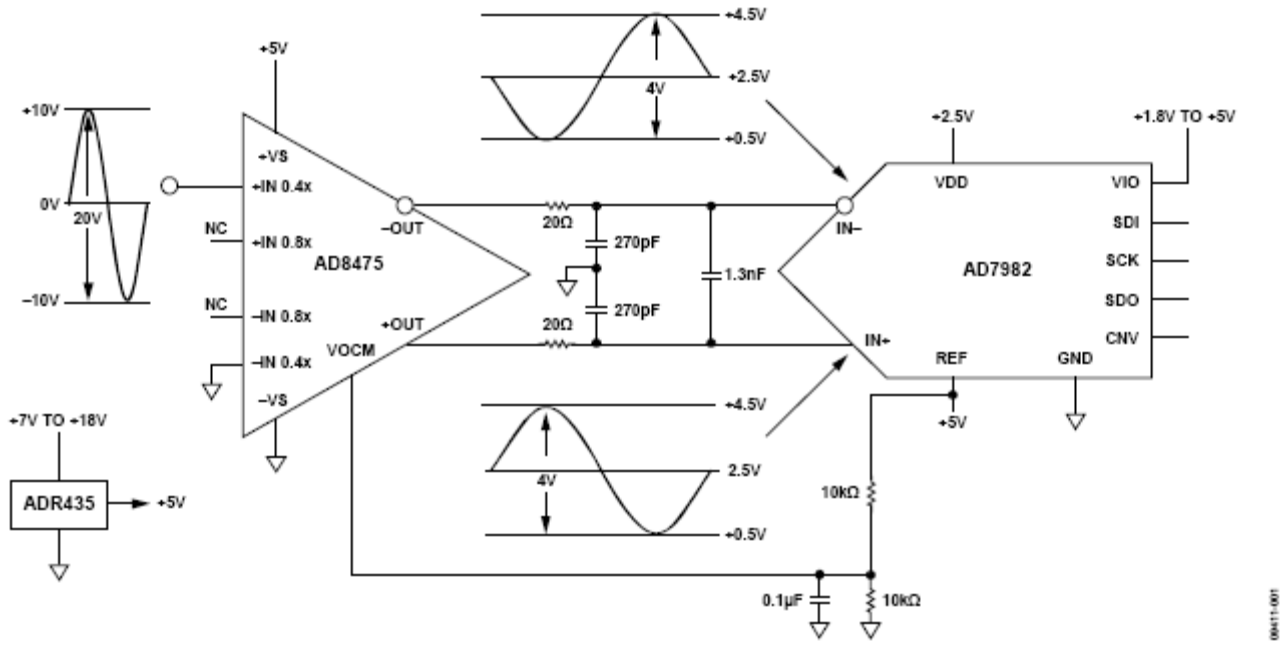


图1. 单端转差分 ADC 驱动器（原理示意图：未显示去耦和所有连接）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

电路描述

采用 5 V 单电源供电时，衰减放大器 AD8475 和 18 位差分 ADC AD7982 可以在高精度模拟前端系统中用于处理大电压信号。

AD8475 通过其集成的精密调整电阻，将输入信号衰减 0.4 倍。采用 5 V单电源时，它支持高达 25 V峰峰值的电压。在低频时，差分轨到轨输出仅需 50 mV的裕量。AD8475 可以由真差分输入驱动，或者由单端输入驱动并提供单端差分转换，如图 1所示。

AD8475 与 ADC 之间的 RC 网络构成一个单极点滤波器，可降低不良混叠效应和高频噪声。该滤波器的共模带宽为 29.5 MHz（20 Ω、270 pF），差分带宽为 3.1 MHz（40 Ω、1.3 nF）。

AD7982 是一款 18 位、逐次逼近(SAR)型ADC，采用单电源(VDD)供电。I/O接口电压VIO可以在 1.8 V至 5 V范围内设置，取决于接口逻辑电源。AD7892 具有真差分输入端，支持高达±V_{REF}的电压。ADR435是一款 5 V、低噪声（8 μV峰峰值，0.1 Hz至 10 Hz）、高精度（B级为±2 mV）基准电压源，用于提供AD7982 的REF电压和差分驱动器AD8475 的电源电压。

两个连接到 ADR435 输出端的 10 kΩ电阻构成一个分压器，用于设置 AD8475 输出端的 2.5 V 共模电压(VOCM)。这使得输入差分信号以最佳共模输入电压为中心，从而最大化 ADC 的动态范围。

对于 20 V 峰峰值单端输入信号，各差分输出端产生一个摆幅为+0.5 V 至+4.5 V、180° 反相的信号。

将一个 20 kHz、20 V 峰峰值信号输入 AD8475 时，最终 SNR 为 96.3 dBFS，THD 为−112.3 dBFS；这两个参数均参考 AD7982 的满量程范围，如图 2 的 FFT 图所示。

FFT 图下方表格所示的信号电平是在 AD7982 的输入端测得。此点的满量程范围为 10 V 峰峰值差分，反映到 AD8475 的输入端为 25 V 峰峰值。输入测试信号为 20 V 峰峰值，所产生的信号比 ADC 的满量程输入低 2 dB。

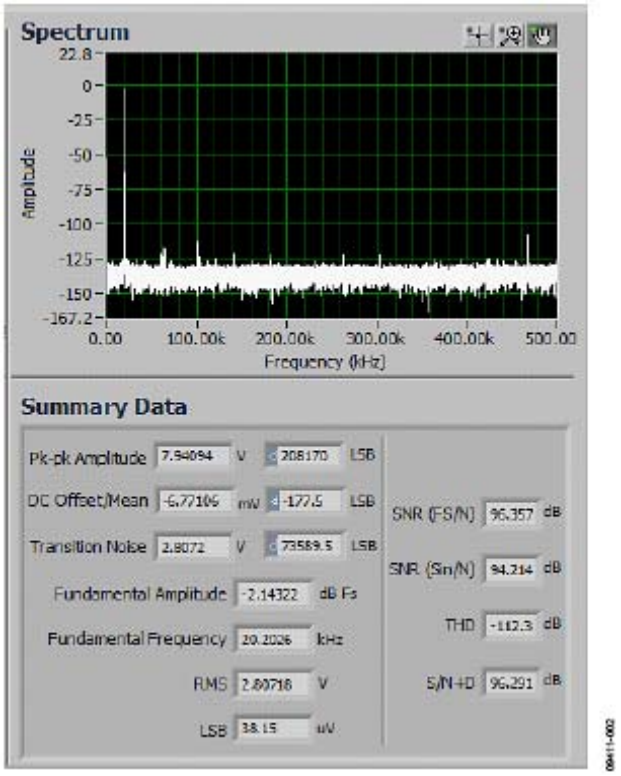


图2. 20 kHz 信号的 FFT 图，比满量程低 2 dB，采样频率 1 MSPS

注意在这些条件下，AD8475 各输出端的摆幅为供电轨的±500 mV 范围，由于它为轨到轨输出结构，因此仍能实现出色的失真性能。

此电路已利用AD8475 评估板(EVAL-AD8475Z)和ADI公司的PulSAR评估板及软件进行过测试。EVAL-AD8475Z是一款客户评估板，旨在简化对AD8475 性能和功能的独立测试。该评估板还能结合ADI公司的任何SAR转换器进行快速测试，其输出连接器能够直接与PulSAR评估板(EVAL-AD76xx-CBZ)的模拟输入连接器(SMB)相连。ADC转换器评估和开发板(EVAL-CED1Z)将该设置通过USB连接到一台PC，如图 3所示。

AD8475 的输入信号由Audio Precision® AP2700 源提供。基于LabVIEW®的PulSAR评估软件可以用来控制Audio Precision输入信号，还能用来监控ADC的输入端和输出端。

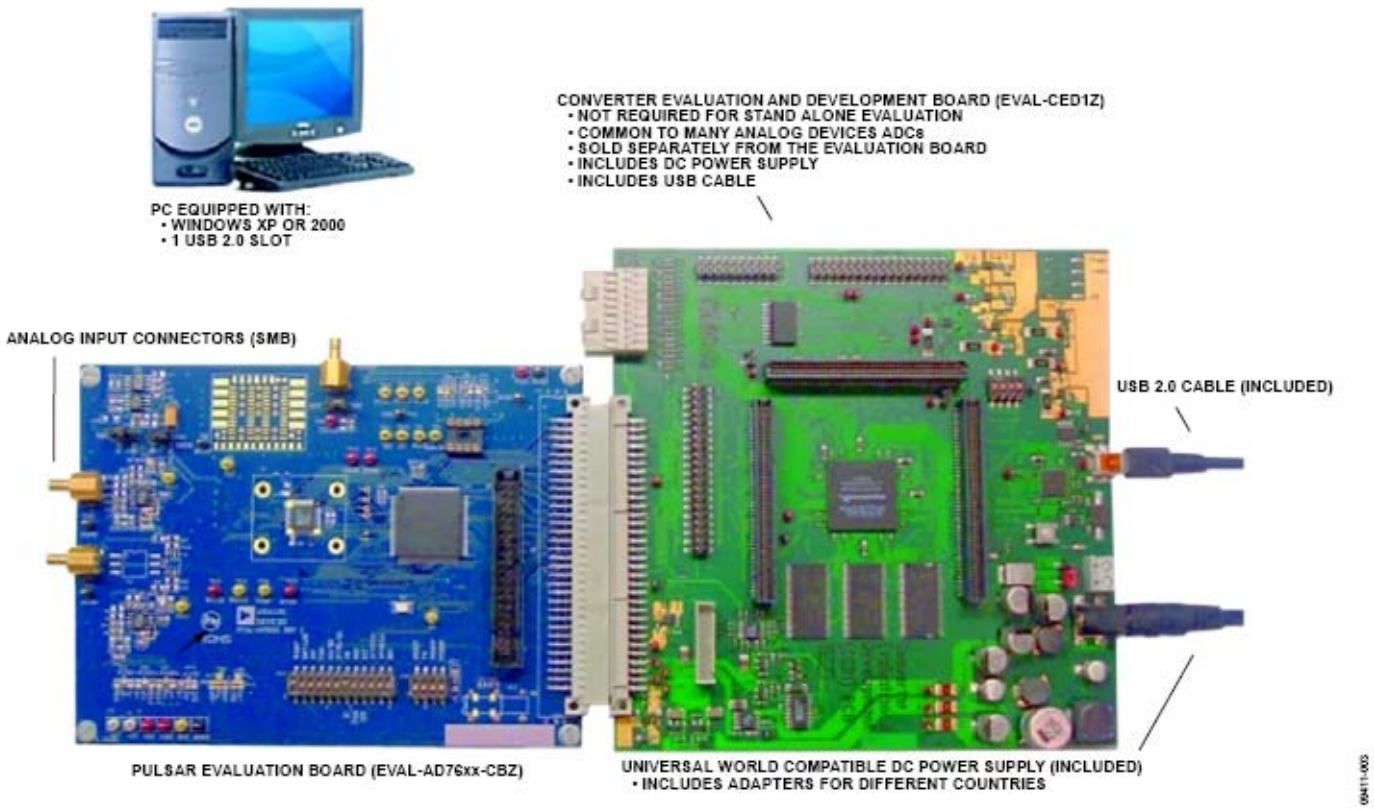


图3. SAR ADC 转换器评估平台。注意：AD8475 差分放大器评估板连接到 PulSAR ADC 评估板的 SMB 模拟输入连接器

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可以使用ADI公司的其它模数转换器代替AD7982，以实现所需的最高性能。AD8475最高能够驱动18 位、4 MSPS的ADC，性能下降幅度极小。采样速率较快的 18 位ADC包括AD7984 (1.33 MSPS)和AD7986 (2 MSPS)。差分 16 位ADC包括AD7688 (500 kSPS)和AD7693 (500 kSPS)。

AD8475 也可以直接用来驱动单端或伪差分输入 ADC。可以将 AD8475 的轨到轨输出端驱动到各供电轨的 0.5 V 范围内，而不会引起交流性能的明显下降。

通过驱动 IN 0.8×输入端，AD8475 也能提供 0.8 倍的差分衰减。其电源电压非常灵活，既可以采用 3 V 至 10 V 单电源供电，也可以采用最高±5 V 的双电源供电。

进一步阅读

ADI DiffAmpCalcuator™ Design Tool

Ardizzoni, John. “A Practical Guide to High-Speed Printed-Circuit-Board Layout.” *Analog Dialogue* 39-09, September 2005.

Kester, Walt. 2004. *Analog-Digital Conversion*. Analog Devices. ISBN 0916550273. Chapter 9. Also available as *The Data Conversion Handbook*. Elsevier/Newnes. 2005. ISBN 0750678410, Chapter 9.

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 2, “Optimizing Data Converter Interfaces.”

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND.”* Analog Devices. MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*,

Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-076 Tutorial, *Differential Driver Analysis*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

Converter Evaluation and Development (CED) Board (EVAL-CED1Z)

Pulsar ADC Evaluation Platform

AD7982 Data Sheet

AD7982 Evaluation Board (EVAL-AD76XXCBZ)

AD8475 Data Sheet

AD8475 Evaluation Board (EVAL-AD8475Z).

ADR435 Data Sheet

修订历史

10/10—Rev. 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09411-0-10/10(0)

ANALOG DEVICES

www.analog.com

实验室电路

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0181。

连接/参考器件	
AD5542A/ AD5541A	16 位电压输出 *nano*DAC®转换器，1 μs 建立时间
ADR421	2.5 V、XFET®低噪声精密基准电压源
AD8657	精密、18 V、微功耗、双通道、CMOS、RRIO 运算放大器

精密 16 位电平设置，总功耗低于 5 mW

电路功能与优势

需要能够提供真 16 位电平设置性能的小封装、超低功耗解决方案？针对精密 16 数模转换应用，本电路使用电压输出DAC AD5542A/ AD5541A、基准电压源ADR421BRZ以及用作基准电压缓冲器的 20 μA AD8657，提供了一款低功耗、小尺寸解决方案。

基准电压缓冲对于设计至关重要，因为 DAC 基准输入的输入阻抗与码高度相关，如果 DAC 基准电压源未经充分缓冲，将导致线性误差。开环增益高达 120 dB 的 AD8657 已经过验证和测试，符合本电路应用关于建立时间、失调电压和低阻抗驱动能力的要求。

图 1 所示的器件组合实现了最小的 PCB 面积和最低的功耗。AD5542A 采用 3 mm × 3 mm、16 引脚 LFCSP 或 16 引脚 TSSOP 封装。AD5541A 采用 3 mm × 3 mm、10 引脚 LFCSP 或 10 引脚 MSOP 封装。

这一器件组合可以提供业界领先的 16 位分辨率、±1 LSB 积分非线性(INL)和±1 LSB 微分非线性(DNL)，可以确保单调性，并且具有低功耗、小 PCB 和高性价比等特性。

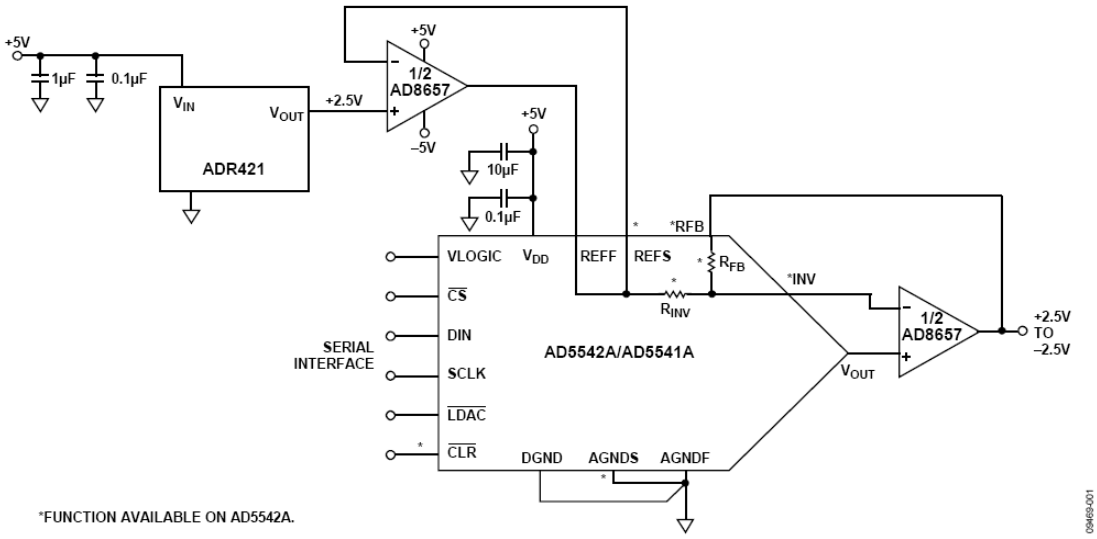


图 1. 精密 DAC 配置（简化的原理示意图：未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

对于无误差的理想 DAC，输出电压与基准电压相关，如下式所示：

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

其中 D 为载入 DAC 寄存器的十进制数据字，N 为 DAC 的分辨率。

对于 2.5 V 基准电压且 N = 16，上述公式可简化为下式：

$$V_{OUT} = \frac{2.5 \times D}{65{,}536}$$

这样，在中间电平时 V_{OUT} 为 1.25 V，在满量程时 V_{OUT} 为 2.5 V。

LSB 大小为 2.5 V/65,536 = 38.1 μV。

16 位时，1 LSB 也相当于满量程的 0.0015%，或者 15 ppm FS。

基准电压源 ADR421（B 级）的室温初始精度为 0.04%，相当于 16 位时的约 27 LSB。此初始误差可以通过系统校准消除。ADR421（B 级）的温度系数典型值为 1 ppm/°C，最大值为 3 ppm/°C。

假设使用理想基准电压源（基准电压误差已通过系统校准消除），则 AD5542A 的最差情况单极性输出电压（包括误差）可通过下式计算：

$$V_{OUT-UNI} = \frac{D}{2^{16}} \times (V_{REF} + V_{GE}) + V_{ZSE} + INL$$

其中：

$V_{OUT-UNI}$ 为单极性模式最差情况输出。

D 为载入 DAC 的码。

V_{REF} 为施加于 DAC 的基准电压（假设无误差）。

V_{GE} 为增益误差，单位伏特(V)。（注意，基准电压缓冲的失调误差必须包括在增益误差中，因此为基准电压缓冲选用的运算放大器必须具有低输入失调电压特性。）

V_{ZSE} 为零电平误差（失调误差），单位伏特(V)。（注意，可选输出缓冲放大器的失调电压会增加此误差。）

INL 为 DAC 的积分非线性，单位伏特(V)。（注意，可选输出缓冲放大器的非线性会增加此误差。）

本电路采用电压输出 DAC AD5542A，提供真 16 位 INL 和 DNL。AD5541A/AD5542A 的 DAC 架构为分段 R-2R 电压模式 DAC。采用这种配置，输出阻抗与码无关，而基准电压源的输入阻抗则与码高度相关。

因此，基准电压缓冲的选择对于码相关基准电流的处理非常重要，如果 DAC 基准电压缓冲不充分，可能会导致线性误差。选择配合精密电压输出 DAC 使用的基准电压缓冲时，运算放大器的开环增益、失调电压、失调误差温度系数和电压噪声也是重要的选择指标。基准电压电路中的失调误差会引起 DAC 输出端产生增益误差。

本电路采用驱动/检测配置（开尔文检测）的低功耗 CMOS 运算放大器 AD8657 作为 AD5542A 的低阻抗输出基准电压缓冲。AD8657 具有 120 dB 的开环增益，是一款精密、18 V、50 nV/√Hz 运算放大器。其最大失调电压为 350 μV，典型温漂小于 2 μV/°C，噪声为 5 μV p-p（0.1 Hz 至 10 Hz），因而 AD8657 特别适合那些需要最小误差源的应用。AD8657 的另一半用作输出放大器。

AD5542A 有两种工作模式：缓冲模式和非缓冲模式。使用何种工作模式由具体应用及其建立时间、负载阻抗、噪声等要求而定。可以选择输出缓冲器来优化直流精度或快速建立时间。DAC 的输出阻抗恒定（典型值 6.25 kΩ），且与码无关，但为了将增益误差降至最小，输出放大器的输入阻抗应尽可能高。输出放大器还应具有 1 MHz 或更高的 3 dB 带宽。输出放大器给系统增加了另一个时间常数，因此会延长输出的建立时间。运算放大器的带宽越宽，则 DAC 与放大器组合的有效建立时间越短。

图 1 所示的器件组合实现了最小的 PCB 面积。AD5542A 采用 3 mm × 3 mm、16 引脚 LFCSP 或 16 引脚 TSSOP 封装。AD5541A 采用 3 mm × 3 mm、10 引脚 LFCSP 或 10 引脚 MSOP 封装。

请注意，AD5541A 不包含基准电压和地上的开尔文检测线路、清零功能以及 R_{FB} 和 R_{INV} 电阻。

AD8657 和 ADR421 均采用 8 引脚 MSOP 封装。

测量结果表明，AD5542A/AD5541A 是高精度、低噪声电平设置应用的理想选择。在这一高精度、高性能、低功耗系统中，通过基准电压源 ADR421 和基准电压缓冲 AD8657 保持直流性能水平。测量直接在 V_{OUT} 上进行，没有连接可选的输出缓冲器。

电源电流测量

总电源电流和个别器件的电源电流利用精密电流表进行测量。

经过测量，该电路的总电源电流为 0.97 mA，而数据手册中的最大值小于 1.5 mA。

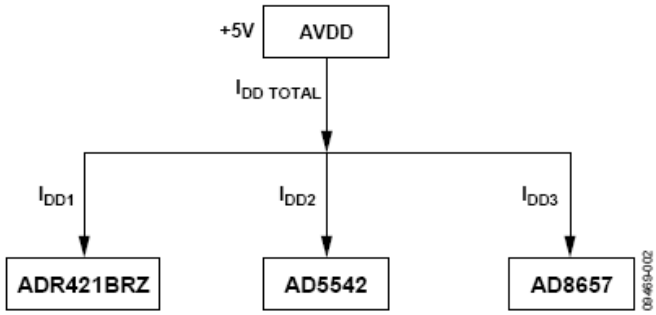


图 2. 电源电流测量

表 1 列出了测量结果和数据手册值。整个系统功耗很低（小于 5 mW），但精度非常高。

	Data Sheet Spec (mA)	Measured (mA)
ADR421BRZ, I_{DD1}	0.39 (typ), 0.50 (max)	0.316
AD5542A, I_{DD2}	0.3 (typ), 1.21 (max)	0.472
AD8657, I_{DD3}	0.018 (typ), 0.022 (max)	0.192
$I_{DD TOTAL}$	0.708 (typ), 1.732 (max)	0.970

积分非线性和微分非线性测量

积分非线性(INL)误差指实际 DAC 传递函数与理想传递函数的偏差，用 LSB 表示。差分非线性(DNL)误差指实际步进大小与 1 LSB 的理想值之间的差异。该电路提供 16 位分辨率，DNL 和 INL 均为±1 LSB。图 3 和图 4 分别显示了实测的 INL 和 DNL 性能。

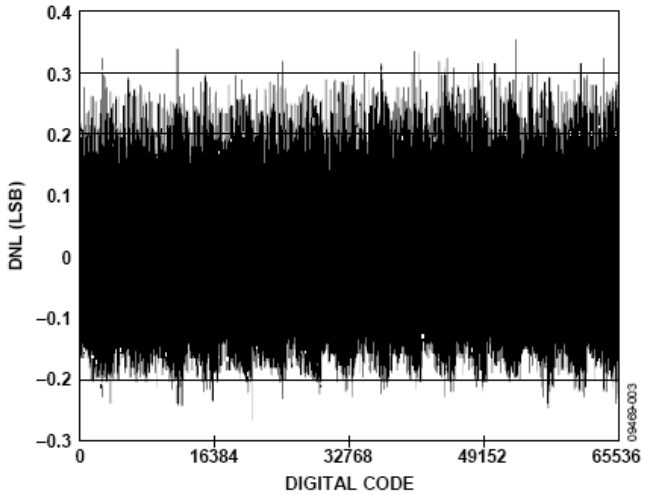


图 3. 微分非线性(DNL)测量

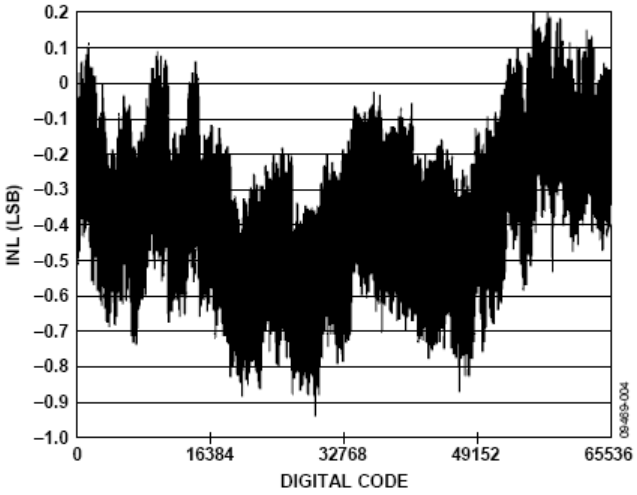


图 4. 积分非线性(INL)测量

布局布线考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。包含本电路的印刷电路板(PCB)应将模拟部分与数字部分分离。如果该电路所在系统中有其它器件要求AGND至DGND连接，则只能在一个点上进行连接。该接地点应尽可能靠近AD5542A/AD5541A。本电路应该采用具有较大面积接地层和电源层的多层PCB。有关布局和接地的更多讨论，请参考教程MT-031。

AD5542A/AD5541A的电源应使用 10 μF和 0.1 μF电容进行旁路。这些电容应尽可能靠近该器件，0.1 μF电容最好正对着该器件。10 μF电容应为钽珠型或陶瓷型电容。0.1 μF电容必须具有低等效串联电阻(ESR)和低等效串联电感(ESL)，普通陶瓷型电容通常具有这些特性。针对内部逻辑开关引起的瞬态电流所导致的高频，该 0.1 μF电容可提供低阻抗接地路径。有关正确去耦技术的更多信息，请参考教程MT-101。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

常见变化

针对要求更高精度的应用，应当考虑使用运算放大器AD8675。在 10 V时，它要求约 2.3 mA的电源电流。

零漂移运算放大器AD8628是另一款适合用作本电路中基准电压缓冲器的优秀放大器，它提供低失调电压和超低偏置电流，开环增益为 125 dB，要求约 1 mA的电源电流。

ADR421 (2.5 V)可以用ADR423 (3.00 V)或ADR424 (4.096 V)代替，二者均为低噪声基准电压源，与ADR421 同属一个基准电压源系列。超低噪声基准电压源ADR441和ADR431也是合适的替代器件，提供 2.5 V输出。AD8661是可选输出缓冲器的另一个不错的选择。它是一款CMOS运算放大器，采用了ADI公司的DigiTrim®专利技术，可实现低失调电压，并具有低输入偏置电流和宽信号带宽等特性，要求约 1 mA的电源电流。

AD8605或AD8655（均采用+2.7 V至+5.5 V单电源供电）也是可以考虑的选择，不过由于所有轨到轨运算放大器都有的输出级限制，在近 0 V输出时具有非线性（参见教程MT-035）。AD5542A的内置电阻R_{FB}和R_{INV}，可以配合外部运算放大器提供双极性电压输出。（更多信息请参考AD5542A数据手册。）

进一步阅读

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3 and 7.

MT-015 Tutorial, *Basic DAC Architectures II*: Binary DACs. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III*: Segmented DACs. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD5542A Data Sheet

AD5541A Data Sheet

AD5542A Evaluation Board

AD5541A Evaluation Board

ADR421 Data Sheet

AD8675 Data Sheet

OP1177 Data Sheet

修订历史

3/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09469-0-3/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™ 实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0185。

连接/参考器件	
AD7400A	隔离式 Σ-Δ 型调制器
ADuM5000	隔离式 DC/DC 转换器
AD8646	双通道、24 MHz 轨到轨输入/输出运算放大器
ADP121	150 mA、低静态电流、CMOS 线性稳压器
ADP3301	高精度、100 mA、低压差线性稳压器

采用隔离式 Σ-Δ 型调制器、隔离式 DC/DC 转换器和有源滤波器的新型模拟/模拟隔离器

评估和设计支持

电路评估板

CN-0185电路评估板(EVAL-CN0185-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示电路是一种完整的低成本模拟/模拟隔离器解决方案，它提供 2500 V rms 的隔离值（1 分钟，符合 UL 1577 标准）。

该电路基于AD7400A——一款二阶Σ-Δ型调制器，提供数字隔离的 1 比特数据流输出。隔离模拟信号利用一个基于双通道、低噪声、轨到轨运算放大器AD8646的四阶有源滤波器恢复。ADuM5000用作隔离端的电源，两端完全隔离，系统仅使用一个电源。该电路具有 0.05%的线性度，并能获益于调制器AD7400A和模拟滤波器提供的噪声整形。该电路的应用包括电机控制和电流监控，同时它还能有效替代基于光隔离器的隔离系统。

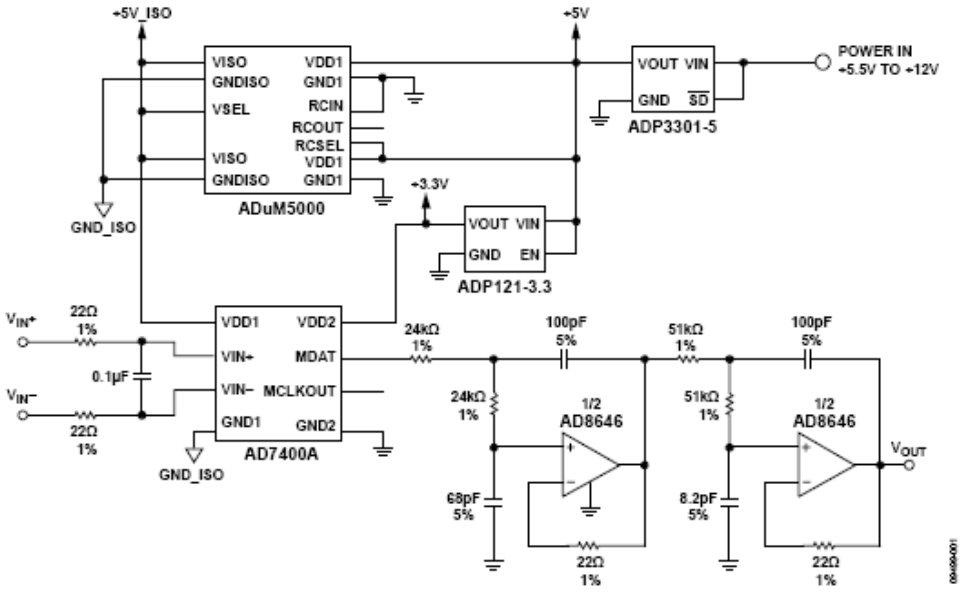


图 1.采用 AD7400A 的模拟隔离器（原理示意图：未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

图 1 显示的是电路的框图。模拟输入由Σ-Δ型调制器AD7400A以 10 MSPS进行采样。22 Ω电阻和 0.1 µF电容构成一个截止频率为 145 kHz的差分输入降噪滤波器。AD7400A的输出为隔离的 1 比特数据流。量化噪声由一个二阶Σ-Δ型调制器整形，将噪声移动到较高频率（参见教程MT-022）。

为了重构模拟输入信号，数据流之后应连接一个阶数高于调制器阶数的滤波器。为了更好地衰减噪声，使用一个四阶切比雪夫滤波器。当滤波器阶数相同时，相比于其它滤波器响应（巴特沃兹、贝塞尔等），切比雪夫响应提供最为陡峭的滚降。该滤波器利用双通道、轨到轨输入和输出、低噪声、单电源运算放大器AD8646来实现。

ADuM5000 是一款基于 ADI 公司 *i*Coupler® 技术的隔离式 DC/DC转换器，用于为电路的隔离端（包含AD7400A）提供电源。*iso*Power®技术利用高频开关元件，通过芯片级变压器传输功率。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031——*“实现数据转换器的接地并解开AGND和DGND的谜团”*、教程MT-101——*“去耦技术”*和ADuC7060/ADuC7061 评估板布局布线）。设计印刷电路板(PCB)布局布线时应特别小心，必须符合相关辐射标准以及两个隔离端之间的隔离要求。（参见应用笔记AN-0971）

为了避免过驱AD8646，输入信号应低于AD8646 的电源电压(5 V)。AD7400A的输出为 1 和 0 的数据流，幅度等于AD7400A VDD2 电源电压。因此，VDD2 数字电源为线性稳压器ADP121提供的 3.3 V电压。或者，如果VDD2 使用 5 V电源，则数字输出信号应经过衰减后才能连接到有源滤波器。无论何种情况，电源都应进行适当调节，因为最终的模拟输出与VDD2直接成正比。

图 1 所示电路的 5 V电源由 5 V线性稳压器ADP3301提供，它接受 5.5 V至 12 V的输入电压。

模拟有源滤波器设计

低通滤波器的截止频率主要取决于电路所需的带宽。截止频率与噪声性能之间存在取舍关系，如果提高滤波器的截止频率，则噪声会增加。在本设计中尤其如此，因为 Σ-Δ 型调制器对噪声进行整形，将很大一部分移动到较高频率。本设计选择 100 kHz 的截止频率。

对于给定的截止频率，滤波器的过渡带越小，则滤波器通过的噪声越少。在所有滤波器响应中（巴特沃兹、切比雪夫、贝塞尔等），本设计之所以选择切比雪夫响应，是因为在给定滤波器阶数下，它的过渡带较小，但代价是瞬态响应性能略差。

该滤波器是一个四阶滤波器，由两个采用Sallen-Key结构的二阶滤波器组成。该滤波器的设计使用了Analog Filter Wizard和Multisim工具。输入程序的参数如下：“滤波器类型：低通、切比雪夫 0.01 dB纹波，阶数 = 4，Fc = 100 kHz，Sallen-Key”。除了反馈电阻降至 22 Ω外，全部使用程序生成的推荐值。

测量

AD7400A 的增益为 5.15，输出偏移电压为 1.65 V（采用 3.3 V 电源供电时）。0 V 的差分信号产生 1 和 0 的数字比特流，1 和 0 各占 50%的时间。数字输出电源为 3.3 V，因此，滤波后会有 1.65 V 的直流偏移。在理想状态下，320 mV 的差分输入生成全 1 的数据流，滤波后产生 3.3 V 直流输出。因此，AD7400A 的有效增益为：

$$GAIN = (3.3 - 1.65)/0.32 = 5.15625$$

通过测量，实测偏移为 1.641497 V，增益为 5.165。系统的直流传递函数如图 2 所示。实测线性度为 0.0465%。

无直流偏移电压下的输出电压与输入频率的关系如图 3 所示。输入信号电压为 40 mV p-p。因此，输出信号为 40 × 5.165 = 207 mV p-p。注意，频率响应函数中约有 10 mV 的峰化，相当于大约 0.42 dB。

该系统具有良好的噪声性能，1 kHz 时的噪声密度为 2.50 µV/√Hz，10 kHz 时为 1.52 µV/√Hz。

有关本电路笔记的完整设计支持包，请参阅 http://www.analog.com/CN0185-DesignSupport

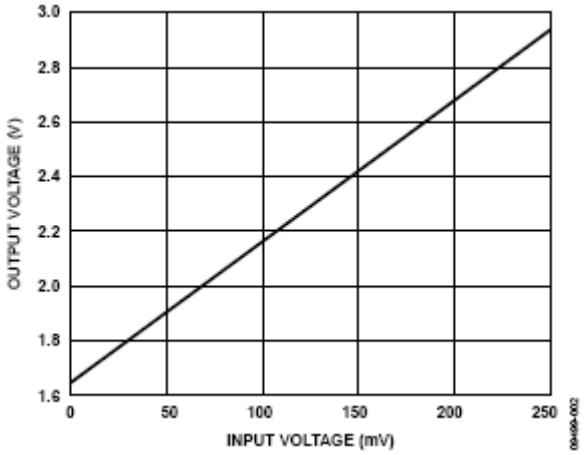


图 2. 系统直流传递函数

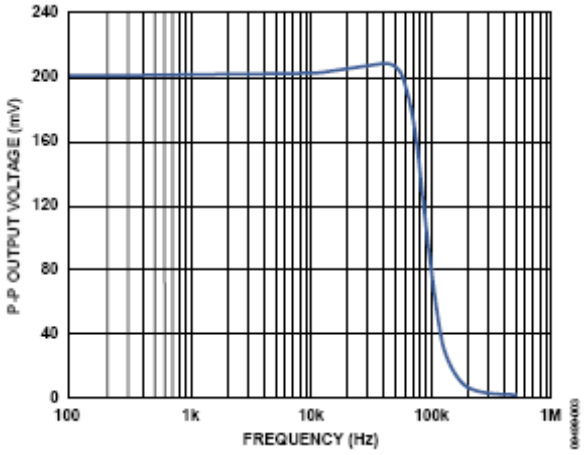


图 3. 40 mV p-p 输入信号的电路频率响应

常见变化

该电路可以用于隔离电压监控，也可用于需要监控分流电阻两端电压的电流检测应用。系统输入信号的要求参见 AD7400A 数据手册。

如果用ADuM6000代替ADuM5000，则整个电路的隔离额定值为 5 kV。

电路评估与测试

用+6 V 电源使电路上电后，可以利用信号发生器和示波器轻松评估该电路。

设备要求（可以用同等设备代替）

- 多功能校准仪（直流源）：Fluke 5700A
- 数字万用表：Agilent 3458A，8.5 位
- 频谱分析仪：Agilent 4396B
- 函数发生器：Agilent 33250A
- +6 V 电源

设置与测试

线性度测量设置的框图如图 4 所示。+6 V 电源连接到 EVAL-CN0185-EB1Z 电源引脚。

直流输入电压利用Fluke 5700A产生，使用Agilent 3458A DVM测量输出。Fluke 5700A 的直流输出以 1 mV 步进从 1 mV 提高到 250 mV，并记录数据。

为了测量频率响应，按照图 5 所示连接设备。首先将函数发生器 33250A 设置为 0 直流偏移的 40 mV 峰-峰值正弦波输出，然后利用频谱分析仪 4396B 扫描 100 Hz 至 500 kHz 的信号频率，并记录数据。

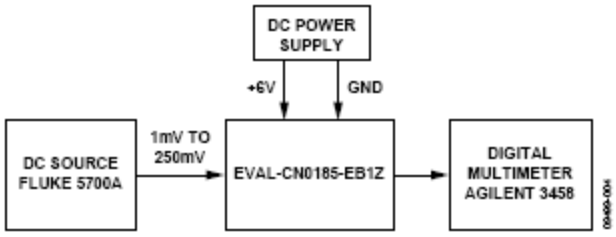


图 4. 用于测量线性度的 CN-0185 电路测试设置

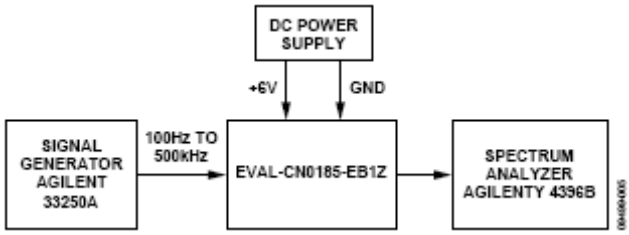


图 5. 用于测量频率响应的 CN-0185 电路测试设置

进一步阅读

CN0185 Design Support Package:
http://www.analog.com/CN0185-DesignSupport
ADIsimPower™ Design Tool, Analog Devices.
Analog Filter Wizard Design Tool, Analog Devices.
Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices.* Analog Devices.
Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers,* Analog Devices, 2003.
Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers,* Analog Devices, 2006
Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology.* October 2008.

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products,* Analog Devices.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." *Analog Dialogue*. Volume 40, December 2006.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics,* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications,* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques,* Analog Devices.

USB 2.0 Specifications, USB Implementers Forum, Inc.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

Zumbahlen, Hank. Application Note AN-649, *Using the Analog Devices Active Filter Design Tool,* Analog Devices.

数据手册和评估板

AD7400A Data Sheet

AD7400A Evaluation Board

ADuM5000 Data Sheet

ADuM5000 Evaluation Board

AD8646 Data Sheet

ADP121 Data Sheet

ADP3301 Data Sheet

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09499sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

实验室电路

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0186 。

连接/参考器件	
AD9958/AD9959	500 MSPS、双通道/四通道、直接数字频率合成器(DDS)
AD9520	时钟发生器和时钟分配 IC

相位相干 FSK 调制器

电路功能与优势

标准的单通道直接数字频率合成器(DDS)不会以相位相干形式在不同频率之间切换。根据设计，DDS频率转换具有“相位连续性”（如图 2所示）。不过，图 1所示电路展示了如何配置AD9958/AD9959多通道DDS，通过叠加多通道DDS输出实现稳定的相位相干FSK（频移键控）调制器。

对于相同应用，与同步多个单通道器件相比，多通道 DDS 几乎完全消除了通道间温度和时序问题。例如，多通道 DDS 输出尽管相互独立，但可共用芯片的同一系统时钟边沿。因此，与集成多通道 DDS 相比，多个芯片上的系统时钟边沿对温度和电源偏差的追踪性能要略差。总体来看，多通道 DDS 更适合在叠加输出端产生较理想的相位相干频率转换。

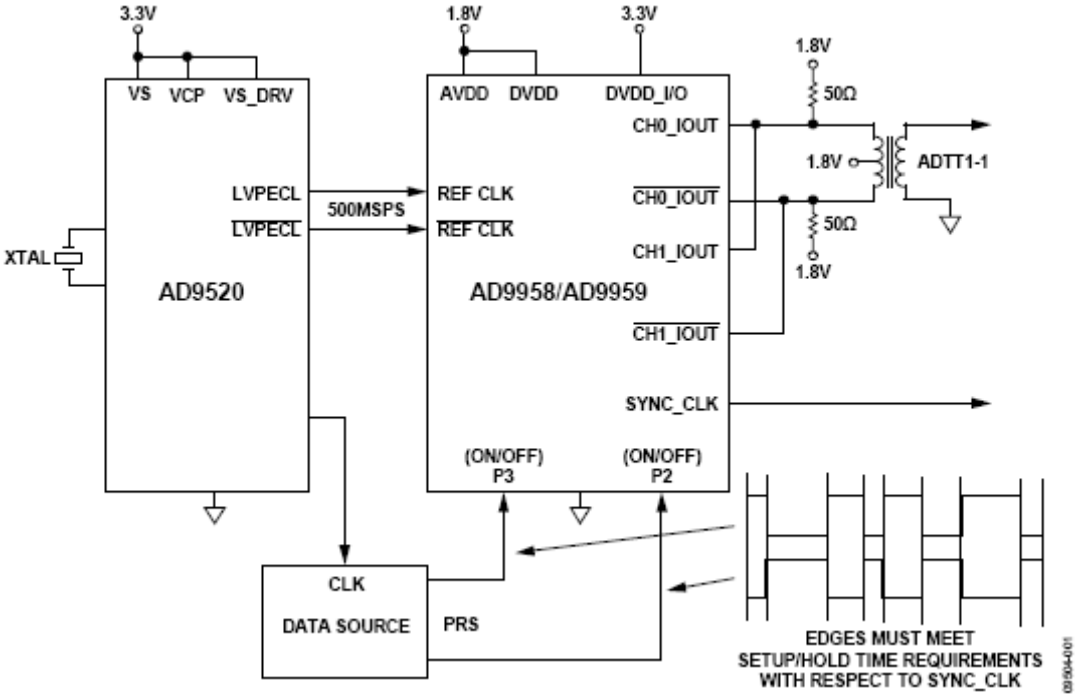


图 1.相位相干 FSK 调制器设置（原理示意图：未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

AD9520-x时钟发生器和分配IC通过高性能参考时钟驱动AD9958/AD9959，同时为FSK数据流（属于伪随机序列(PRS)）的数据来源提供时钟。AD9520提供多种输出逻辑选择和延迟调整游标，以满足FSK数据流与多通道AD9958/AD9959 DDS SYNC_CLK间的建立和保持时间要求。

AD9958内置两个独立且提供差分电流输出的DDS通道。在电路中，那些电流输出端通过预编程频率（F1 和F2）连在一起（叠加）。为选择所需频率，通道输出端配有通过Profile引脚驱动的开/关功能。本例中，Profile引脚配置为驱动各DAC输入的乘法器以控制输出幅度。

为此，各乘法器通过以下两个 Profile 可选设置进行预编程：零电平和满量程。Profile 引脚为逻辑低电平时，将关闭 DAC 输出端的正弦波，而逻辑高电平时则传递正弦波。该运算需要两个互补输入数据流以在两个频率间交替。

两个 DDS 通道连续运行，产生频率 F1 和 F2。关闭功能使相应的 DDS 输出静音，从而产生相位相干 FSK 信号。

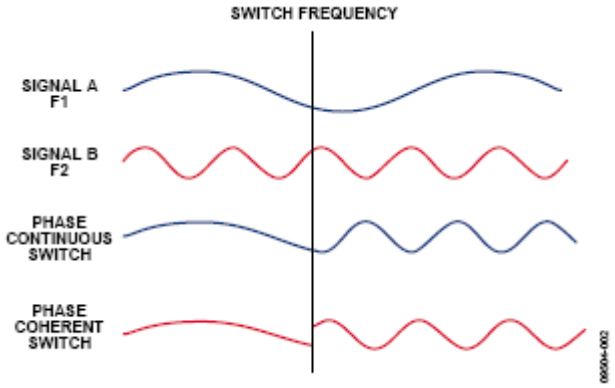


图 2. BST 电容等效电路

四通道AD9959 DDS用于产生如图 3和图 4所示的未滤波波形。由于两个未使用的通道可用作叠加输出端两个开关频率的相位基准，因此AD9959具有更好的相位相干开关性能。上轨迹是表示相位相干开关的叠加输出。接下来的两条轨迹是F1 和F2 的基准信号。下轨迹是在两个频率间交替的伪随机序列(PRS)数据流。请注意，由于器件内的流水线延迟，PRS数据流边沿与叠加输出的频率转换并未对齐。

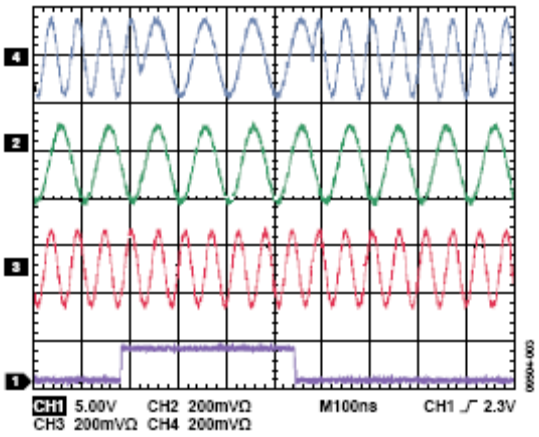


图 3. 实测的相位相干 FSK 转换

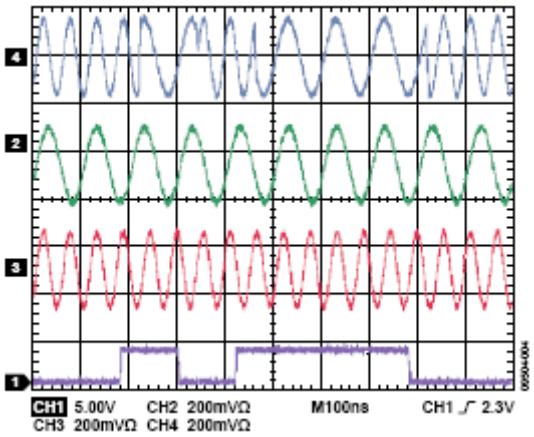


图 4. 实测的相位相干 FSK 转换

常见变化

ADI提供各种直接数字频率合成器、时钟分配芯片和时钟缓冲器，用来设计基于DDS的时钟发生器。如需了解更多信息，请访问www.analog.com/dds和www.analog.com/clock。

进一步阅读

AN-837 Application Note, *DDS-Based Clock Jitter Performance vs. DAC Reconstruction Filter Performance*. Analog Devices.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 6 and 7.

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 2, "Optimizing Data Converter Interfaces."

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 3, "DACs, DDSs, PLLs, and Clock Distribution."

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

数据手册和评估板

AD9958 Data Sheet

AD9958 Evaluation Board

AD9959 Data Sheet

AD9959 Evaluation Board

AD9520-0 Data Sheet

AD9520-0 Evaluation Board

AD9520-1 Data Sheet

AD9520-1 Evaluation Board

AD9520-2 Data Sheet

AD9520-2 Evaluation Board

AD9520-3 Data Sheet

AD9520-3 Evaluation Board

AD9520-4 Data Sheet

AD9520-4 Evaluation Board

AD9520-5 Data Sheet

AD9520-5 Evaluation Board

修订历史

1/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09504-0-1/11(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0187

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0187。

连接/参考器件	
ADL5502	450MHz 至 6 GHz 波峰因数检波器
AD7266	差分/单端输入、双通道、同步采样、2MSPS、12 位、3 通道 SAR ADC
ADA4891-4	低成本、四通道、CMOS、高速、轨到轨放大器
ADP121	150mA、低静态电流、CMOS 线性调节器，采用 5 引脚 TSOT 或 4 引脚 WLCSP 封装

针对高速、低功耗和 3.3 V 单电源而优化的波峰因数、峰值和均方根 RF 功率测量电路

评估和设计支持

电路评估板

CN-0187电路评估板(EVAL-CN0187-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示电路测量 450 MHz 至 6 GHz 的任意 RF 频率下的峰值和 rms 功率，动态范围约为 45 dB。测量结果转换为差分信号以便消除噪声，并通过串行接口和集成基准电压源在 12 位 SAR ADC 的输出端形成数字代码。在数字域中执行简单的两点校准。

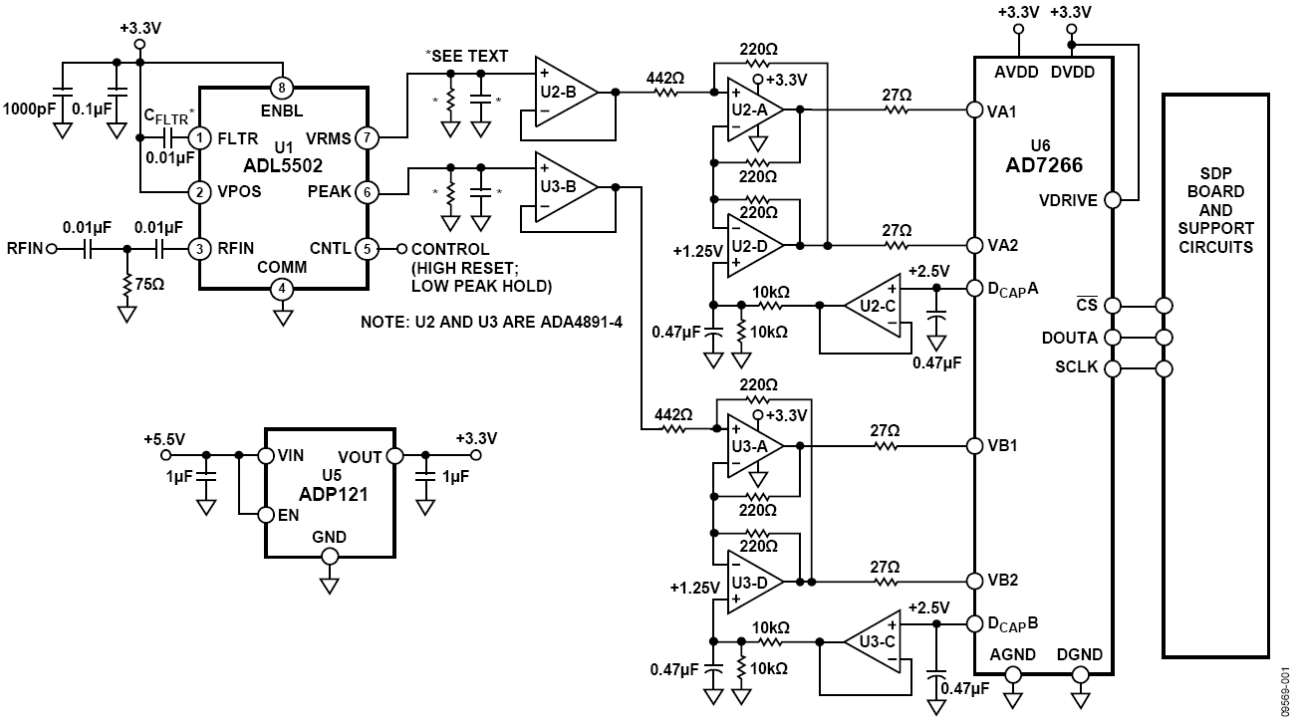


图 1.高速、低功耗、波峰因数、峰值和 RMS 功率测量系统（简化示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2011 Analog Devices, Inc. All rights reserved.

ADL5502是一款均值响应（true rms）功率检波器，内置包络检波器，可以精确地测量调制信号的波峰因数(CF)。它可以用于 450 MHz至 6 GHz的高频接收机和发射机信号链，包络带宽超过 10 MHz。峰值保持功能允许利用较低采样速率的ADC捕获包络中的短峰值。该器件的总功耗仅为 3 mA (3 V)。

ADA4891-4是一款高速、四通道、CMOS放大器，兼具高性能、低成本优势。每个放大器的功耗仅为 4.4 mA (3 V)。该放大器具有单电源供电能力，输入电压范围可扩展至负供电轨以下 300 mV。轨到轨输出级使输出摆幅可以达到各供电轨 50 mV 以内，以确保最大的动态范围。低失真和快速建立时间则使该器件成为此应用的理想选择。

AD7266是一款双通道、12 位、高速、低功耗的逐次逼近型 ADC，采用 2.7 V至 5.25 V单电源供电，采样速率最高可达 2 MSPS。这款器件内置两个ADC，两者之前均配有一个 3 通道多路复用器和一个能够处理 30 MHz以上输入频率的低噪声、宽带宽采样保持放大器。功耗仅为 3 mA (3 V)。此外还内置一个 2.5 V基准电压源。

电路采用ADP121的+3.3 V单电源供电，ADP121是一款低静态电流、低压差线性调节器，采用 2.3 V至 5.5 V电源供电，最大输出电流为 150 mA。驱动 150 mA负载时压差仅为 135 mV，这种低压差特性不仅可改善功效，而且能使器件在很宽的输入电压范围内工作。满载时静态电流低至 30 μA，因此ADP121非常适合电池供电的便携式设备使用。

ADP121 可提供 1.2 V 至 3.3 V 范围内的输出电压，其性能经过优化，采用 1 μF 小型陶瓷输出电容可实现稳定工作。ADP121 具有出色的瞬态响应性能，所占电路板面积极小。短路保护和热过载保护电路可以防止器件在不利条件下受损。ADP121 提供 5 引脚 TSOT 和 4 引脚、0.4 mm 间距无卤素 WLCSP 两种小型封装，是适合各种便携式应用的业界最小尺寸解决方案。

电路描述

经测量的 RF 信号加在 ADL5502 上，RF 输入端的 75 Ω 端接电阻与 ADL5502 的输入阻抗并联，提供 50 Ω 宽带匹配。更精确的电阻性或电抗性匹配可用于窄频带应用（参见 ADL5502 数据手册的“RF 输入接口”部分）。

ADL5502 的内部滤波器电容提供平方域内的平均值，但在输出端保留残余交流信号。高峰均比信号（例如W-CDMA或CDMA2000）可在ADL5502 VRMS直流输出端产生交流残余电平。为减少这些低频成分对波形形成的影响，需要一些额外的滤波处理。ADL5502 的内部平方域滤波器电容可通过在引脚 1 (FLTR)与引脚 2 (VPOS)之间连接C_{FLTR}电容来增强。交流残余电平则通过对VRMS输出增加电容来进一步减少。内部 100 Ω输出电阻与添加的输出电容共同形成低通滤波器，从而减少VRMS输出端的输出纹波（更多信息请参见ADL5502 数据手册的“选择平方域滤波器”和“输出低通滤波器”部分）。

要测量波形峰值，必须将控制线(CNTL)暂时设定为逻辑高电平（复位模式>1 μs），然后返回逻辑低电平（峰值保持模式）。这样便可将 ADL5502 初始化至已知状态。将器件设定为测量峰值时，应切换峰值保持模式，且在此期间输入 rms 功率和波峰因数(CF)不会改变。

如果 ADL5502 处于峰值保持模式，且 CF 从高变为低，或者输入功率从高变为低，则会报告错误峰值测量结果。ADL5502 仅报告峰值保持模式启动，输入功率或 CF 较高时发生的最高峰值。除非 CNTL 复位，否则 PEAK 输出不会反映信号内的最新峰值。

ADL5502 能够提供大约 3 mA 的 VRMS 输出电流。输出电流通过片内 100 Ω 串联电阻提供；因此，任何负载电阻都会利用该片内电阻形成分压器。建议用 ADL5502 VRMS 输出驱动高阻性负载，从而维持输出摆幅。如果应用需要驱动低电阻负载（以及需要增加标称转换增益的情况），则需要缓冲电路。

PEAK 输出专为驱动 2 pF 负载而设计。建议用 ADL5502 PEAK 输出驱动低容性负载，从而实现完整输出响应时间。当在下降转换期间跟踪包络时，较大容性负载的效应尤其明显。当包络处于下降转换中，负载电容通过 1.9 kΩ 的片内负载电阻放电。如果无法避免使用较大容性负载，可通过将 PEAK 输出端的分流电阻接地抵消额外电容，从而实现快速放电。该分流电阻可以使 ADL5502 流过更高的电流，不应低于 500 Ω。

图 2 至图 5 中显示了该电路的典型测量性能特征。

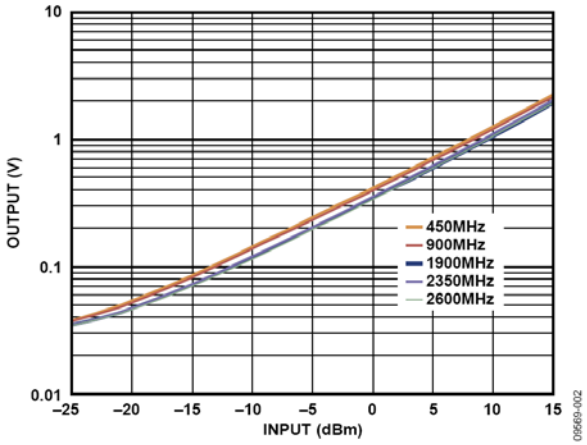


图 2.测得的 VRMS 输出与输入电平（对数比例）的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

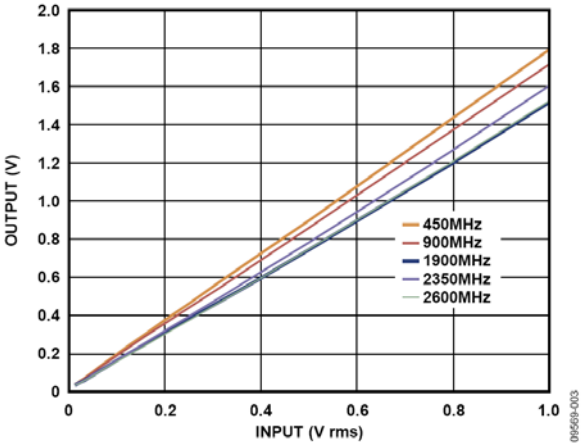


图 3.测得的 VRMS 输出与输入电平（线性比例）的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

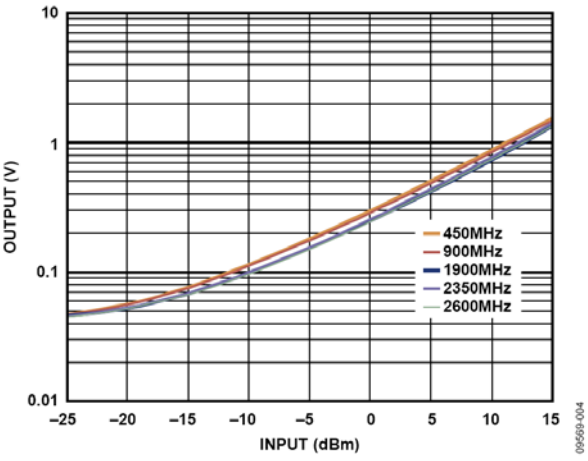


图 4.测得的 PEAK 输出与输入电平（对数比例）的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

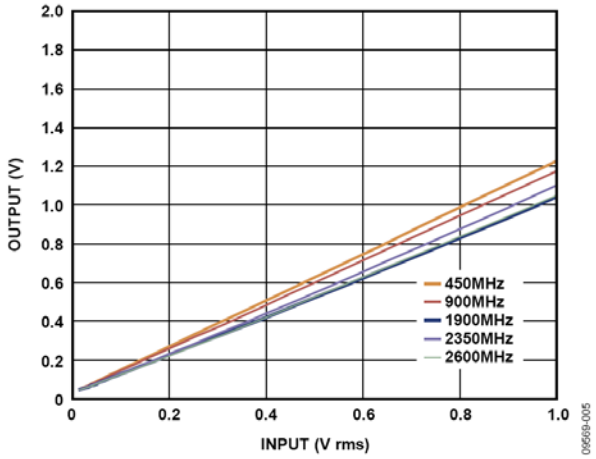


图 5.测得的 PEAK 输出与输入电平（线性比例）的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

开启时间和脉冲响应明显受平方域滤波器大小(C_{FLTR})和连接至VRMS输出的输出分流电容影响。图 6（摘自ADL5502 数据手册）显示输出响应与RFIN引脚上RF脉冲之间的曲线图，带 0.1 μF输出滤波器电容，无平方域滤波器电容(C_{FLTR})。下降沿明显与输出分流电容相关。

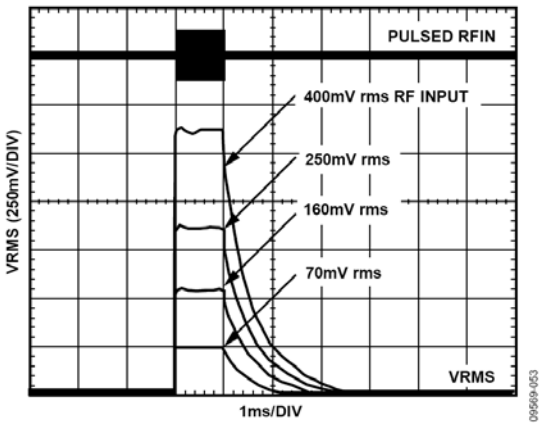


图 6.输出响应与各种 RF 输入脉冲电平的关系，3 V 电源，900 MHz 频率，平方域滤波器开启，0.1 μF 输出滤波器

要改善使能和脉冲响应的下降沿，可与输出分流电容并联放置电阻。添加的电阻有助于输出滤波器电容的放电。尽管该方法缩短了关断时间，但添加的负载电阻也会衰减输出（参见 ADL5502 数据手册的“输出驱动能力”和“缓冲”部分）。图 7（摘自 ADL5502 数据手册）显示通过添加 1 kΩ 并联电阻实现的改良。

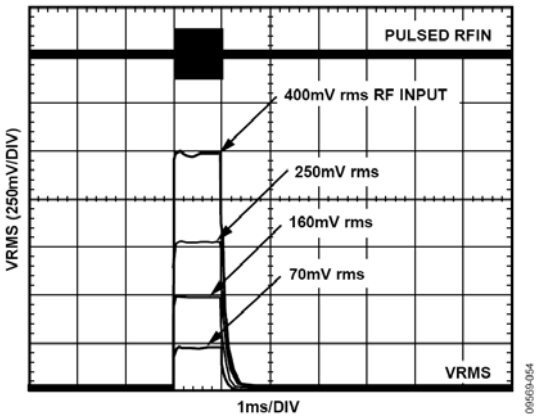


图 7.输出响应与各种 RF 输入脉冲电平的关系，3 V 电源，900 MHz 频率，平方域滤波器开启，0.1 µF 输出滤波器及 1 kΩ 并联电阻

ADL5502 的RMS和PEAK输出经过单位增益缓冲器，后者驱动交叉耦合级，将单端输出转换为差分信号。AD7266 的+2.5 V 内部基准电压源（通过$D_{CAP}A$和$D_{CAP}B$引脚连接）则经过另一个单位增益缓冲器和分压器，这样，网络共模电压即设定为 +1.25 V。

AD7266 可实现 RMS 和 PEAK 输出的同时采样，并在 1 µs 响应时间内传输数据。数据通过单一串行数据线提供。由于斜率和截距随器件而改变，必须执行板级校准以实现高精度。一般而言，通过向 ADL5502 施加两个输入功率电平并测量相应的输出电压来执行校准。选择的校准点一般应在器件线性工作范围内，最佳拟合线通过下式计算转换增益（或斜率）和截距来表征：

$$Gain = (V_{VRMS2} - V_{VRMS1})/(V_{IN2} - V_{IN1}) \quad (1)$$

$$Intercept = V_{VRMS1} - (Gain \times V_{IN1}) \quad (2)$$

其中：

V_{IN}是RFIN的rms输入电压。

V_{VRMS}是VRMS的电压输出。

计算增益和截距后，可得到一个公式，进而根据测量的输出电压计算（未知）输入功率。

$$V_{IN} = (V_{VRMS} - Intercept)/Gain \quad (3)$$

对于理想（已知）输入功率，测得的数据的法则一致性误差可计算如下：

$$ERROR\ (\text{dB}) = 20 \times \log\left(\frac{V_{VRMS,\ MEASURED} - Intercept}{Gain \times V_{IN,\ IDEAL}}\right) \quad (4)$$

图 8 和图 9 显示了 25°C 时 VRMS 与 PEAK 误差曲线图，这是校准 ADL5502 时的温度。注意，该误差不为零，这是因为即使 ADL5502 在其工作区域内，也无法完全符合理想线性公式。然而，通过适当的调整，可以使校准点处的误差等于零。

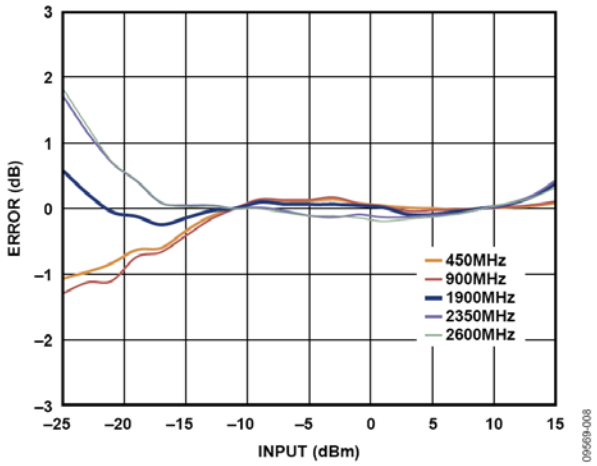


图 8.测得的 VRMS 线性度误差与输入电平的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

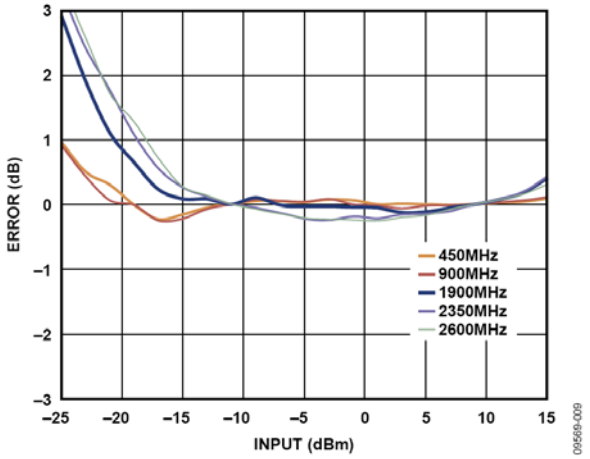


图 9.测得的 PEAK 线性度误差与输入电平的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

已知VRMS和PEAK输出特征（斜率和截距）时，便可完成CF计算的校准。测量和计算任何波形的波峰因数必须采用三级过程。首先，必须将未知信号施加于RF输入，并测量相应的VRMS电平。该电平在图 10 中表示为$V_{VRMS-UNKNOWN}$。RF输入V_{IN}使用$V_{VRMS-UNKNOWN}$和公式 3 计算。

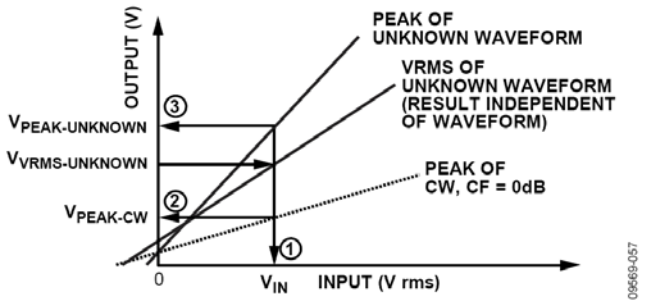


图 10.波峰因数计算程序

接下来，使用V_{IN}计算PEAK、$V_{PEAK-CW}$的CW基准电平（即输入波形是CW信号时看到的输出电压）。

$$V_{PEAK-CW} = (V_{IN}\ Gain_{PEAK}) + Intercept_{PEAK} \quad (5)$$

最后，测量PEAK、$V_{PEAK-UNKNOWN}$的实际电平，CF可计算为：

$$CF = 20\log_{10}(V_{PEAK-UNKNOWN}/V_{PEAK-CW}) \quad (6)$$

其中，$V_{PEAK-CW}$用作比较$V_{PEAK-UNKNOWN}$的基准点。如果两个V_{PEAK}值均相等，则CF为 0 dB，如图 11 中的CW信号所示（摘自ADL5502 数据手册）。在整个动态范围内，计算出的CF在 0 dB线附近波动。同样，对于 3 dB、6 dB和 9 dB CF的复杂波形，计算结果精确地在CF电平附近波动。

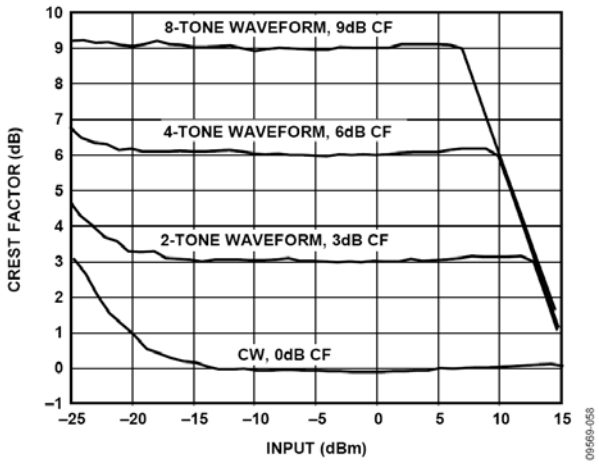


图 11. 报告的各种波形波峰因数

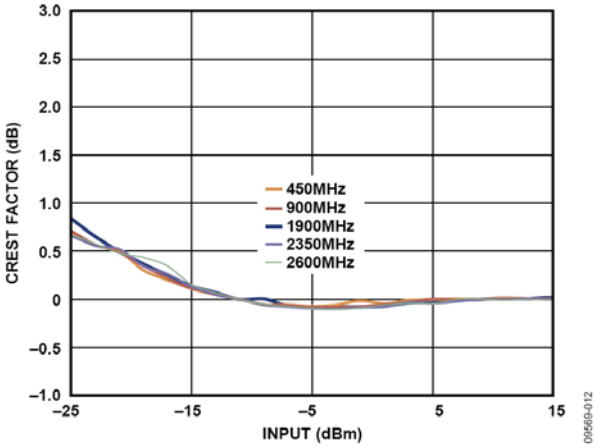


图 12. 测得的 CW 信号的波峰因数与输入电平的关系，450 MHz、900 MHz、1900 MHz、2350 MHz、2600 MHz，+3.3 V 电源

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见MT-031 教程、MT-101 教程和*高速印刷电路板布局实用指南一文*。）有关本电路笔记的完整设计支持包，请参阅http://www.analog.com/CN0187-DesignSupport。

常见变化

对于需要较小RF检波范围的应用，可以使用AD8363均方根检波器。AD8363 检波范围为 50 dB，工作频率最高达 6 GHz。对于非均方根检波应用，可使用AD8317/AD8318/AD8319或ADL5513。这些器件提供不同的检波范围，输入频率范围最高达 10 GHz（有关详情参见CN-0150）。

电路评估与测试

本电路使用 EVAL-CN0187-SDPZ 电路板和 EVAL-SDP-CB1Z 系统演示平台(SDP)评估板。这两片板提供 120 引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0187-SDPZ 板包含要评估的电路，如本笔记所述。SDP 评估板与 CN0187 评估软件一起使用，可从 EVAL-CN0187-SDPZ 电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32 位）或 Windows® 7（32 位）PC
- EVAL-CN0187-SDPZ 电路评估板
- EVAL-SDP-CB1Z SDP 评估板
- CN0187 评估软件
- 电源电压：+6 V 或+6 V 壁式电源适配器
- RF 信号源
- 带 SMA 连接器的同轴 RF 电缆

开始使用

将 CN0187 评估软件光盘放入 PC 的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开 Readme 文件。按照 Readme 文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图 1，电路原理图参见“EVAL-CN0187-SDPZ-SCH”pdf文件。此文件位于CN0187 设计支持包中。

设置

EVAL-CN0187-SDPZ 电路板上的 120 引脚连接器连接到 EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过 120 引脚连接器两端的孔牢牢固定这两片板。使用适当的 RF 电缆，通过 SMA RF 输入连接器将 RF 信号源连接至 EVAL-CN0187-SDPZ 板。在断电情况下，将一个+6 V 电源连接到板上标有+6 V 和 GND 的引脚。如果有 +6 V 壁式电源适配器，可以将它连接到板上的管式插孔连接器，代替+6 V 电源。SDP 板附带的 USB 电缆连接到 PC 上的 USB 端口。注意：此时请勿将该 USB 电缆连接到 SDP 板上的微型 USB 连接器。

测试

为连接到 EVAL-CN0187-SDPZ 电路板的+6 V 电源（或壁式电源适配器）通电,启动评估软件，并通过 USB 电缆将 PC 连接到 SDP 板上的微型 USB 连接器,如果“设备管理器”中列出了“ADI 系统开发平台”驱动程序，则软件能够与 SDP 板通信。

一旦 USB 通信建立，就可以使用 SDP 板来发送、接收、捕捉来自 EVAL-CN0187-SDPZ 板的串行数据。

本电路笔记中的数据通过 Rohde & Schwarz SMT-03 RF 信号源和 Agilent E3631A 电源产生。信号源设定为图表所示频率，输入功率按 1 dB 步进，数据按 1 dB 增量记录。

有关如何使用评估软件来捕捉数据的详细信息，请参阅 CN0187 评估软件 Readme 文件。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

CN0187 Design Support Package:
http://www.analog.com/CN0187-DesignSupport
SDP User Guide
Ardizzoni, John. *A Practical Guide to High-Speed Printed-CircuitBoard Layout*, Analog Dialogue 39-09, September 2005.
CN-0150 Circuit Note, *Software-Calibrated, 1 MHz to 8 GHz, 70 dB RF Power Measurement System Using the AD8318 Logarithmic Detector*, Analog Devices.
MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.
MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.
MT-077 Tutorial, *Log Amp Basics*, Analog Devices.
MT-078 Tutorial, *High Speed Log Amps*, Analog Devices.
MT-081 Tutorial, *RMS-to-DC Converters*, Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.
Whitlow, Dana. *Design and Operation of Automatic Gain Control Loops for Receivers in Modern Communications Systems*. Chapter 8. Analog Devices Wireless Seminar. 2006.

数据手册和评估板

CN-0187 Circuit Evaluation Board (EVAL-CN0187-SDPZ)
System Demonstration Platform (EVAL-SDP-CB1Z)
ADL5502 Data Sheet
ADL5502 Evaluation Board
AD7266 Data Sheet
AD7266 Evaluation Board
ADA4891 Data Sheet

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09569-0-4/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0188。

连接/参考器件	
ADA4051-2	微功耗、零漂移、轨到轨输入和输出、双通道运算放大器
AD7171	低功耗、16 位 Σ−Δ 型 ADC
ADR381	2.5 V、低噪声、高精度带隙基准电压源
ADuM5402	集成 DC/DC 转换器的四通道隔离器

用于负高压轨的隔离式低端电流监控器

评估和设计支持

电路评估板

CN-0188电路评估板(EVAL-CN0188-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示的完全隔离电路可监控−48 V 独立通道的电流，精度优于 1%。负载电流流经位于电路外部的分流电阻。分流电阻值应适当选择，使得在最大负载电流时分流电压约为 50 mV。

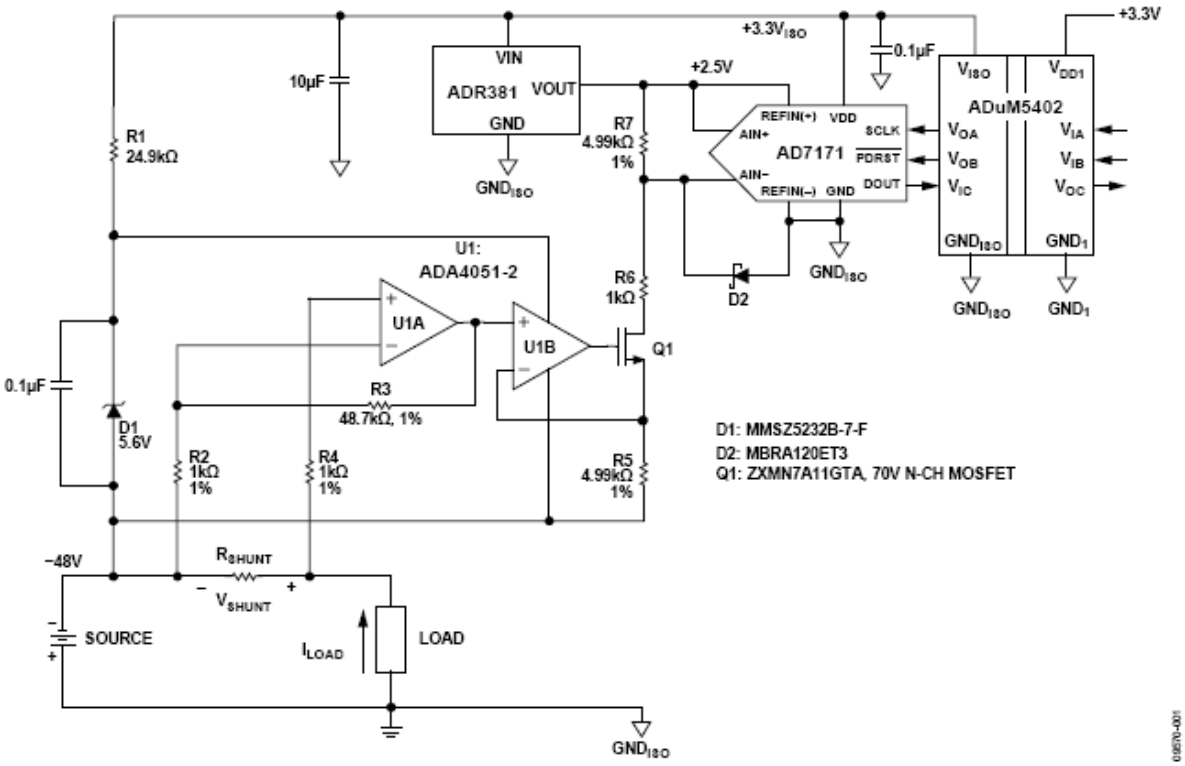


图 1.用于负高压轨的低端电流监控器（未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

AD7171的测量结果以数字码形式通过一个简单的 2 线SPI兼容型隔离串行接口提供。隔离由四通道隔离器ADuM5402提供。除了隔离输出数据以外，数字隔离器ADuM5402 还为电路提供隔离+3.3 V电源。

这一器件组合实现了一款精确的高压负供电轨电流检测解决方案，具有器件数量少、低成本、低功耗的特点。测量精度主要取决于电阻容差和带隙基准电压源的精度，典型值优于 1%。

电路描述

该电路针对最大负载电流 I_{MAX} 下 50 mV 的满量程分流电压而设计。因此，分流电阻值为 R_{SHUNT} = (50 mV)/(I_{MAX})。

运算放大器级的“地”连接到共模源电压(−48 V)。运算放大器级的电压由“悬空”的 5.6 V 齐纳二极管提供，该二极管偏置到约 2 mA 的电流，这样便无需独立电源。在无修改的情况下，该电路的源电压范围为−60 V 至−10 V。

U1A将分流电压放大 49.7 倍，其中G = 1 + R3/R2。零漂移放大器ADA4051-2的失调电压很低（最大值 15 μV），对测量的误差贡献不大。50 mV的满量程分流电压从U1A产生 2.485 V的满量程输出电压（参考共模源电压）。

U1B 的反馈环路中有一个具有大 VDS 击穿电压(70 V)的 N 沟道 MOSFET 晶体管，它将 U1A 的输出电压施加于电阻 R5 两端，所产生的电流流经 R6 和 R7。来自 U1A 的 2.485 V 满量程电压产生 0.498 mA 的满量程电流，它在电阻 R7 两端产生 2.485 V 的满量程电压。R7 两端的电压施加于 ADC 的 AIN−。当 MOSFET 短路时，电阻 R6 和肖特基二极管 D2 为 AD7171 提供输入保护。

注意，ADR381、AD7171 和悬空齐纳二极管的电源电压由四通道隔离器ADuM5402 的隔离电源输出(+3.3 V_{ISO})提供。

AD7171 的基准电压由精密带隙基准电压源 ADR381 提供。ADR381 的初始精度为±0.24%，典型温度系数为 5 ppm/°C。

虽然 AD7171 VDD 和 REFIN(+)都可以采用 3.3 V 隔离电源，但使用独立的基准电压源可提供更高的精度。隔离电压下限为 3 V，因此必须使用 2.5 V 基准电压，以便提供充足的裕量。

AD7171 ADC的输入电压在ADC的输出端转换为偏移二进制码。ADuM5402 为DOUT数据输出、SCLK输入和$\overline{\text{PDRST}}$输入提供隔离。

经过隔离电路之后，代码在 PC 中利用 SDP 硬件板和 LabVIEW 软件进行处理。

图 2 中的曲线图显示，受测试的电路在整个输入电压范围（0 mV 至 50 mV）实现了 0.3%的误差。另外还比较了 LabVIEW 记录的 ADC 输出代码与基于理想系统而计算的理想代码。

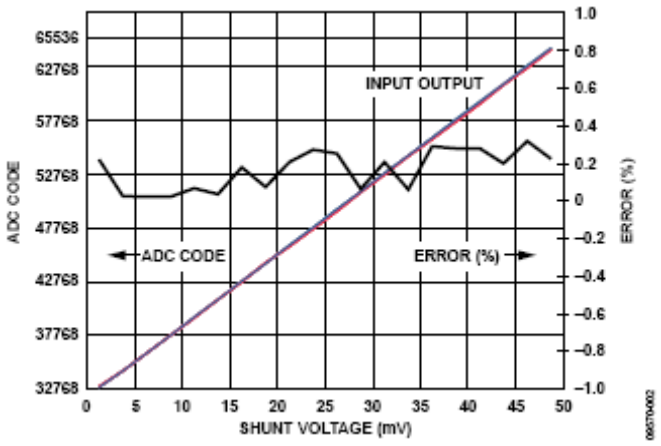


图 2.输出和误差与分流电压的关系图

为了计算这个理想代码，必须就系统性能做出几项假设。首先，运算放大器级必须准确地将输入信号放大 49.7 倍。根据电阻容差(1%)不同，最差情况下此值的变化幅度为 2%。其次，假设吸电流电阻(R5)与 ADC 输入电阻(R7)完全相同。本电路中，这些电阻的容差为 1%。由于它们具有相同值，因此匹配精度可能优于 1%。也可以使用容差更低的电阻，这将提高电路的精度和成本。

PCB 上还安装了其它几项元件，它们对于电路的功能或性能并不重要，但为了确保用户和硬件的安全必须使用。例如，如果 Q1 击穿或短路，ADC、SDP 板和用户 PC 都可能受到较大负电压的破坏。安全元件包括无源元件 R6 和 D2，用于保护 AD7171，以及四通道数字隔离器 ADuM5402，用于保护 SDP 板上的电路和用户 PC。

PCB 布局布线考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本PCB采用四层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局布线和接地的详细论述，请参考教程MT-031；有关去耦技术的信息，请参考教程MT-101。

AD7171 和 ADuM5402 的电源应当用 10 µF 和 0.1 µF 电容去耦，以适当地抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 µF 电容应具有低 ESR 值。对于所有高频去耦，建议使用陶瓷电容。

应仔细考虑 ADuM5402 原边和副边之间的隔离间隙。EVAL-CN0188-SDPZ 电路板通过拉回顶层上的多边形或器件，并将其与 ADuM5402 上的引脚对齐来使该距离最大。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

有关本电路笔记的完整设计支持包，包括电路板布局布线，请参阅http://www.analog.com/CN0188-DesignSupport

常见变化

关于正电源的高端检测，目前有多种解决方案可用，包括使用检测放大器、差动放大器或二者某种组合的 IC 解决方案。

“高端电流检测：差动放大器与电流检测放大器”一文（*模拟对话*，2008 年 1 月）介绍了电流检测放大器和差动放大器的使用。文章可从以下网址获取：www.analog.com/HighSide_CurrentSensing。

下列 ADI 公司产品的 URL 链接有助于解决电流检测问题：

电流检测放大器：www.analog.com/CurrentSenseAmps

差动放大器：www.analog.com/DifferenceAmps

仪表放大器：www.analog.com/InstrumentationAmps

电路评估与测试

本电路使用 EVAL-CN0188-SDPZ 电路板和 EVAL-SDP-CB1Z 系统演示平台(SDP)评估板。这两片板具有 120 引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0188-SDPZ 板包含要评估的电路，如本笔记所述。SDP 评估板与 CN0188 评估软件一起使用，可从 EVAL-CN0188-SDPZ 电路板获取数据。

设备要求

- 带 USB 端口的 Windows® XP、Windows Vista®（32 位）或 Windows® 7（32 位）PC
- EVAL-CN0188-SDPZ 电路评估板
- EVAL-SDP-CB1Z SDP 评估板
- CN0188 评估软件
- 电源：+6 V 或+6 V 壁式电源适配器
- 最大负载电流下最大电压为 50 mV 的分流电阻
- 电子负载

开始使用

将 CN0188 评估软件光盘放进 PC 的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开 Readme 文件。按照 Readme 文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图 1，电路原理图参见“EVAL-CN0188-SDPZ-SCH”pdf文件。此文件位于CN0188 设计支持包中。

设置

EVAL-CN0188-SDPZ 电路板上的 120 引脚连接器连接到 EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过 120 引脚连接器两端的孔牢牢固定这两片板。

将一个分流电阻(R_{SHUNT})跨接在输入引脚上，一个负载接地，如图 1 所示。在断电情况下，将一个+6 V 电源连接到板上标有+6 V 和 GND 的引脚。如果有+6 V 壁式电源适配器，可以将它连接到板上的管式连接器，代替+6 V 电源。SDP 板附带的 USB 电缆连接到 PC 上的 USB 端口。注意：此时请勿将该 USB 电缆连接到 SDP 板上的微型 USB 连接器。

测试

为连接到 EVAL-CN0188-SDPZ 电路板的+6 V 电源（或壁式电源适配器）通电。启动评估软件，并通过 USB 电缆将 PC 连接到 SDP 板上的微型 USB 连接器。

一旦 USB 通信建立，就可以使用 SDP 板来发送、接收、捕捉来自 EVAL-CN0188-SDPZ 板的串行数据。随着电子负载的逐级调整，可以记录不同负载电流值下的数据。

有关如何使用评估软件来捕捉数据的详细信息，请参阅 CN0188 评估软件 Readme 文件。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

CN0188 Design Support Package: http://www.analog.com/CN0188-DesignSupport

Sino, Henri. "High-Side Current Sensing: Difference Amplifier vs.Current-Sense Amplifier," Analog Dialogue 42-01, January (2008).

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices.* Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers,* Analog Devices, 2003.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers,* Analog Devices, 2006

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology.* October 2008.

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products,* Analog Devices.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." *Analog Dialogue*. Volume 40, December 2006.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics,* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications,* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques,* Analog Devices.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

CN0188 Circuit Evaluation Board (EVAL-CN0188-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADA4051-2 Data Sheet

ADA4051-2 Evaluation Board

AD7171 Data Sheet

AD7171 Evaluation Board

ADR381Data Sheet

ADuM5402 Data Sheet

ADuM5402 Evaluation Board

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09570sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0189。

连接/参考器件	
ADXL203	高精度、±1.7 *g*、低功耗、双轴加速度计
AD7887	2.7 V至5.25 V、微功耗、双通道、125 kSPS、12位SAR ADC
AD8605	精密、低噪声、CMOS、轨到轨输入/输出运算放大器（单路）
AD8608	精密、低噪声、CMOS、轨到轨输入/输出运算放大器（四路）

使用双轴加速度计进行倾斜测量

评估和设计支持

电路评估板

CN-0189电路评估板(EVAL-CN0189-SDPZ)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路集成了双轴加速度计ADXL203和12位逐次逼近(SAR)型ADC AD7887，打造出一款双轴倾斜测量系统。

ADXL203是一款多晶硅表面微加工传感器并集成信号调理电路。X或Y轴方向的加速度会在器件的X_{OUT}或Y_{OUT}输出端上产生相应的输出电压。X轴和Y轴相互垂直。AD8608四通道运算放大器会对ADXL203输出进行缓冲、衰减和电平转换，使输出处于适当的电平，从而驱动AD7887的输入。选择轨到轨输入/输出AD8608的原因是它具有低失调电压（最大值为65 μV）、低偏置电流（最大值为1 pA）、低噪声(8 nV/√Hz)且尺寸小（14引脚SOIC或TSSOP封装）等特性。

AD7887可通过片内控制寄存器配置为单通道或双通道工作模式。本应用中将该器件配置为双通道模式，以允许用户监控ADXL203的两个输出，因此提供了一种更为准确和完善的解决方案。

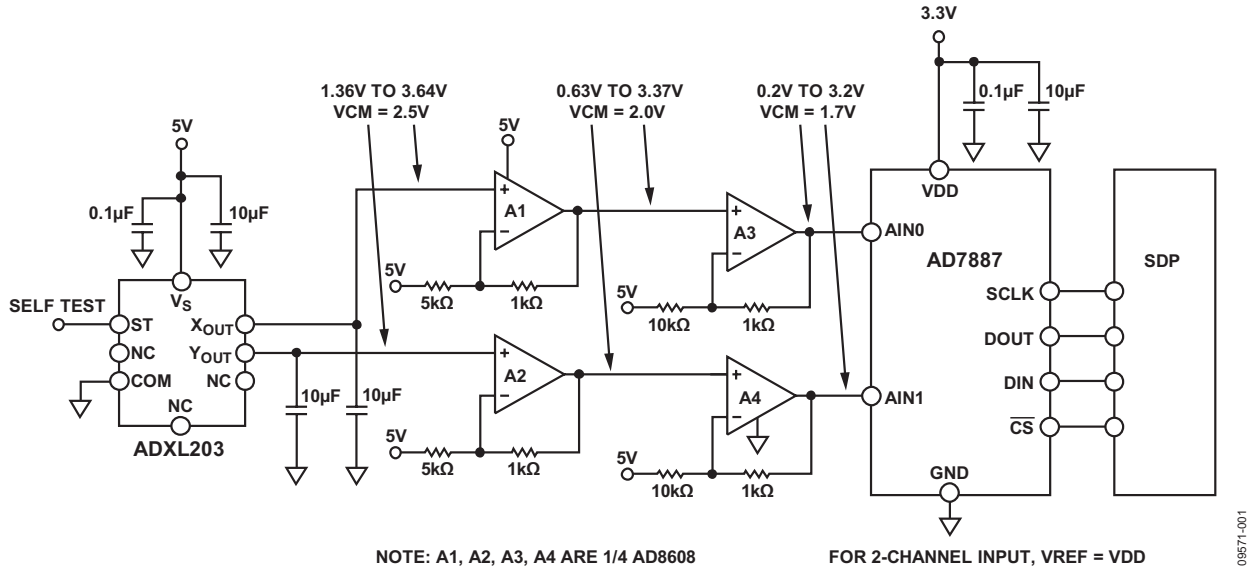


图1. 双轴倾斜测量系统（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

在整个温度范围内，该系统可在90°范围内维持1°的精度。该电路凭借这一精度、性能和范围提供一种低成本、低功耗、小尺寸的校准相关解决方案。ADXL203的最小额定工作温度范围为−40°C至+105°C，并提供8引脚陶瓷无引脚芯片载体封装(LCC)。

电路描述

电源电压和去耦

只要140 kHz内部时钟频率上不存在噪声，ADXL203就只需要一个0.1 µF去耦电容。如果需要，可以包含较大的大容量电容（1 µF至10 µF）或氧化铁磁珠。

为使输出逻辑电平与SDP板兼容，AD7887必须采用+3.3 V供电轨供电。电路其余部分则采用+5 V供电轨供电，如图1所示。ADXL203经过测试的标称电源电压为+5 V。虽然ADXL203可以采用3 V至6 V之间的任意电源电压工作，但5 V时整体性能最佳。有关其它电源电压下的性能详情，请参阅ADXL203数据手册。

ADXL203输出是比率式的；当电源电压升高时，输出电压也会升高。输出灵敏度与电源电压成比例。V_S = 3 V时，输出灵敏度典型值为560 mV/*g*。V_S = 5 V时，该器件的标称灵敏度为1000 mV/*g*。

零*g*输出电平也是比率式的，因此所有电源电压情况下，零*g*输出的标称值均等于V_S/2。

但是，ADXL203的输出噪声不是比率式的，而是绝对的，其单位为伏特(V)。这意味着，噪声密度将随着电源电压升高而下降。这是因为比例因子(mV/*g*)增加而噪声电压却保持不变。V_S = 3 V时，噪声密度的典型值为190 µg/√Hz，V_S = 5 V时则为110 µg/√Hz。

噪声、带宽和输出电容选择

ADXL203噪声具有白高斯噪声的特征，所有频率下的贡献值均相同，用µg/√Hz表示（该噪声与加速度计带宽的平方根成比例）。用户应将带宽限制为应用所需的最低频率，以便最大程度地提高加速度计的分辨率和动态范围。

带宽由器件X_{OUT}和Y_{OUT}引脚上的电容($C_{X,Y}$)设置。这些电容与ADXL203的32 kΩ内部输出电阻结合，构成一个低通滤波器。这些滤波器主要用于实现降噪和抗混叠。3 dB带宽的计算公式如下：

$$BW = 1/(2\pi R \times C_{(X,Y)})，其中R = 32\ k\Omega$$

由于具有单极点滚降特征，因此当电源电压为5 V时，ADXL203的噪声典型值可以通过下式确定：

$$RMS\ Noise = (110\ \mu g/\sqrt{Hz}) \times \sqrt{(BW \times 1.57)}$$

通常需要知道峰峰值噪声，因为该值可以最好地估算一次测量中的不确定性；峰峰值噪声通过将均方根值乘以6来估算。

表1给出了给定滤波器电容的带宽、均方根噪声和峰峰值噪声。对于此电路，两个10 µF电容会产生0.5 Hz的带宽。在所有情况下，所需的最小电容均为2000 pF。

表1. 滤波器电容选型表(Cx, Cy)

带宽(Hz)	CX, CY (µF)	RMS噪声 (m*g*)	峰峰值噪声估计值(m*g*)
10	0.47	0.4	2.6
50	0.1	1.0	6
100	0.047	1.4	8.4
500	0.01	3.1	18.7

传感器的物理操作

该传感器为表面微加工多晶硅结构，置于晶圆顶部。多晶硅弹簧悬挂于晶圆表面的结构之上，提供加速度力量阻力。差分电容由独立固定板和活动质量连接板组成，能对结构偏转进行测量。

固定板由180°反相方波驱动。加速度使梁偏转，使差分电容失衡，从而使输出方波的幅度与加速度成比例。然后，使用相敏解调技术来对信号进行整流并确定加速度的方向。

输入矢量和器件方向

ADXL203的输入信号不是标准电流或电压。相反，加速度计会使用重力作为输入矢量来确定空间中物体的方向。图2显示了ADXL203相对于地球表面的五种不同方向以及基于传感器方向的对应输出电压。

当目标轴（本例中为X轴）与地球表面平行时，传感器处于0 *g*场，这相当于2.5 V零*g*偏置电平。输出电压将根据器件的灵敏度而变化(1000 mV/*g*)。因此，顺时针或逆时针旋转90°将分别产生+1 *g*或−1 *g* 场，相应的输出电压则分别是3.5 V或1.5 V。有关各种IC方向及其对应的输出电压，请参见图2。

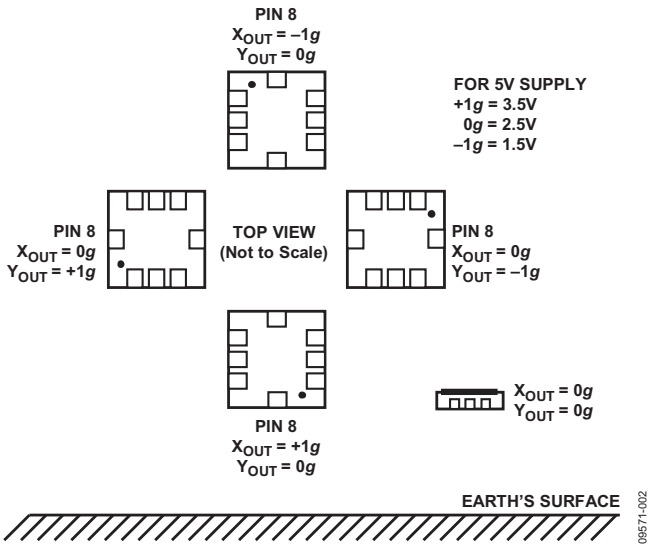


图2. 输出响应与方向的关系

调理ADXL203电压输出

为了处理加速度计数据并计算出角度，必须通过AD7887对信息进行数字化处理。必须确定ADXL203的最差输出电压范围并将其与ADC输入电压范围进行比较。AD7887的输入电压范围为0 V至VDD = 3.3 V。ADXL203的理想输出电压范围为1.5 V至3.5 V。不过，确定此范围时忽略了数种非理想特性。

第一种非理想特性是零*g*偏置电平。此电压的额定范围为2.4 V至2.6 V，最差情况下会上下偏移100 mV。第二种非理想特性是特定输出的灵敏度，最差规格为960 mV/*g*至1040 mV/*g*。通过结合考虑这些误差，就可以计算出ADXL203最差情况的输出范围：

$$V_{MAX}\,(+1\,g) = (2.6\text{ V}) + (1040\text{ mV}/g)\times(+1\,g) = 3.64\text{ V}$$

$$V_{MIN}\,(-1\,g) = (2.4\text{ V}) + (1040\text{ mV}/g)\times(-1\,g) = 1.36\text{ V}$$

既已确定加速度计的输出范围，接下来目标就是操控此范围（VCM = 2.5 V时为1.36 V至3.64 V）来满足ADC输入范围要求。对于双通道工作模式，AD7887输入范围为0 V至VDD（VCM = 1.7 V时为0 V至3.3 V）。四通道AD8608用于构建图1所示的2级调理电路。

第一级提供大小为1.2的信号增益并对共模电压进行电平转换，使其大小变为2 V。第二级提供大小为1.1的信号增益（总信号增益为1.32时）并建立1.7 V共模输出电压。此运算放大器级的输出电压范围就与ADC输入电压范围非常一致，负端和正端分别略有200 mV和100 mV的裕量。

单轴倾斜计算

在此以图3所示的单轴解决方案为例进行说明。根据三角恒等式，X轴上的重力矢量投影会产生输出加速度，大小等于加速度计X轴和水平面之间夹角的正弦值。水平面通常是与重力矢量正交的平面。当重力为理想值1 *g*时，输出加速度为：

$$A_{X,\,OUT}\,[g] = 1\,g \times \sin\theta$$

利用反正弦函数可以将加速度转换成倾斜角。

$$\theta = \sin^{-1}\,(A_{X,\,OUT}\,[g]/\,g)$$

其中，倾斜角θ单位为弧度。

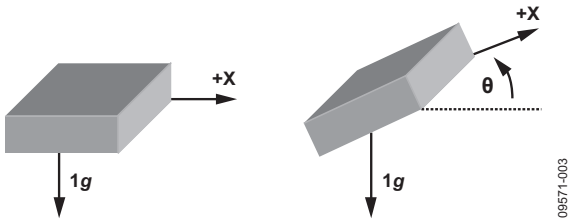


图3. 用于倾斜检测的单轴

必须注意，使用单轴解决方案时，灵敏度会随水平面和X轴之间的夹角增大而降低。当该角度接近±90°时，灵敏度会趋于0。这点可以从图4中看出，其中绘出了输出加速（以*g*表示）度与倾斜角之间的关系图。接近±90°时，倾斜角出现很大变化时，输出加速度只会产生很小变化。

必须注意超出范围的信号。加速度计可能会因为振动、冲击或其它突然加速而输出大于±1 *g*的信号。

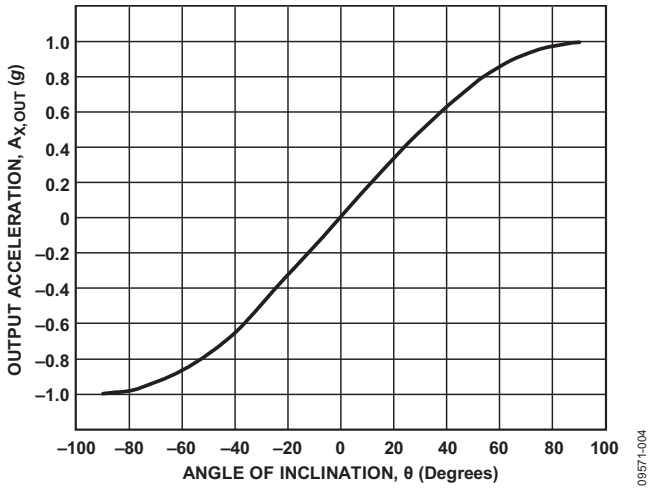


图4. 单轴倾斜检测中输出加速度与倾斜角度的关系

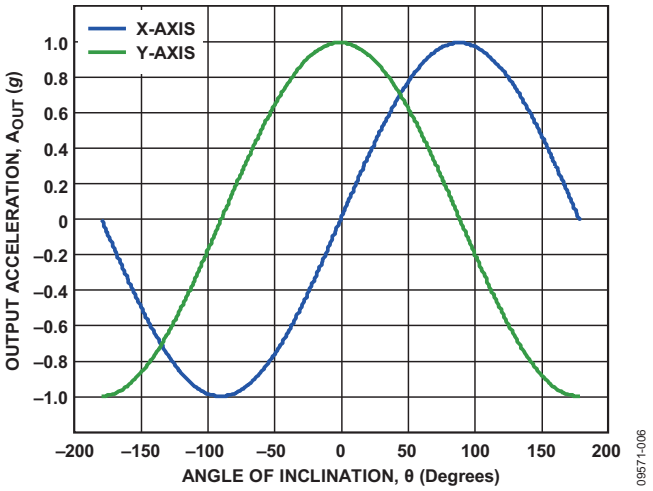


图6. 双轴倾斜检测中输出加速度与倾斜角度的关系

单轴与双轴考虑因素

要解决单轴解决方案中灵敏度随着旋转角度趋于90°而逐渐下降的问题，一种简单的方法是增加一个与原轴正交的轴。增加一个轴对确定倾斜角有三大好处。

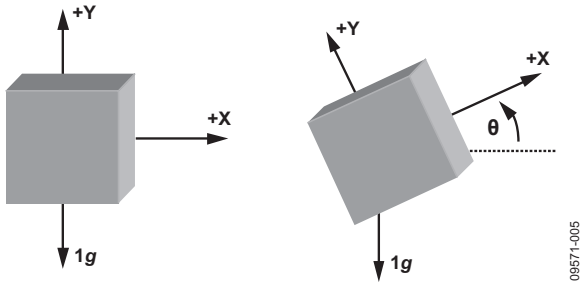


图5. 用于倾斜检测的双轴

增加一个轴的第一大好处在于两个轴相互垂直。在单轴解决方案中，X轴检测到的加速度与倾斜角的正弦值成比例。由于两个轴相互垂直，因此Y轴加速度与倾斜角的余弦值成比例（见图6）。随着一个轴的灵敏度下降，另一个轴的灵敏度会上升。

使用至少两个轴的第二大好处是，与单轴解决方案不同，增加一个轴后，即使第三个轴上存在倾斜，也可以测出精确值。而在单轴解决方案中，只要任何其它轴上存在倾斜，就会造成显著误差。这是因为灵敏度与目标轴上重力的和方根(rss)值成比例。

增加一个轴的第三大好处是，能够区分各个象限并在整个360°弧度范围内测量角度。每个象限都具有与X和Y轴加速度关联的不同符号组合。

如果操作数$A_{X,\,OUT}/A_{Y,\,OUT}$为正值，反正切函数会返回第一象限中的值；如果操作数为负值，则反正切函数会返回第四象限中的值。第二象限内的操作数为负值，因此在计算该象限内的角度时应将结果加上180°。第三象限内的操作数为正值，因此在计算该象限内的角度时应从结果中减去180°。而该角度所处的确切象限则可以通过各轴上测得的加速度符号来确定。

双轴倾斜计算

既然系统中增加了一个轴，也就需要重新审视倾斜角的计算方法。简单的方法就是照旧计算X轴，再以类似方式计算Y轴，不过记住要使用角度的余弦。

$$A_{X,\,OUT}\,[g] = 1\,g \times \sin\theta$$

$$A_{Y,\,OUT}\,[g] = 1\,g \times \cos\theta$$

利用反正弦函数和反余弦函数将加速度转换成角度。

$$\theta = \sin^{-1}\,(A_{X,\,OUT}\,[g]/\,1\,g)$$

$$\theta = \cos^{-1}\,(A_{Y,\,OUT}\,[g]/\,1\,g)$$

其中，倾斜角θ单位为弧度。

但是，更简单的方法是应用三角恒等式并使用这些值的比值，那样可得到如下结果：

$$\frac{A_{X,OUT}}{A_{Y,OUT}} = \frac{1\,g \times \sin(\theta)}{1\,g \times \cos(\theta)} = \tan(\theta)$$

$$\theta = \tan^{-1}\left(\frac{A_{X,OUT}}{A_{Y,OUT}}\right)$$

其中，倾斜角θ单位为弧度。

校准

在图1所示的加速度计电路设计中，最关键的就是能够校准该系统。如果不进行精确校准而又没有适当的测试程序和设置，该系统的误差将远大于预期值。CN0189 Labview软件包含一个预定义的系统校准程序。接下来，我们将探讨如何校准本系统，以及误差贡献有哪些和为何需要进行校准。

失调误差的影响

首先设想一下，某个双轴解决方案具有完美的灵敏度，但X轴上存在50 mg失调。0°时，X轴读数为50 mg，Y轴读数则为1 g。由此计算得出的角度就是2.9°，因而会造成2.9°的误差。±180°时，X轴的读数为50 mg，Y轴的读数则为−1 g。由此计算得出的角度会存在−2.9°的误差。

图7所示为本例中算出的角度和实际角度之间的误差情况。失调引起的误差可能不仅大于系统所需的精度，而且还会发生变化，使简单地通过校准消除误差角变得困难。当多个轴上都存在失调时，这将会变得更为复杂。

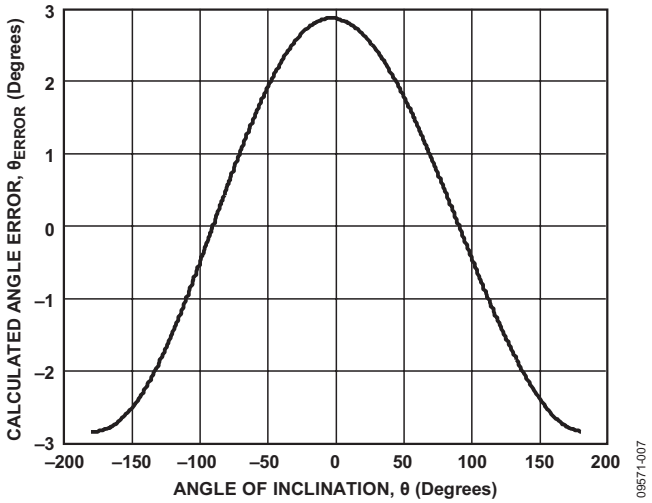


图7. 加速度计失调引起的角度计算误差

灵敏度失配误差的影响

在双轴倾斜检测应用中，主要误差成分是目标轴之间的灵敏度差异（在单轴解决方案中，如果实际灵敏度和预期灵敏度之间存在任何偏差，则会导致出现误差）。由于使用的是X和Y轴的比值，因此如果两者灵敏度相同，则可以消除大多数误差。

下面举例说明加速度计灵敏度失配情况。假设某个双轴解决方案具有完美的失调调整功能，且Y轴具有完美的灵敏度，但X轴的灵敏度为+5%。在1 g场中，Y轴读数为1 g，X轴读数则为1.05 g。图8所示为因为这种灵敏度失配而造成角度计算出现的误差情况。与失调误差类似，加速度计灵敏度失配引起的误差会在整个旋转范围内不断变化，使在计算出倾斜角后进行误差补偿变得困难。

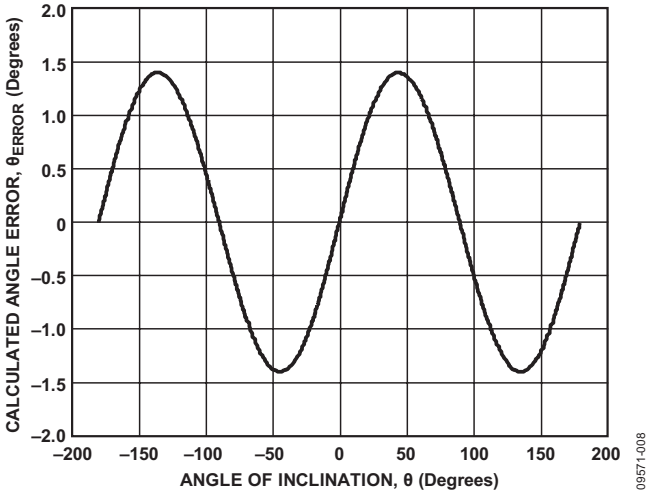


图8. 加速度计灵敏度失配引起的角度计算误差

无调头校准技术

当失调引起的误差和灵敏度失配引起的误差两者相叠加时，总误差可能会变得相当大，完全超出倾斜检测应用所能接受的范围。要减少这类误差，就应当对失调和灵敏度进行校准，并使用校准后的输出加速度来计算倾斜角。包括失调和灵敏度的影响后，加速度计输出变化如下：

$$A_{OUT}\,[g] = A_{OFF} + (\text{增益} \times A_{ACTUAL})$$

其中：

A_{OFF}是失调误差，单位为g。
Gain是加速度计的增益，理想值为1。
A_{ACTUAL}是作用于加速度计的实际加速度，理想值为g。

一种简单的校准方法是假设增益为1并测量失调。经过此校准之后，系统的精度即会限制为未校准的灵敏度误差。这种简单的校准方法可通过将目标轴置于1 *g*场中并测量输出（大小等于失调）来完成。然后，应在处理信号之前从加速度计的输出中减去该值。这种方法通常称为无调头或单点校准，因为器件的典型取向会将X和Y轴置于0 *g*场中。如果使用的是3轴器件，则应针对Z轴包含至少一个调头或第二个点。

多调头校准技术

一种更加精确的校准方法是每个目标轴上取用两个点。当某个轴处于+1 *g*和−1 *g*场中时，测得的输出如下：

$$A_{+1g}[g] = A_{OFF} + (1\ g \times \text{增益})$$

$$A_{-1g}[g] = A_{OFF} + (-1\ g \times \text{增益})$$

其中，失调A_{OFF}以‘g’表示。

利用这两个点确定的失调和增益如下：

$$A_{OFF}[g] = 0.5 \times (A_{+1g}[g] + A_{-1g}[g])$$

$$\text{增益} = [0.5 \times (A_{+1g}[g] + A_{-1g}[g])]/\ 1\ g$$

其中，+1 *g*和−1 *g*测量结果$A_{+1g}[g]$和$A_{-1g}[g]$均以*g*表示。

由于测量目标轴时，正交轴都处于0 *g*场，因此这种校准方法还有助于将跨轴灵敏度影响降至最低。利用这些值，首先可以从加速度计测量结果中减去失调，然后将所得结果除以增益。

$$A_{ACTUAL}[g] = (A_{OUT} - A_{OFF})\ /\text{增益}$$

以上公式在计算A_{OFF}和增益时均假设加速度值A_{+1g}和A_{-1g}均以*g*表示。

如果加速度单位采用m*g*，A_{OFF}的计算结果会保持不变，但增益的计算结果需要除以1000，以处理单位上的变化。

测试结果

PCB安装于能够自由旋转360°的板上，并用上述校准技术取得了一组数据（找出X和Y轴的+1 *g*和−1 *g*值来确定各个轴的失调和灵敏度）。通过调整PCB，使得Y轴输出+1 g电平(~3.5 V)，X轴输出0 *g*电平(~2.5 V)。经过校准后，将此方向视为0°。

然后，以1°为增量将PCB旋转到±90°。图9和图10分别显示了X和Y轴的误差情况。

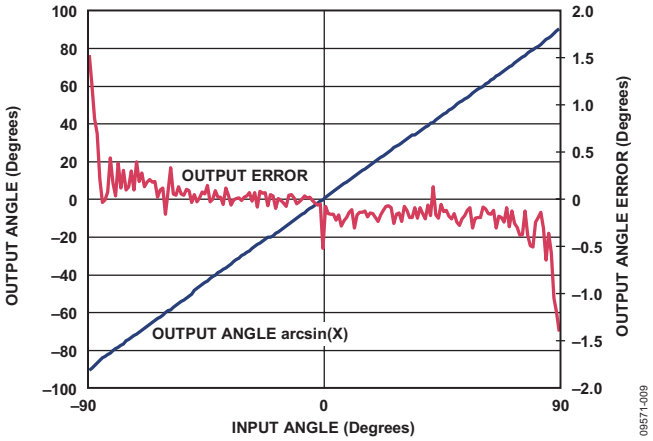


图9. 输入角度与输出角度之间的关系（以arcsin (X)进行计算）

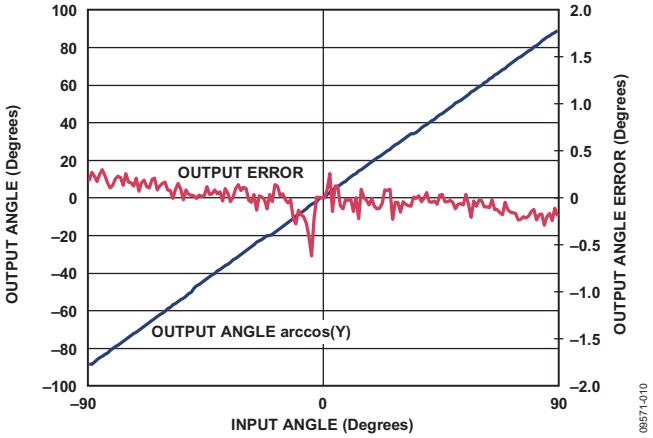


图10. 输入角度与输出角度的关系（以arcos(Y)进行计算）

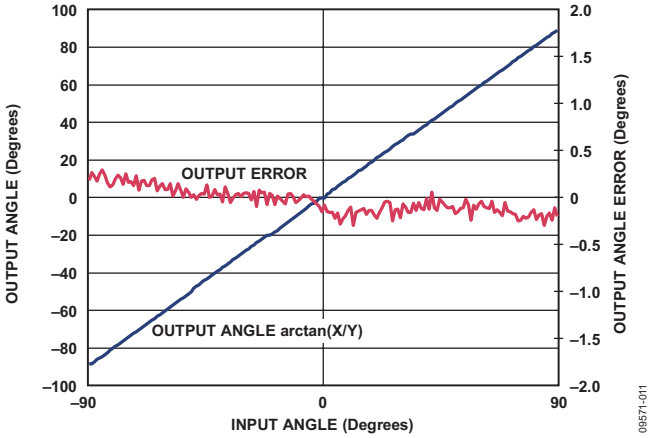


图11. 输入角度与输出角度之间的关系（以arctan(X/Y)进行计算）

随着各自读数逐渐接近±1 *g*，两个轴上的误差会不断增加。所对应的板方向是X轴为±90°，Y轴则为0°。

图11所示为根据X轴和Y轴的反正切值而得出的误差情况。注意，两个轴的比值误差并没有图9和图10所示的界限。

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本系统的PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局布线和接地的详细论述，请参考教程MT-031；有关去耦技术的信息，请参考教程MT-101。

AD7887的电源应当用10 μF和0.1 μF电容去耦，以适当地抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 μF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

有关本电路的完整设计支持包，请参阅www.analog.com/CN0189-DesignSupport。

常见变化

ADXL203的灵敏度和AD7887的增益都分别与电路中其各自的电源电压成比例。整个电路可以配置成比率式的，方法是使用后接AD8605缓冲器的阻性分压器从5 V电源获得3.3 V V_{DD}电源，具体如图12所示。

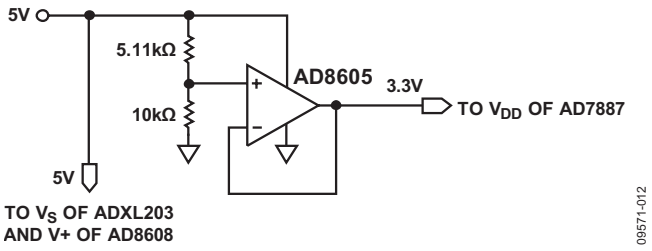


图12. 比率工作模式下AD7887的VDD电源

这种配置可以将电路对电源电压变化的敏感性降至最低。

AD8605和AD8606分别是AD8608的单通道和双通道版本，可以根据需要在该电路中使用。

电路评估与测试

本电路使用EVAL-CN0189-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0189-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN-0189评估软件一起使用，可从EVAL-CN0189-SDPZ电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows® 7（32位）PC
- EVAL-CN0189-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- CN-0189评估软件
- 电源：+6 V或+6 V“壁式电源适配器”

开始使用

将CN0189评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

电路功能框图参见本电路笔记的图1，电路原理图参见“EVAL-CN0189-SDPZ-SCH-Rev0.pdf”文件。此文件位于CN0189设计支持包中。

设置

EVAL-CN0189-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。利用合适的RF电缆，通过SMA RF输入连接器将RF信号源连接到EVAL-CN0189-SDPZ板。

在断电情况下，将一个+6 V电源连接到板上标有“+6 V”和“GND”的引脚。如果有+6 V“壁式电源适配器”，可以将它连接到板上的管式连接器，代替+6 V电源。SDP板附带的USB电缆连接到PC上的USB端口。注：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为连接到EVAL-CN0189-SDPZ电路板的+6 V电源（或“壁式电源适配器”）供电。启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0189-SDPZ板的串行数据。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN0189评估软件Readme文件。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

CN-0189 Design Support Package:
www.analog.com/CN0189-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-1057 Application Note, *Using an Accelerometer for Inclination Sensing*, Analog Devices

AN-688 Application Note, *Phase and Frequency Response of iMEMS Accelerometers and Gyros*, Analog Devices

数据手册和评估板

CN0189 Circuit Evaluation Board (EVAL-CN0189-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADXL203 Data Sheet

AD7887 Data Sheet

AD7887 Evaluation Board

AD8608 Data Sheet

AD8605 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09571sc-0-04/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0190。

连接/参考器件

ADP1872	同步降压控制器	ADP121	150 mA 线性调节器
ADP1864	降压控制器	ADP1613	升压 PWM 开关转换器
ADP2114	双通道、同步降压调节器	ADM1066	集成余量功能的超级时序控制器
ADP2300	异步降压调节器	ADM1178	热插拔控制器和数字电源监控器
ADP2301	异步降压调节器	ADCMP670	内置基准电压源的双通道比较器
ADP2108	600 mA、3 MHz 降压转换器	ADM1170	1.6 V 至 16.5 V 热插拔控制器
ADP1741	2 A、低压差线性调节器	ADCMP350	内置基准电压源的比较器
ADP151	超低噪声、200 mA 线性调节器	AD628	高共模差动放大器

具有 6 V 至 14 V 输入且性能鲁棒的多电压、高效率、25 W 通用电源模块

评估和设计支持

电路评估板

CN-0190电路评估板(EVAL-CN0190-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

采用各种 FPGA、CPU、DSP 和模拟电路组合的现代复杂系统通常需要多个电压轨。为了提供高可靠性和稳定性，电源系统不仅要提供多个电压轨，而且必须包含合适的时序控制和必要的保护电路。

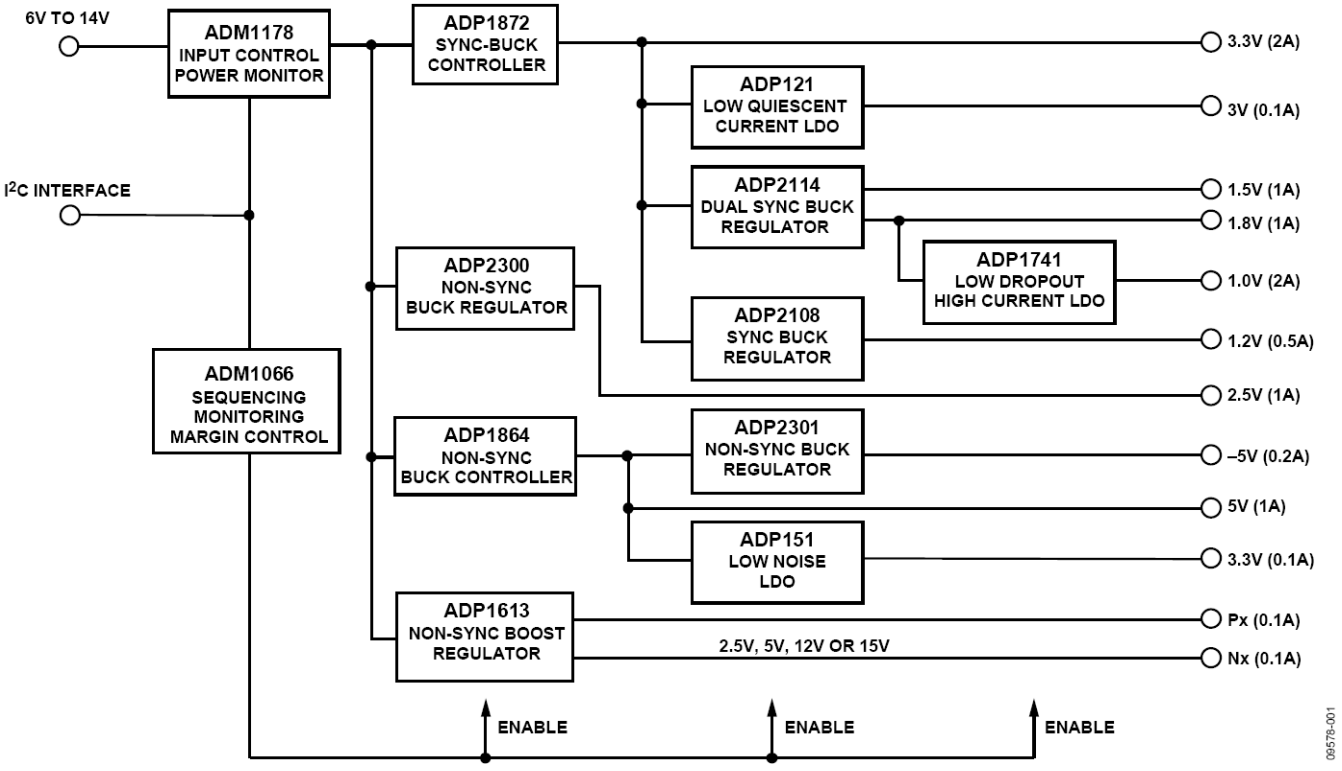


图 1. 通用电源模块的功能框图

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

图 1 所示模块是多电压电源系统的一种参考解决方案。该设计可以轻松根据客户需求进行调整，并且可以提供大多数常见的系统电压。该电路采用开关调节器和线性调节器的最佳组合，可在输出满载时提供约 78%的总体效率。满载情况下，输出功率约为 25 W。

电路描述

该电路的功能框图如图 1 所示。各部分的完整原理图，请参阅CN0190 设计支持包。此模块不仅可以提供数字和模拟电路所需的大多数典型供电轨，而且还展示了一种实现过压、欠压和过流检测和保护的简单方式。另外，此模式演示了如何实现时序和电源余量微调控制。

该电路设计非常灵活，并具有 6 V至 14 V的宽输入电压范围。这一切之所以成为可能，是因为各供电轨第一级中采用的高效开关控制器和调节器具有相应的宽输入范围。ADM1178模块为输入电源提供过压和过流检测与保护，并为整个系统提供热插拔控制。ADM1066提供一种单芯片解决方案，不仅可实现所有 12 个供电轨的电源监控与时序控制，而且还可以实现 3.3V(2A)供电轨的余量微调控制。

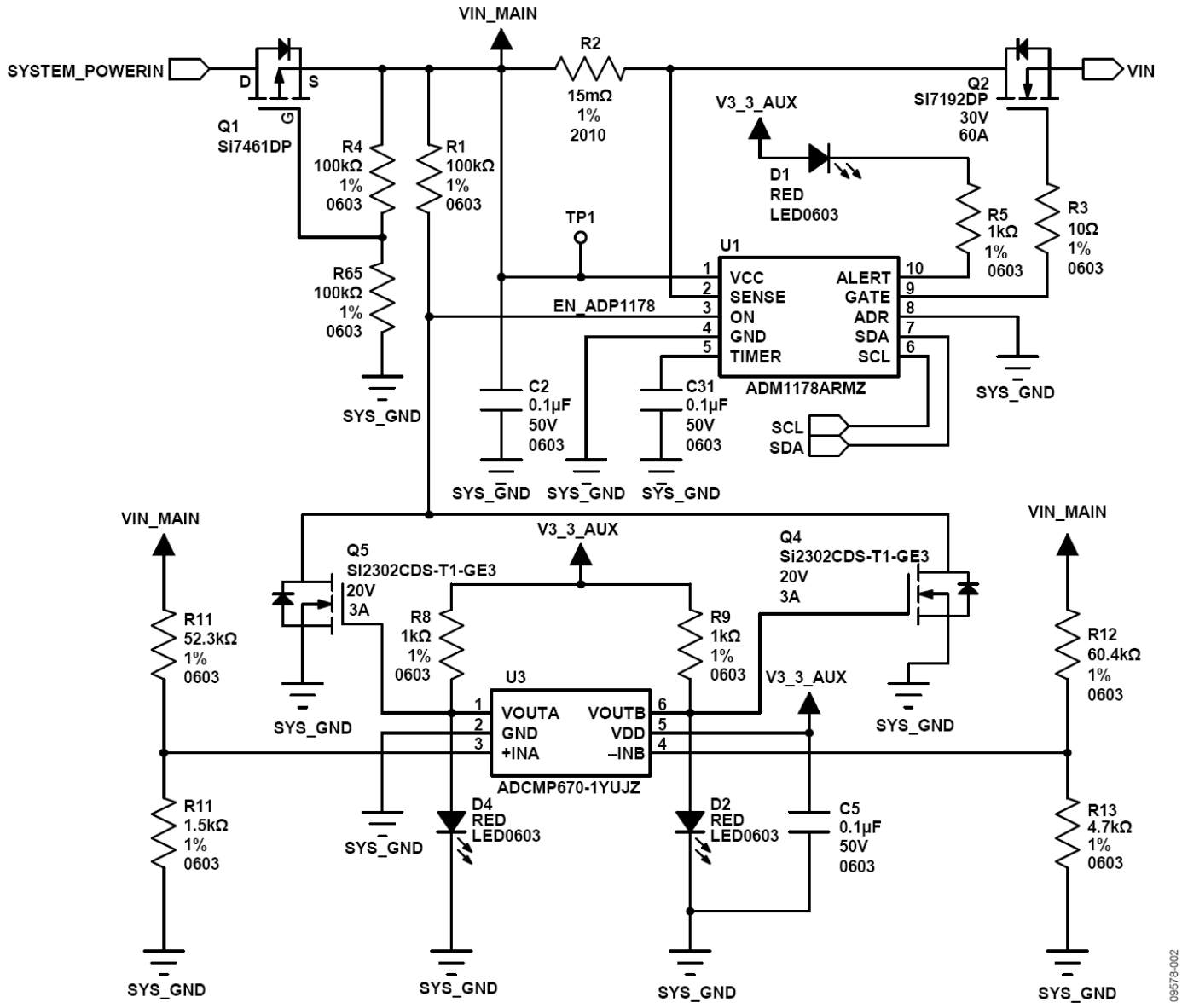


图 2. 模块输入保护电路

输入保护电路描述

图 2 所示电路为模块提供输入保护，详情将在下文介绍。

输入电压极性反转保护

输入电压反相保护由 P 沟道 MOSFET (Q1)提供。在采用正输入电压的正常工作模式下，当 SYSTEM_POWERIN 和 SYS_GND 之间的电压为正值且大于栅极-源极阈值电压时，Q1 (SI7461DP)接通。如果输入电压为负值（极性反转的故障条件），Q1 将断开以防止主电路损坏，其功能类似于二极管。

由于输入电流较高（高达 6.67 A），而且MOSFET的低导通电阻可以最大程度地降低功耗，因此P沟道MOSFET要明显优于二极管。例如，当V_{GS}等于−4.5 V时，SI7461DP的导通电阻约为 0.02 Ω。电流为 6.67 A时，功耗仅为 0.9 W。而相同电流下，正向压降为 0.6 V的二极管功耗约为 4 W。SI7461DP的最大V_{GS}为±20，可覆盖模块 6 V至 14 V的输入范围。注意，Q1 的栅极偏置电压由分压器R4-R5 的输出提供，使得Q1 可以承受输入电压变化。

过流检测与保护

设计采用热插拔控制器/数字电源监控器ADM1178来检测输入电流，从而测量 15 mΩ电流检测电阻R2 上出现的压降。通过调制N沟道MOSFET (Q2)的栅极电压，ADM1178内部FET驱动控制器可以调节最大负载电流。当检测电阻上的电压超过 100 mV时，栅极驱动电压限制流过Q2 的电流，从而保护下游电路。

过压和欠压检测与保护

ADCMP670-1是一款双通道、低功耗、高精度比较器，内置 400 mV基准电压源。两个比较器和外部MOSFET（Q4 和Q5）均配置为窗口比较器。低电压阈值和高电压阈值（5.54 V和 14.35 V）分别由分压器R10–R11 和R12–R13 设定。如果输入电压在高侧位于窗口之外，VOUTA变为高电平，同时Q5 接通，而AD1178 的ON引脚被拉低，从而关断Q2。类似地，如果输入电压在低侧位于窗口之外，VOUTA变为高电平，同时Q4 接通，而AD1178 的ON引脚被拉低，从而关断Q2。

过流、欠压和过压计算总结

过流阈值 = 100 mV ÷ 15 mΩ = 6.67 A

电流检测电阻的功率 = 100 mV × 6.67 A = 0.667 W（采用 0.75 W 电阻）

高电压阈值 = 0.4 V(R10 + R11)/R11 = 14.35 V

低电压阈值 = 0.4 V(R12 + R13)/R11 = 5.54 V

IC 保护技术

此外还有与各电源 IC 关联的几种保护功能。当输入电压低于上电期间供电轨以可预测方式工作所需的最低电压时，欠压闭锁(UVLO)可以禁用所有输入和 IC 的输出。热关断(TSD)可以防止 IC 因高工作结温而发生损坏。过流保护(OCP)还可以在输出端发生短路时保护 IC。详情参见各电源 IC 的数据手册。

通用电源模块中的供电轨描述

此模块提供 12 个供电轨，具体如表 1 所示。以下四个供电轨基于同步降压拓扑结构：3.3V(2A)、1.5V(1A)、1.8V(1A)和 1.2V(0.5A)。以下两个供电轨基于异步降压拓扑结构：5.0V(1A)和 2.5V(1A)。−5 V 供电轨由+5.0V(1A)供电轨采用反相降压/升压拓扑结构产生。正负模拟供电轨{Px,Nx}(0.1A)由 Sepic-Cuk 拓扑结构产生。最后三个供电轨由 LDO 提供。每个供电轨都具有独立的上电 LED 指示灯。表 1 列出了各个供电轨的电压、最大电流能力、电源 IC 重要特性和典型应用。

表 1. 通用电源模块的供电轨一览

输出电压	电流	电源IC	电源IC概述	典型应用
3.3 V	2 A	ADP1872	ADP1872是一款多功能电流模式同步降压型控制器，采用恒定导通时间、伪固定频率及可编程电流检测增益、电流控制方案，具备出色的瞬态响应、最佳稳定性和限流保护特性。	通用数字电路、I/O电压
5.0 V	1 A	ADP1864	ADP1864是一款紧凑型、价格低廉、恒定频率、电流模式、降压DC/DC控制器。该器件驱动P沟道MOSFET，后者可以采用高达14 V的输入电压和5 A的负载电流工作，并能够以±1.25%的精度将输出电压调低至0.8 V。该器件以100%占空比工作，可提供低压差性能。	
1.5 V	1 A	ADP2114	ADP2114是一款多功能、双通道、同步降压开关调节器，可满足各种客户负载点要求。两个PWM通道既可配置为分别提供2 A和2 A（或3 A/1 A）电流的两路独立输出，也可配置为提供4 A电流的单路交错式输出。为降低输入纹波电流和输入电容，两个PWM通道的相位偏移180°。	MCU、DSP或FPGA的内核电压
1.8 V	1 A			
2.5 V	1 A	ADP2300	ADP2300是一款紧凑型、恒定频率、电流模式、降压型DC/DC调节器，集成功率MOSFET，采用3.0 V至20 V输入电压工作，适合各种应用。	
1.2 V	0.5 A	ADP2108	ADP2108是一款高效率、低静态电流、降压型DC/DC转换器。整个解决方案仅需三个小型外部元件。它采用专有高速电流模式、恒频PWM控制方案，具有出色的稳定性和瞬态响应。以100%占空比工作，可提供低压差性能。	
1.0 V	2 A	ADP1741	ADP1741是一款低压差(LDO) CMOS线性调节器，工作电压范围为1.6 V至3.6 V，能够提供高达2A的输出电流。	
Px	0.1 A	ADP1613	ADP1613是一款升压DC/DC开关转换器，集成电源开关，能够提供高达20 V的输出电压。	模拟或混合信号系统，如ADC、DAC、放大器、模拟多路复用器
Nx	0.1 A			
3.3 V	0,15 A	ADP151	ADP151是一款超低噪声(9 μV)、低压差线性调节器，采用2.2 V至5.5 V电源供电，最大输出电流为200 mA。	
3 V	0.1 A	ADP121	ADP121是一款低静态电流、低压差线性调节器，采用2.3 V至5.5 V电源供电，最大输出电流为150 mA。	
-5 V	0.2 A	ADP2301	ADP2301是一款紧凑型、恒定频率、电流模式、降压型DC/DC调节器，集成功率MOSFET，采用3.0 V至20 V输入电压工作，适合各种应用。	

低压差线性调节器(LDO)一般要比开关电源更易使用，并且噪声更低，瞬变响应特性更佳。不过，当输出电压远远低于输入电压时，其效率很低，这就限制了其电流输出能力。

开关电源具有高效率和高电流输出，因此通常是电源系统第一级的最佳选择。通过合理设计控制环路并采用良好的PCB布局技术，可以最大程度地减少开关电源造成的噪声。如果设计时注意一些，开关电源通常可用于给以下电路笔记中所述的高性能模拟电路供电：CN-0135、CN-0137、CN-0141和CN-0193。

表 2. ADIsimPower 的开关转换器设计参数输入

V_{OUT}	$V_{IN(MIN)}$	$V_{IN(MAX)}$	$I_{OUT(MAX)}$	I_{RIPPLE}	V_{RIPPLE}	I_{STEP}	V_{STEP}
3.3V(2A)	6 V	14 V	4 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	80% $I_{OUT(MAX)}$	5% V_{OUT}
5.0V(1A)	6 V	14 V	2 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	75% $I_{OUT(MAX)}$	5% V_{OUT}
2.5V(1A)	6 V	14 V	1 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	80% $I_{OUT(MAX)}$	5% V_{OUT}
{Px,Nx}(0.1A)	6 V	14 V	0.1 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	70% $I_{OUT(MAX)}$	5% V_{OUT}
1.8V(1A)	3.2 V	3.4 V	3 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	90% $I_{OUT(MAX)}$	5% V_{OUT}
1.5V(1A)	3.2 V	3.4 V	1 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	90% $I_{OUT(MAX)}$	5% V_{OUT}
1.2V(0.5A)	3.2 V	3.4 V	0.5 A	33% $I_{OUT(MAX)}$	1% V_{OUT}	90% $I_{OUT(MAX)}$	3% V_{OUT}

使用 ADIsimPower 设计单个开关电源

ADIsimPower是一款交互式设计工具，不仅可简化电源IC选择过程，而且还可提供构建最佳线性或DC/DC转换器所需的信息。该工具可执行所有繁琐计算，并可提供最终原理图、推荐物料清单和预测性能。推荐元件均来自大型器件数据库，其中器件均具有已知的电气特性。用户只需向该程序提供系统级输入，如表 2 中所示的最小输入电压、最大输入电压、输出电压、输出电流、输出电流纹波、输出电压纹波和瞬态响应等。

在这款基于开关控制器和调节器的电源模块中，所有供电轨都是采用 ADIsimPower 来设计的，不过−5V(0.2A)供电轨除外，后者采用基于反相降压/升压拓扑结构的 ADP2301。

若要了解有关 ADIsimPower 的详细信息，请参见“ADIsimPower^{M}提供稳定可靠的可定制DC/DC转换器设计”一文和www.analog.com/ADIsimPower

设计示例 1：采用 ADP1872 的 3.3V(2A)供电轨

图 3 所示为由ADP1872控制的同步降压拓扑结构的电路原理图。此电路可以分为三个部分。A 部分产生ADP1872的偏置电压，B部分是使能控制，而C是供电轨的开关调节器部分。

ADP1872可以在 2.75 V至 5.5 V的宽偏置电压范围内工作。在此电路中，偏置电压由 4.7 V齐纳二极管和NPN缓冲晶体管一起提供，如图 3 的A部分所示。所选齐纳二极管(DDZ9687)在 50 μA电流时具有 4.7 V的齐纳电压。ADP1872可以接受高达 20 V的输入电压。

ADP1872的引脚 2 (COMP/EN) 不仅连接到内部的精密使能电路，而且还连接到内部误差放大器（控制整体环路特性）的输出端。N沟道MOSFET (Q9)用于将ADP1872的使能控制接地，从而禁用该器件。当Q9 关断时，ADP1872使能，而环路特性由C11、C12 和R16 网络控制。Q8 用作反相器，这样B部分输入端的正逻辑信号(EN_3.3V)可以使能ADP1872。

图 3 中 C 部分所示是使用 ADIsimPower 生成的设计，其采用表 2 中的输入。

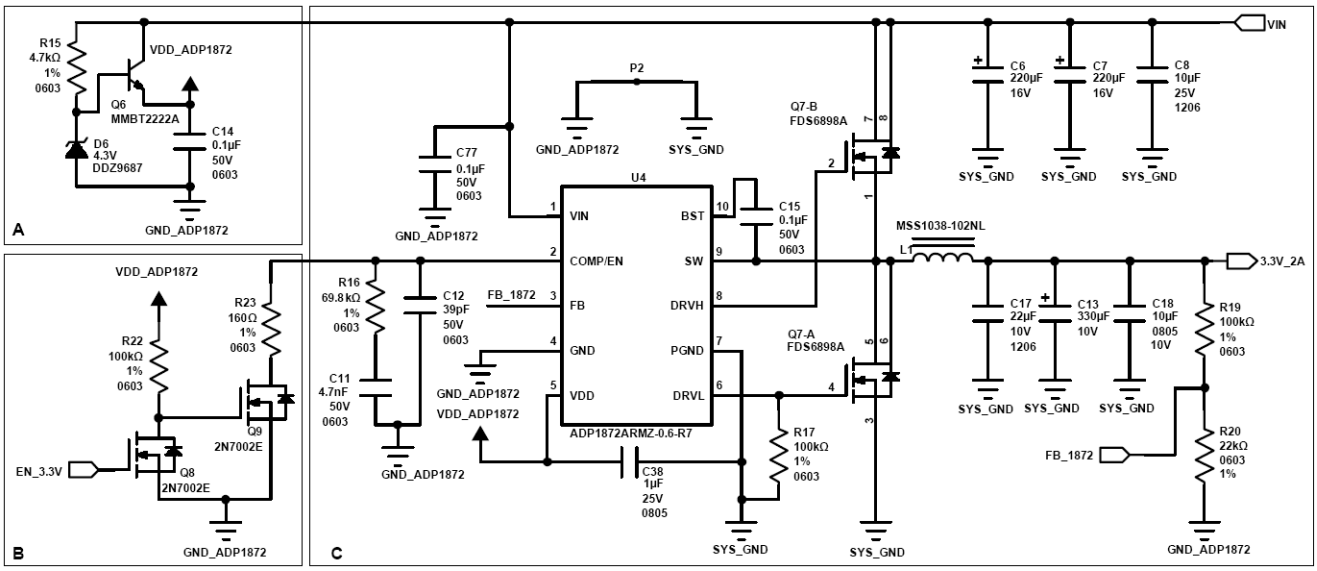


图 3. 设计示例 1：由基于同步降压拓扑结构的ADP1872生成的 3.3V (2A) 供电轨

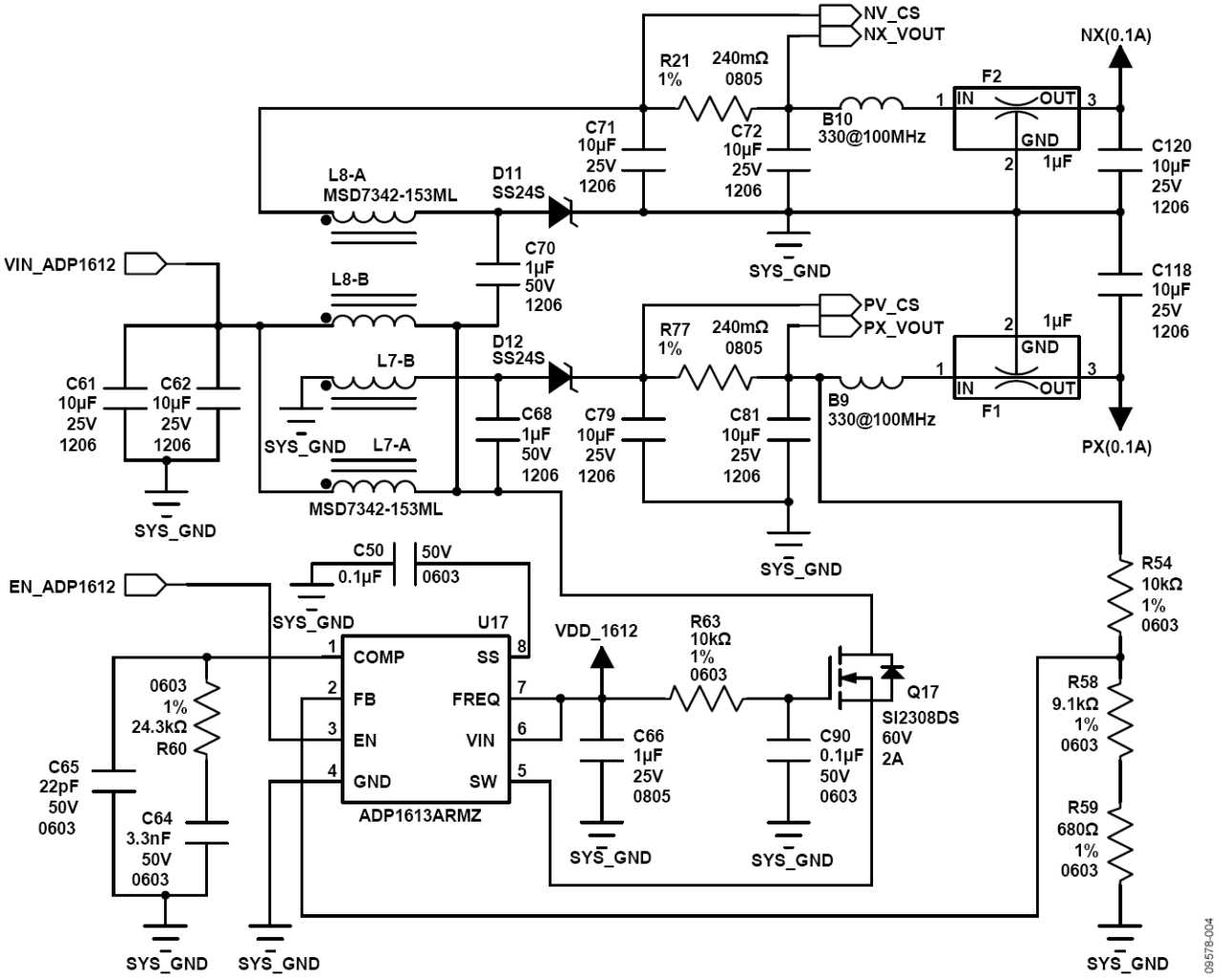


图 4. 设计示例 2：基于ADP1613控制的Sepic-Cuk拓扑结构电路的模拟{Px,Nx}(0.1A) 供电轨

设计示例 2：具有输出过流检测与保护的正负模拟供电轨{Px,Nx}(0.1A)

正负模拟供电轨{Px,Nx}(0.1A)均采用基于Sepic-Cuk拓扑结构的升压控制器ADP1613设计。通过更改反馈路径中的电阻值，可以将输出设置为四种不同的对称输出电压。电压可以设置为{+2.5V,−2.5V}、{+5V,−5V}、{+12V,−12V}和{+15V,−15V}。在图 4 所示电路中，所有元件都是基于ADIsimPower来选择。输出电容增加到 10 µF，从而进一步减少模拟电源的输出纹波。另外使用一个外部LC滤波器（采用一个氧化铁磁珠和一个 3T电容）来进行噪声抑制。R76 和R77是添加用于过流检测的 240 mΩ分流电阻，不会显著影响控制环路的特性。

过流检测电路如图 5 所示。ADM1170是一款具有软启动特性的热插拔控制器，在此电路中用于对正输出供电轨进行过流检测。内部过流检测电路可以接受 1.6 V至 16.5 V范围内的电压，包括 2.5 V至 15 V的{Px,Nx}输出范围。当SENSE+和SENSE−之间的电压大于 50 mV（典型值）时，选通引脚接地，关断ADP1613。通过 240 mΩ的分流电阻R76，过流阈值设置为 208 mA（典型值）。

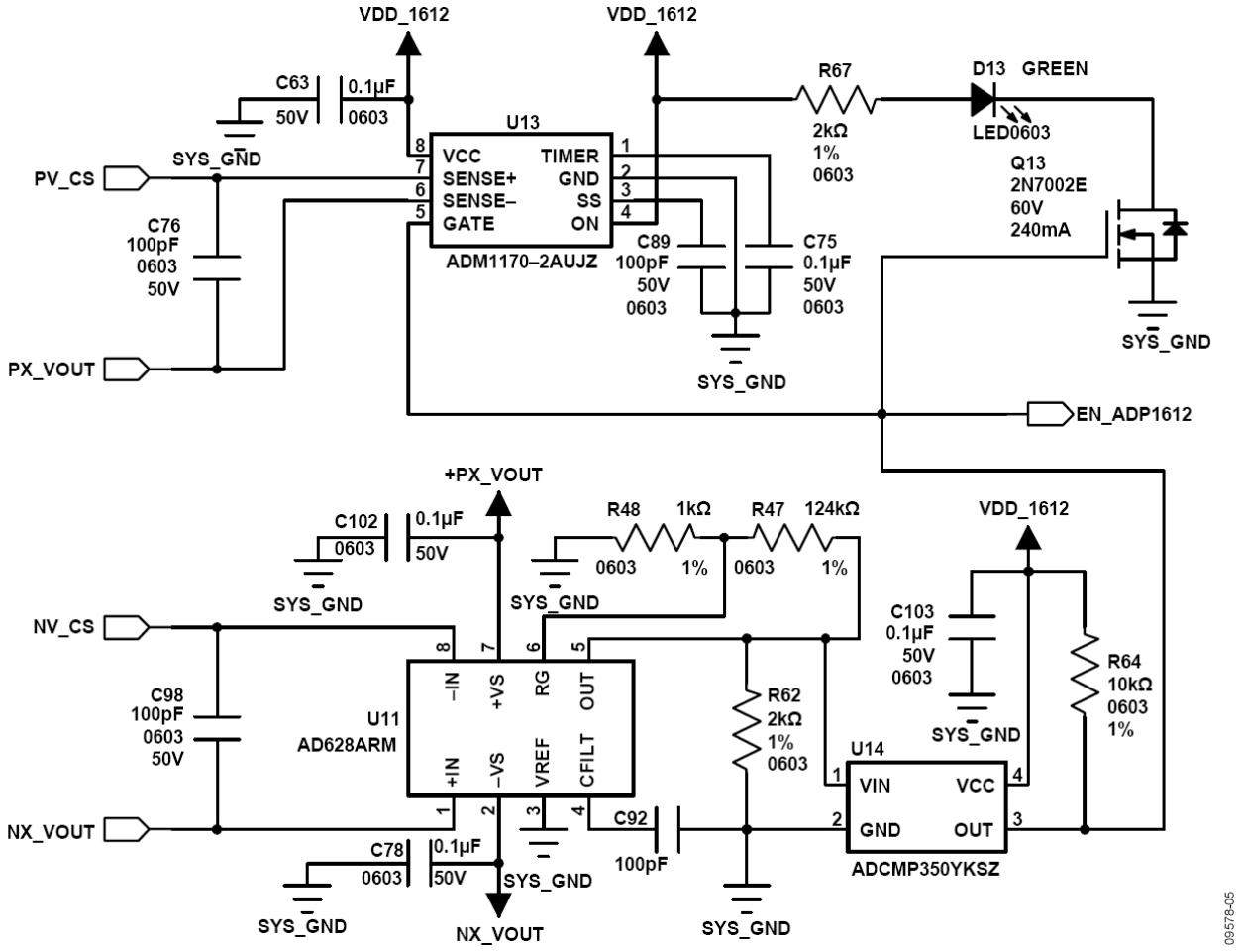


图 5. {Px,Nx}(0.1A)供电轨的过流检测电路

负供电轨的过流检测电路采用高共模电压、可编程增益差动放大器AD628和内置 0.6 V基准电压源的比较器ADCMP350。AD628是一款二级放大器，第一级是一个具有 0.1 固定增益的差动放大器，第二级的增益(G)可以通过外部电阻编程。过流阈值和分流电阻与正供电轨上使用的数值相同。第二级放大器的增益为G = 125，通过公式 1 计算求解G：

$$I_{THRESHOLD} \times R_{SHUNT} \times (G \times 0.1) = 0.6\ V \quad (1)$$

其中，$I_{THRESHOLD}$ = 208 mA，而R_{SHUNT} = 240 mΩ。

AD628由{Px,Nx}供电轨供电，而两个供电轨在模块初始上电期间需要一定时间来完成建立。在此期间，AD628可能会因未定义电源电平而出现工作异常。为此，可以使用 2 kΩ电阻R62，在{Px,Nx}供电轨达到其最终值之前拉低AD628的输出，从而防止电路进入闩锁状况。

设计示例 3：采用ADP2301控制的反相降压/升压拓扑结构得到−5V(0.2A)

ADP2301是异步降压调节器。在图 6 所示电路中，该器件在反相降压/升压拓扑结构中用于产生负电压。ADIsimPower中并不直接支持此电路，应用笔记AN-1083“利用开关调节器ADP2300 和ADP2301 设计反相降压/升压转换器”中对该电路做了详细介绍。在此拓扑结构中，ADP2301的VIN引脚和GND引脚分别连接到供电轨的输入端和输出端。其他负电压可以通过改变反馈电阻的值来产生。不过，|VIN| + |VOUT|必须小于ADP2301的最大输入电压 20 V，这点非常重要。

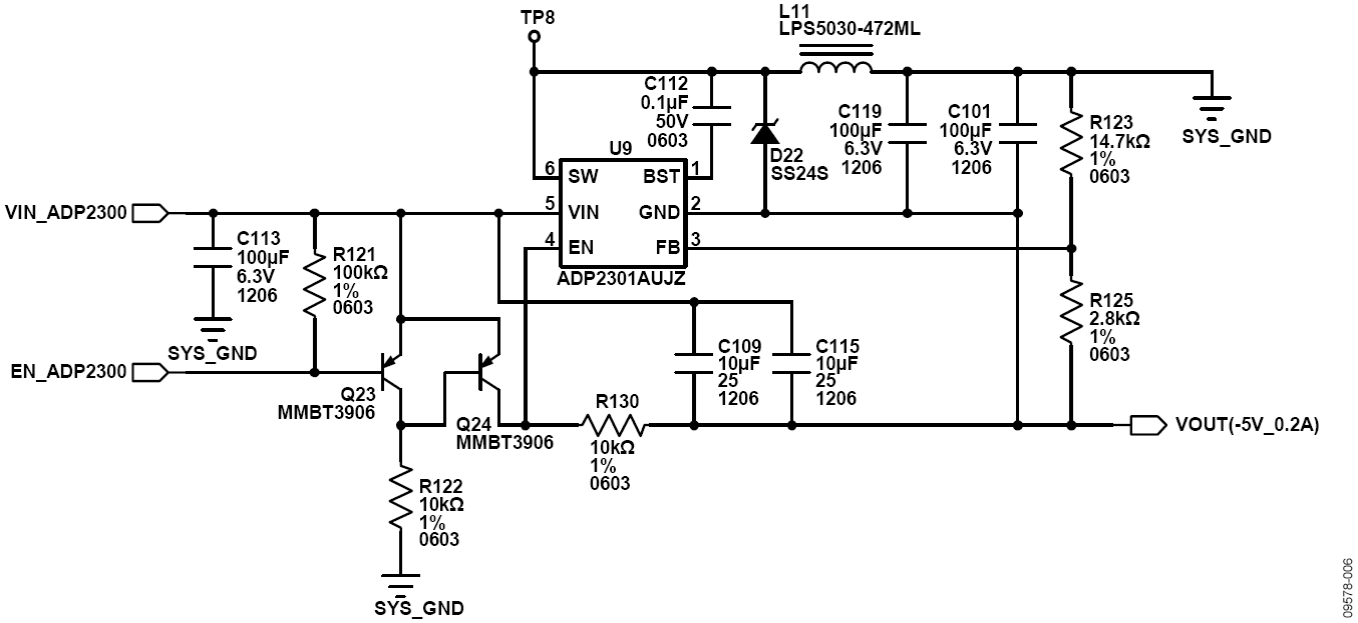


图 6. 设计示例 3：由 ADP2301 控制的−5V 反相降压/升压拓扑结构

电源监控、时序控制和余量微调控制

电压监控

ADM1066 Super Sequencer®超级时序控制器是一款可配置器件，可针对多电源系统的电源监控和时序控制提供一种单芯片解决方案，其电路如图 7 所示。系统输入电源连接到ADM1066的VH。除−5V(0.2A)之外的所有供电轨经过电阻分压器衰减后，直接连接到VPx、VXx和AUXx。有关如何监控高电压或负输入的详细信息，请参见AN-780和AN-782。

ADM1066具有多达 10 个电源故障检测器(SFD)。输入可以配置用于检测欠压故障（输入电压降至预设值以下）、过压故障（输入电压升到预设值以上）或超出窗口故障（输入电压位于预设值范围之外）。该模块中的所有电源均采用超出窗口故障标准加以监控。各窗口的阈值设置为V_{OUT} + 5%和V_{OUT} − 5%。各电源的参数如表 3 所列。

ADM1066的 10 个PDO输出控制所有 12 个供电轨。5.0V(1A)、−5V(0.2A)和{Px,Nx}(0.1A)共享一个PDO引脚。所有其他供电轨均由单个PDO引脚控制。

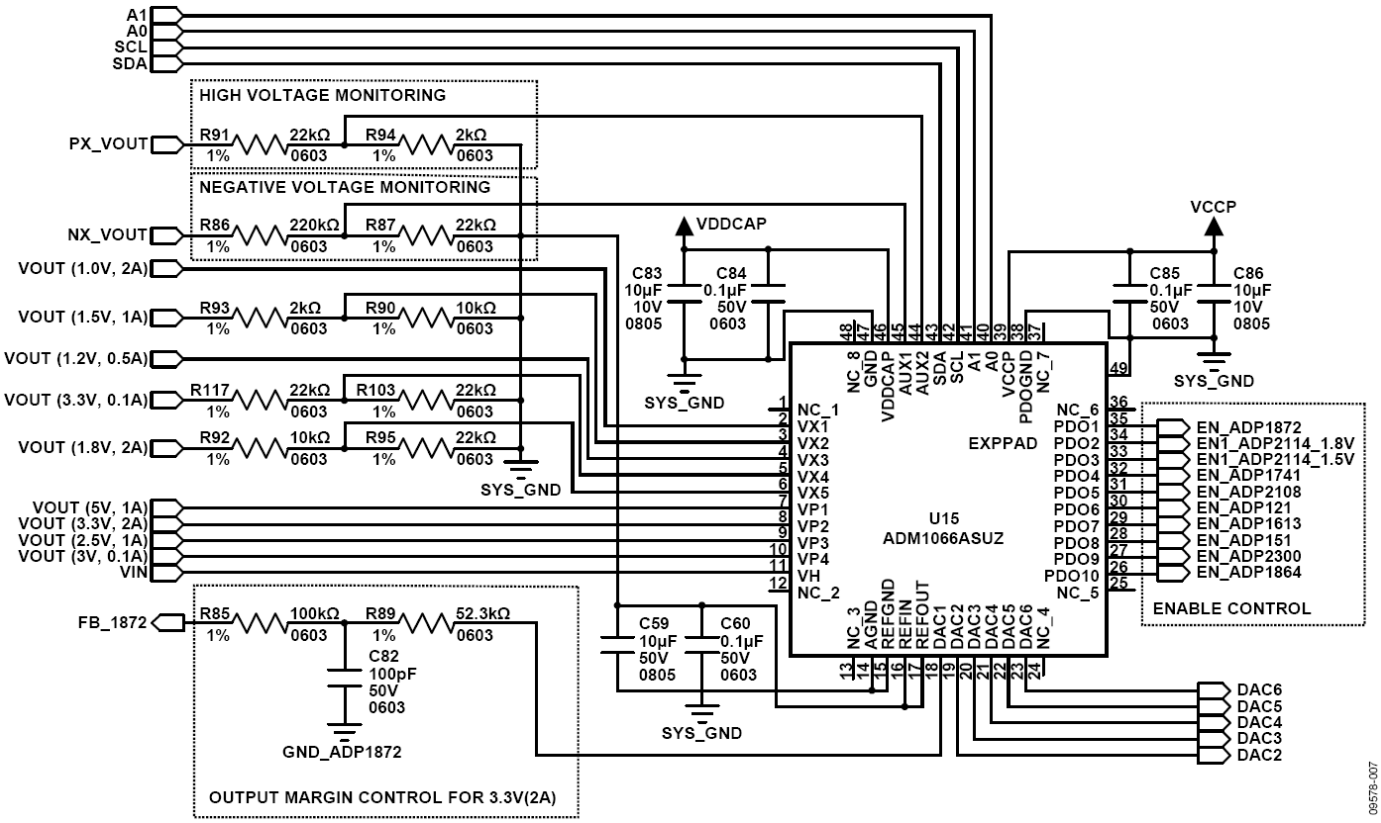


图 7. 利用 ADM1066 实现电源时序控制、电压监控和电压余量微调控制

表 3. 输出电压供电轨的过压和欠压阈值

	Power Rail	VMAX (V)	VMIN (V)	Resistor Divider	Overvoltage Threshold (V)	Undervoltage Threshold (V)
VX1	1.0V_2A	1.05	0.95	1	1.05	0.95
VX2	1.5V_1A	1.575	1.425	5/6	1.31	1.19
VX3	1.2V_0.5A	1.26	1.14	1	1.26	1.14
VX4	3.3V_0.1A	3.465	3.135	5/16	1.08	0.98
VX5	1.8V_1A	1.89	1.71	11/16	1.30	1.18
VP1	5.0V_1A	5.25	4.75	1	5.25	4.75
VP2	3.3V_2A	3.465	3.135	1	3.465	3.135
VP3	2.5V_1A	2.625	2.375	1	2.625	2.375
VP4	3.0V_0.1A	3.15	2.85	1	3.15	2.85
VH	VIN	14.20	5.70	1	14.20	5.70
AUX1	Nx_0.1A	−2.375	−15.75	1/11	1.65	0.43
AUX2	Px_0.1A	15.57	2.375	1/12	1.30	0.22

时序控制策略

根据输出供电轨，电源路径最多可分为三级，如图 1 所示。3.3V(2A)、2.5V(1A)、5V(1A)和{Px,Nx}(0.1A)供电轨由输入电压直接转换，并且仅流过一级。3V(0.1)、1.5V(1A)、1.8V(1A)、1.2V(0.5A)、−5V(0.2A)和 3.3V(0.1A)供电轨流过二级。1.0V(2A)供电轨流过三级。

时序和控制策略如下：

1. 按顺序开启第 1 级、第 2 级和第 3 级，然后检查各供电轨上的电压。
2. 如果一些供电轨在启动时发生故障，则关闭同一级的所有供电轨，并返回来检查上一级中的供电轨。如果上一级中的供电轨全部正常，则再次开启这一级的所有供电轨。
3. 在所有供电轨成功开启之后，监控这些供电轨。如果任何供电轨发生故障，则关闭这三级中的所有供电轨，然后返回到第一步并开启第 1 级的供电轨。

4.0.6 版ADM106x配置工具生成的状态机如图 8 所示。另请参见 应用笔记AN-0975“利用Graphviz自动生成ADM1062 至ADM1069 的状态图”

状态图中使用的术语定义如下：

- PSetUp：检查电源输入电压
- TOnStx：开启第 x 级(x = 1, 2, 3)
- TOffStx：关闭第 x 级(x = 1, 2, 3)
- MoStx：监控第 x 级(x = 1, 2, 3)
- MoAll：监控这三级中的所有供电轨
- 注意：二进制字格式为(PDO10, PDO9, PDO8, PDO7, PDO6, PDO5, PDO4, PDO3, PDO2, PDO1)

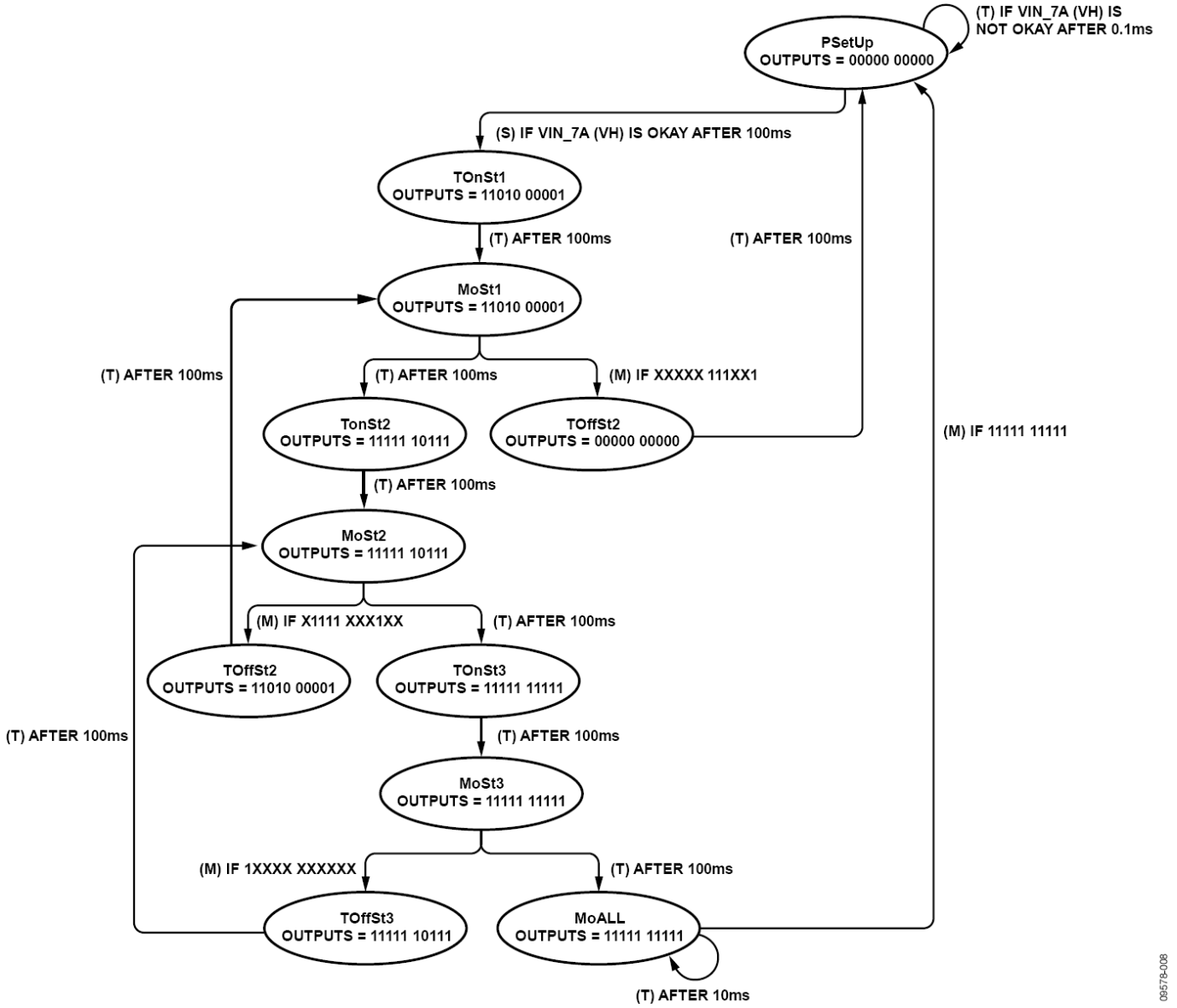


图 8. 电源监控与时序控制策略状态机图

3.3V(2A)电压轨的余量微调控制

ADM1066利用 6 个DAC来实现闭环余量微调系统，以便通过更改反馈节点，或利用DAC输出更改DC/DC转换器的基准电压来实现电源调整。DAC1 通过R85、C82 和R89 连接到3.3V(2A)供电轨上的ADP1872反馈级。电容C82 用于对PCB走线噪声去耦。R89 和R85 的总电阻设置为 152.3 kΩ，因此允许在VOUT_3.3(2A) − 0.2 V至VOUT_3.3V(2A) + 0.2 V的范围内连续调整 3.3V(2A)的输出。

开关电源和整个电源模块的测量效率

测量效率与各开关电源负载电流的函数关系如图 9 所示。电源模块的总体效率如图 10 所示，其中输入电压为 10 V 且输出端满载。表 4 总结了输入电压为 6 V、10 V 和 14 V 时的模块效率。

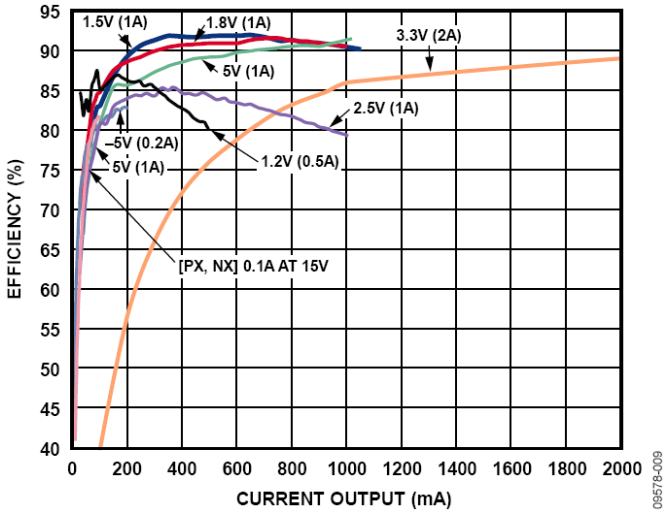


图9. 开关电源的效率与输出电流之间的关系

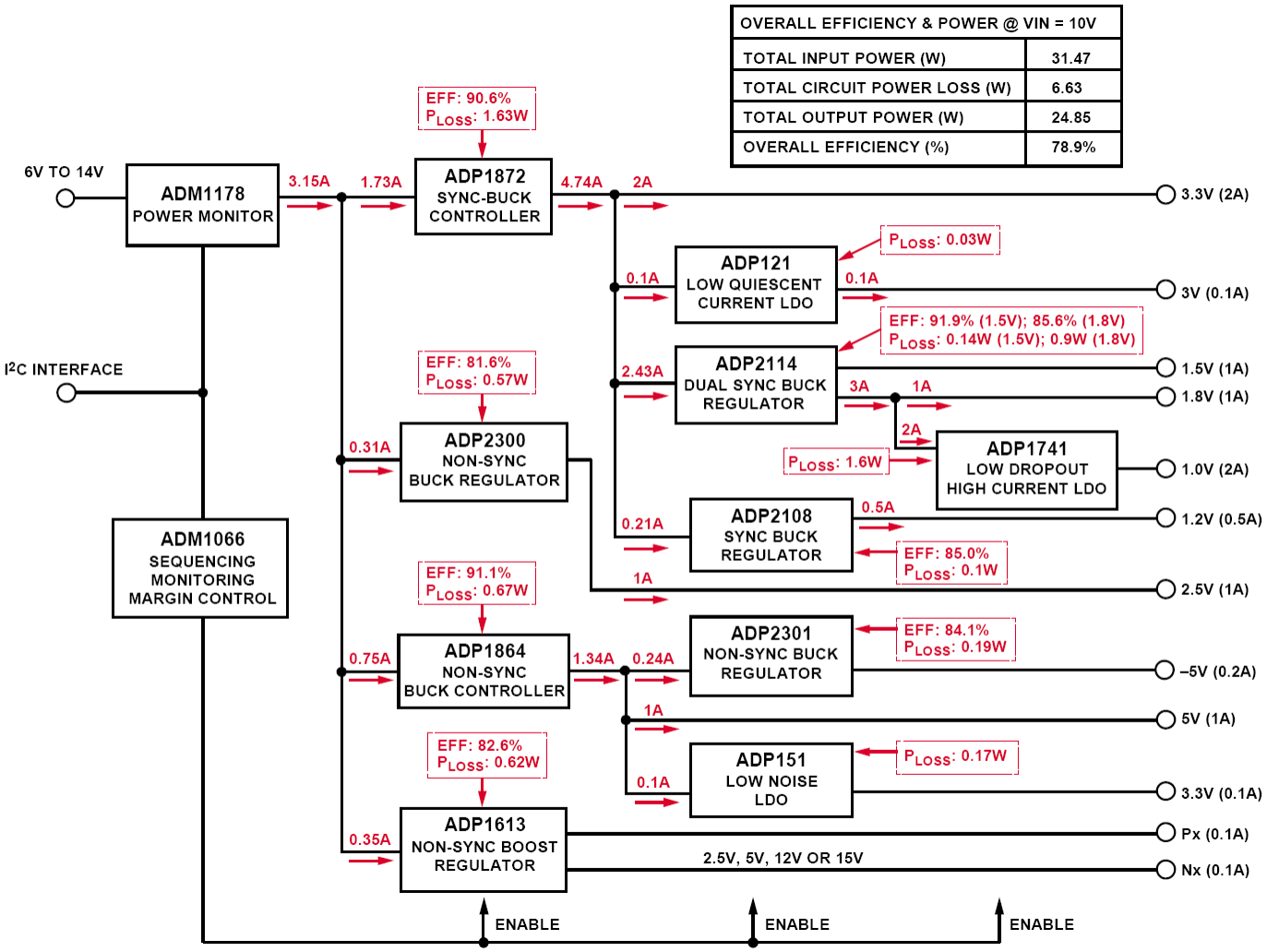


图10. 10V 输入时满载模块的总体效率

表 4. 不同输入电压下的满载电源模块效率

	VIN = 6 V	VIN = 10 V	VIN = 14 V
Total Input Power (W)	30.79	31.47	32.24
Total Circuit Power Loss (W)	5.96	6.63	7.39
Total Output Power (W)	24.83	24.85	24.86
Overall Efficiency (%)	80.6	78.9	77.1

测量输出电压纹波

纹波在所有开关模块输出端上测得。对于 1.5V(1A)、ADP2114 开关电源输出，典型结果如图 11 所示。纹波结果如表 5 所示。

表 5. 开关调节器纹波和瞬态响应总结

Power Rail	V_{IN}	$V_{RIPPLE\ (P-P)}$	I_{STEP}	V_{STEP}
3.3V(2A)	10 V	26.4 mV (0.8%)	3.2 A*	170 mV (5.2%)
5.0V(1A)	10 V	43.6 mV (0.9%)	1.5 A*	130 mV (2.6%)
2.5V(1A)	10 V	8.2 mV (0.3%)	0.8 A	80 mV (3.2%)
1.8V(1A)	3.3 V	7.6 mV (0.4%)	2.7 A*	50 mV (2.8%)
1.5V(1A)	3.3 V	8.6 mV (0.6%)	0.9 A	39 mV (2.6%)
1.2V(0.5A)	3.3 V	11.4 mV (0.9%)	0.45 A	26 mV (2.2%)

***这些输出还驱动模块中的其他调节器。**

纹波测量高度依赖于电路布局、示波器带宽设置、探头带宽和探头连接到输出端的方式。图 11 所示测量结果是使用 500 MHz、10 倍无源探头 P6139A，通过 Tektronix TDS3034B 300 MHz 示波器获得的。示波器和探头组合的全带宽为 300 MHz。示波器具有多种内部带宽设置，可使用内部滤波器来减少有效带宽。图 11 所示数据采用全 300 MHz 带宽测得。

欲了解有关电源噪声和纹波测量的详细信息，请参见1998 年 ADI公司“电源和散热管理硬件设计技术”的第 8 章

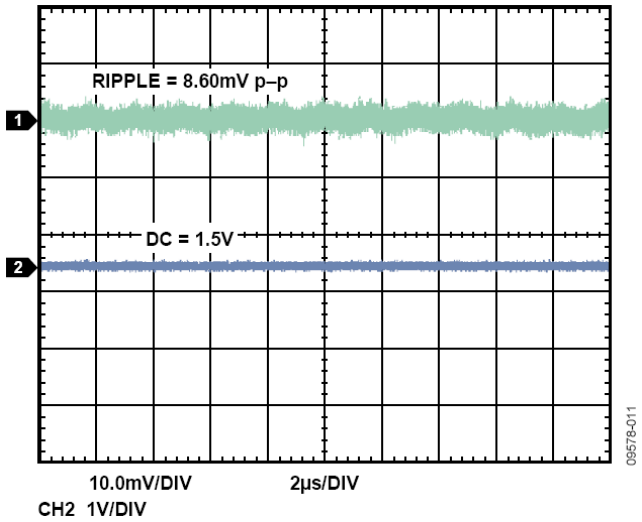


图 11. 1.5V(1A)，输出电流为 0.5A 时的ADP2114输出纹波（Tektronix TDS3034B示波器、P6139A探头、示波器带宽设置为 300 MHz）

测量瞬态响应

FPGA、DSP以及其他数字IC通常会在电源上引入瞬态电流负载。在这些条件下，电源电压必须保持在规定范围内，这点非常重要。对于基于ADP2114的 1.8V(1A)输出，典型瞬态响应如图 12 所示。表 5 总结了开关电源的瞬态响应测量结果。注意，对于 3.3V(2A)、5V(1A)和 1.8V(1A)供电轨，阶跃电流要高于单个供电轨输出电流，因为这些供电轨驱动多个级。

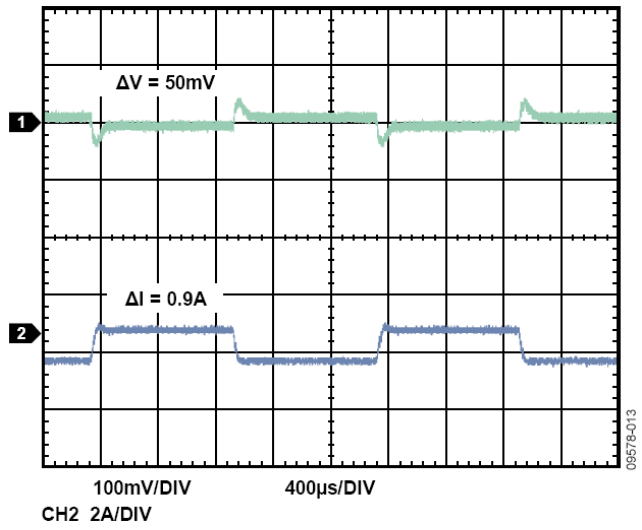


图 12. 1.8V(1A)，ADP2114 输出瞬态响应（Tektronix TDS3034B 示波器、P6139A 探头、示波器带宽设置为 20 MHz）

常见变化

ADM1275是一种单芯片解决方案，可为系统提供热插拔控制以及过流、欠压和过压检测与保护。ADM1870具有内部偏置调节器，可为内部电路供电，从而可减少外部元件数量。ADP1871 和 ADP1873 是 ADM1870 和 ADP1872 的省电模式(PSM)版本，也可用于轻负载条件下需要高效率的应用。ADP2116是一款可配置的 3 A/3 A或 3 A/2 A双路输出负载组合或合并为 6 A单路输出负载，并且与ADP2114引脚兼容。具有大电流输出能力的负供电轨可以由基于Cuk拓扑结构的ADP1621产生。

电路评估与测试

使用直流电源上电后，只需使用 6 V至 14 V范围内的任意电压即可评估此电源模块。测试任意供电轨的输出能力时，务必确保直流电源能够满足相关要求。ADM1066将在图 8 所示的预载监控和控制策略下开启所有供电轨。您也可以设计自己的控制策略并通过I^2C总线连接器JP1 下载到ADM1066，以便利用ADM106x超级时序控制器评估板软件，针对自己的应用实现电源监控和时序控制。详情参见ADM1066数据手册、AN-698和AN-0975

EVAL-CN0190-EB1Z 评估板的照片如图 13 所示。

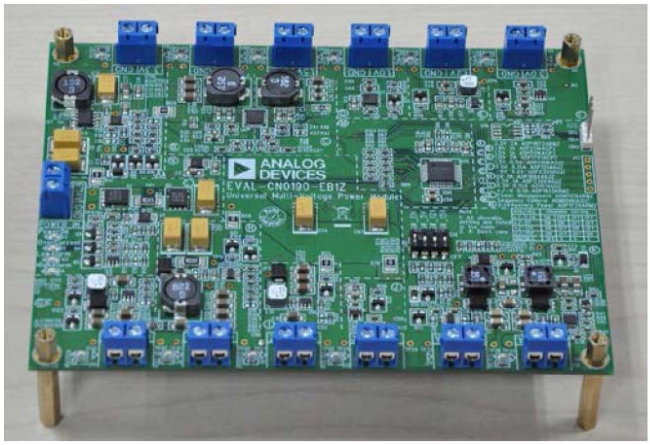


图 13. EVAL-CN0190-EB1Z 通用电源照片

设备要求（可以用同等设备代替）

- Tektronix TDS3034B 4 通道 300 MHz 彩色数字荧光示波器
- Tektronix P6139A、500 MHz、8 pF、10 MΩ、10 倍无源探头
- Agilent N3302A、150 W、0 A 至 30 A、0 V 至 60 V 电子负载模块与 N3300A 相结合
- Agilent E3631A、0 V 至 6 V、5 A；0 V 至±25 V、1 A、三路输出直流电源
- Agilent 3458A、8.5 位数字万用表
- Fluke 15B 数字万用表
- USB-SMBUS-CABLE Z（USB 转 I2C 接口电视棒）或 CABLE-SMBUS-3PINZ（并行端口转 I2C 接口电缆）
- 配有 USB 接口的 PC（Windows 2000 或 Windows XP）

设置与测试

测量供电轨效率的框图如图 14 所示。使用 10 V直流电源给EVAL-CN0190-EB1Z上电后，将电子负载Agilent N3302A设置为在恒流模式下工作。将Agilent 3440A设置为电流表，并将Fluke 15B设置为电压表。功率输出可以通过将V_{OUT}与I_{OUT}相乘而计算得出。V_{IN}和I_{IN}可以直接从Agilent E3631A直流电源的显示窗口读取。效率可以通过公式 2 计算得出：

$$\text{Efficiency} = P_{OUT}/P_{IN} = (V_{OUT} \times I_{OUT}) \div (V_{IN} \times I_{IN}) \quad (2)$$

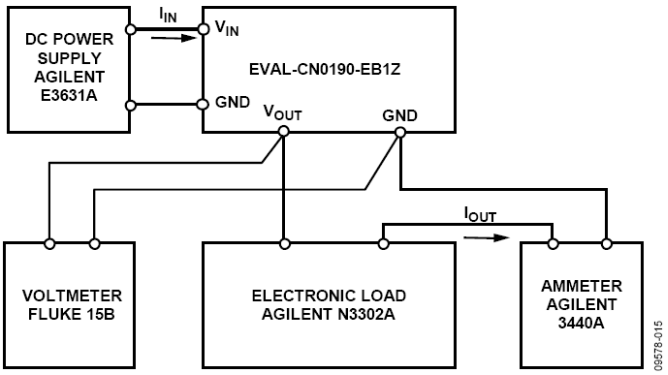


图 14. 用于测量效率的测试设置

纹波和瞬态响应利用图 15 所示的电路来测量。示波器的通道 A 监控该模块的输出电压。通道 B 监控 0.1 Ω 电流检测电阻上的电压，该电压与负载电流成比例。使用预设幅度和频率将电子负载设置为“开关”模式。然后便可使用示波器捕获输出动态电压和电流。

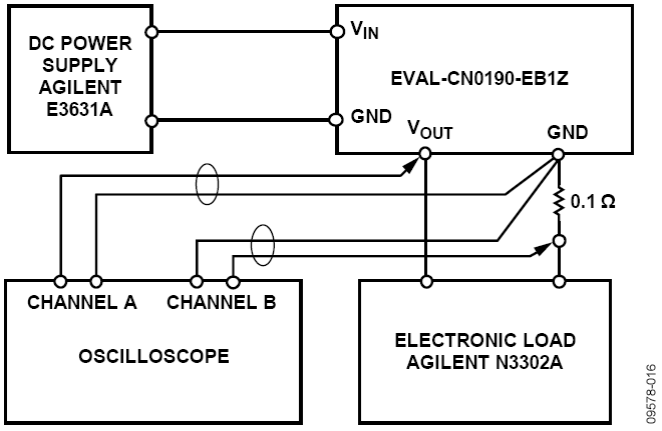


图 15. 用于测量纹波和瞬态响应的测试设置

进一步阅读

CN-0190 Design Support Package:
http://www.analog.com/CN0190-DesignSupport

ADIsimPower™ Design Tool, Analog Devices:
http://www.analog.com/adisimpower

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

CN-0135 Circuit Note, *Powering the AD9272 Octal Ultrasound ADC/LNA/VGA/AAF with the ADP5020 Switching Regulator PMU for Increased Efficiency*, Analog Devices.

CN-0137 Circuit Note, *Powering the AD9268 Dual Channel, 16-bit, 125 MSPS Analog-to-Digital Converter with the ADP2114 Synchronous Step-Down DC-to-DC Regulator for Increased Efficiency*, Analog Devices.

CN-0141 Circuit Note, *Powering the AD9788 800 MSPS TxDAC Digital-to-Analog Converter Using the ADP2105 Synchronous Step-Down DC-to-DC Regulator for Increased Efficiency*, Analog Devices.

CN-0193 Circuit Note, *High Voltage (30 V) DAC Powered from a Low Voltage (3 V) Supply Generates Tuning Signals for Antennas and Filters*, Analog Devices.

Kessler, Matthew. Application Note AN-1083, *Designing an Inverting Buck Boost Using the ADP2300 and ADP2301 Switching Regulators*, Analog Devices.

Kessler, Matthew. Application Note AN-1075, *Synchronous Inverse SEPIC Using the ADP1870/ADP1872 Provides High Efficiency for Noninverting Buck/Boost Applications*, Analog Devices.

Bradley, Michael. Application Note AN-0975, Automatic *Generation of State Diagrams for the ADM1062 to ADM1069 Using Graphviz*, Analog Devices.

Canty, Peter and Michael Bradley , Application Note AN-698, *Configuration Registers of the ADM1062/ADM1063/ ADM1064/ADM1065/ADM1066/ADM1067/ADM1166*, Analog Devices.

Moloney, Alan. Application Note AN-780, *Monitoring Negative Voltages with the ADM1062 to ADM1069 Super Sequencers*, Analog Devices.

Moloney, Alan. Application Note AN-782, *Monitoring High Voltages with the ADM1062–ADM1069 Super Sequencers* , Analog Devices.

Del Mastro, Enrico. Application Note AN-897, *ADC Readback Code* , Analog Devices.

Practical Design Techniques for Power and Thermal Management, Analog Devices, 1998.

数据手册和评估板

CN-0190 Circuit Evaluation Board (EVAL-CN0190-EB1Z)
ADP1872 Data Sheet
ADP1864Data Sheet
ADP2114 Data Sheet
ADP2300 Data Sheet
ADP2301 Data Sheet
ADP2108 Data Sheet
ADP1741 Data Sheet
ADP151 Data Sheet
ADP121 Data Sheet
ADP1613 Data Sheet
ADM1066 Data Sheet
ADM1178 Data Sheet
ADCMP670 Data Sheet
ADM1170 Data Sheet
ADCMP350 Data Sheet
AD628 Data Sheet

修订历史

7/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09578sc-0-8/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/CN0191 。

连接/参考器件	
AD5791	1 ppm、20 位、±1 LSB INL 电压输出 DAC
AD8675	单通道、超高精度、36 V、2.8 nV√Hz 轨到轨输出运算放大器
AD8676	双通道、超高精度、36 V、2.8 nV√Hz 轨到轨输出运算放大器

20 位、线性、低噪声、精密、双极性±10V 直流电压源

电路功能与优势

图 1 所示电路提供 20 位可编程电压，其输出范围为−10 V 至 +10 V，同时积分非线性为±1 LSB、微分非线性为±1LSB，并且具有低噪声特性。

该电路的数字输入采用串行输入，并与标准SPI、QSPI™、MICROWIRE®和DSP接口标准兼容。对于高精度应用，通过结合使用AD5791、AD8675和AD8676等精密器件，该电路可以提供高精度和低噪声性能。

基准电压缓冲对于设计至关重要，因为 DAC 基准输入的输入阻抗与码高度相关，如果 DAC 基准电压源未经充分缓冲，将导致线性误差。AD8676 开环增益高达 120 dB，经过验证和测试，符合本电路应用关于建立时间、失调电压和低阻抗驱动能力的要求。而 AD5791 经过表征和工厂校准，可使用双通道运算放大器 AD8676 对其基准电压输入进行缓冲，从而进一步增强配套器件的可靠性。

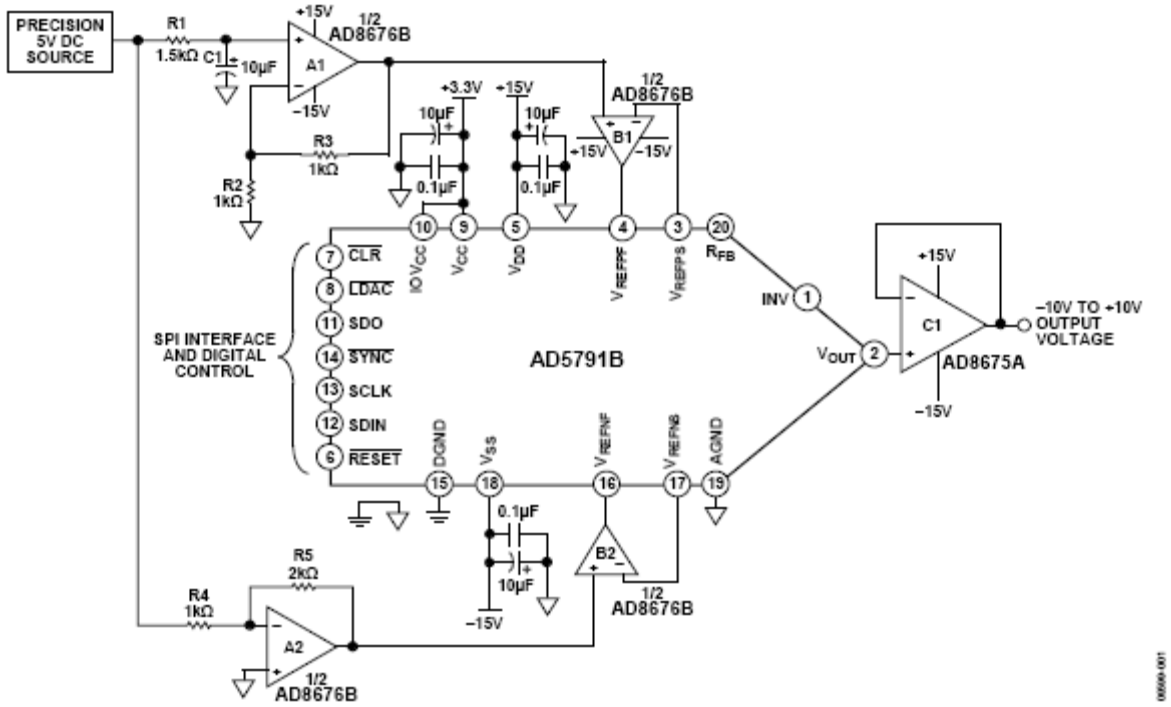


图 1. 20 位精密、±10 V 电压源（原理示意图：未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

这一器件组合可以提供业界领先的 20 位分辨率、±1 LSB 积分非线性(INL)和±1 LSB 微分非线性(DNL)，可以确保单调性，并且具有低功耗、小尺寸 PCB 和高性价比等特性。

电路描述

图 1 所示数模转换器(DAC)为 AD5791，这是一种具有 SPI 接口的 20 位高压转换器，提供±1 LSB INL、±1 LSB DNL 性能和 7.5 nV/√Hz 噪声频谱密度。另外，AD5791 还具有极低的温漂 (0.05 ppm/°C)特性。AD5791 采用的精密架构要求强制检测缓冲其基准电压输入，从而确保达到规定的线性度。选择用于缓冲基准输入的放大器（B1 和 B2）应具有低噪声、低温漂和低输入偏置电流特性。针对此功能推荐用 AD8676 放大器，这是一种超精密、36 V、2.8 nV/√Hz 双通道运算放大器，具有 0.6 μV/°C 低失调漂移和 2 nA 输入偏置电流。此外，AD5791 经过表征和工厂校准，可使用该双通道运算放大器来缓冲其电压基准输入，从而进一步增强配套器件的可靠性。

图 1 显示 AD5791 配置有独立的正和负基准电压，因此输出电压范围是从负基准电压到正基准电压，本例中为−10 V 到+10 V。输出缓冲器为 AD8675，它是 AD8676 的单通道版本，具有低噪声和低漂移特性。同时使用放大器 AD8676（A1 和 A2），将+5 V 基准电压放大为+10 V 和−10 V。这些放大电路中的 R2、R3、R4 和 R5 是精密金属薄膜电阻，容差为 0.01%，温度系数为 0.6 ppm/°C。为实现整个温度范围内的最佳性能，可以使用 Vishay 300144 或 VSR144 系列等电阻网络。所选电阻值较低（1 kΩ 和 2 kΩ），以便将系统噪声保持在较低水平。R1 和 C1 构成低通滤波器，截止频率大约为 10 Hz。该滤波器用于衰减基准电压源噪声。

线性度测量

下列数据进一步证明了图 1 所示电路的精密性能。图 2和图 3显示积分非线性和微分非线性与DAC码的函数关系。从图中可以明显看出，这两种特性分别位于±1 LSB和±1 LSB的规格范围内。

该电路的总非调整误差由各种直流误差共同组成，即INL误差、零电平误差和满量程误差。图 4所示为总非调整误差与DAC码的关系图。最大误差出现在DAC码为 0（零电平误差）和 1,048,575（满量程误差）处。这与预期相符，是由电阻对R2和R3、R4 和R5 的不匹配以及放大器A1、A2、B1 和B2 的失调误差（见图 1）引起的。

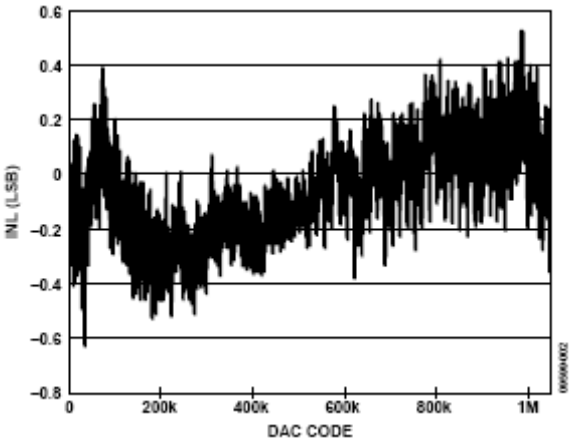


图 2. 积分非线性与DAC码的关系

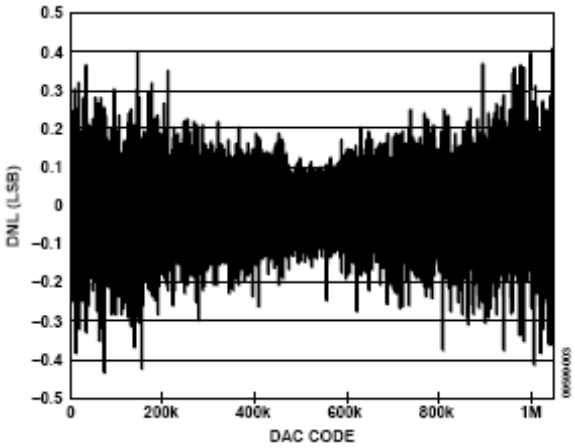


图 3. 微分非线性与 DAC 码的关系

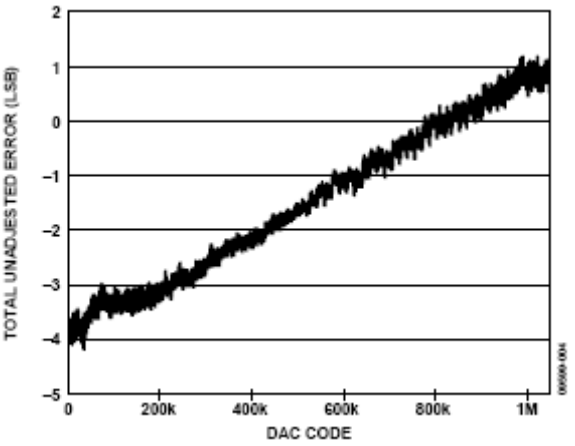


图 4. 总非调整误差与 DAC 码的关系

本例中，电阻对的额定不匹配最大值为 0.02%（典型值远低于此）。放大器失调误差为 75 μV（最大值）或满量程范围的 0.000375%，相对于电阻不匹配所导致的误差可忽略不计。因此，预期的满量程和零电平误差最大值约为 0.02%或 210 LSB。图 4显示实测满量程误差为 1 LSB，实测零电平误差为 4 LSB 或满量程范围的 0.0003%，表明所有器件的性能都明显优于其额定最大容差。

噪声测量

要实现高精度，电路输出端的峰峰值噪声必须维持在 1 LSB以下，对于 20 位分辨率和 20 V峰峰值电压范围则为 19.07 μV。图 5所示为 10 秒内在 0.1 Hz至 10 Hz带宽内测得的峰峰值噪声。三种条件下的峰峰值分别为 1.48 μV（中间电平输出）、4.66 μV（满量程输出）和 5.45 μV（零电平输出）。中间电平输出的噪声最低，此时噪声仅来自DAC内核。选择中间电平码时，DAC会衰减各基准电压路径的噪声贡献。

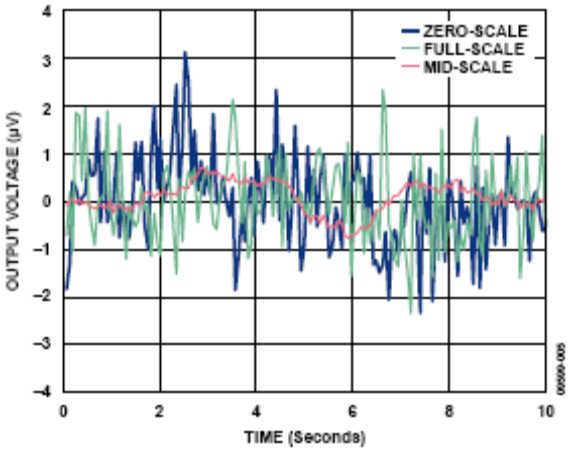


图 5. 电压噪声（0.1 Hz 至 10 Hz 带宽）

不过，实际应用中不会在 0.1 Hz处有高通截止频率来衰减 1/f 噪声，但会在其通带中包含低至DC的频率；因此，测得的峰峰值噪声更为实际，如图 6所示。本例中，电路输出端的噪声是 100 秒内测得的，测量充分涵盖低至 0.01Hz的频率。截止频率上限大约为 14 Hz并受限于测量设置。对于图 6所示的三种条件，对应峰峰值分别为 4.07 μV（中间电平输出）、11.85 μV（满量程输出）和 15.37 μV（零电平输出）。最差情况下的峰峰值 (15.37 μV)大致相当于 0.8 LSB。

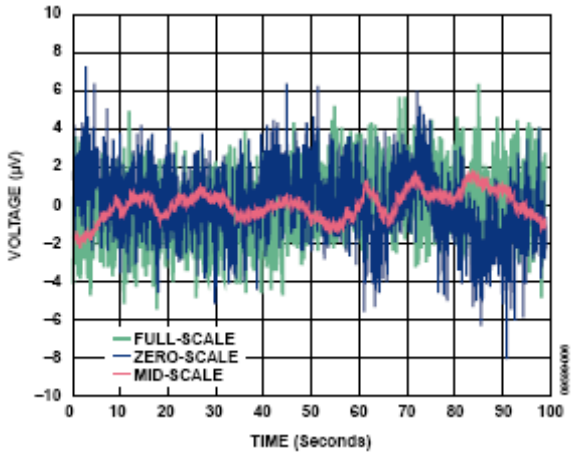


图 6. 100 秒内测得的电压噪声

随着测量时间变长，将包括较低频率，而峰峰值将变大。频率较低时，温度漂移和热电偶效应会变成误差源。通过选择 AD5791、AD8675 和 AD8676 等热系数较低的器件，并仔细考虑电路结构，可以将这些效应降至最低，请参阅“了解更多信息”部分中的链接文档。

常见变化

AD5791 支持各种不同的输出范围，从 0 V至+5 V、最高±10 V 以及该范围内的任意值。根据需要，图 1 所示的配置可以用来产生对称或非对称范围。基准电压分别加在V_{REFP}和V_{REFN}，输出缓冲器应按照AD5791 数据手册所述配置为单位增益，将AD5791 内部控制寄存器的RBUF位设置为逻辑 1。

AD5791 还提供增益为 2 的工作模式，可以从一个正基准电压产生对称的双极性输出范围，如 AD5791 数据手册所述，从而无需产生负基准电压。然而，这种模式会引起较大的满量程和零电平误差。将 AD5791 内部控制寄存器的 RBUF 位设为逻辑 0，便可选择这种模式。

电路评估与测试

图 1 所示电路在经过修改的AD5791 评估板上构建。有关 AD5791 评估板和测试方法的详细信息，参见评估板用户指南 UG-185。

进一步阅读

Egan, Maurice. "The 20-Bit DAC Is the Easiest Part of a 1-ppm-Accurate Precision Voltage Source," *Analog Dialogue*, Vol. 44, April 2010.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3 and 7.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5791 Data Sheet

AD5791 Evaluation Board

AD8676 Data Sheet

AD8675 Data Sheet

修订历史

3/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09599sc-0-3/11(0)

ANALOG DEVICES

www.analog.com

实验室电路

Circuit from the Lab™是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0192。

连接/参考器件	
AD2S1210	分辨率可变、10 位至 16 位 R/D 转换器，内置参考振荡器
AD8662	双通道、低噪声、精密、16 V CMOS 轨到轨输出运算放大器

用于AD2S1210 旋变数字参考信号输出的高电流驱动器

评估与设计支持

电路评估板

AD2S1210 评估板(EVAL-AD2S1210EDZ)

转换器评估与开发板(EVAL-CED1Z)

设计与集成文件

原理图、布局文件、材料清单

电路功能与优势

旋变数字转换器(RDC)广泛用于汽车和工业应用中，用来提供电机轴位置/速度反馈信息。

AD2S1210是一款完整的 10 位至 16 位分辨率RDC，片内集成可编程正弦波振荡器，为旋变器提供激励。由于工作环境恶劣，AD2S1210（C 级和 D 级）的额定温度范围为−40°C 至+125°C 的扩展工业温度范围。

图 1 所示的高电流驱动器放大AD2S1210 的参考振荡器输出并进行电平转换，从而优化与旋变器的接口。该驱动器是一个使用双通道、低噪声、精密运算放大器AD8662和分立互补发射极跟随器输出级的复合放大器。一个类似的驱动器级用于互补激励输出，从而提供一个全差分信号来驱动旋变器初级绕组。AD8662 提供 8 引脚窄体SOIC和 8 引脚MSOP两种封装，额定温度范围均为−40°C至+125°C的扩展工业温度范围。

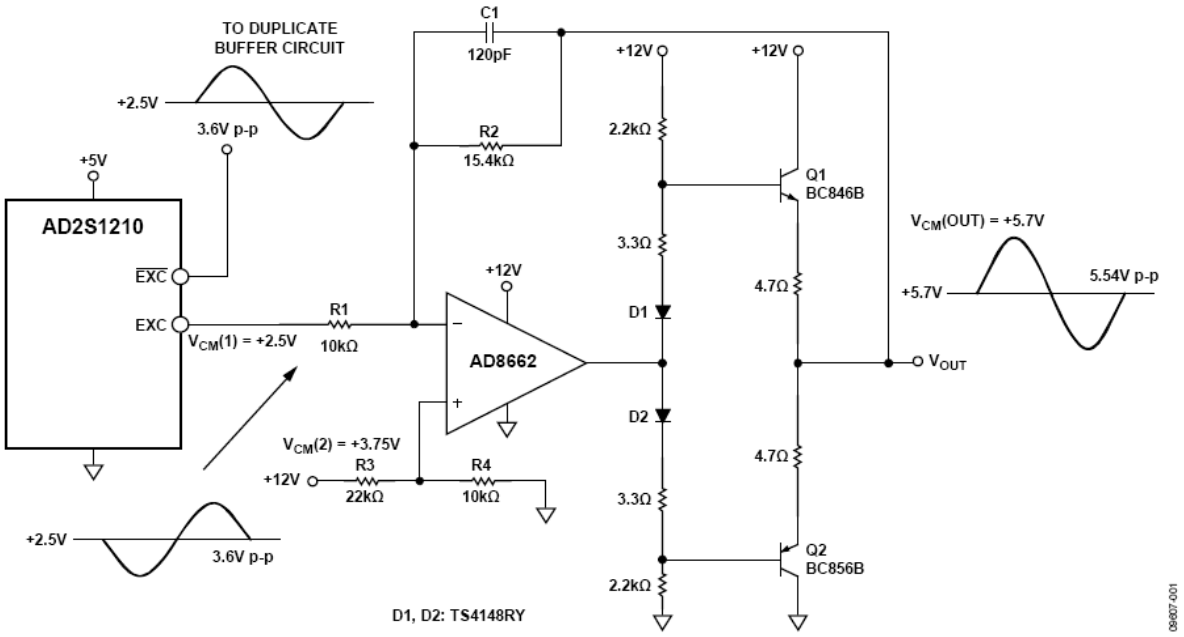


图 1. 用于 AD2S1210 RDC 参考信号输出的高电流缓冲器（原理示意图，未显示去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

RDC 与旋转传感器配合使用，以便检测电机轴的位置和转速。在这种应用中，旋变器利用正弦波参考信号进行激励。初级绕组上的旋变器激励参考信号被转换为两个正弦差分输出信号：正弦和余弦。正弦和余弦信号的幅度取决于实际的旋变器位置、旋变器转换比和激励信号幅度。

RDC 同步采样两个输入信号，以便向数字引擎（即所谓 Type II 跟踪环路）提供数字化数据。Type II 跟踪环路负责计算位置和速度。典型应用电路如图 2 所示。

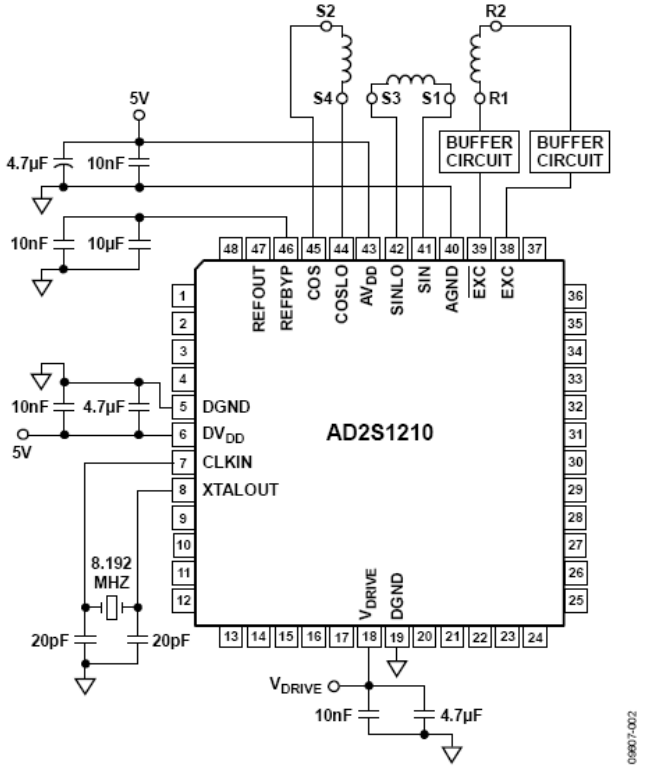


图 2. AD2S1210 RDC 典型应用电路

由于旋变器的输入信号要求，激励缓冲器必须提供高达 200 mA 的单端电流。图 1 所示的缓冲电路不仅提供电流驱动能力，而且提供 AD2S1210 激励输出信号的增益。本电路笔记说明性能要求及推荐的激励缓冲拓扑结构。典型旋变器的输入电阻在 100 Ω 至 200 Ω 之间，初级线圈应利用 7 V rms 的电压驱动。

该转换器支持 3.15 V p-p ±27%范围的输入信号。AD2S1210 的额定频率范围为 2 kHz 至 20 kHz。采用 Type II 跟踪环路跟踪输入信号，并将正弦和余弦输入端的信息转换为输入角度和速度所对应的数字量。该器件的额定最大跟踪速率为 3,125 rps。

在 16 位分辨率时，位置输出的精度误差最大值为±5.3 弧分。

电路描述

AD2S1210 采用 5 V 电源供电，输出缓冲电路要求 12 V 电源，以便向旋变器提供所需的差分信号幅度。

图 1 所示为 AD2S1210、AD8662 和相关电路的原理图，其中包括一个推挽输出级，它能够向旋变器提供所需的电源。本电路的优势之一是当不存在信号时，输出晶体管只需要少量静态电流。

AD2S1210 的激励输出通常在EXC和/$\overline{\text{EXC}}$输出端提供 3.6 V p-p正弦信号，这将产生一个 7.2 V p-p差分信号。

汽车旋变器的典型转换比为 0.286。因此，如果将一个单位增益缓冲器配合 AD2S1210 使用，则旋变器输出的幅度约为差分 2 V p-p。这种信号的幅度不足以满足 AD2S1210 的输入幅度要求。理想情况下，正弦和余弦输入应具有差分 3.15 V p-p 的幅度，因此缓冲器级应提供约 1.5 的增益。

图 1 所示激励缓冲器的增益通过电阻 R1 和 R2 设置。在电路测试期间，R1 和 R2 电阻的值分别为 10 kΩ 和 15.4 kΩ，对应的增益为 1.54。

电阻 R3 和 R4 设置放大器的共模电压 VCM(2) = +3.75 V。激励输出的共模电压 VCM(1) = +2.5 V（中间电源电压）。因此，缓冲器输出共模电压 VCM(OUT)约为+5.7 V（+12 V 电源的大约一半）。

2.2 kΩ 电阻为推挽电路输入端的二极管 D1、D2 提供偏置电流，并确立该侧的静态电流。D1 和 Q1 上的电压(VBE)应保持一致，D2 和 T2 上的电压(VBE)应保持一致。3.3 Ω 电阻和 4.7 Ω 电阻上的电压也应保持一致。

选择运算放大器 AD8662 是为了满足推挽输出级的驱动要求。旋变器和 RDC 转换器往往用于恶劣环境中，因此一般需要能够在扩展温度范围（−40°C 至+125°C）工作的器件。该运放应提供 2 MHz 以上的带宽，输入失调电压应小于 1 mV。注意不得在 0 V 附近向信号引入失真，因为该失真可能无法被旋变器本身滤除。确保无失真的方法是设置输出晶体管的偏置，使得过零时仍然有足够的电流来维持线性。

由于所选的拓扑结构可以采用单电源供电，因此针对缓冲器选择的运放也应当能够采用单供电轨供电。AD8662 采用+5 V 至 +16 V 的单电源供电，提供轨到轨输出，因而是理想的选择。

电容C1 与电阻R2 并联形成一个低通滤波器，用来滤除EXC和/$\overline{\text{EXC}}$输出上可能存在的任何噪声。应谨慎选择此滤波器的截止频率，确保滤波器所引起的载波相移不超过AD2S1210 的锁相范围。注意，电容C1 不是必需的，因为旋变器可以滤除 AD2S1210 激励输出中的高频成分。

应当注意，在电路验证过程中，旋变器的输出直接连接到 AD2S1210 输入。客户应用中经常会使用其它调整电阻和/或无源 RC 滤波器。在 AD2S1210 之前可以使用其它无源器件，但应注意不要超过数据手册规定的 AD2S1210 最大锁相范围。外部无源器件可能会导致通道间幅度不匹配误差，这会直接转化为位置误差。因此，信号路径中推荐使用至少 1%容差的电阻和 5%容差的电容。

图 3 所示为 70° 角时采集到的 12 位角度精度码直方图。图 4 所示为 16 位角度精度码直方图。图 5 所示为 100 rps 旋转速率和 16 位分辨率设置时的速度输出码直方图。

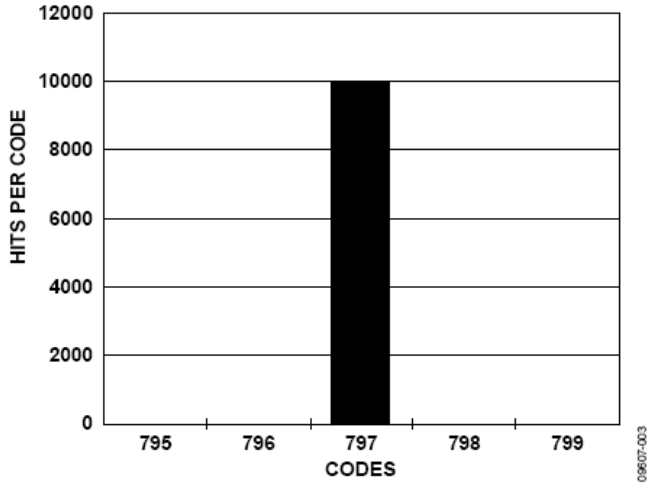


图 3. 12 位角度精度码直方图，70° 角，10,000 次采样

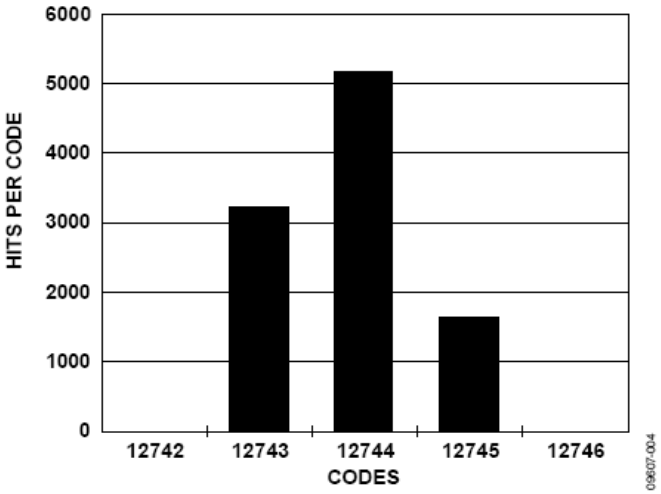


图 4. 16 位角度精度码直方图，70° 角，10,000 次采样

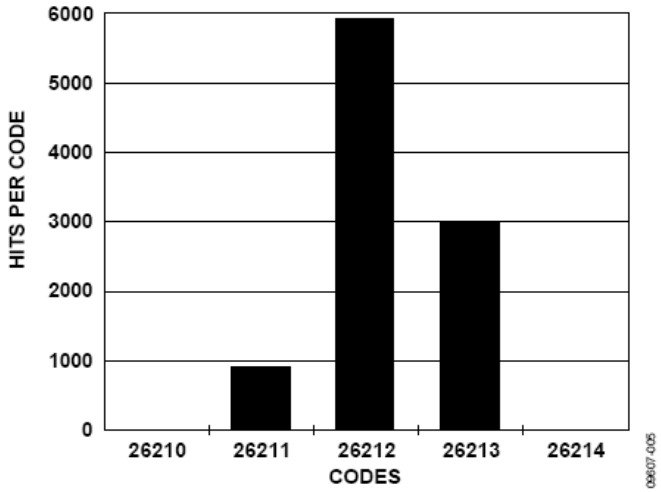


图 5. 16 位速度输出码直方图，100 rps，10,000 次采样

评估结果表明，AD2S1210 与所示的激励缓冲电路一起使用能够实现产品数据手册说明的模拟精度和速度精度。

根据应用和传感器的具体要求，可以更改 AD2S1210 和 AD8662 周围的器件值。例如，通过改变电阻值，用户可以调整偏置电压、幅度和缓冲电路输出端的最大驱动能力。

常见变化

图 1 所示的缓冲电路可以在不做任何修改的情况下与ADI公司的其它旋变数字转换器一起使用，例如AD2S1200和AD2S1205。为了改变输出幅度、驱动能力和失调电压，用户应适当调整无源器件。

如果系统需要其它运算放大器，可以考虑AD8664和AD8661，它们分别是AD8662 的四通道版本和单通道版本。

电路评估和测试

为了评估和测试AD2S1210 与本电路笔记所述的电路，我们开发了评估板EVAL-AD2S1210EDZ。详细原理图、材料清单和用户说明请参阅EVAL-AD2S1210EDZ评估板用户指南。

设备要求

为了测试和评估所述电路，需要评估板EVAL-AD2S1210EDZ、评估控制器板EVAL-CED1Z、旋变器和带USB接口的PC（Windows™ 2000™或Windows™ XP™）。某些情况下可以用旋变器自整角机标准代替旋变器，以便仿真实际传感器的功能。North Atlantic Model 5300是一款合适的旋变器仿真器。

开始使用

EVAL-AD2S1210EDZ 评估板用户指南 说明了EVAL-AD2S1210 板和EVAL-CED1Z板的软件安装程序。EVAL-CED1Z板的详细运作信息请参阅EVAL-CED1Z转换器评估与开发平台和EVAL-CED1Z技术文档。

设置与测试

关于AD2S1210 测试的详细信息请参阅EVAL-AD2S1210EDZ评估板用户指南。

进一步阅读

CN0192 Design Support Package:
http://www.analog.com/CN0192-DesignSupport

Zumbahlen, Hank. *Linear Circuit Design Handbook*, Chapters 3 and 6

Thomas, Mark. *Dynamic Characteristics of Tracking Converters*, Application Note AN-264, Analog Devices

Gasking, John. *Resolver-to-Digital Conversion*, Application Note AN-263, Analog Devices

Shi-halung Fu, Dennis. *Digital Resolver Integration*, Application Note AN-234, Analog Devices

MT-030 Tutorial, *Resolver-to-Digital Converters*, Analog Devices

数据手册和评估板

AD2S1210 Data Sheet

AD8662 Data Sheet

EVAL-AD2S1210EDZ Evaluation Board User Guide

EVAL-AD2S1210 Evaluation Board Software

EVAL-CED1Z Converter Evaluation and Development Platform

EVAL-CED1Z Technical Documentation

修订历史

3/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09607-0-3/10(0)

实验室电路

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/CN0193 。

连接/参考器件	
AD5504	四通道 12 位 30V/60VDAC
ADP1613	650 kHz /1.3 MHz 升压 PWM DC-DC 开关转换器

采用低压（3 V）电源供电的高压（30 V）DAC 产生用于天线和滤波器的调谐信号

评估和设计支持

电路评估板

CN-0193 电路评估板

AD5504 评估板 (EVAL-AD5504EBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 中所示电路可产生高压信号，用于控制 BST（钛酸钡锶）电容的电容量。只需向正确的端子施加 0 V 与 30 V 的电压，便可改变 BST 电容量。这样，电介质厚度改变，因此电容量改变。BST 常用于调谐天线阵列和可调滤波器。尤其对于这些调谐应用具有明显优势，例如，补偿组件容差误差、精密调谐滤波器截止频率或者针对可调天线进行网络阻抗匹配。

此类应用需要一个方便、紧凑、低成本的电路来产生高压电源，仅为了该功能添加独立电源通常并不实用。图 1 中的电路采用ADP1613升压转换器和AD5504 30 V/60 V DAC便满足了上述要求。升压调节器电路的总电路板面积仅为 43 mm^2。ADP1613提供 8 引脚MSOP封装，AD5504 提供 16 引脚TSSOP封装。升压电路也可用于 LED 驱动器应用，以及在光学通信系统中提供接收机偏置电压。

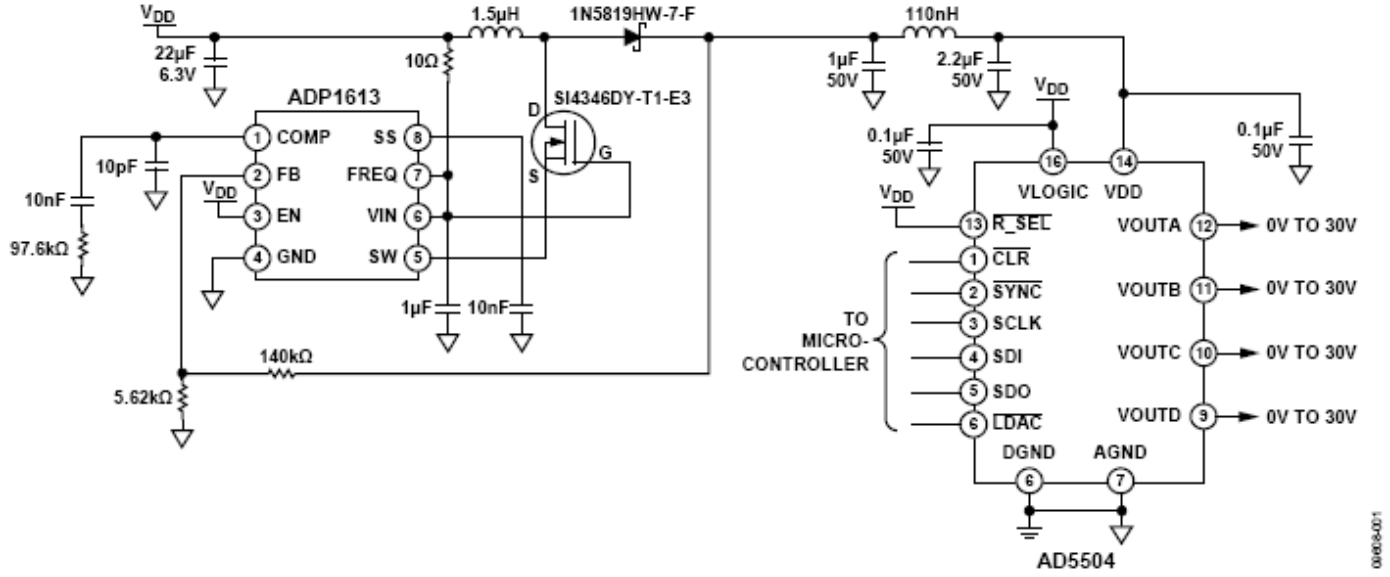


图 1.升压电源和高压 DAC 为 BST 电容提供调谐信号（简化示意图：未显示所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

该电路可以用 3 V (V_{DD})电源，BST电容需要超过 20 V的电压以实现完全控制。两个主电路模块是ADP1613 升压开关转换器和AD5504 高压DAC。电路图如图 1 所示。

ADP1613 是一款升压 DC-DC 开关转换器，集成了功率开关，能够提供高达 20 V 的输出。使用其他外部组件后可实现更高的输出电压。ADP1613 具有可调软启动功能，可防止器件使能时产生浪涌电流。引脚可选的开关频率和 PWM 电流模式架构能提供简便的噪声滤波和出色的瞬态响应。围绕 ADP1613 连接的组件可从 3 V 输入产生 32 V 输出。

ADIsimPower™设计工具为设计人员提供了一种根据输入和输出要求决定适当组件的简单方法。图 1 所示的ADP1613 电路设计使用ADIsimPower的“最低成本”选项，采用 3 V输入电压、32 V输出电压和 40 mA负载电流。该设计可从www.analog.com/CN0193-PowerDesign下载。

ADIsimPower 设计文件包含物料清单、详细原理图、波特图、效率曲线图、瞬态响应以及建议电路板布局。

ADP1613 的 32 V输出用作AD5504 的电源。AD5504 是一款四通道、12 位DAC，能够提供最高 60 V的输出电压。AD5504 的满量程输出由$\overline{\text{R_SEL}}$引脚状态决定。该应用中，$\overline{\text{R_SEL}}$连接至V_{DD}，因此选择 30 V的满量程输出。AD5504 由兼容 3 V逻辑的串行接口控制。通过串行接口写入适当的DAC寄存器，便可改变DAC输出。发送脉冲将负载DAC ($\overline{\text{LDAC}}$)引脚拉低，可同时更新多个DAC，从而可同时改变全部四个BST电容。

使用图 1 所示的电路，可产生最高 30 V的DAC输出电压。输出电压用于设置BST电容的偏置电压，进而调节天线响应。图2显示用作可调匹配网络的BST电容等效电路，图 3显示BST电容与偏置电压和所产生天线响应的传递函数关系。有关BST电容的更多信息，请访问：www.agilerf.com。

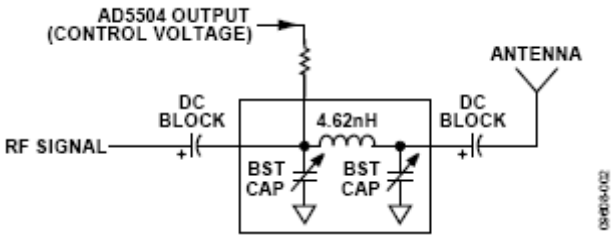


图 2. BST 电容等效电路

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。包含本电路的印刷电路板(PCB)应将模拟部分与数字部分分离。如果该电路所在系统中有其它器件要求AGND至DGND连接，则只能在一个点上进行连接。该接地点应尽可能靠近AD5504。本电路应该采用具有较大面积接地层和电源层的多层PCB。有关布局和接地的更多讨论，请参考教程MT-031。

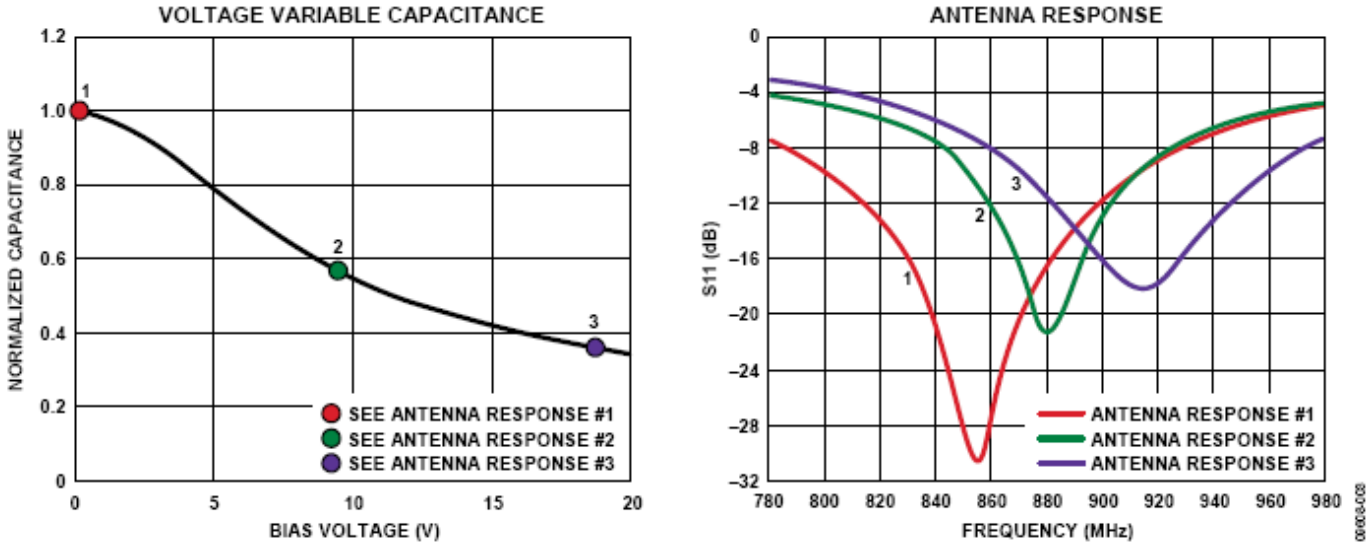


图 3. 偏置电压与 BST 电容和所产生天线响应的关系

AD5504 的电源应使用 10 µF和 0.1 µF电容进行旁路。这些电容应尽可能靠近该器件，0.1 µF电容最好正对着该器件。10 µF电容应为钽珠型或陶瓷型电容。0.1 µF电容必须具有低等效串联电阻(ESR)和低等效串联电感(ESL)，普通陶瓷型电容通常具有这些特性。针对内部逻辑开关引起的瞬态电流所导致的高频，该 0.1 µF电容可提供低阻抗接地路径。有关正确去耦技术的更多信息，请参考教程MT-101。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

ADIsimPower设计文件提供了电路ADP1613 部分的建议布局。该文件可从www.analog.com/CN0193-PowerDesign下载。有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0193-DesignSupport。

常见变化

根据系统要求，可以使用其它升压调节器代替。详细信息请参考ADIsimPower™设计工具。

AD5501是AD5504 的单通道版本。

电路评估和测试

图 1 的电路通过对 VDD 施加 3 V 电源进行测试。这将为 AD5504 提供 32 V 电源(可在引脚 14 上测量)，同时为 AD5504 提供 VLOGIC 电源。微控制器、DSP 或 FPGA 用于给 AD5504 提供适当的数字接口信号。

正常工作时，$\overline{\text{CLR}}$应为高电平。$\overline{\text{SYNC}}$、SCLK和SDATA应按照AD5504 数据手册所述进行操作，以向AD5504 的各个寄存器写入数据。向$\overline{\text{LDAC}}$为低电平的DAC寄存器写入数据时，相应输出会立即更新。向$\overline{\text{LDAC}}$为高电平的DAC寄存器写入数据时，DAC输出将保持其当前值，直至发送脉冲将$\overline{\text{LDAC}}$拉低。

进一步阅读

CN0193 Design Support Package:
http://www.analog.com/CN0193-DesignSupport
ADIsimPower Design File for CN0193:
http://www.analog.com/CN0193-PowerDesign
Kavanagh, Ken. "Boost Supply and High-Voltage DAC Provide Tuning Signal for Antennas and Filters," *Analog Dialogue*, 44-12 Back Burner, December 2010.
BST Capacitors: www.agilerf.com
ADIsimPower™ Design Tool, Analog Devices.
MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5504 Data Sheet
ADP1613 Data Sheet
AD5504 Evaluation Board
ADP1613 Evaluation Board

修订历史

1/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09608-0-1/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0194。

连接/参考器件	
AD7685	16位、250 kSPS PulSAR® ADC
ADuM1402	四通道数字隔离器
ADR391	2.5 V、微功耗、低噪声、精密基准电压源，内置关断功能
AD8615	精密、20 MHz、CMOS轨到轨输入/输出运算放大器

电流隔离、双通道、16位、同步采样、菊花链连接的数据采集系统

评估和设计支持

电路评估板

CN-0194电路评估板 (EVAL-CN0194-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路为高速、高精度、同步采样模数转换应用提供电流隔离，如图1所示。16位PulSAR ADC AD7685是一款多功能器件，支持通过菊花链监控多个通道。基于运算放大器AD8615的输入电路对±10 V工业信号进行电平转换、衰减和缓冲，以满足ADC的输入要求。这个灵活的电路包括一

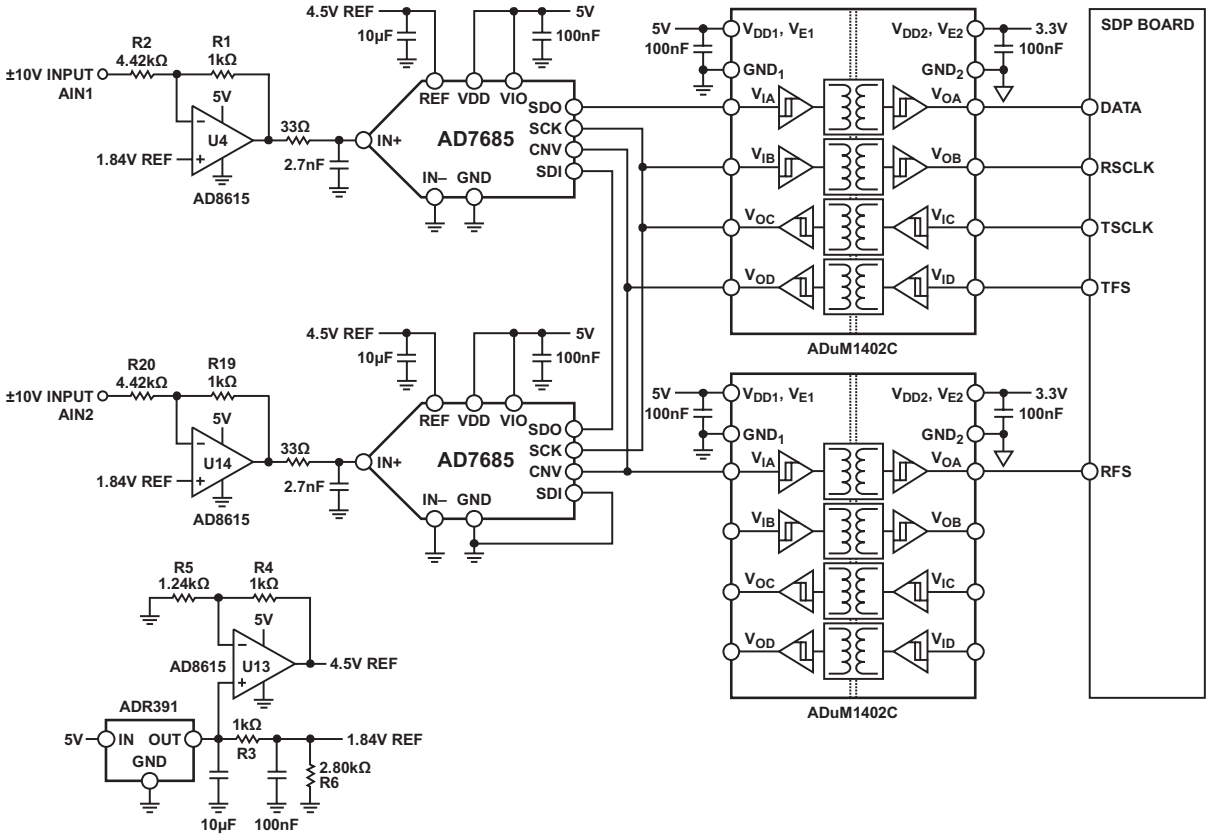


图1. 电流隔离的双通道、同步采样、16位、含菊花链连接的模数转换系统（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

个精密基准电压源ADR391和两个四通道数字隔离器ADuM1402，以便为常见的工业数据采集应用提供紧凑且具成本效益的解决方案。

电路描述

AD7685是一款16位、电荷再分配、逐次逼近型(SAR)模数转换器(ADC)，采用2.3 V至5.5 V单电源(VDD)供电。它内置一个低功耗、高速、16位无失码、无流水线延迟的采样ADC、一个内部转换时钟和一个多功能串行接口端口，还集成了一个低噪声、宽带宽、短孔径延迟的采样保持电路。在CNV上升沿，它对IN+与IN-之间的模拟输入电压差进行采样，范围从0 V至VREF。基准电压VREF由外部提供，范围从0.5 V至VDD。图1所示电路采用4.5 V基准电压。

AD7685的功耗与采样速率成线性比例关系。VDD = 5 V且采样速率为250 kSPS时，最大功耗为15 mW。AD7685采用10引脚MSOP封装或10引脚QFN(LFCSP)封装，工作温度范围为-40°C至+85°C。SPI兼容串行接口还能够利用SDI输入，将几个ADC以菊花链形式连结到单条三线式总线上，或提供一个可选的繁忙(BUSY)指示功能。它采用独立的VIO电源引脚，与1.8V、2.5V、3V或5V逻辑兼容。

完整的模拟信号链采用5 V单电源供电。低压差2.5 V基准电压源ADR391和U13轨到轨CMOS运算放大器AD8615，产生ADC所用的4.5 V基准电压。4.5 V基准电压在U13的输出端提供0.5 V裕量，因此，在5 V电源的标称变化范围内，运算放大器始终保持在线性区域内工作。ADR391 2.5 V输出由U13的噪声增益(1 + R4/R5)放大。对于所选的R4和R5值，噪声增益为1.8，因此基准电压为1.8 × 2.5 V = 4.5 V。

U4和U14运算放大器AD8615提供0.225的信号增益（由R1与R2和R19与R20的比值设置），将20 V p-p的输入信号幅度降至ADC输入端的4.5 V p-p。对于0 V输入，U4和U14的输出端需要2.25 V偏移，这就要求U4和U14同相输入端的共模电压为1.84 V，该电压由电阻分压器R3-R6产生。

U4和U14输出端的R-C网络（33 Ω、2.7 nF）形成一个带宽为1.8 MHz的单极点噪声滤波器。

AD8615是一款CMOS轨到轨输入和输出、单电源放大器，具有极低失调电压、宽信号带宽以及低输入电压和电流噪声等特性。该器件采用DigiTrim®专利调整技术，无需激光调整便可达到出色的精度。AD8615采用2.7 V至5 V单电源供电。

20 MHz以上的带宽、低失调、低噪声和低输入偏置电流特性的结合，使该放大器适合各种应用。滤波器、积分器、光电二极管放大器和高阻抗传感器等器件均可受益于这些特性组合。宽带宽和低失真特性则有益于交流应用。在DigiTrim系列中，AD8615提供最高的输出驱动能力，是音频线路驱动器和其它低阻抗应用的理想选择。

该器件的具体应用包括：便携式和低功耗仪器仪表、便携式设备的音频放大、便携式电话耳机、条形码扫描器以及多极点滤波器。它还具有轨到轨输入与输出摆幅能力，因而设计人员可以在单电源系统中缓冲CMOS ADC、DAC、ASIC及其它宽输出摆幅器件。

ADR391是一款微功耗、低压差基准电压源，可利用仅比输出电压高出300 mV的电源提供稳定的输出电压。先进的设计无需外部电容，可进一步节省电路板空间、降低成本。ADR391精密基准电压源具有低功耗、小尺寸和易于使用的特点，非常适合电池供电应用。该器件利用ADI公司的温度漂移曲率校正专利技术，可在TSOT封装中实现9 ppm/°C的低温漂特性。

ADuM1402是一款采用ADI公司*i*Coupler®技术的四通道数字隔离器。该隔离器件将高速CMOS与单芯片空芯变压器技术融为一体，具有优于光耦合器等替代器件的出色性能特征。

*i*Coupler器件不用LED和光电二极管，因而不存在一般与光耦合器相关的设计困难。简单的*i*Coupler数字接口和稳定的性能特征，可消除光耦合器通常具有的电流传输比不确定、非线性传递函数以及温度和使用寿命影响等问题。

这些*i*Coupler产品不需要外部驱动器和其它分立器件。此外，在信号数据速率相当的情况下，*i*Coupler器件的功耗只有光耦合器的1/10至1/6。

ADuM1402隔离器提供四个独立的隔离通道，支持2/2方向和最高达90 Mbps（C级）的多种数据速率（请参考数据手册“订购指南”部分）。所有型号均可采用2.7 V至5.5 V电源电压工作，与低压系统兼容，并且能够跨越隔离栅实现电压转换功能。此外，ADuM1402具有低脉冲宽度失真（小于2 ns）和严格的通道间匹配（小于2 ns）特性。与其它光耦合器不同，ADuM1402隔离器具有已取得专利的刷新特性，可确保不存在输入逻辑转换时及缺少一个电源条件下的直流正确性。

图1显示AD7685如何通过菊花链连接起来，以减少需要隔离的信号数量。注意，RSCLK和RFS分别是AD7685串行时钟(SCK)和串行帧同步(CNV)的回读结果，这些回读信号相对于DATA信号的偏斜必须非常短。该偏斜为数字隔离器的通道间匹配传播延迟(t_{PSKCD})，对于ADuM1402C小于2 ns。因此，串行接口能够以数字隔离器的最大速度工作（ADuM1402C为90 Mbps），对应于90 MHz的最大串行时钟频率。如果延迟过长，它可能要受到数字隔离器传播延迟级联的限制。本电路中，对于250 kSPS的采样频率，TSCLK频率为30 MHz。

将两个相位相差90°的±10 V信号施加于EVAL-CN0194-SDPZ板的两个通道（AIN1和AIN2），利用随附的评估软件获得转换结果，如图2所示。使用随附的评估软件还可以查看FFT数据（图3），以及固定直流电平时的代码直方图（图4）。

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见指南MT-031、MT-101和*高速印刷电路板布局实用指南*一文。）

有关本电路笔记的完整设计支持包，请参阅 www.analog.com/CN0194-DesignSupport。

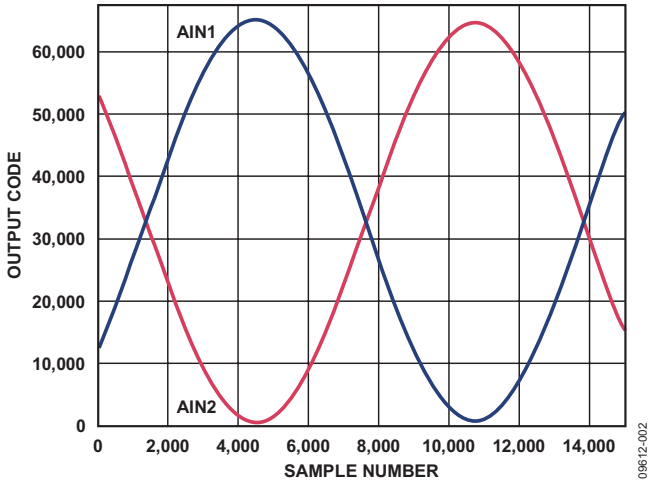


图2. 两个相位相差90°的独立±10V输入信号(AIN1、AIN2)的15,000个样本，施加于EVAL-CN0194-SDPZ板（菊花链模式）的AIN1和AIN2，采样速率250 kSPS

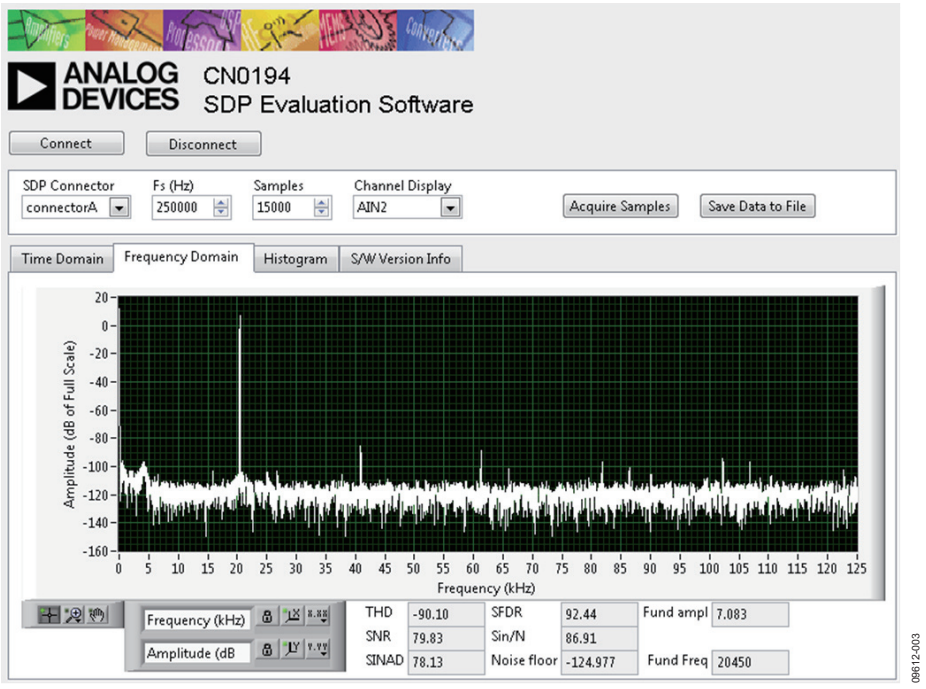


图3. Kaiser窗口（参数 = 20）、20 kHz输入、250 kSPS采样速率下的FFT

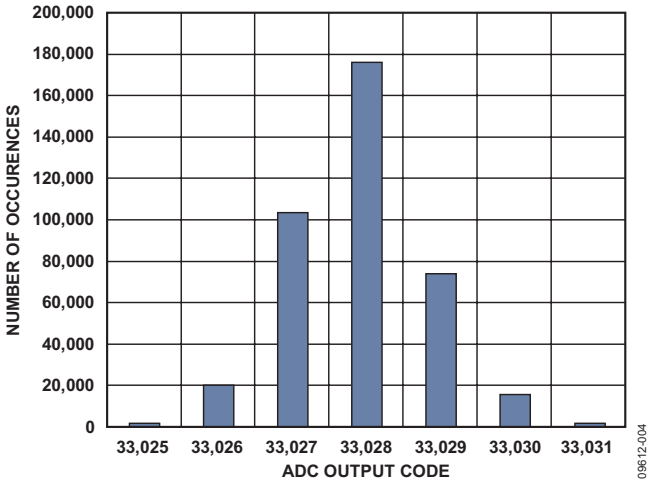


图4. 一个直流输入的直方图（码中心，390,000个样本）

常见变化

PulSAR系列的其它引脚兼容16位ADC提供更高的采样速率：AD7686 (500 kSPS)、AD7980 (1 MSPS)和AD7983 (1.33 MSPS)。

如果需要18位分辨率，下列器件也是PulSAR系列的引脚兼容产品：AD7691 (250 kSPS)、AD7690 (500 kSPS)、AD7982 (1 MSPS)和AD7984 (1.33 MSPS)。

运算放大器AD8615还提供双通道(AD8616)和四通道(AD8618)版本。其它可用的驱动运算放大器包括ADA4841-1（单通道）、ADA4841-2（双通道）和ADA4941-1（双通道差分）。

电路评估与测试

本电路使用EVAL-CN0194-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0194-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN0194评估软件一起使用，可从EVAL-CN0194-SDPZ电路板获取数据。

设备要求

- 带USB端口和Windows® XP、Windows Vista（32位）或Windows 7（32位）PC
- EVAL-CN0194-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- CN-0194评估软件
- 电源：+6 V或+6 V壁式电源适配器
- 低失真信号源，如Audio Precision System Two 2322等

开始使用

将CN0194评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见PDF文件“EVAL-CN0194-SDPZ-SCH”。此文件位于CN0194设计支持包中。

设置

EVAL-CN0194-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个+6 V电源连接到板上标有“+6V CFTL”和“+6 V SDP”的引脚。如果有+6 V壁式电源适配器，可以将它连接到板上的管式插孔连接器，代替+6 V电源。SDP板附带的USB电缆连接到PC上的USB端口。注：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为连接到EVAL-CN0194-SDPZ电路板的+6 V电源（或壁式电源适配器）通电。启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。如果设备管理器中列出了Analog Devices System Development Platform驱动器，软件将能与SDP板通信。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0194-SDPZ板的串行数据。

本电路笔记中的数据是利用Audio Precision System Two 2322信号源和GlobTek电源产生，信号源的频率设置如图中所示。

有关SDP板的信息，请访问：www.analog.com/zh/SDP。

进一步阅读

CN-0194 Design Support Package:
www.analog.com/CN0194-DesignSupport

SDP User Guide

Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout," *Analog Dialogue*. 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0194 Circuit Evaluation Board (EVAL-CN0194-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7685 Data Sheet

AD7685 Evaluation Board

ADuM1402 Data Sheet

AD8615 Data Sheet

ADR391 Data Sheet

修订历史

9/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09612sc-0-10/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0196。

连接/参考器件	
ADuM7234	隔离式精密半桥4 A驱动器
ADG787	2.5 Ω、CMOS、低功耗、双通道2:1开关
ADuC7061	基于ARM7的微控制器，内置双通道24位Σ-Δ型ADC
ADuM3100	数字隔离器
ADP1720	50 mA线性调节器
ADCMP350	内置0.6 V基准电压源的比较器

使用隔离式半桥驱动器的H电桥驱动电路

评估和设计支持

电路评估板

CN-0196电路评估板(EVAL-CN0196-EB1Z)
ADuC7061迷你套件(EVAL-ADuC7061MKZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路是一个由高功率开关MOSFET组成的H电桥，MOSFET受低压逻辑信号控制，如图1所示。该电路为逻辑信号和高功率电桥提供了一个方便的接口。H电桥的高端和低端均使用低成本N沟道功率MOSFET。该电路还在控制侧与电源侧之间提供电流隔离。本电路可以用于电机控制、带嵌入式控制接口的电源转换、照明、音频放大器和不间断电源(UPS)等应用中。

现代微处理器和微控制器一般为低功耗型，采用低电源电压工作。2.5 V CMOS逻辑输出的源电流和吸电流在μA到mA范围。为了驱动一个12 V切换、4 A峰值电流的H电桥，必须精心选择接口和电平转换器件，特别是要求低抖动时。

ADG787是一款低压CMOS器件，内置两个独立可选的单刀双掷(SPDT)开关。采用5 V直流电源时，有效的高电平输入逻辑电压可以低至2 V。因此，ADG787能够提供驱动半桥驱动器ADuM7234所需的2.5 V控制信号到5 V逻辑电平的转换。

ADuM7234是一款隔离式半桥栅极驱动器，采用ADI公司iCoupler®技术，提供独立且隔离的高端和低端输出，因而可以专门在H电桥中使用N沟道MOSFET。使用N沟道MOSFET有多种好处：N沟道MOSFET的导通电阻通常仅为P沟道MOSFET的1/3，最大电流更高；切换速度更快，功耗得以降低；上升时间与下降时间是对称的。

ADuM7234的4 A峰值驱动电流确保功率MOSFET可以高速接通和断开，使得H电桥级的功耗最小。本电路中，H电桥的最大驱动电流可以高达85 A，它受最大容许的MOSFET电流限制。

ADuC7061是一款低功耗、基于ARM7的精密模拟微控制器，集成脉宽调制(PWM)控制器，其输出经过适当的电平转换和调理后，可以用来驱动H电桥。

电路描述

2.5 V PWM控制信号电平转换为5 V

EVAL-ADuC7061MKZ提供2.5 V逻辑电平PWM信号，但ADuM7234在5 V电源下的最小逻辑高电平输入阈值为3.5 V。由于存在这种不兼容性，因此使用ADG787开关作为中间电平转换器。ADG787的最小输入逻辑高电平控制电压为2 V，与ADuC7061的2.5 V逻辑兼容。ADG787的输出在0 V与5 V之间切换，足以驱动3.5 V阈值的ADuM7234输入端。评估板提供两个跳线，便于配置控制PWM信号的极性。

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

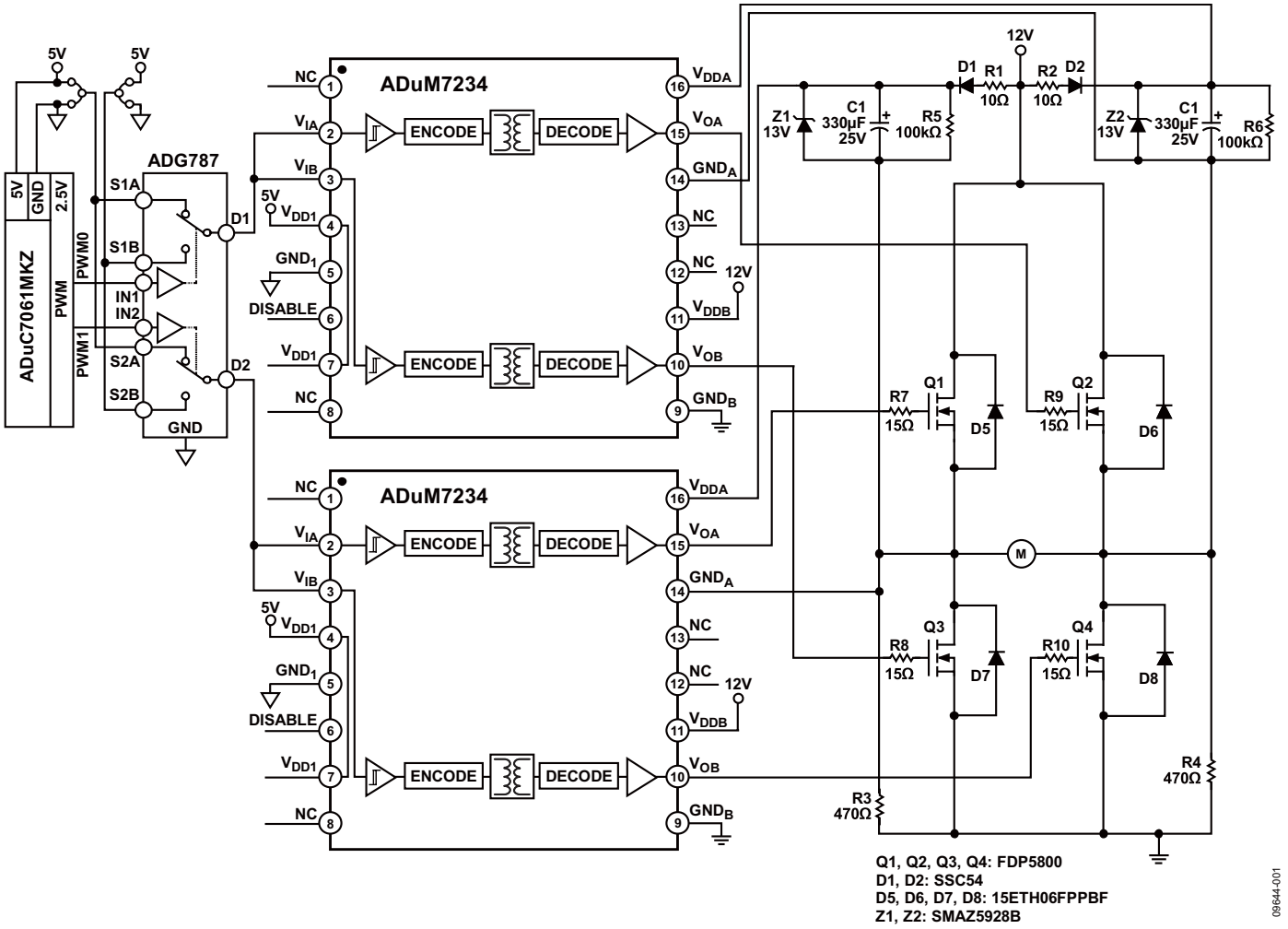


图1. 使用ADuM7234隔离式半桥驱动器的H电桥（原理示意图：未显示去耦和所有连接）

H电桥简介

图1所示的H电桥具有4个开关元件（Q1、Q2、Q3、Q4）。这些开关成对导通，左上侧(Q1)和右下侧(Q4)为一对，左下侧(Q3)和右上侧(Q2)为一对。注意，电桥同一侧的开关绝不会同时导通。开关可以利用MOSFET或IGBT（绝缘栅极双极性晶体管）实现，使用脉宽调制(PWM)信号或控制器的其它控制信号接通和断开开关，从而改变负载电压的极性。

低端MOSFET（Q3、Q4）的源极接地，因此其栅极驱动信号也以地为参考。另一方面，高端MOSFET（Q1、Q2）的源极电压会随着MOSFET对的接通和断开而切换，因此，最佳栅极驱动信号应参考或“自举”到该浮空电压。

ADuM7234的栅极驱动信号支持在各输入与各输出之间实现真正的电流隔离。相对于输入，各路输出的工作电压最高可达±350 V_{PEAK}，因而支持低端切换至负电压。因此，ADuM7234可以在很宽的正或负切换电压范围内，可靠地控制各种MOSFET配置的开关特性。为了确保安全和简化测试，选择12 V直流电源作为本设计的电源。

自举栅极驱动电路

高端和低端的栅极驱动器电源是不同的。低端栅极驱动电压以地为参考，因此它直接产生自以地为参考的直流电源。然而，高端是悬空的，因此需要使用自举驱动电路，其工作原理如下所述。

观察图1所示H桥电路的左侧，自举驱动电路利用电容C1、电阻R1和R3、二极管D1实现。上电后，PWM不会立即发生，所有MOSFET都处于高阻态，直到所有直流电压完成建立。在此期间，电容C1由直流电源通过路径R1、D1、C1和R3充电。充电后的电容C1提供高端栅极驱动电压。C1充电的时间常数为τ = (R1 + R3) C1。

当MOSFET在PWM信号的控制下切换时，低端开关Q3接通，高端开关Q1断开。高端的GNDA下拉至地，电容C1充电。当Q1接通时，Q3断开，GNDA上拉至直流电源电压。二极管D1反向偏置，C1电压将ADuM7234的VDDA电压驱动到约24 V。因此，电容C1在ADuM7234的VDDA和GNDA引脚之间保持约12 V的电压。这样，高端MOSFET Q1的栅极驱动电压始终参考Q1的悬空源极电压。

高端MOSFET源极上的电压尖峰

当Q1和Q4接通时，负载电流从Q1经过负载流到Q4和地。当Q1和Q4断开时，电流仍然沿同一方向流动，经过续流二极管D6和D7，在Q1的源极上产生负电压尖峰。这可能会损害某些采用其它拓扑结构的栅极驱动器，但对ADuM7234无影响，ADuM7234支持低端切换到负电压。

自举电容（C1、C2）

每次低端驱动器接通时，自举电容就会充电，但它仅在高端开关接通时才放电。因此，选择自举电容值时需要考虑的第一个参数，就是高端开关接通并且电容用作栅极驱动器ADuM7234的高端直流电源时的最大容许压降。当高端开关接通时，ADuM7234的直流电源电流典型值为22 mA。假设高端开关的导通时间为10 ms（50 Hz、50%占空比），使用公式C = I × ΔT/ΔV，如果容许的压降ΔV = 1 V，I = 22 mA，ΔT = 10 ms，则电容应大于220 μF。本设计选择330 μF的容值。电路断电后，电阻R5将自举电容放电；当电路切换时，R5不起作用。

自举限流电阻（R1、R2）

对自举电容充电时，串联电阻R1起到限流作用。如果R1过高，来自ADuM7234高端驱动电源的直流静态电流会在R1上引起过大的压降，ADuM7234可能会欠压闭锁。ADuM7234的最大直流电源电流I_{MAX} = 30 mA。如果该电流引起的R1压降以V_{DROP} = 1 V为限，则R1应小于V_{DROP}/I_{MAX}，或33 Ω。因此，本设计选择10 Ω的电阻作为自举电阻。

自举启动电阻（R3、R4）

电阻R3启动自举电路。上电之后，直流电压不会立即建立起来，MOSFET处于断开状态。在这些条件下，C1通过路径R1、R3、D1、V_S充电，其过程如下式所述：

$$v_C(t) = (V_S - V_D)(1 - e^{-t/\tau}), \quad (1)$$

其中，$v_C(t)$为电容电压，V_S为电源电压，V_D为二极管压降，τ为时间常数，τ = (R1 + R3) C1。电路值如下：R1 = 10 Ω，C1 = 330 μF，V_D = 0.5 V，V_S = 12 V。由以上方程式可知，当R3 = 470 Ω时，电容充电到最终值的67%需要一个时间常数的时间(158 ms)。电阻值越大，则电容的充电时间越长。然而，当高端MOSFET Q1接通时，电阻R1上将有12 V电压，因此，如果电阻值过低，它可能会消耗相当大的功率。对于R3 = 470 Ω，12 V时该电阻的功耗为306 mW。

自举电容的过压保护（Z1、Z2）

如上所述，对于感性负载，当高端MOSFET断开时，电流会流经续流二极管。由于电感和寄生电容之间的谐振，自举电容的充电能量可能高于ADuM7234消耗的能量，电容上的电压可能上升到过压状态。13 V齐纳二极管对电容上的电压进行箝位，从而避免过压状况。

栅极驱动电阻（R7、R8、R9、R10）

栅极电阻（R7、R8、R9、R10）根据所需的开关时间t_{SW}选择。开关时间是指将C_{gd}、C_{gs}和开关MOSFET充电到要求的电荷Q_{gd}和Q_{gs}所需的时间。

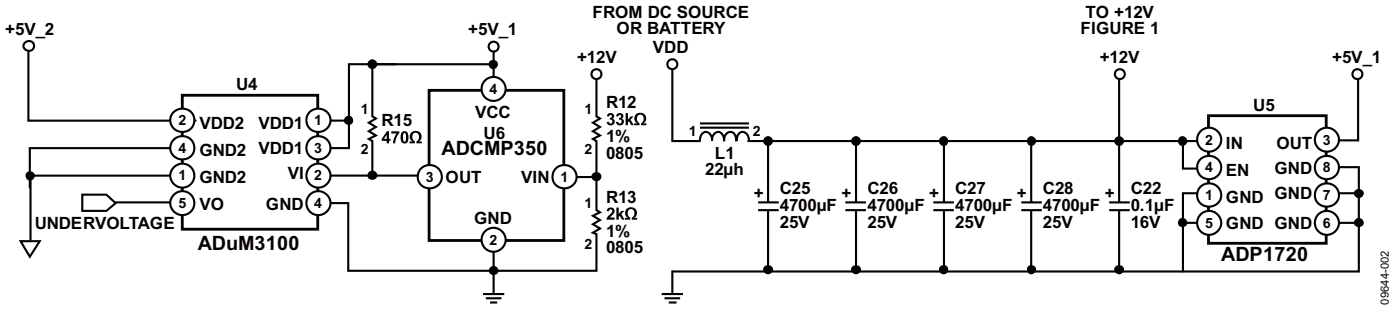


图2. ADuM7234的电源轨滤波和欠压锁闭保护

描述栅极驱动电流I_g的方程式如下：

$$I_g = \frac{Q_{gd} + Q_{gs}}{t_{SW}} = \frac{V_{DD} - V_{gs(th)}}{R_g + R_{DRV}} \quad (2)$$

其中，V_{DD}为电源电压，R_{DRV}为栅极驱动器ADuM7234的等效电阻，$V_{gs(th)}$为阈值电压，R_g为外部栅极驱动电阻，Q_{gd}和Q_{gs}为要求的MOSFET电荷，t_{SW}为要求的开关时间。

ADuM7234栅极驱动器的等效电阻通过下式计算：

$$R_{DRV} = \frac{V_{DDA}}{I_{OA(SC)}} \quad (3)$$

根据ADuM7234数据手册，对于V_{DDA} = 15 V且输出短路脉冲电流$I_{OA(SC)}$ = 4 A，通过方程式3计算可知，R_{DRV}约为4 Ω。

根据FDP5800 MOSFET数据手册，Q_{gd} = 18 nC，Q_{gs} = 23 nC，$V_{gs(th)}$ = 1 V。

如果要求的开关时间t_{SW}为100 ns，则通过方程式2求解R_g可知，R_g约为22 Ω。实际设计选择15 Ω电阻以提供一定的裕量。

电源轨滤波和欠压保护

由于峰值负载电流很高，因此必须对直流电源电压(VDD)进行适当的滤波，以防ADuM7234进入欠压闭锁状态，同时防止电源可能受到损害。所选的滤波器由4个并联4700 µF、25 V电容与一个22 µH功率电感串联而成，如图2所示。100 kHz时，电容的额定最大均方根纹波电流为3.68 A。由于4个电容并联，因此允许的最大均方根纹波为14.72 A。所以，$I_{PEAK} = 2\sqrt{2} \times I_{RMS}$ = 41.63 A。

经过滤波的+12 V电压还驱动图1所示的电路。

当电源电压低于10 V时，图2所示电路便会禁用ADuM7234的输入端，从而防止ADuM7234欠压闭锁。将一个逻辑高电平信号施加于ADuM7234的DISABLE引脚可禁用该电路。

开漏式低电平有效比较器ADCMP350用于监视直流电源电压。电阻分压器（R12、R13）的比值经过适当选择，当电源电压为10.5 V时，分压器输出为0.6 V，与比较器的片内基准电压0.6 V相等。当电源电压降至10.5 V以下时，比较器的输出变为高电平。由于ADuM7234的输入端与输出端之间存在电流隔离，因此输出端的DISABLE信号必须通过隔离器传输到输入端。ADuM3100是基于iCoupler技术的数字隔离器。ADuM3100兼容3.3 V和5 V工作电压。经过滤波的12 V电源电压驱动线性调节器ADP1720，为ADuM3100的右侧隔离端提供5 V (+5V_1)电压，如图2所示。

负载和PWM信号

如果使用电感作为负载，当施加恒定电压时，流经电感的电流将线性变化。电压U为12 V，如果忽略导通电阻引起的MOSFET压降，则以下方程式成立：

$$U = L\frac{di}{dt} \quad (4)$$

对于50 kHz、8%占空比PWM信号，使用4 µH Coilcraft功率电感(SER2014-402)作为负载时，负载电流波形如图3所示。利用电流探头测量电感电流。

对于12 V电源电压和4 µH电感，方程式4预测斜率为3 A/µs。而实测斜率为2.8 A/µs，斜率下降的原因在于MOSFET导通电阻引起的压降。

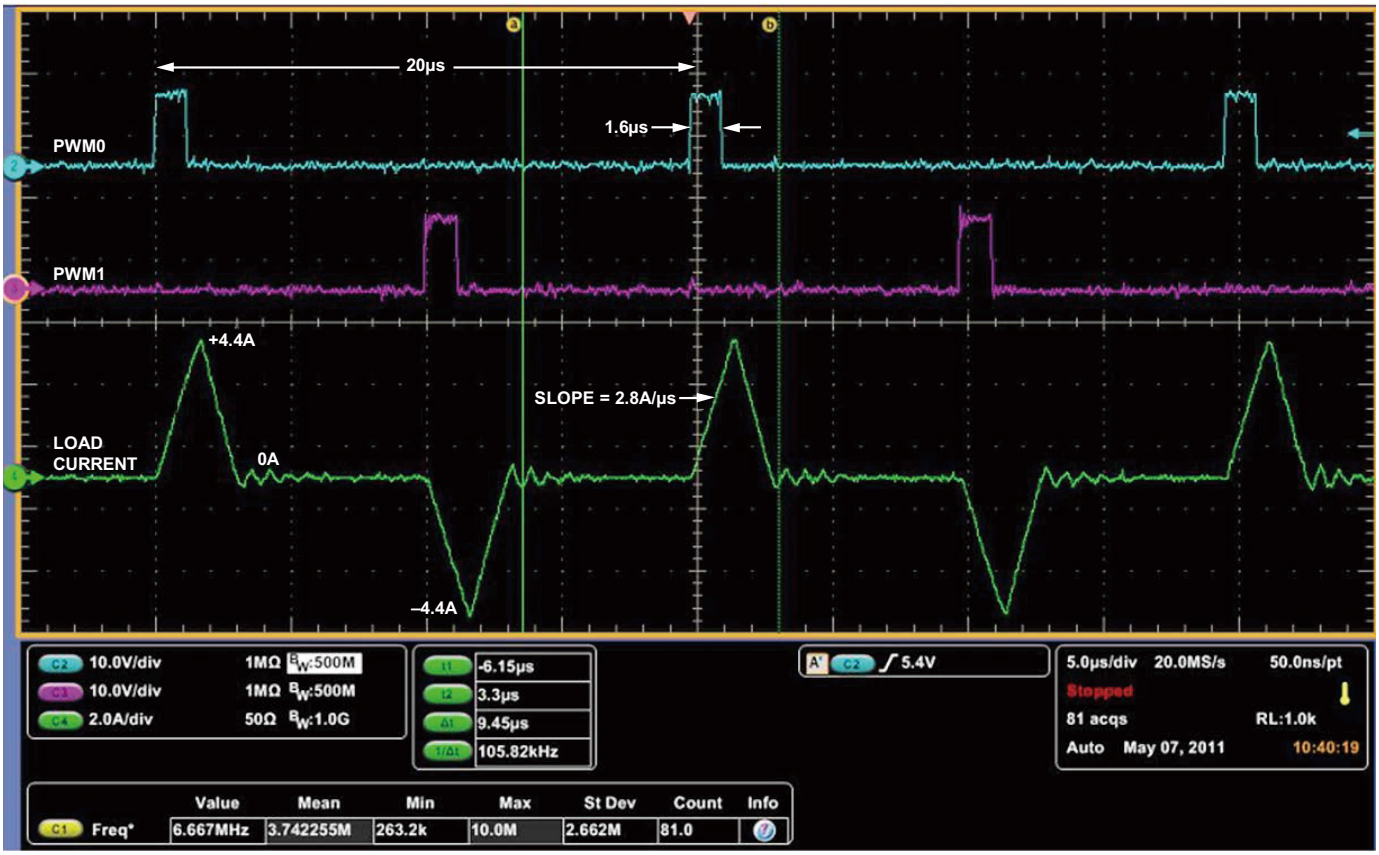


图3. 4 µH负载下负载电流与PWM脉冲的关系

注意，电流断开后的短时间内，波形上会出现少量响铃振荡，其原因是电感负载与续流二极管和MOSFET的寄生电容之间发生谐振。

必须注意，电路中的电感电流不得超过其额定最大值。如果超过，电感就会饱和，电流将迅速提高，可能损坏电路和电源。本电路中使用的Coilcraft SER2014-402电感负载的额定饱和电流为25 A。

常见变化

只需添加一些元件，就可以将本电路轻松扩展到三相控制应用。本电路还可以用于要求更高电源电压的应用中，但应注意不要超过MOSFET和滤波器电容的额定值。

设备要求

- 带USB端口和Windows XP、Windows Vista（32位）或Windows 7（32位）PC
- EVAL-CN0196-EB1Z电路评估板
- EVAL-ADuC7061MKZ评估板
- 直流电源或电池：+12 V、10 A
- 负载，如Coilcraft SER2014-402功率电感等
- 带电流探头的示波器

开始使用

将CN0196评估软件光盘放进PC的光盘驱动器，加载评估软件。找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

设置与测试

将固件代码下载到EVAL-ADuC7061-MKZ，安装CN-0196评估软件，并且按照Readme文件中的跳线配置连接EVAL-ADuC7061-MKZ和EVAL-CN0196-EB1Z的控制信号。

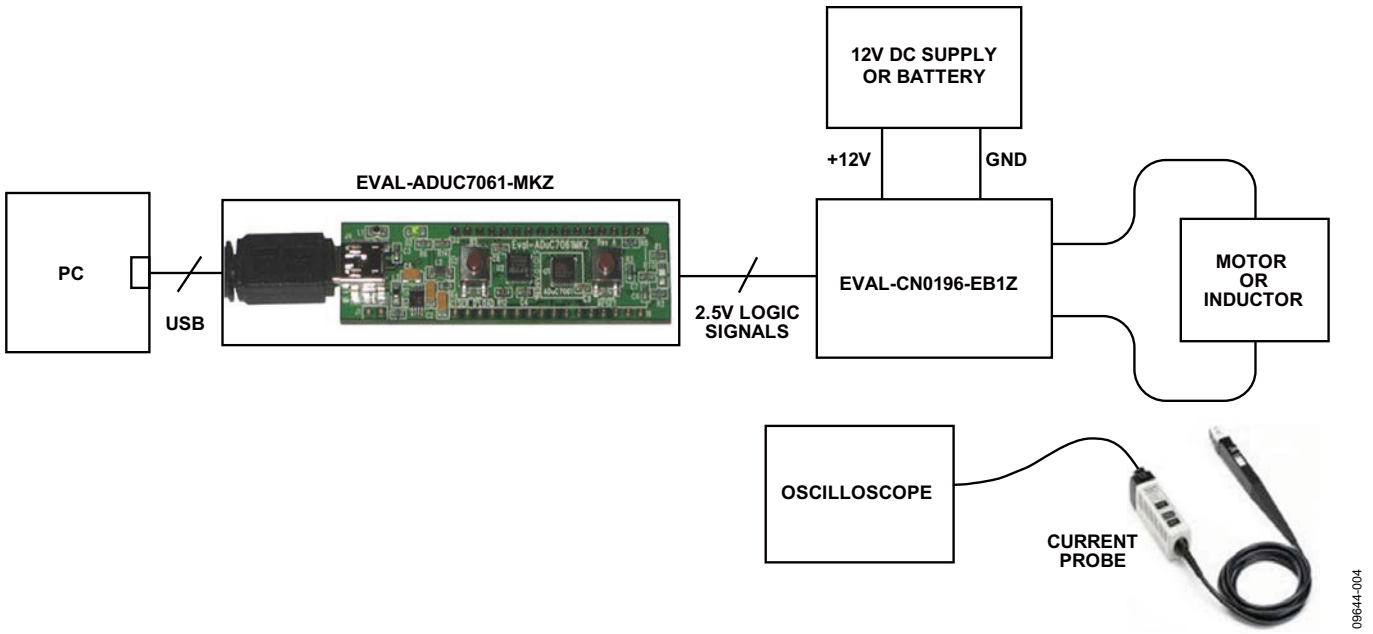


图4. 测试设置功能框图

连接跳线LK1，将+12 V电源施加到CN2，启动软件，并通过USB电缆将PC连接到EVAL-ADuC7061-MKZ板上的微型USB连接器。使用电感作为负载，运行软件，然后使用电流探头测量电感的电流。

有关如何使用评估软件来获得适当PWM信号的详细信息，请参阅CN0196评估软件Readme文件。

进一步阅读

CN-0196 Design Support Package:
www.analog.com/CN0196-DesignSupport

Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout." Analog Dialogue. 39-09, September 2005.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

数据手册和评估板

CN-0196 Circuit Evaluation Board (EVAL-CN0196-EB1Z)

ADuM7234 Data Sheet

ADuM7234 Evaluation Board

ADuC7061 Data Sheet

ADuC7061 Evaluation Board

ADG787 Data Sheet

ADuM3100 Data Sheet

ADP1720 Data Sheet

ADCMP350 Data Sheet

修订历史

9/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09644sc-0-10/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™ 实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0197。

连接/参考器件	
AD7280A	锂离子电池监控系统
ADuM5401	集成 DC/DC 转换器的四通道隔离器
ADuM1201	双通道数字隔离器
ADG849	SPDT 开关

集成信号和电源隔离的锂离子电池组监控器

评估和设计支持

电路评估板

AD7280A评估板(EVAL-AD7280AEDZ)

转换器评估与开发板(EVAL-CED1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

锂离子(Li-Ion)电池组包含大量的电池单元，必须正确监控才能提高电池效率，延长电池寿命。图 1 所示电路中的 6 通道AD7280A充当主监控器，向电池管理控制器(BMC)提供精确的测量数据。

AD7280A 内置一个±3 ppm 基准电压源，提供±1.6 mV 的电池电压测量精度。ADC 分辨率为 12 位，转换 48 个单元只需 7 µs 时间。

AD7280A位于电池管理系统(BMS)的高压端，具有一个菊花链接口，最多能将 8 个AD7280A堆叠在一起，以监控 48 个锂离子电池单元的电压。堆叠中的相邻AD7280A可以直接通信，向上向下传递数据，而无需隔离。堆叠底部的AD7280A主器件使用SPI接口与BMC通信，只有在这个地方才需要高压电流隔离，以便保护BMS的低压端。数字隔离器ADuM1201和集成DC/DC转换器的隔离器ADuM5401共同提供所需的 6 通道隔离，构成一种紧凑、高性价比的解决方案。

电路描述

AD7280A菊花链从它监控的电池单元获得电源。ADuM5401集成一个DC/DC转换器，用于向ADuM1201 的高压端供电，向AD7280A SPI接口提供V_{DRIVE}电源，以及向AD7280A菊花链电路提供关断信号。如果BMS低压端的+5 V电源被拉低，则隔离器和AD7280A菊花链关断。同样，如果来自BMC的PD信号变为低电平，通过ADG849开关路由的ADuM5401 低压电源将被拉低，这也会使隔离器和AD7280A菊花链发生硬件关断。

为了优化菊花链在高噪声条件下的通信性能（例如遇到电池干扰时），菊花链信号被屏蔽在印刷电路板(PCB)的一个内层上，上下都由V_{SS}电源层提供屏蔽，该电源层连接到菊花链中上一个器件的V_{SS}引脚。图 2 所示为EVAL-AD7280AEDZ PCB的顶层，它包含上部屏蔽。图 3 所示为内层（第 2 层），它包含屏蔽的菊花链信号，下方的屏蔽在图 4 所示的第 3 层上实现。每个菊花链连接上都配有 22 pF电容，根据菊花链的数据流方向，这些电容端接于上一个器件的V_{SS}引脚或下一个器件的V_{DD}引脚。$\overline{PD}$、$\overline{CS}$、SCLK、SDI和$\overline{CNVST}$菊花链连接沿菊花链向上传递数据，因此这些引脚上的 22 pF电容端接于上一个器件的V_{SS}引脚。

SDOlo 和 ALERTlo 菊花链连接沿菊花链向下传递数据，因此这些引脚上的 22 pF 电容端接于下一个器件的 V_{DD} 引脚。使用一条低阻抗走线将下一个器件的 V_{DD} 与上一个器件的 V_{SS} 直接相连，使这两个电位在高噪声环境下尽可能接近。

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. **(Continued on last page)**

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

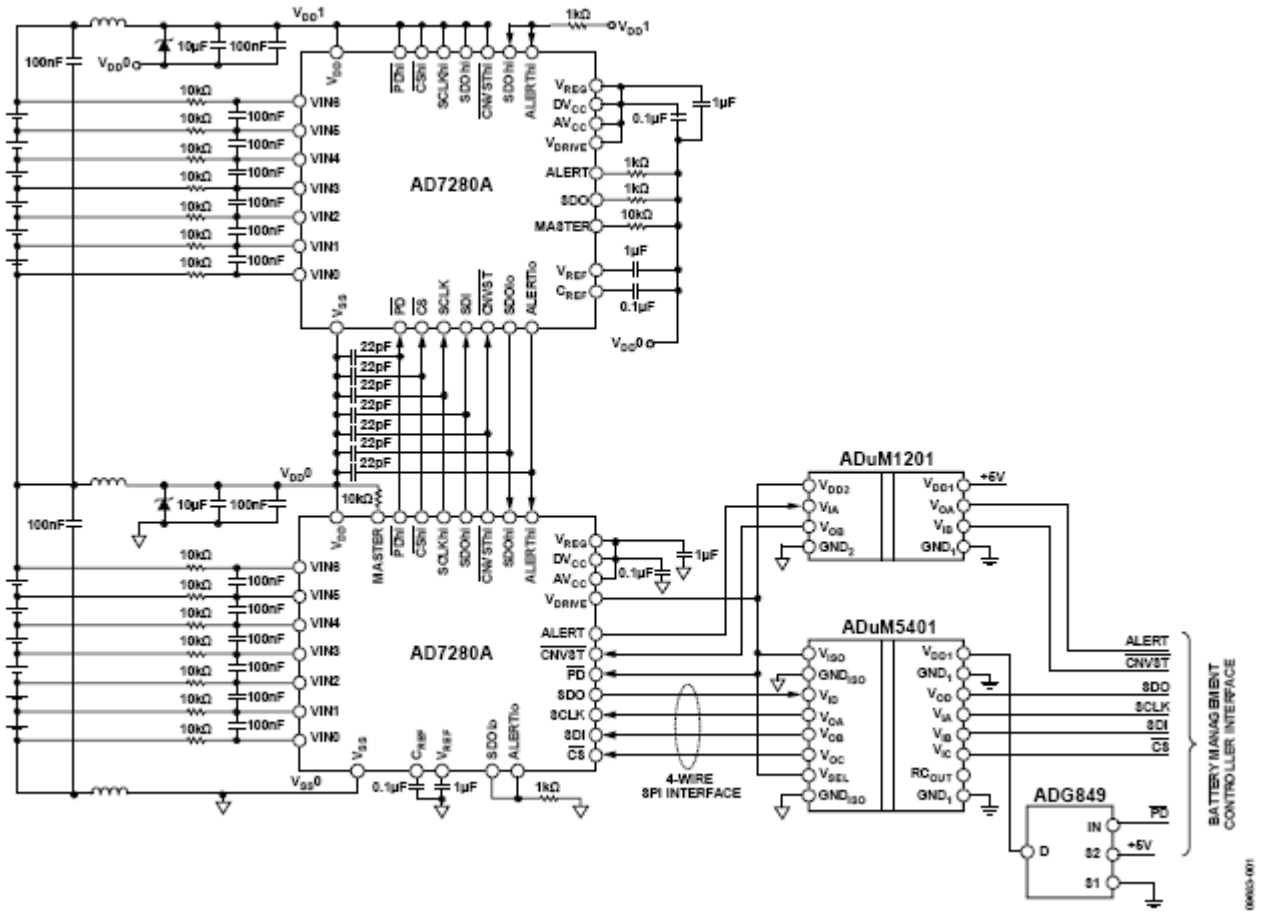


图 1. 带隔离功能的 AD7280A 菊花链配置电路（原理示意图：未显示去耦和所有连接）

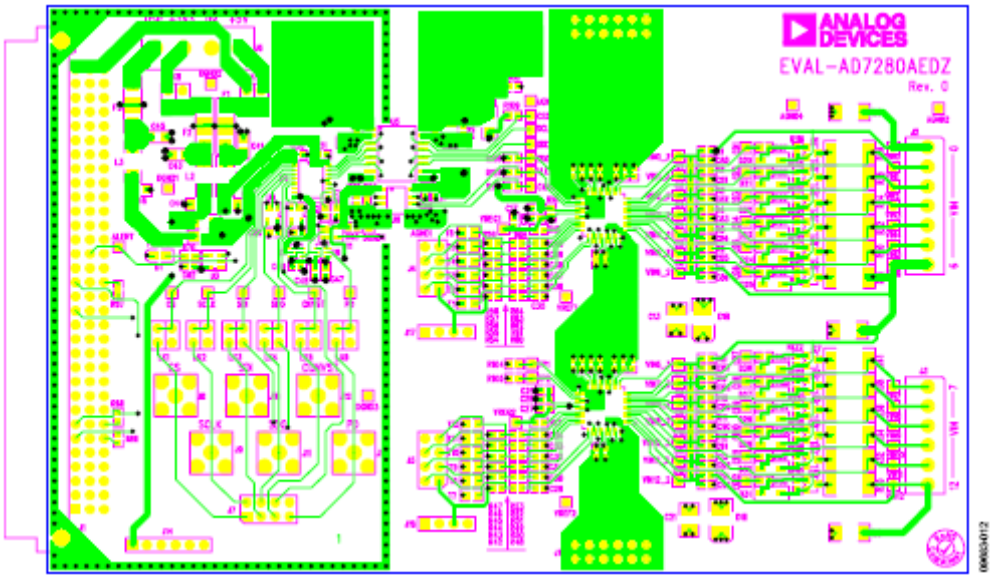


图 2. EVAL-AD7280AEDZ PCB 的顶层包含菊花链信号的上部屏蔽

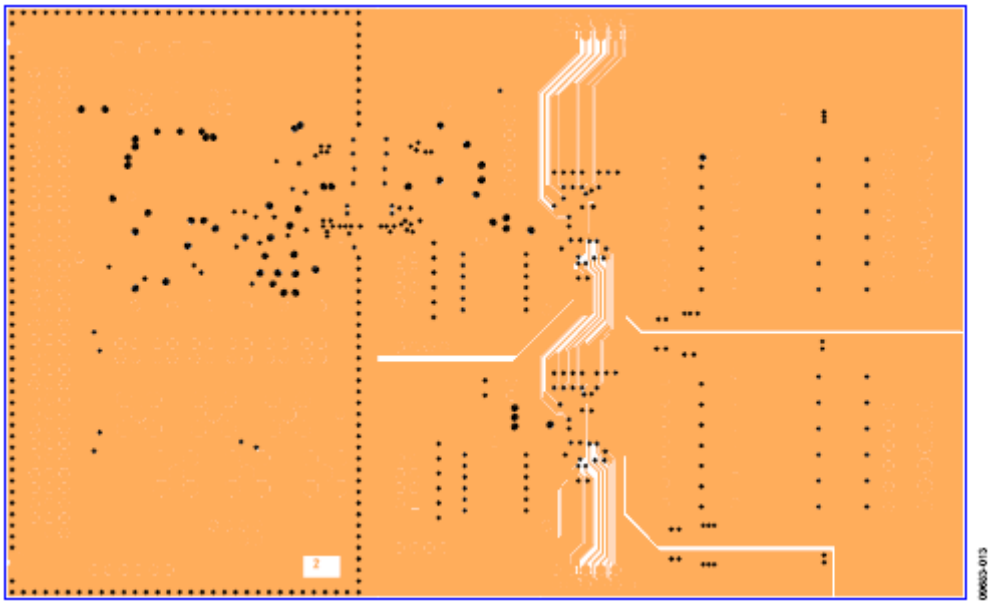


图 3. EVAL-AD7280AEDZ PCB 的第 2 层包含屏蔽的菊花链信号

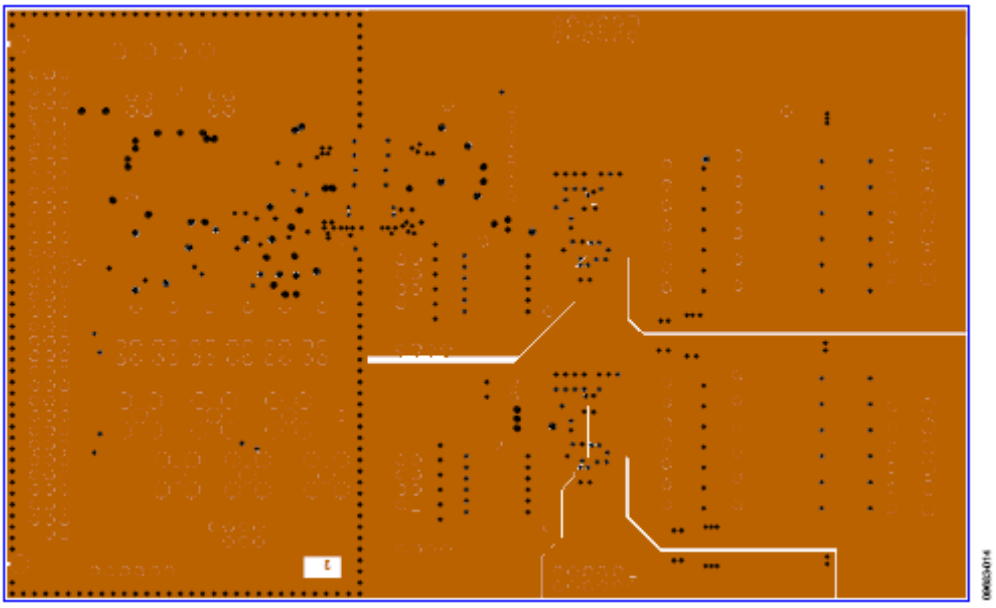


图 4. EVAL-AD7280AEDZ PCB 的第 3 层包含菊花链信号的下部屏蔽

隔离栅处的接地护栏用于围住 PCB 左侧构成的低压端。该护栏由通过过孔系在一起的保护环组成，连接到板上所有层的数字地。到达电路板边缘的电源层与接地层上的噪声可能会辐射，但采用这种屏蔽结构时，噪声会被反射回来。

当驱动电流源跨过接地层之间的间隙时，也可能产生输入至输出的偶极子辐射。为将这种效应降至最小，隔离间隙处使用一个连续的屏蔽体，从而将接地层扩展至PCB的所有层上，以利用屏蔽重叠部分构成跨隔离栅耦合。各层上的隔离间隙保持最小，测试板使用 0.4 mm的间隙。有关*iso*Power®器件（如本电路所用的ADuM5401 等）辐射控制的更多建议，请参阅应用笔记AN-0971。

测试结果

衡量该电路性能的一个重要指标是最终输出电压测量结果中的噪声量。

图 5 所示为 VIN3−VIN2 通道的 10,000 个测量样本的直方图。此数据利用与 EVAL-CED1Z 转换器评估与开发板相连的 AD7280 评估板测得。设置详情参见本电路笔记的“电路评估与测试”部分。

使用一个由电源电压驱动的电阻分压器串来模拟电池电压。捕捉到的码字 2675 代表 3.612 V，这是典型的锂离子电池电压。注意，只有一小部分码字受噪声影响而落在主仓之外。

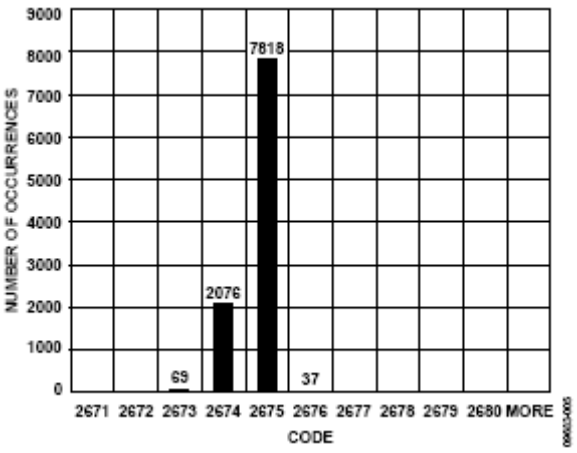


图 5. 10,000 样本的码字直方图（VIN3 − VIN2 通道）

常见变化

经验证，该电路能够稳定地工作，并具有良好的精度。利用*i*Coupler®隔离产品，可以实现其它的隔离通道组合。例如，可以额外增加一个隔离通道来支持AD7280A的$\overline{PD}$信号，而不是像本电路一样节省一个通道并使用VISO输出电源来驱动AD7280A的$\overline{PD}$信号。选择哪些信号通过哪个隔离器也是可以改变的。本电路中，4 个SPI信号（SCLK、$\overline{CS}$、SDI和SDO）通过 ADuM5401 隔离器，$\overline{CNVST}$ 和 ALERT 信号通过 ADuM1201 隔离器。

电路评估与测试

AD7280A评估板上使用图 1 所示电路。有关AD7280A评估板和测试方法的详细信息，参见评估板用户指南UG-252。

设备要求

使用 AD7280A 评估板和 EVAL-CED1Z 板时，除电池连接以外的所有其它电源都由 EVAL-CED1Z 通过一个 96 路连接器提供。评估板发货时，我们假定用户将采用 EVAL-CED1Z 板工作。相关连接已设置就绪，所有电源和控制信号都由 EVAL-CED1Z 提供。

与 EVAL-CED1Z 和 AD7280A 通信的软件随 AD7280A 评估板支持包提供。

EVAL-CED1Z 板为评估板提供所有电源。它采用一个+7 V、15 W 壁式电源适配器供电，该适配器接受 100 V 至 240 V 的交流输入电压，并且包括全球通用的相关转接器。电源通过 EVAL-CED1Z 提供。

EVAL-CED1Z 与 PC 的 USB 端口之间通过一条标准 USB 2.0 连接电缆连接，该电缆是 EVAL-CED1Z 包的一部分。

开始使用

有关硬件设置和软件安装的详细信息，请参见UG-252。

功能框图

AD7280A评估板的框图参见本电路笔记的图 1 和UG-252。

设置与测试

基本测试设置由 AD7280A 评估板与 EVAL-CED1Z 转换器评估板连接而成，此外只需连接锂离子电池组。电池组可以用一个由精密直流电源电压驱动的电阻分压器来模拟。

进一步阅读

CN0197 Design Support Package:
http://www.analog.com/CN0197-DesignSupport

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices*, Analog Devices.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers,* Analog Devices, Inc.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices, Inc.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue* (October 2005).

数据手册和评估板

AD7280A Evaluation Board (EVAL-AD7280AEDZ)

Converter Evaluation and Development Board (EVAL-CED1Z)

AD7280A Data Sheet

ADuM5401 Data Sheet

ADuM1201 Data Sheet

ADG849 Data Sheet

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09683sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0200。

连接/参考器件	
AD5780	真18位电压输出DAC
AD8675	超精密、36 V、2.8 nV/√Hz轨到轨输出运算放大器
AD8676	超精密、36 V、2.8 nV/√Hz、双通道轨到轨输出运算放大器
ADR445	超低噪声5V LDO XFET®基准电压源

18位、线性、低噪声、精密双极性±10 V直流电压源

评估和设计支持

电路评估板

AD5780电路评估板(EVAL-AD5780SDZ)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个18位线性、低噪声、精密双极性(±10 V)电压源，所需外部元件的数量极少。AD5780是一款18位、无缓冲电压输出DAC，采用最高33 V的双极性电源供电。正基准电压输入范围为5 V至VDD − 2.5V，负基准电压输入范围为VSS + 2.5 V至0V。两路基准电压输入均在片内缓冲，无需外部缓冲。相对精度最大值为±1 LSB，保证工作单调性，微分非线性(DNL)最大值为±1 LSB。

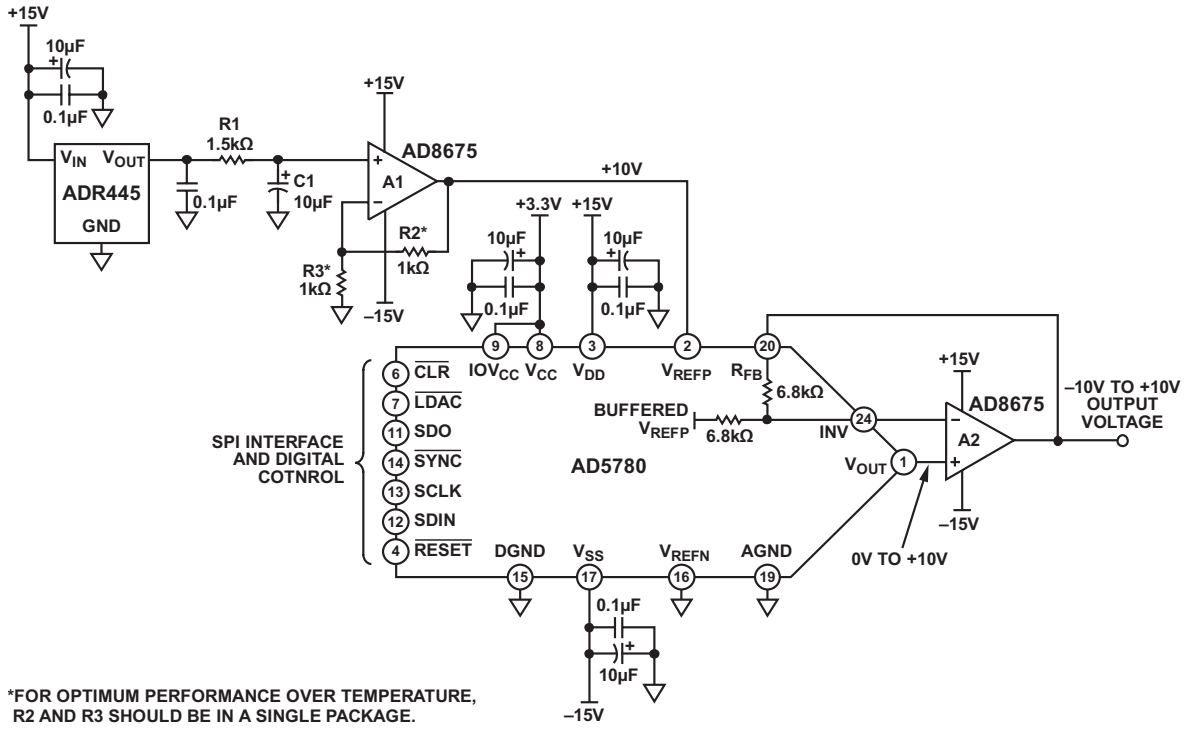


图1. 18位精密、±10V电压源（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

精密运算放大器AD8675具有低失调电压（最大值75 μV）和低噪声（典型值2.8 nV/√Hz）特性，是AD5780的最佳输出缓冲器。AD5780具有两个内部匹配的前馈和反馈电阻，这些电阻连接到运算放大器AD8675，并提供10 V偏移电压。因此，采用单个10 V外部基准电压源时，输出电压摆幅可以达到±10 V。

该电路的数字输入采用串行输入，并与标准SPI、QSPI、MICROWIRE®和DSP接口标准兼容。对于高精度应用，通过结合使用AD5780、ADR445和AD8675等精密器件，这个紧凑的电路可以提供高精度和低噪声性能。

这一器件组合可以提供业界领先的18位分辨率、±1 LSB积分非线性(INL)和±0.75 LSB微分非线性(DNL)，可以确保单调性，并且具有低功耗、小尺寸PCB、高性价比等特性，采用LFCSP封装。

电路描述

图1所示数模转换器(DAC)为AD5780，这是一款SPI接口的18位高压转换器，提供±1 LSB INL、±0.75 LSB DNL和7.5 nV/√Hz噪声频谱密度。另外，AD5780还具有极低的温漂(0.005 LSB/°C)特性。

在图1中，AD5780配置为增益为2的模式，这样便可以用单基准电压源来产生对称的双极性输出电压范围。此工作模式采用外部运算放大器(A2)和片内电阻（参见AD5780数据手册）来提供2倍的增益。这些内部电阻相互之间以及与DAC梯形电阻之间均热匹配，因而可实现比率热跟踪。输出缓冲器同样采用AD8675，它具有低噪声和低漂移特性。该放大器(A1)还用于将低噪声ADR445的+5 V基准电压放大至+10 V。此增益电路中的R2和R3为精密金属薄片电阻，其容差和温度系数电阻分别为0.01%和0.6 ppm/°C。要在整个温度范围内达到最佳性能，R1和R2应处于单个封装内，如Vishay 300144或VSR144系列。R2和R3均选用1 kΩ，以便将系统噪声保持在较低水平。R1和C1构成低通滤波器，截止频率大约为10 Hz。该滤波器用于衰减基准电压源噪声。

线性度测量

利用Agilent 3458A万用表，在EVAL-AD5780SDZ评估板上演示图1所示电路的精密性能。图2显示积分非线性与DAC代码具有函数关系，且位于±1 LSB的规格范围内。

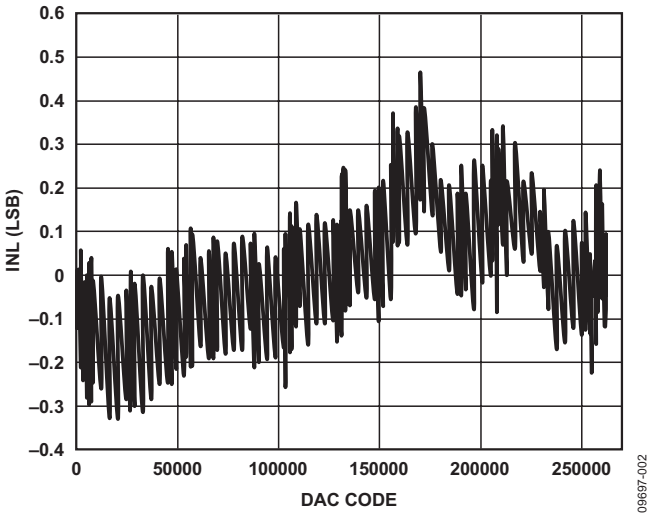


图2. 积分非线性与DAC码的关系

图3显示微分非线性与DAC代码具有函数关系，且位于–0.25 LSB至+0.75 LSB的规格范围内。

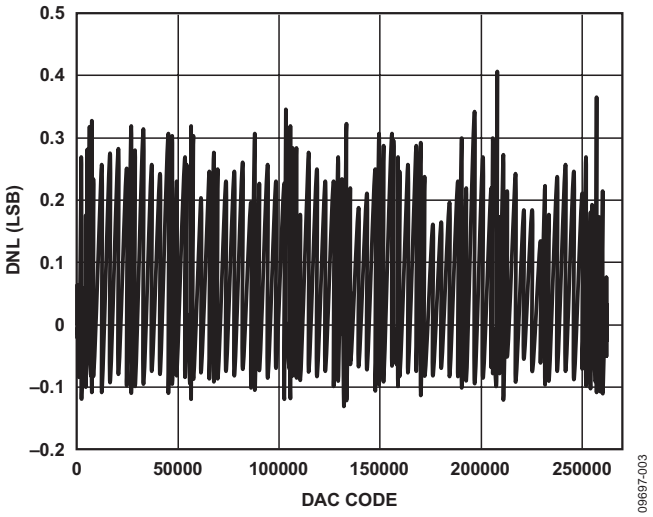


图3. 微分非线性与DAC码的关系

噪声漂移测量

要实现高精度，电路输出端的峰峰值噪声必须维持在1 LSB以下，对于18位分辨率和20 V峰峰值电压范围则为76.29 μV。

实时噪声应用中不会在0.1 Hz处有高通截止频率来衰减1/f噪声，但会在其通带中包含低至DC的频率；因此，测得的峰峰值噪声更为实际，如图4所示。本例中，电路输出端的噪声是在100秒内测得的，测量充分涵盖低至0.01 Hz的频率。截止频率上限大约为14 Hz并受限于测量设置。

图4显示三种条件下的峰峰值：1.2 μV（零电平输出）、32 μV（中间电平输出）和64 μV（满量程输出）。

零电平输出电压的噪声最低，此时噪声仅来自DAC内核。选择零电平码时，DAC会衰减各基准电压路径的噪声贡献。

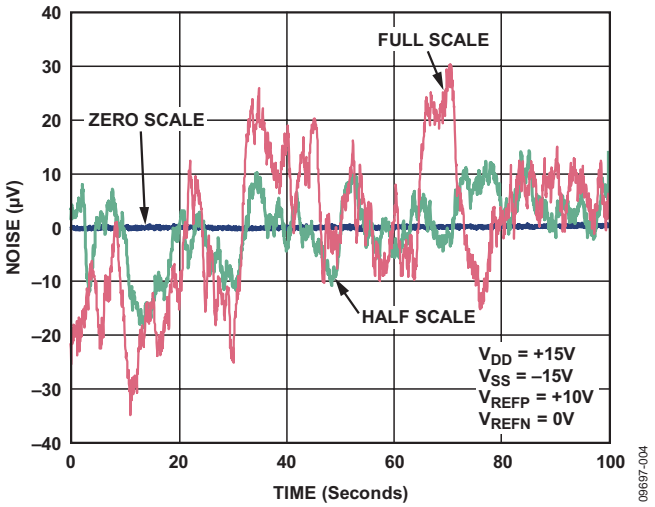


图4. 100秒内测得的DAC输出电压噪声：满量程（红色）、中间电平（绿色）和零电平（蓝色）

随着测量时间变长，较低频率将包含在内，而峰峰值将变大。频率较低时，温度漂移和热电偶效应会变成误差源。通过选择热系数较小的器件可以将上述效应降至最小。在此电路中，低频1/f噪声的主要来源是基准电压源。另外，基准电压源的温度系数值也是电路中最大的，为3 ppm/°C。为了改善中间电平和满量程DAC输出噪声，需要使用温度控制的超低噪声基准电压源。

图5显示用+5 V Krohn Hite 523型精密基准电压源取代ADR445后的信号链性能。

欲查看完整原理图和印刷电路板的布局，请参见CN-0200设计支持包：www.analog.com/CN0200-DesignSupport.

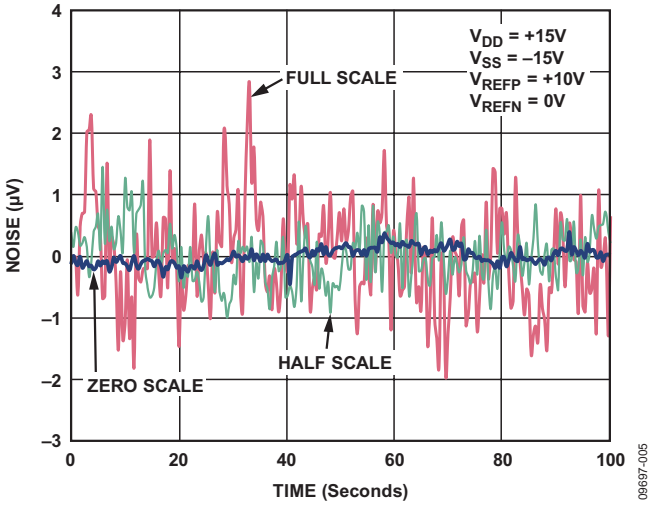


图5. 采用精密基准电压源时，100秒内测得的DAC输出电压噪声：满量程（红色）、中间电平（绿色）和零电平（蓝色）

常见变化

AD5780支持各种不同的输出范围，从0 V至+5 V、最高±10 V以及该范围内的任意值。如果需要对称输出范围，则可以使用增益为2的配置，如图1所示。通过将AD5780内部控制寄存器的RBUF位设为逻辑0，即可选中此模式。如果需要非对称范围，则可以在VREFP和VREFN上施加单独的基准电压源；而输出缓冲器应该如AD5780数据手册中所述配置为提供单位增益。这可以通过将AD5780内部控制寄存器的RBUF位设为逻辑1来实现。

AD8676是运算放大器AD8675的双通道版本，需要时可以用于该电路。

电路评估与测试

设备要求

- 系统演示平台(EVAL-SDP-CB1Z)
- EVAL-AD5780SDZ评估板和软件
- Agilent 3458A万用表
- PC（Windows 32位或64位）
- National Instruments GPIB转USB-B接口电缆
- SMB电缆(1)

软件安装

AD5780评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP (SP2)和Vista（32位和64位）。如果安装文件未自动运行，您可以运行光盘中的**setup.exe**文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

1. 光盘文件安装完毕后，按照UG-256的“电源”部分所述为AD5780评估板接通电源。将SDP板（通过连接器A或连接器B）连接到AD5780评估板，然后利用附送的电缆连接到PC的USB端口。
2. 检测到评估系统后，确认出现的所有对话框。这样就完成了安装。

功能框图

测试配置的功能框图如图7所示。

电源配置

必须提供下列电源：

- AD5780的数字电源：在连接器J1的VCC与DGND之间提供3.3 V电源。或者将链路1放在位置A，以便从USB端口通过SDP板为数字电路供电（默认设置）。
- AD5780的正模拟电源：在J2的VDD与AGND输入之间提供+12 V至+16.5 V的电源。
- AD5780的负模拟电源：在J2的VSS与AGND输入之间提供−12 V至−16.5 V的电源。

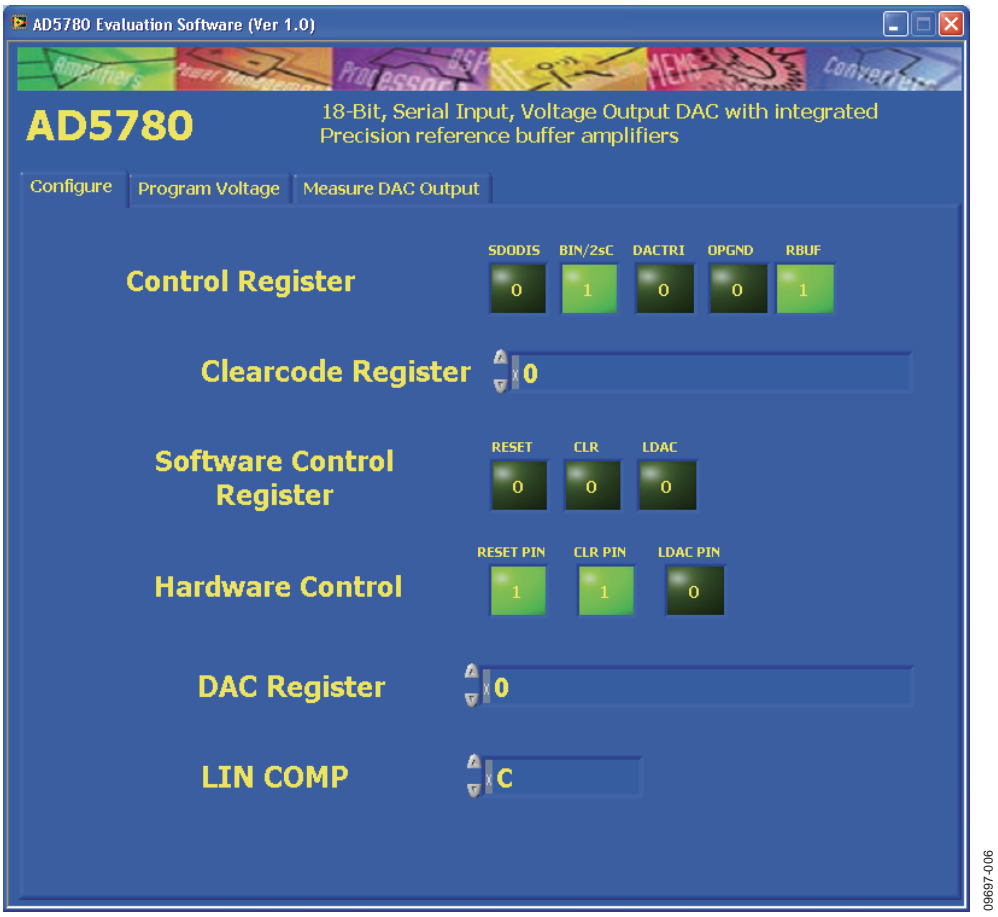


图6. 评估软件主窗口

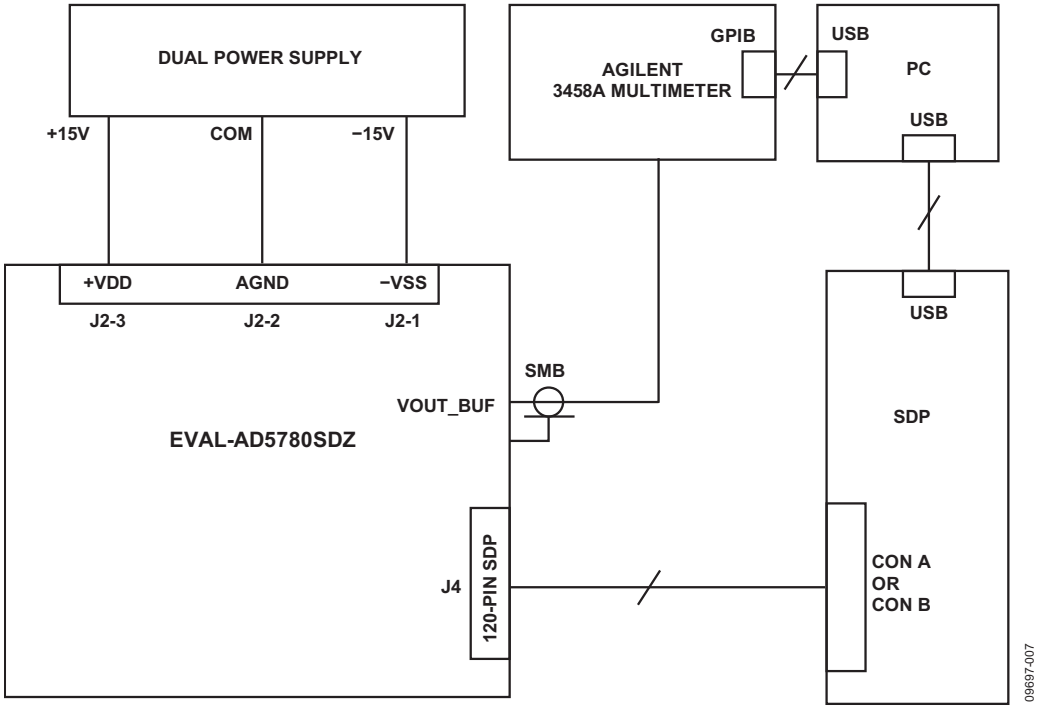


图7. 测试设置功能框图

链路配置设置

默认链路选项如表1所示。该板的默认配置为：VREFP = +10 V，VREFN = −10 V，输出范围为±10 V。

表1. 默认链路选项

链路号	选项
LK1	A
LK2	B
LK3	A
LK4	移除
LK5	移除
LK6	移除
LK7	移除
LK8	C
LK9	插入
LK11	插入

要将该板配置为图1所示电路，必须对表1中的默认链路配置进行如下改动：

1. 将LK3放在位置B
2. 插入LK4
3. 将LK8放在位置B

这些改动将输出缓冲放大器的增益配置为2，并将AD5780的VREFN引脚连接到地。

欲了解有关EVAL-AD5780SDZ测试设置的更多信息，请参阅用户指南UG-256。

测试

VOUT_BUF SMB连接器连接到Agilent 3458A万用表。线性度测量利用AD5780 GUI上的“测量DAC输出”选项卡进行。

噪声漂移测量也是在VOUT_BUF SMB连接器上进行。输出电压利用AD5780 GUI上的“设置电压”选项卡进行。峰峰值噪声漂移的测量时间为100秒。

欲详细了解参数定义以及如何利用测量数据计算INL、DNL和噪声，请参阅AD5780数据手册的“术语”部分和以下文献：*数据转换手册*第5章“测试数据转换器”，ADI公司

进一步阅读

CN-0200 Design Support Package: www.analog.com/CN0200-DesignSupport

Egan, Maurice. "The 20-Bit DAC Is the Easiest Part of a 1-ppm-Accurate Precision Voltage Source," *Analog Dialogue*, Vol.44, April 2010.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3, 5, and 7.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

CN-0177 Circuit Note, *18-Bit, Linear, Low Noise, Precision Bipolar ±10 V DC Voltage Source*.

CN-0191 Circuit Note, *20-Bit, Linear, Low Noise, Precision, Bipolar ±10 V DC Voltage Source*.

User Guide UG-256 for EVAL-AD5780SDZ.

数据手册和评估板

AD5780 Data Sheet and Evaluation Board

AD8676 Data Sheet

ADR445 Data Sheet

修订历史

11/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09697sc-0-12/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0202。

连接/参考器件	
AD5750	工业电流/电压输出驱动器，输出范围可编程
AD5662	16位nanoDAC® 数模转换器，SOT-23封装
ADR444	超低噪声4.096V LDO XFET基准电压源，具有吸电流和源电流

灵活、高精度、低漂移的PLC/DCS模拟输出模块SigmaDSP音频处理器的接口

评估和设计支持

电路评估板

CN-0202电路评估板 (EVAL-CN0202-SDPZ)
系统演示平台 (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一种全功能、灵活、可编程的模拟输出解决方案，它满足可编程逻辑控制器(PLC)和分布式控制系统(DCS)应用的大部分要求。AD5662低功耗（0.75 mW @ 5 V）、轨到轨输出、16位nanoDAC® 转换器和AD5750工业电流/电压输出驱动器的基准电压要求和输入输出电压完全匹配。ADR444低漂移（B级最大为3 ppm/°C）、高初始精度（B级最大为0.04%）和低噪声（1.8 μV p-p典型值，0.1 Hz至10 Hz）特性，能够同时为AD5750和AD5662提供基准电压，确保超低噪声、高精度、低温漂。这种电路具有16位分辨率、无失码、0.05%线性度和低于0.2%的总输出误差，提供所有典型电压和电流输出范围。

该电路还具有一些支持工业应用的重要特性，如片内输出故障检测和保护（短路、欠压输出、开路电流输出和过温）、用于防止分组错误(PEC)的CRC校验以及灵活的上电选项等，非常适合构建鲁棒的工业控制系统。在大批量生产中，它无需外部精密电阻或校准程序就能保持一致的性能，因而是PLC或DCS模块的理想选择。

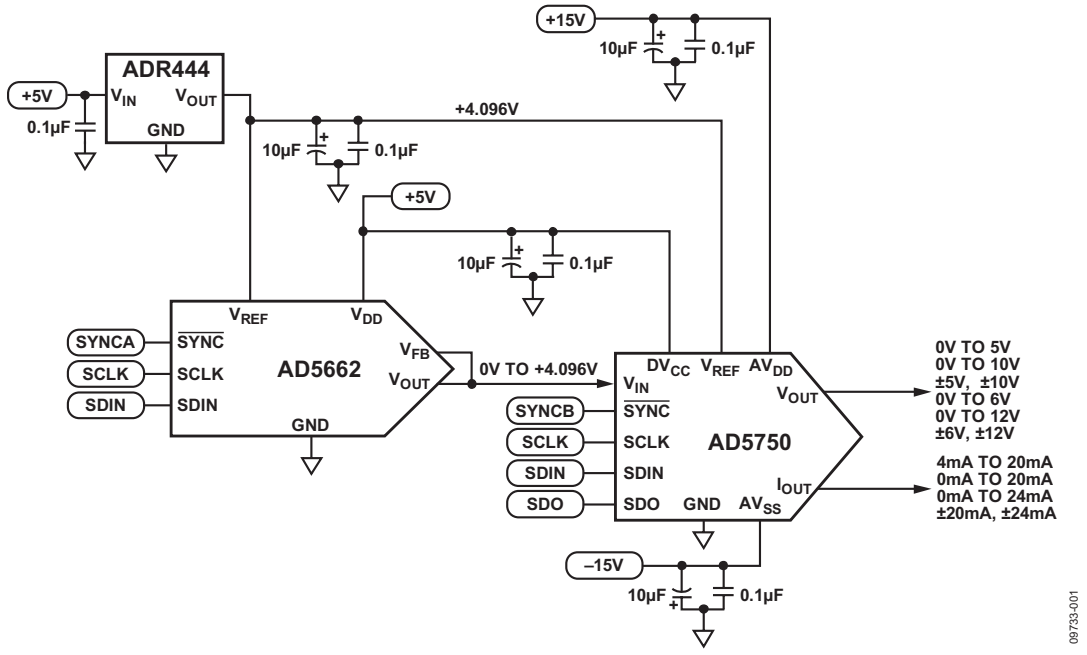


图1. 针对单通道的基本模拟输出电路（原理示意图，未显示所有连接和保护电路）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

AD5750/AD5750-1均为单通道、低成本、精密电压/电流输出驱动器，设计用于满足工业过程控制应用的需要。电压输出范围可以针对PLC和DCS应用的标准输出范围进行编程：0 V至5 V、0 V至10 V、–5 V至+5 V和–10 V至+10 V。针对标准范围，还提供了20%的超范围设置，由此便可得到下列选项：0 V至6 V、0 V至12 V、-6 V至+6 V和-12 V至+12 V。

电流输出通过单独的引脚提供，可以编程为以下范围：4 mA至20 mA、0 mA至20 mA、–20 mA至+20 mA、0 mA至24 mA和–24 mA至+24 mA。单极性范围具有2%的超范围设置。由于AD5750/AD5750-1的电流输出既可以是源电流，也可以是吸电流，因此它能与广泛的传感器或执行器接口。如果需要，可以将电压和电流输出引脚连在一起，以便将终端系统配置为单通道输出。

AD5662是一款单通道、低成本、低功耗、轨到轨电压缓冲输出的nanoDAC®器件，它能在0.75 V至V_{DD}电源的宽基准电压范围内保证±1 LSB DNL，所以AD5750和AD5662可以由ADR444提供的4.096 V公共基准电压源来供电。整个系统将受益于ADR444的超低噪声和低温度系数。ADR44x系列基准电压源具有源电流和吸电流能力，非常适合驱动转换器的基准电压或电源输入。AD5662还内置一个上电复位电路，确保DAC输出上电至中间量程或零电平并保持该电平，直到执行一次有效的写操作为止。

用于PLC和DCS应用的器件所需的ESD保护和过压保护一般远高于形式上的推荐要求。AD5750的各引脚内置ESD保护二极管，可以防止3 kV瞬变（人体模型）损害器件。但是，工业控制环境可能会使I/O电路遭受高得多的瞬变。EVAL-CN0202-SDPZ电路板内置外部30 V/600 W瞬变电压抑制器(TVS)、50 mA/30 V自恢复保险丝(PolySwitch)和肖特基功率二极管，以提供更高电压的ESD保护、50 mA过流保护和30 V过压保护。图1的原理示意图未显示可选的外部保护电路，但可以在CN0202设计支持包的详细原理图（EVAL-CN0202-SDPZ-SCH pdf文件）中找到：www.analog.com/CN0202-DesignSupport。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考*指南MT-031—“实现数据转换器的接地并解开AGND和DGND的谜团”*以及*指南MT-101—“去耦技术”*）。

测量

对于PLC、DCS和其它过程控制系统，积分非线性(INL)、微分非线性(DNL)和输出误差是最重要的性能指标。AD5750具有非常灵活并且可配置的输出范围，可以满足应用需要。该电路的INL、DNL和输出误差测量结果分别如图2、图3和图4所示。数据是在25°C时在0V至5V电压输出模式下获得的。所有其它范围的测试结果如表1所列。

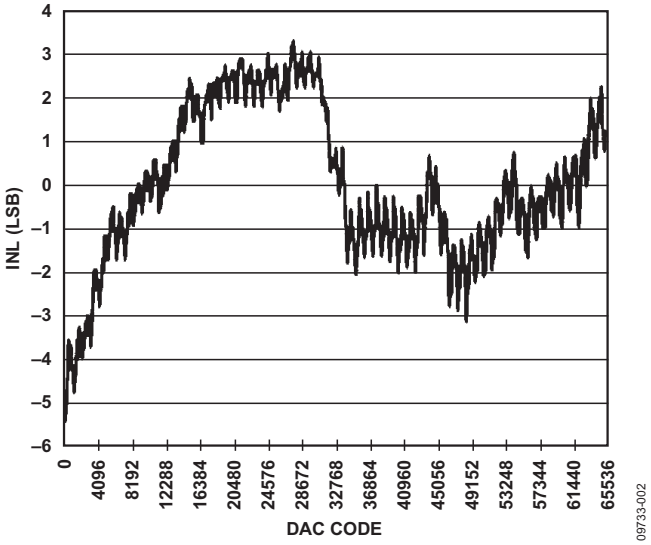


图2. 0 V至5 V输出范围的INL

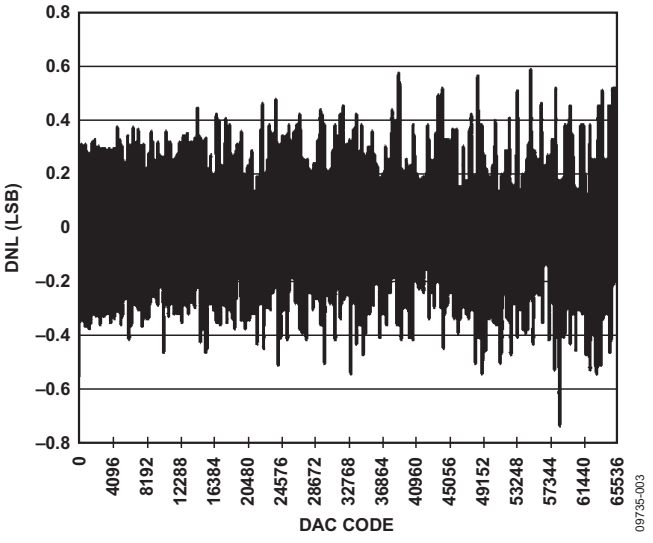


图3. 0 V至5 V输出范围的DNL

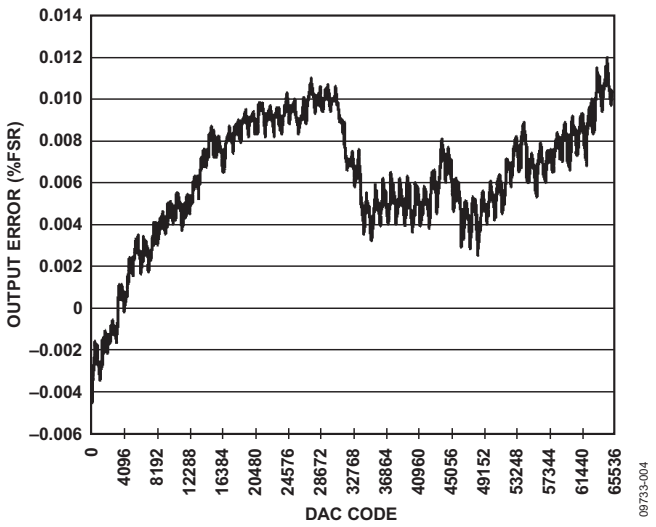


图4. 0 V至5 V输出范围的输出误差

表1所示测试结果是在25°C下使用EVAL-CN0202-SDPZ电路板和Agilent E3631A直流电源，利用Agilent 34401A数字万用表测得的。

注意，客户需要调整输出范围0 mA至20.4 mA和0 mA至24.5 mA，以便与0 mA至20 mA和0 mA至24 mA范围完全匹配。0 mA至+20.4 mA范围下的1.54% FSR输出误差包括增益误差，增益误差由客户通过校准消除。

表1. 所有输出范围的测试结果

范围	电流检测电阻	INL (LSB)	线性度 (%FSR)	输出误差 (%FSR)
0 V 至 5 V	无关	3.5	0.009	0.02
0 V 至 10 V	无关	3.3	0.007	0.03
–5 V 至 +5 V	无关	3.6	0.008	0.13
–10 V 至 +10 V	无关	3.5	0.008	0.12
0 V 至 6 V	无关	3.6	0.008	0.03
0 V 至 12 V	无关	5.3	0.008	0.09
–6 V 至 +6 V	无关	3.3	0.008	0.15
–12 V 至 +12 V	无关	3.3	0.008	0.15
–2.5 V 至 +2.5 V	无关	3.6	0.008	0.13
4 mA 至 20 mA	内部	4.1	0.008	0.10
4 mA 至 20 mA	外部	4.1	0.010	0.08
0 mA 至 20 mA	内部	3.7	0.008	0.05
0 mA 至 20 mA	外部	4.9	0.011	0.03
0 mA 至 24 mA	内部	3.7	0.009	0.04
0 mA 至 24 mA	外部	4.7	0.012	0.03
–20 mA 至 +20 mA	内部	4.1	0.006	0.14
–20 mA 至 +20 mA	外部	3.7	0.006	0.12
–24 mA 至 +24 mA	内部	3.9	0.006	0.14
–24 mA 至 +24 mA	外部	3.3	0.005	0.12
3.92 mA 至 +20.4 mA	内部	4.4	0.010	0.20
0 mA 至 +20.4 mA	内部	3.6	0.008	1.54
0 mA 至 +24.5 mA	内部	5.1	0.008	1.43

常见变化

该电路介绍一种采用驱动器和DAC产品的实施方案，可以从一系列产品中选择各种器件来实现所需性能。12位至16位分辨率是PLC和DCS应用的一般要求。对于不需要16位分辨率的应用，AD5620（12位）和AD5640（14位）适用，但需提供内置基准电压源。

AD5623R（12位）、AD5643R（14位）和AD5663R（16位）是双通道nanoDAC器件，AD5624R（12位）、AD5644R（14位）和AD5664R（16位）是四通道nanoDAC器件，均适合多通道应用。

AD5750-1驱动器与AD5750引脚兼容，采用1.25 V基准电压源时，可以接受0 V至2.5 V的输入范围。AD5751是单极性模拟输出驱动器，使用50 V AVDD电源时，可以提供40 V输出。

电路评估与测试

设备要求（可以用同等设备代替）

- 系统演示平台(EVAL-SDP-CB1Z)
- CN-0202电路评估板(EVAL-CN0202-SDPZ)
- CN-0202评估软件
- 用于控制外部测试测量设备的软件（CD中未包括）
- Agilent 34401A 6.5数字万用表
- Agilent E3631A 0 V-6 V/5 A、±25 V/1 A三路输出直流电源
- 带USB接口的PC（Windows® 2000或Windows XP）
- National Instruments GPIB转USB-B接口和电缆

开始使用

将CN0202评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

图5所示为测试设置的功能框图。Pdf文件“EVAL-CN0202-SDPZ-SCH”包含CN-0202评估板的详细电路原理图。此文件位于CN-0202设计支持包中：
www.analog.com/CN0202-DesignSupport。

设置

EVAL-CN0202-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”或“CON B”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+15 V、−15 V和+6 V输出后，关闭电源。

在断电情况下，将一个+15 V电源连接到标有“+15 V”的CN1引脚，将一个−15 V电源连接到标有“−15 V”的CN1引脚，将“GND”连接到标有“GND”的CN1引脚。以同样方式将+6 V连接到CN2。接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。注意：接通EVAL-CN0202-SDPZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

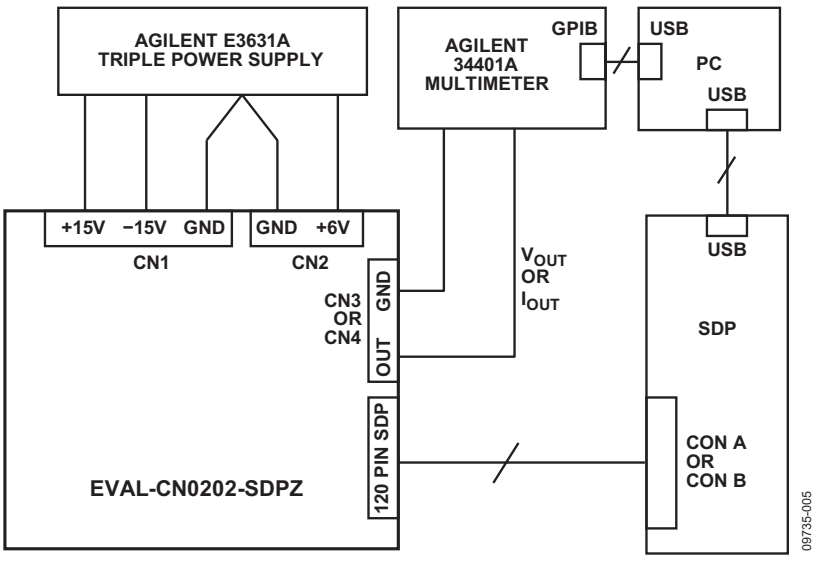


图5. 测试设置功能框图

表2. EVAL-CN0202-SDPZ跳线设置（粗体内容为默认设置）

跳线	描述	设置	功能
JP1	设置AD5750的地址	引脚1与引脚2短接	AD5750的地址：b'001
		引脚3与引脚2短接	**AD5750的地址：b'000**
JP2	设置外部补偿电容	短路	增加1 nF补偿电容
		开路	**移除1 nF补偿电容**
JP3	VSENSE+设置	**短路**	**VSENSE+与VOUT内部短接**
		开路	VSENSE+与VOUT无内部连接
JP4	VSENSE– 设置	**短路**	**VSENSE–与GND内部短接**
		开路	VSENSE–与GND无内部连接
JP5	VOUT和IOUT引脚短路	短路	VOUT和IOUT短路连在一起
		开路	**VOUT和IOUT无内部连接**
JP6	设置AD5750的CLEAR模式	短路	清零至中间电平
		开路	**清零至零电平**

测试

设置好测试设备后，将标有“VOUT”的CN3引脚或标有“IOUT”的CN4引脚连接到Agilent 34401A的输入端。根据输入信号类型（电流或电压），确保Agilent 34401A前面板上的电缆连接正确。测试INL、DNL和总误差需要相当长的时间，因为AD5660-1 16位DAC的所有电平都需要由34401A设置并测量。

利用CD中提供的软件，可以通过PC设置DAC代码。需要使用自动测试程序来逐步测试各个代码并分析数据。CD中未提供此程序，必须由客户根据测试设置所用特定万用表的要求予以实现。

在图5所示的测试配置中，利用National Instruments GPIB转USB-B接口和电缆，34401A万用表的GPIB输出与PC上的另一个USB端口接口。这样，万用表读数就能与载入PC中Excel电子表格的各代码对应。然后根据业界标准定义分析这些数据，以获得INL、DNL和总误差。

欲详细了解参数定义以及如何从测量数据计算INL、DNL和总误差，请参阅AD5662数据手册的“术语”部分和以下文献：*数据转换手册*第5章“测试数据转换器”，ADI公司。

进一步阅读

CN-0202 Design Support Package: http://www.analog.com/CN0202-DesignSupport

Slattery, Colm, Derrick Hartmann, and Li Ke, “PLC Evaluation Board Simplifies Design of Industrial Process Control Systems.” *Analog Dialogue* (April 2009).

CN-0063 Circuit Note, *16-Bit Fully Isolated Voltage Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0064 Circuit Note, *16-Bit Fully Isolated 4 mA to 20 mA Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0065 Circuit Note, *16-Bit Fully Isolated Output Module Using the AD5422 Single Chip Voltage and Current Output DAC and the ADuM1401 Digital Isolator*, Analog Devices.

CN-0066 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC and the ADuM5401 Digital Isolator*, Analog Devices.

CN-0067 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC, the ADuM5401 Digital Isolator, and a High Performance In-Amp*, Analog Devices.

CN-0097 Circuit Note, *Simplified 12-Bit Voltage and 4 mA-to-20 mA Output Solution Using the AD5412*, Analog Devices.

CN-0209 Circuit Note, *Fully Programmable Universal Analog Front End for Process Control Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Kester, Walt. *Practical Design Techniques for Sensor Signal Conditioning, Analog Devices*, 1999, ISBN 0-916550-20-6

Kester, Walt. *Data Conversion Handbook*, Chapter 5, Analog Devices.

数据手册和评估板

CN-0202 Circuit Evaluation Board (EVAL-CN0202-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5750 Data Sheet

AD5750 Evaluation Board

AD5662 Data Sheet

AD5662 Evaluation Board

修订历史

9/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09733sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0203。

连接/参考器件	
AD5750-1	工业电流/电压输出驱动器，输出范围可编程
AD5660-1	16 位nanoDAC®数模转换器，内置5 ppm/°C片内基准电压源，采用SOT-23 封装

仅需使用两个模拟器件的灵活的 PLC/DCS 模拟输出模块

评估和设计支持

电路评估板

CN-0203电路评估板(EVAL-CN0203-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示电路是一种仅使用两个模拟器件的全功能、灵活、可编程的模拟输出解决方案，它满足可编程逻辑控制器(PLC)和分布式控制系统(DCS)应用的大部分要求。AD5660-1是一款低功耗(2.8 mW @ 5 V)、轨到轨输出、16 位nanoDAC®，AD5750-1是一款工业用电流/电压输出驱动器，二者相结合可提供所有典型的电流和电压输出范围、16 位分辨率且无失码、0.05%的线性度以及小于 0.1%的输出误差。该电路还具有一些支持工业应用的重要特性，如片内输出故障检测、用于防止分组错误(PEC)的CRC校验以及灵活的上电选项等，非常适合构建鲁棒的工业控制系统。在大批量生产中，它无需外部精密电阻或校准程序就能保持一致的性能，因而是PLC或DCS模块的理想选择。

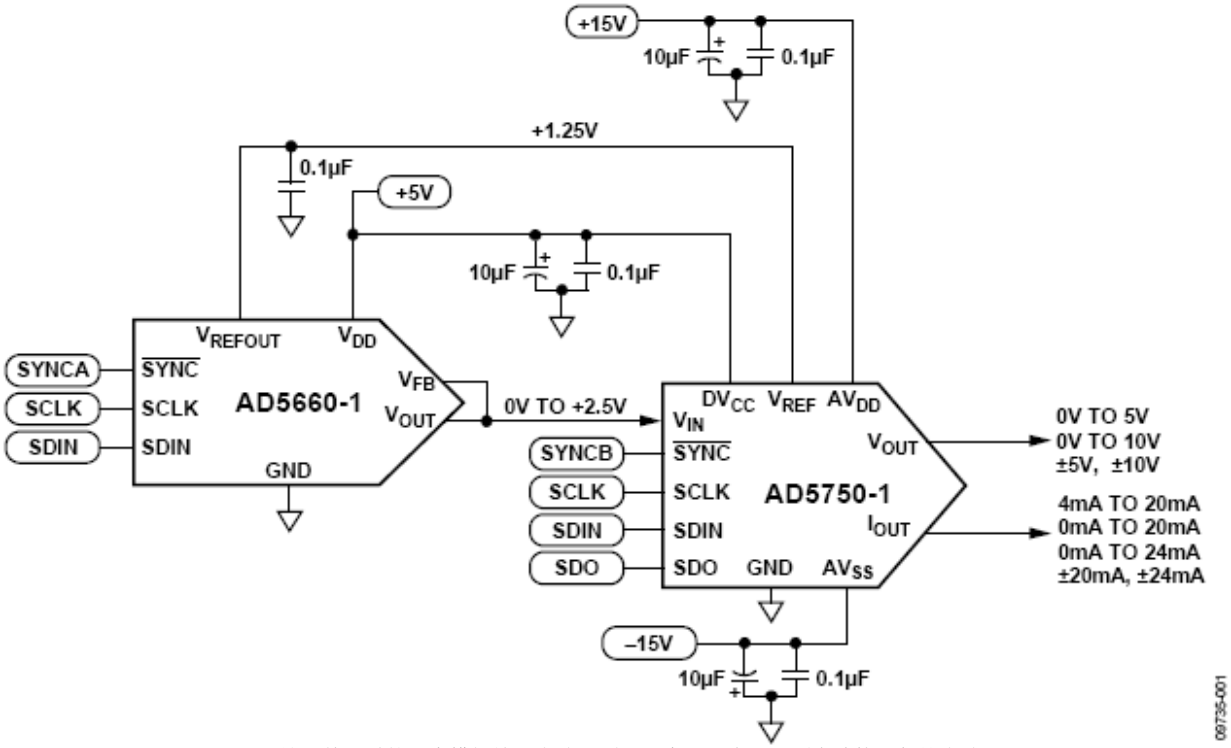


图 1. 针对单通道的基本模拟输出电路（原理示意图，未显示所有连接和保护电路）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

AD5750/AD5750-1是单通道、低成本、精密电压/电流输出驱动器，设计用于满足工业过程控制应用的需要。电压输出范围可以针对PLC和DCS应用的标准输出范围进行编程：0 V至 5 V、0 V至 10 V、−5 V至+5 V和−10 V至+10 V。针对标准范围，还提供了 20%的超范围设置，由此便可得到下列选项：0 V至 6 V、0 V至 12 V、−6 V至+6 V和−12 V至+12 V。

电流输出通过单独的引脚提供，可以编程为以下范围：4 mA至 20 mA、0 mA至 20 mA、−20 mA至+20 mA、0 mA至 24 mA和−24 mA至+24 mA。单极性范围具有 2%的超范围设置。由于AD5750/AD5750-1的电流输出既可以是源电流，也可以是吸电流，因此它能与广泛的传感器或执行器接口。如果需要，可以将电压和电流输出引脚连在一起，以便将终端系统配置为单通道输出。

AD5660-1是一款单通道、低成本、低功耗、轨到轨电压缓冲输出nanoDAC，片内集成一个 1.25V、5 ppm/°C基准电压源。AD5660-1内置一个上电复位电路，确保DAC输出上电至 0 V并保持该电平，直到执行一次有效的写操作为止。

AD5660-1 DAC与AD5750-1 驱动器之间的接口简单，无需外部器件。AD5660-1的输出电压范围是 0 V到 2.5 V，与AD5750-1的输入范围匹配。此外，AD5660-1的基准输出电压为 1.25 V，与AD5750-1的基准输入要求完全匹配。

用于PLC和DCS应用的器件所需的ESD保护和过压保护一般远高于形式上的推荐要求。AD5750-1的各引脚内置ESD保护二极管，可以防止 3 kV瞬变损害器件（人体模型）。但是，工业控制环境可能会使I/O电路遭受高得多的瞬变。EVAL-CN0203-SDPZ电路板内置外部 30 V/600 W瞬变电压抑制器(TVS)、50 mA/30 V自恢复保险丝(PolySwitch)和肖特基功率二极管，以提供更高电压的ESD保护、50 mA过流保护和 30 V过压保护。图 1 的原理示意图未显示可选的外部保护电路，但可以在CN0203 设计支持包的详细原理图（EVAL-CN0203-SDPZ-SCH pdf文件）中找到：www.analog.com/zh/CN0203-DesignSupport。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考*教程*MT-031——*“实现数据转换器的接地并解开AGND和DGND的谜团”*以及*教程*MT-101——*“去耦技术”*）。

测量

对于PLC、DCS和其它过程控制系统，积分非线性(INL)、微分非线性(DNL)和输出误差是最重要的性能指标。AD5750-1具有非常灵活并且可配置的输出范围，可以满足应用需要。该电路的INL、DNL和输出误差测量结果分别如图 2、图 3 和图 4 所示。测量条件为 25°C、电压输出模式并且使用内部电流检测电阻。AD5750-1范围设置为 0 V至 5 V。所有其它范围的测试结果如表 1 所列。

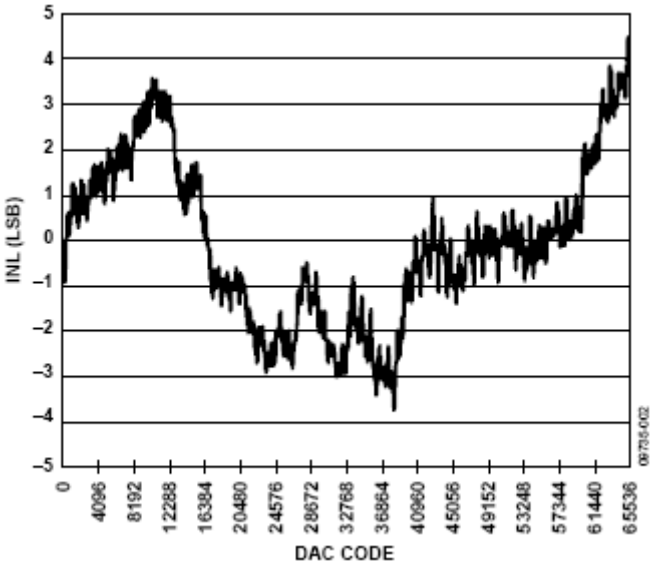


图 2. 0 V 至 5 V 输出范围的 INL

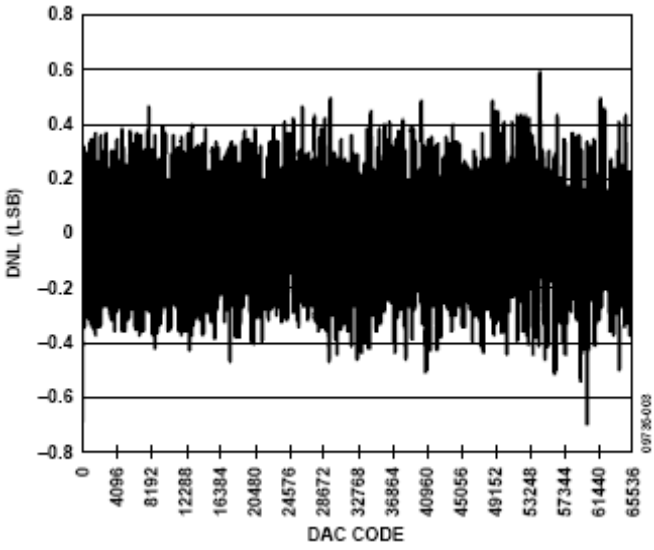


图 3. 0 V 至 5 V 输出范围的 DNL

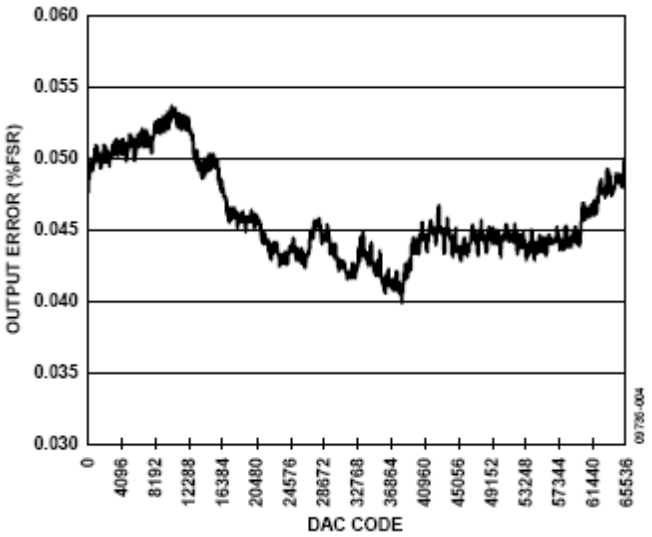


图4. 0 V 至5 V 输出范围的输出误差

表 1 所示测试结果是在 25°C 下使用 EVAL-CN0203-SDPZ 电路板，采用 Agilent E3631A 直流电源供电，利用 Agilent 34401A 数字万用表测得的。

注意，客户需要调整输出范围 0 mA 至 20.4 mA 和 0 mA 至 24.5 mA，以便与 0 mA 至 20 mA 和 0 mA 至 24 mA 范围完全匹配。0 mA 至+24.5 mA 范围下的 0.24% FSR 输出误差包括增益误差，增益误差由客户通过校准消除。

表 1. 所有输出范围的测试结果

范围	电流检测电阻	DNL (LSB)	INL (LSB)	线性度(%FSR)	输出误差(%FSR)
0 V至5 V	无关	0.8	7.1	0.011	0.05
0 V至10 V	无关	0.8	6.1	0.009	0.05
−5 V至+5 V	无关	0.5	6.2	0.009	0.04
−10 V至+10 V	无关	0.5	6.8	0.010	0.04
0 V至6 V	无关	0.8	6.9	0.010	0.05
0 V至12 V	无关	0.8	5.3	0.008	0.09
−6 V至+6 V	无关	0.5	8.0	0.012	0.06
−12 V至+12 V	无关	0.5	7.4	0.011	0.08
−2.5 V至+2.5 V	无关	0.5	5.6	0.008	0.05
4 mA至20 mA	内部	2.4	6.3	0.010	0.07
4 mA至20 mA	外部	2.5	6.2	0.010	0.07
0 mA至20 mA	内部	1.9	5.8	0.009	0.06
0 mA至20 mA	外部	1.9	5.7	0.009	0.06
0 mA至24 mA	内部	1.6	5.4	0.008	0.07
0 mA至24 mA	外部	1.9	5.5	0.008	0.06
−20 mA至+20 mA	内部	1.2	8.8	0.013	0.05
−20 mA至+20 mA	外部	1.2	9.3	0.014	0.05
−24 mA至+24 mA	内部	1.0	9.2	0.014	0.05
−24 mA至+24 mA	外部	1.0	10.1	0.015	0.04
3.92 mA至+20.4 mA	内部	2.4	6.7	0.010	0.03
0 mA至+20.4 mA	内部	2.0	7.6	0.012	0.05
0 mA至+24.5 mA	内部	1.7	3.4	0.007	0.24

常见变化

AD5620（12 位）和AD5640（14 位）与AD5660引脚兼容，适合不需要 16 位分辨率的应用。

AD5623R（12 位）、AD5643R（14 位）和AD5663R（16 位）是双通道nanoDAC器件，AD5624R（12 位）、AD5644R（14 位）和AD5664R（16 位）是四通道nanoDAC器件，均适合多通道应用。

AD5750驱动器与AD5750-1引脚兼容，采用 4.096 V基准电压源时，可以接受 0 V至 4.096 V的输入范围。AD5751是单极性模拟输出驱动器，使用 50 V AVDD电源时，可以提供 40 V输出。

电路评估与测试

设备要求（可以用同等设备代替）

- 系统演示平台(EVAL-SDP-CB1Z)
- CN-0203 电路评估板(EVAL-CN0203-SDPZ)
- CN-0203 评估软件
- 用于控制外部测试测量设备的软件（CD 中未包括）
- Agilent 34401A 6.5 数字万用表
- Agilent E3631A 0 V-6 V/5 A、±25 V/1 A 三路输出直流电源
- 带USB接口的PC（Windows® 2000 或Windows XP）
- National Instruments GPIB 转 USB-B 接口和电缆

开始使用

将 CN-0203 评估软件光盘放进 PC 的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开 Readme 文件。按照 Readme 文件中的说明安装和使用评估软件。

功能框图

图 5 所示为测试设置的功能框图。Pdf文件“EVAL-CN0203-SDPZ-SCH”包含CN-0203 评估板的详细电路原理图。此文件位于CN-0203 设计支持包中：www.analog.com/zh/CN0203-DesignSupport。

设置

EVAL-CN0203-SDPZ 电路板上的 120 引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”或“CON B”的连接器。应使用尼龙五金配件，通过 120 引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+15 V、−15 V 和+6 V 输出后，关闭电源。

在断电情况下，将一个+15 V 电源连接到标有“+15 V”的 CN1 引脚，将一个−15 V 电源连接到标有“−15 V”的 CN1 引脚，将“GND”连接到标有“GND”的 CN1 引脚。以同样方式将 +6 V 连接到 CN2。接通电源，然后将 SDP 板附带的 USB 电缆连接到 PC 上的 USB 端口。注意：接通 EVAL-CN0203-SDPZ 的直流电源之前，请勿将该 USB 电缆连接到 SDP 板上的微型 USB 连接器。

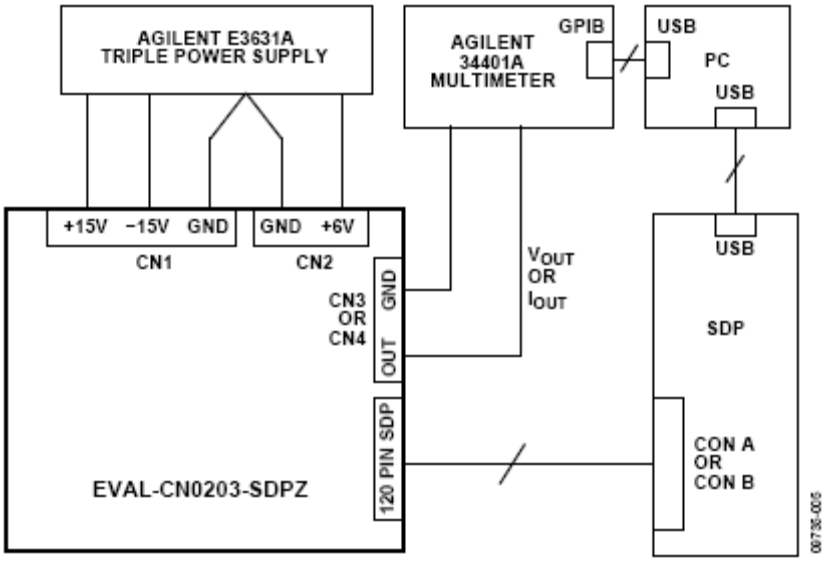


图 5. 测试设置功能框图

表 2. EVAL-CN0203-SDPZ 的跳线设置（以粗体字显示的值为默认设置）

跳线	描述	设置	功能
JP1	设置AD5750-1的地址	引脚1与引脚2短接	AD5750的地址：b'001
		引脚3与引脚2短接	**AD5750的地址：b'000**
JP2	设置外部补偿电容	短路	增加1 nF补偿电容
		开路	**移除1 nF补偿电容**
JP3	VSENSE+设置	**短路**	**VSENSE+与VOUT内部短接**
		开路	VSENSE+与VOUT无内部连接
JP4	VSENSE−设置	**短路**	**VSENSE−与GND内部短接**
		开路	VSENSE−与GND无内部连接
JP5	VOUT和IOUT引脚短路	短路	VOUT和IOUT短路连在一起
		开路	**VOUT和IOUT无内部连接**
JP6	设置AD5750-1的CLEAR模式	短路	清零至中间电平
		开路	**清零至零电平**

测试

设置好测试设备后，将标有“VOUT”的CN3 引脚或标有“IOUT”的CN4 引脚连接到Agilent 34401A的输入端。根据输入信号类型（电流或电压），确保Agilent 34401A前面板上的电缆连接正确。测试INL、DNL和总误差需要相当长的时间，因为AD5660-1 16位DAC的所有电平都需要由34401A设置并测量。

利用 CD 中提供的软件，可以通过 PC 设置 DAC 代码。需要使用自动测试程序来逐步测试各个代码并分析数据。CD 中未提供此程序，必须由客户根据测试设置所用特定万用表的要求予以实现。

在图 5 所示的测试配置中，利用 National Instruments GPIB 转 USB-B 接口和电缆，34401A 万用表的 GPIB 输出与 PC 上的另一个 USB 端口接口。这样，万用表读数就能与载入 PC 中 Excel 电子表格的各代码对应。然后根据业界标准定义分析这些数据，以获得 INL、DNL 和总误差。

欲详细了解参数定义以及如何从测量数据计算INL、DNL和总误差，请参阅AD5662 数据手册的“术语”部分和以下文献：*数据转换手册*第 5 章“测试数据转换器”，ADI公司。

进一步阅读

CN-0203 Design Support Package:
www.analog.com/CN0203-DesignSupport

Slattery, Colm, Derrick Hartmann, and Li Ke, "PLC Evaluation Board Simplifies Design of Industrial Process Control Systems." *Analog Dialogue* (April 2009).

CN-0063 Circuit Note, *16-Bit Fully Isolated Voltage Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0064 Circuit Note, *16-Bit Fully Isolated 4 mA to 20 mA Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0065 Circuit Note, *16-Bit Fully Isolated Output Module Using the AD5422 Single Chip Voltage and Current Output DAC and the ADuM1401 Digital Isolator*, Analog Devices.

CN-0066 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC and the ADuM5401 Digital Isolator*, Analog Devices.

CN-0067 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC, the ADuM5401 Digital Isolator, and a High Performance In-Amp*, Analog Devices.

CN-0097 Circuit Note, *Simplified 12-Bit Voltage and 4 mA-to-20 mA Output Solution Using the AD5412*, Analog Devices.

CN-0209 Circuit Note, *Fully Programmable Universal Analog Front End for Process Control Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Kester, Walt. *Practical Design Techniques for Sensor Signal Conditioning, Analog Devices*, 1999, ISBN 0-916550-20-6

Kester, Walt. *Data Conversion Handbook*, Chapter 5, Analog Devices.

数据手册和评估板

CN-0203 Circuit Evaluation Board (EVAL-CN0203-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5750-1 Data Sheet

AD5750-1 Evaluation Board

AD5660-1 Data Sheet

AD5660-1 Evaluation Board

AD5662 Data Sheet

修订历史

9/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN09735sc-0-9/11(0)

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0204。

连接/参考器件	
AD5751	高压工业电流/电压输出驱动器，输出范围可编程
AD5662	16位nanoDAC®数模转换器，采用SOT-23封装
ADR444	超低噪声、4.096V LDO XFET基准电压源，具有吸电流和源电流能力
ADuM5401	集成DC/DC转换器的四通道隔离器
ADuM1301	三通道数字隔离器

灵活、高精度、低漂移的PLC/DCS模拟输出模块

电路评估板

电路评估板

CN-0204电路评估板 (EVAL-CN0204-SDPZ)

系统演示平台 (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一种全功能、高压（最高44 V）、灵活、可编程的模拟输出解决方案，它满足可编程逻辑控制器(PLC)和分布式控制系统(DCS)应用的大部分要求。

AD5662是一款低功耗(0.75 mW @ 5 V)、轨到轨输出、16位nanoDAC®器件，AD5751是一款工业电流/电压输出驱动器，二者的输入和输出电压范围以及基准电压要求完全一致。

ADR444是一款低漂移（B级最大值为3 ppm/°C）、高初始精度（B级最大值为0.04%）、低噪声（典型值1.8 μV p-p，0.1 Hz至10 Hz）基准电压源，为AD5751和AD5662提供基准电压，保证电路具有超低噪声、高精度、低温漂特性。该电路提供所有典型的电流和电压输出范围、16位分辨率且无失码、0.05%的线性度以及小于0.2%的总输出误差。

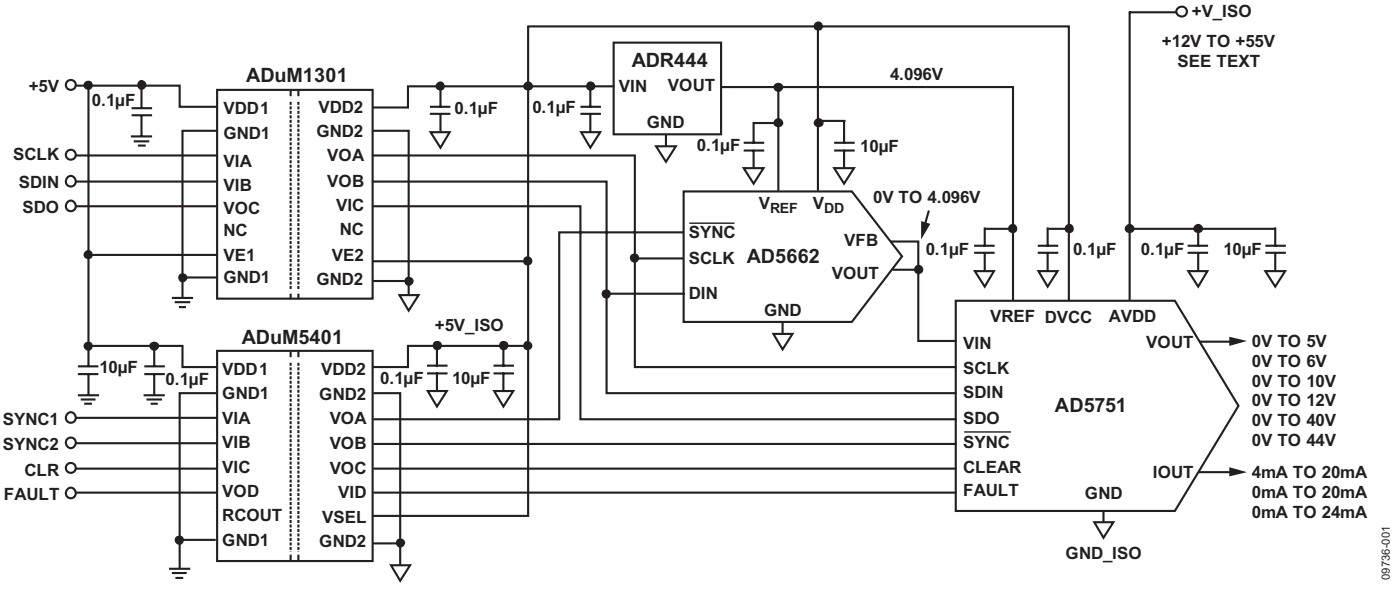


图1. 针对单通道的基本模拟输出电路（原理示意图，未显示所有连接和保护电路）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

ADuM1301和ADuM5401在微控制器与模拟信号链之间提供所需的全部信号隔离。ADuM5401还提供5 V隔离电源。

该电路还具有一些支持工业应用的重要特性，如片内输出故障检测、用于防止分组错误(PEC)的CRC校验以及灵活的上电选项等，非常适合构建鲁棒的工业控制系统。在大批量生产中，它无需外部精密电阻或校准程序就能保持一致的性能，因而是PLC或DCS模块的理想选择。

电路描述

AD5751是一款单通道、低成本、精密电压/电流输出驱动器，设计用于满足工业过程控制应用的需要。AD5751的工作电压范围是10.8 V至55 V，电压输出可以高达44 V。电压输出范围可以编程为PLC和DCS应用的标准输出范围及20%超范围设置：0 V至5 V、0 V至10 V、0 V至6 V、0 V至12 V。此外还提供两种高压输出范围：0 V至40 V和0 V至44 V。

电流输出通过单独的引脚提供，可以编程为以下标准范围：4 mA至20 mA、0 mA至20 mA、0 mA至24 mA。此外还有2%超范围设置，提供3.92 mA至20.4 mA、0 mA至20.4 mA和0 mA至24.5 mA。如果需要，可以将电压和电流输出引脚连在一起，以便将终端系统配置为单通道输出。

AD5662是一款单通道、低成本、低功耗、轨到轨电压缓冲输出*nano*DAC器件。在0.75 V至V_{DD}电源电压的宽基准电压范围内，AD5662保证±1 LSB的DNL。在图1所示电路中，AD5751和AD5662采用ADR444提供的4.096 V公共基准源工作。整个系统都能受益于ADR444的超低噪声和低温漂特性。ADR44x系列基准源可以流出和流入电流，因此非常适合驱动基准电压或电源输入。AD5662还内置一个上电复位电路，确保DAC输出上电至中间电平或0 V并保持该电平，直到执行一次有效的写操作为止。

ADuM1301是一款三通道数字隔离器。ADuM5401是一款四通道数字隔离器，集成*iso*Power®隔离式DC/DC转换器。它们均基于*i*Coupler®技术，用来在信号链与系统微控制器之间实现隔离，隔离额定值为2.5 kV rms。ADuM5401为副边的所有电路提供5 V隔离电源。

数字电源与模拟电源应分离，通过铁氧体磁珠连接。各电源引脚通过并联的10 µF电容和0.1 nF陶瓷电容进行去耦。更多信息请参见CN0204设计支持包中的原理图。

用于PLC和DCS应用的器件所需的ESD保护和过压保护一般远高于形式上的推荐要求。AD5751的各引脚内置ESD保护二极管，可以防止瞬变损害器件。但是，工业控制环境可能会使I/O电路遭受高得多的瞬变。EVAL-CN0204-SDPZ电路板内置外部64 V/1500 W瞬变电压抑制器(TVS)、50 mA/30 V自恢复保险丝(PolySwitch)和肖特基功率二极管，以提供更高电压的ESD保护、50 mA过流保护和64 V过压保护。图1的原理示意图未显示可选的外部保护电路，但可以在CN0204设计支持包的详细原理图（EVAL-CN0204-SDPZ-SCH pdf文件）中找到：
www.analog.com/CN0204-DesignSupport

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考*指南MT-031—“实现数据转换器的接地并解开AGND和DGND的谜团”*以及*指南MT-101—“去耦技术”*）。

测量

对于PLC、DCS和其它过程控制系统，积分非线性(INL)、微分非线性(DNL)和输出误差是最重要的性能指标。AD5751具有非常灵活并且可配置的输出范围，可以满足应用需要。该电路的INL、DNL和输出误差测量结果分别如图2、图3和图4所示。测量条件为25°C、电压输出模式并且使用内部电流检测电阻。AD5751范围设置为0 V至5 V。所有其它范围的测试结果如表1所列。

表1所示测试结果是在25°C下使用EVAL-CN0204-SDPZ电路板和Agilent E3631A直流电源，利用Agilent 34401A数字万用表测得的。

注意，客户需要调整输出范围0 mA至20.4 mA和0 mA至24.5 mA，以便与0 mA至20 mA和0 mA至24 mA范围完全匹配。0 mA至20.4 mA范围下的1.70% FSR输出误差包括增益误差，增益误差可以由客户通过校准消除。

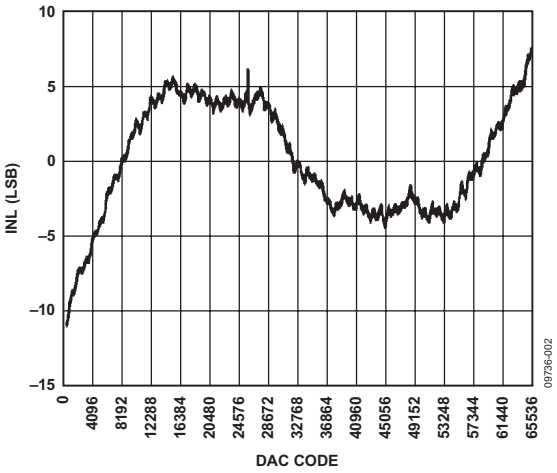


图2. 0 V至5 V输出范围的INL

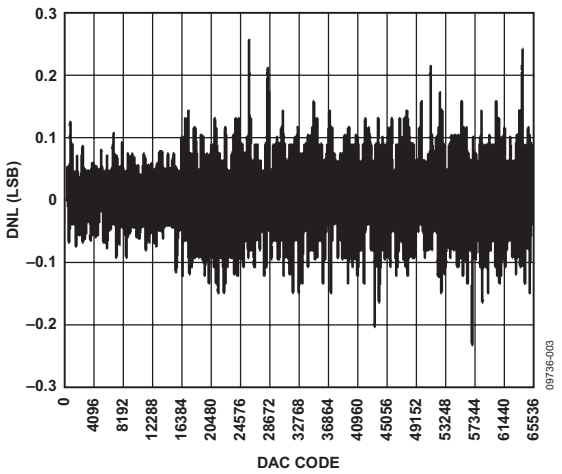


图3. 0 V至5 V输出范围的DNL

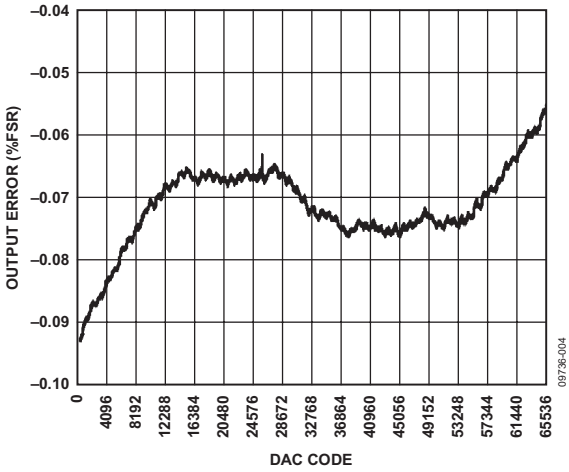


图4. 0 V至5 V输出范围的输出误差

表1. 所有输入范围的测试结果

范围	电流检测电阻	INL (LSB)	线性度 (%FSR)	输出误差 (%FSR)
0 V 至 5 V	无关	10.8	0.017	0.09
0 V 至 10 V	无关	9.9	0.015	0.08
0 V 至 6 V	无关	10.5	0.016	0.09
0 V 至 12 V	无关	9.2	0.014	0.08
0 V 至 40 V	无关	10.1	0.015	0.06
0 V 至 44 V	无关	9.5	0.015	0.20
4 mA 至 20 mA	内部	8.5	0.016	0.04
4 mA 至 20 mA	外部	8.4	0.013	0.04
0 mA 至 20 mA	内部	9.8	0.015	0.05
0 mA 至 20 mA	外部	8.9	0.014	0.05
0 mA 至 24 mA	内部	8.4	0.013	0.05
0 mA 至 24 mA	外部	12.0	0.018	0.05
3.92 mA 至 20.4 mA	内部	11.8	0.053	0.80
0 mA 至 20.4 mA	内部	9.4	0.014	1.70
0 mA 至 24.5 mA	内部	12.4	0.019	1.50

常见变化

本电路显示了一系列驱动器和DAC产品的一种实施方案，可以从该系列选择其它器件以实现所需的性能。12位到16位分辨率和0.1%精度是PLC和DCS应用的典型要求。针对不需要16位分辨率的应用，可以使用AD5620（12位）和AD5640（14位），它们还内置基准电压源。

AD5623R（12位）、AD5643R（14位）和AD5663R（16位）是双通道*nano*DAC器件，AD5624R（12位）、AD5644R（14位）和AD5664R（16位）是四通道*nano*DAC器件，均适合多通道应用。

AD5750-1和AD5750均为双极性模拟输出驱动器，可以提供±10 V和±20 mA。

电路评估与测试

设备要求（可以用同等设备代替）

- 系统演示平台(EVAL-SDP-CB1Z)
- CN-0204电路评估板(EVAL-CN0204-SDPZ)
- CN-0204评估软件
- 用于控制外部测试测量设备的软件（CD中未包括）
- Agilent 34401A 6.5数字万用表
- Agilent E3631A 0 V-6 V/5 A、±25 V/1 A三路输出直流电源
- 带USB接口的PC（Windows® 2000或Windows XP）
- National Instruments GPIB转USB-B接口和电缆

开始使用

将CN0204评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

图5所示为测试设置的功能框图。Pdf文件“EVAL-CN0204-SDPZ-SCH”包含CN0204评估板的详细电路原理图。此文件位于CN-0204设计支持包中：www.analog.com/CN0204-DesignSupport。

设置

EVAL-CN0204-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”或“CON B”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源设置为+25 V、−25 V和+6 V输出后，关闭电源。

Agilent E3631A电源具有±25 V/1 A和6 V/5 A输出通道。±25 V/1 A和6 V/5 A彼此隔离。因此，±25 V/1 A可以用于提供电路的+50 V电源。6 V/5 A电源的“−”引脚与±25 V/1 A电源的“COM”引脚之间不得有任何外部连接。

在断电情况下，将一个+25 V电源连接到板上标有“12~50VIN”的CN3引脚，将一个−25 V电源连接到板上标有“GND_ISO”的CN3引脚。±25 V/1 A的“COM”不连接。以同样方式将+6 V连接到CN2。接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。注意：接通EVAL-CN0204-SDPZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

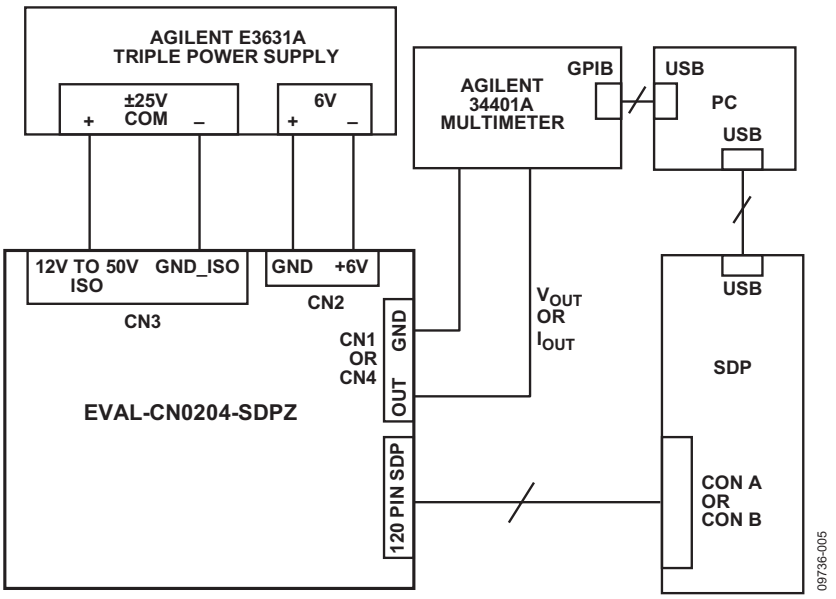


图5. 测试设置功能框图

表2. EVAL-CN0204-SDPZ跳线设置（粗体内容为默认设置）

跳线	描述	设置	功能
JP1	设置AD5751的地址	引脚1与引脚2短接	AD5751的地址：b'001
		引脚3与引脚2短接	**AD5751的地址：b'000**
JP2	设置外部补偿电容	短路	增加1 nF补偿电容
		开路	**移除1 nF补偿电容**
JP3	VSENSE+设置	**短路**	**VSENSE+与VOUT内部短接**
		开路	VSENSE+与VOUT无内部连接
JP4	设置AD5751的CLEAR模式	短路	清零至中间电平
		开路	**清零至中间电平**
JP5	VOUT和IOUT引脚短路	短路	VOUT和IOUT短路连在一起
		开路	**VOUT和IOUT无内部连接**

测试

设置好测试设备后，将标有“VOUT”的CN4引脚或标有“IOUT”的CN1引脚连接到Agilent 34401A的输入端。根据输入信号类型（电流或电压），确保Agilent 34401A前面板上的电缆连接正确。测试INL、DNL和总误差需要相当长的时间，因为AD5662 16位DAC的所有电平都需要由34401A设置并测量。

利用CD中提供的软件，可以通过PC设置DAC代码。需要使用自动测试程序来逐步测试各个代码并分析数据。CD中未提供此程序，必须由客户根据测试设置所用特定万用表的要求予以实现。

在图5所示的测试配置中，利用National Instruments GPIB转USB-B接口和电缆，34401A万用表的GPIB输出与PC上的另一个USB端口接口。这样，万用表读数就能与载入PC中Excel电子表格的各代码对应。然后根据业界标准定义分析这些数据，以获得INL、DNL和总误差。

欲详细了解参数定义以及如何从测量数据计算INL、DNL和总误差，请参阅AD5662数据手册的“术语”部分和以下文献：*数据转换手册*第5章“测试数据转换器”，ADI公司。

进一步阅读

CN-0204 Design Support Package: http://www.analog.com/CN0204-DesignSupport

Slattery, Colm, Derrick Hartmann, and Li Ke, “PLC Evaluation Board Simplifies Design of Industrial Process Control Systems.” *Analog Dialogue* (April 2009).

CN-0063 Circuit Note, *16-Bit Fully Isolated Voltage Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0064 Circuit Note, *16-Bit Fully Isolated 4 mA to 20 mA Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0065 Circuit Note, *16-Bit Fully Isolated Output Module Using the AD5422 Single Chip Voltage and Current Output DAC and the ADuM1401 Digital Isolator*, Analog Devices.

CN-0066 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC and the ADuM5401 Digital Isolator*, Analog Devices.

CN-0067 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC, the ADuM5401 Digital Isolator, and a High Performance In-Amp*, Analog Devices.

CN-0097 Circuit Note, *Simplified 12-Bit Voltage and 4 mA-to-20 mA Output Solution Using the AD5412*, Analog Devices.

CN-0209 Circuit Note, *Fully Programmable Universal Analog Front End for Process Control Applications*, Analog Devices.

AN-0971 Application Note, *Recommendations for Control of Radiated Emissions with isoPower Devices*, Mark Cantrell.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Kester, Walt. *Practical Design Techniques for Sensor Signal Conditioning, Analog Devices*, 1999, ISBN 0-916550-20-6

Kester, Walt. *Data Conversion Handbook*, Chapter 5, Analog Devices.

数据手册和评估板

CN-0204 Circuit Evaluation Board (EVAL-CN0204-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5751 Data Sheet

AD5751 Evaluation Board

AD5662 Data Sheet

AD5662 Evaluation Board

修订历史

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09736sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0205。

连接/参考器件	
AD9122	双通道、1.2 GSPS、16位、TxDAC® 数模转换器
ADL5375	宽带正交调制器

I/Q 调制器 ADL5375 与双通道、1.2 GSPS 高速 DAC AD9122 实现接口

评估和设计支持

电路评估板

AD9122/ADL5375评估板(AD9122-M5375-EBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路在双通道高速TxDAC数模转换器AD9122与宽带I/Q调制器ADL5375-05之间提供一个简单灵活的接口。由于DAC输出与ADL5375-05 I/Q调制器输入具有相同的 0.5 V偏置电平，因此无需使用任何有源或无源电平转换电路。该直流耦合的接口有利于DAC补偿I/Q调制器的本振(LO)泄漏。

AD9122 DAC的 1.2 GSPS采样速率和ADL5375-05调制器I/Q输入的宽带宽，确保零中频(ZIF)和复中频(CIF)架构均能得到支持。除了滤除奈奎斯特镜像以外，基带滤波器还能出色地抑制差模和共模DAC杂散。

电路描述

图 1 和图 2 所示的电路和评估板采用AD9122 TxDAC和ADL5375-05宽带发射调制器。该接口电路中的信号偏置和调整分别由 4 个以地为基准的电阻（RBIP、RBIN、RBQP、RBQN）和 2 个并联电阻（RSLI、RSLQ）控制。

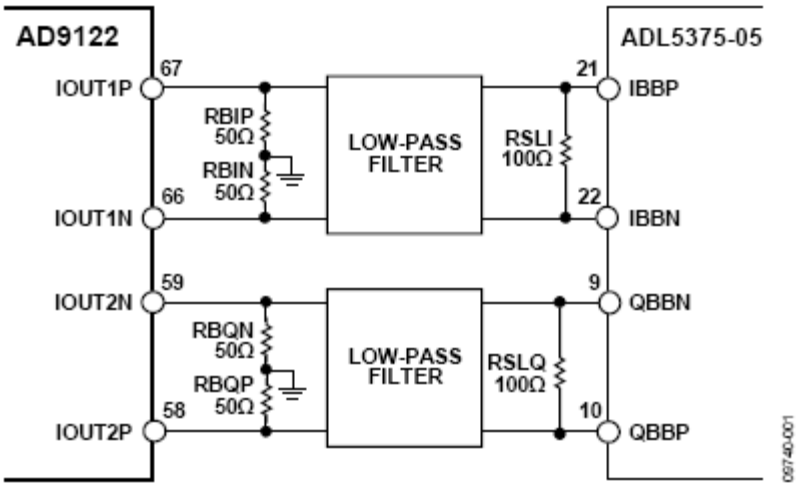


图 1. AD9122与ADL5375-05之间的接口，利用 50 Ω接地电阻为ADL5375-05基带输入提供 500 mV直流偏置电压（原理示意图）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

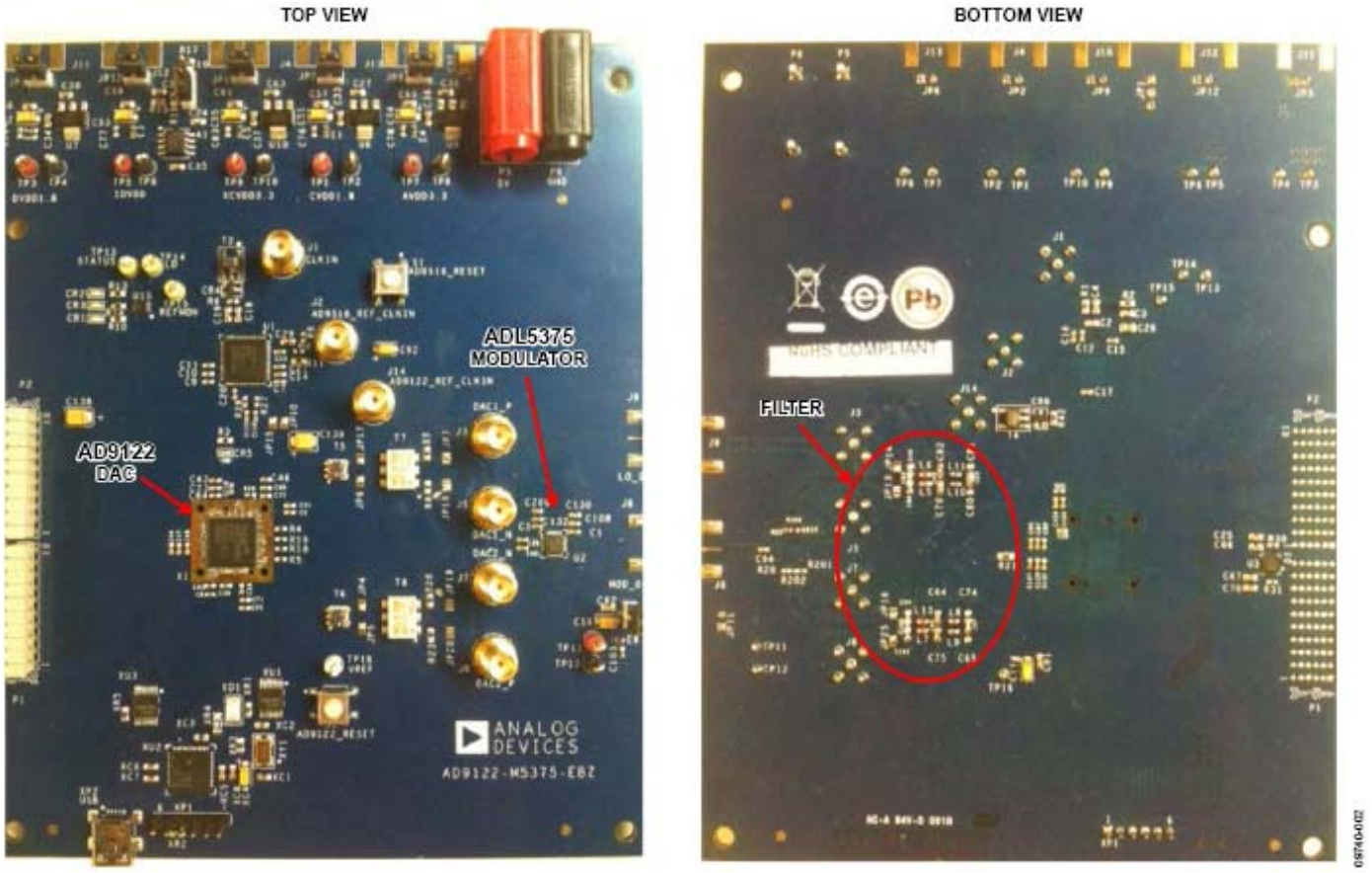


图 2. 用于实现电路的AD9122-M5375-EBZ评估板

DAC的满量程输出电流(I_{FS})可以在 10 mA到 30 mA范围内编程，标称默认值为 20 mA。在该配置中，4 个以地为基准的 50 Ω电阻(R_B =RBIP = RBIN = RBQP = RBQN)上的DAC输出摆幅均为 0 mA至 20 mA，这样就实现了 500 mV直流偏置电平，以及各输出对上的 2 V p-p差分满量程电压摆幅（空载）。该 2 V p-p电压摆幅可以通过R_L (R_L = RSLI = RSLQ)并联电阻进行调整，而不会影响 500 mV偏置电平。因此，I/Q调制器输入的差分峰峰值摆幅由下式给出：

$$V_{SIGNAL} = I_{FS} \times \frac{[2 \times R_B \times R_L]}{[2 \times R_B + R_L]}$$

注意，计算此信号电平时，可以忽略ADL5375的相对较高的差分输入阻抗（通常大于 60 kΩ）。图 3 所示为使用 50 Ω偏置设置电阻时，峰峰值电压摆幅与RL之间的关系。

ADL5375-05与AD9122的动态范围和增益匹配良好。因此，器件之间无需任何有源增益。I/Q调制器驱动电平可以根据需要，通过调整R_L的值进行精调，如上所述。对于大多数应用，建议使用 100 Ω的R_L值，此时满量程信号电平为 1 V p-p（0 dBFS时的DAC输出）。

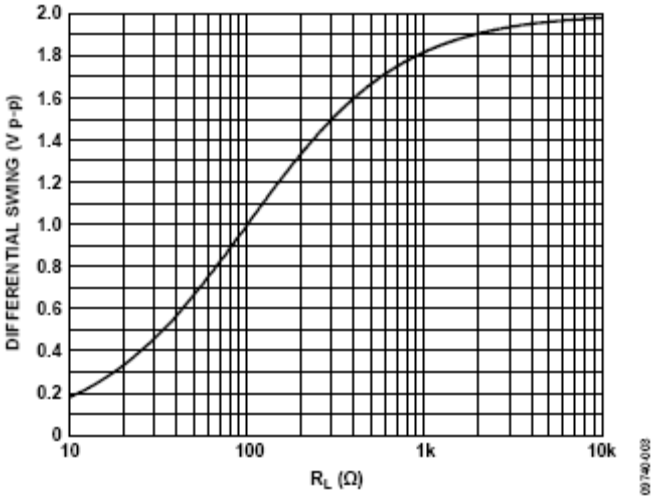


图 3. 使用 50 Ω偏置设置电阻时，峰峰值差分摆幅与限幅电阻(R_L)之间的关系

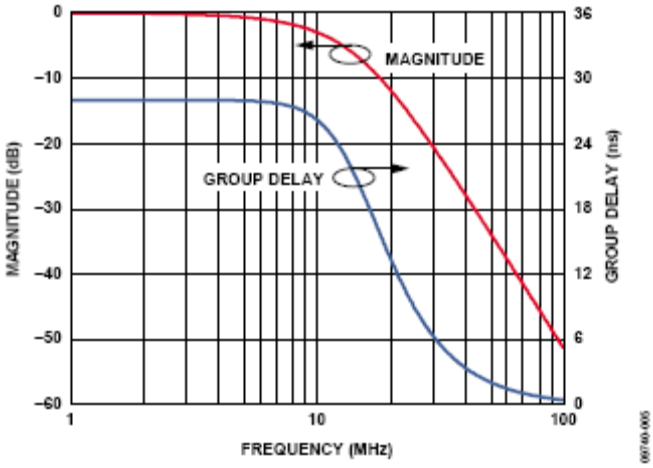


图 5. DAC 调制器与 10 MHz 三阶贝塞尔滤波器接口的频率响应

基带滤波

AD9122与ADL5375之间必须插入一个滤波器，以便消除来自DAC的奈奎斯特镜像、杂散和宽带噪声。应将该滤波器放置在直流偏置设置电阻与交流限幅电阻之间，这样，直流偏置设置电阻（图 4 中的R_B）和信号调整电阻（图 4 中的R_L）就能方便地设置滤波器设计的源电阻和负载电阻。

图 4 所示为一个三阶贝塞尔低通滤波器，−3 dB 带宽为 10 MHz。该滤波器的输入和输出阻抗匹配，因此滤波器设计非常轻松，并且可获得更好的通带平坦度，支持宽带宽滤波器设计。本例中，所选的并联电阻为 100 Ω，产生 1 V p-p 差分的交流摆幅。该滤波器的频率响应曲线如图 5 所示。

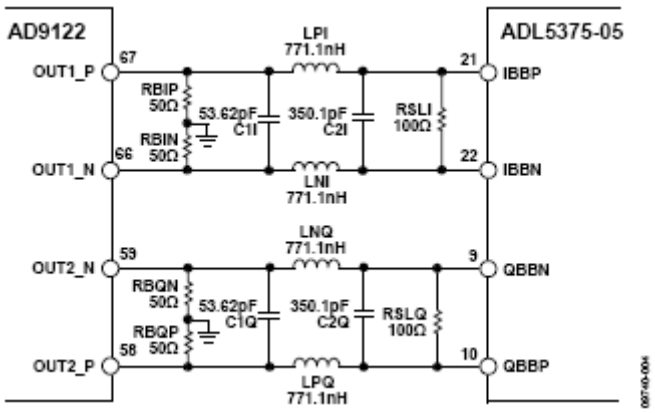


图 4. DAC 调制器与 10 MHz 三阶贝塞尔滤波器接口

复中频(CIF)应用的滤波

图 6 所示为ADL5375基带I和Q输入的频率响应。该器件具有很宽且平坦的频率响应（−3 dB点为 750 MHz），因此它非常适合DAC输出信号已经过数字上变频的复中频(CIF)应用。在复中频应用中，仍然需要低通奈奎斯特滤波器，主要原因是它可以保持从DAC输出到调制器输入的直流偏置电平。

推荐使用图 7 所示的滤波器拓扑结构，它是一个五阶巴特沃兹滤波器，转折频率为 300 MHz。一个纯差分滤波器可以抑制来自 DAC 的差模镜像、杂散和噪声。使用两个公共连接接地的电容（图 7 中的 C2 和 C4）将一部分共模电流分流到地，可以获得优于纯差分滤波器的高频信号共模抑制性能。

此滤波器的仿真和实测响应分别如图 8 和图 9 所示。实测平坦度为±0.6 dB（DC至 250 MHz）和±0.4 dB（125 MHz至 250 MHz），该数据是在AD9122反sinc功能启用情况下获得的。采用这种配置，在有和无图 7 所示中频滤波器这两种情况下，对 2 × F_{DAC}共模杂散的共模抑制性能与共模频率的关系如图 10 所示。

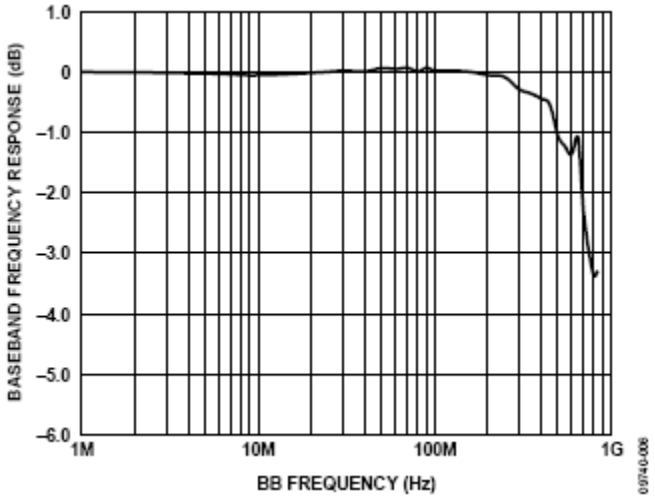


图 6. ADL5375-05的基带(BB)频率响应

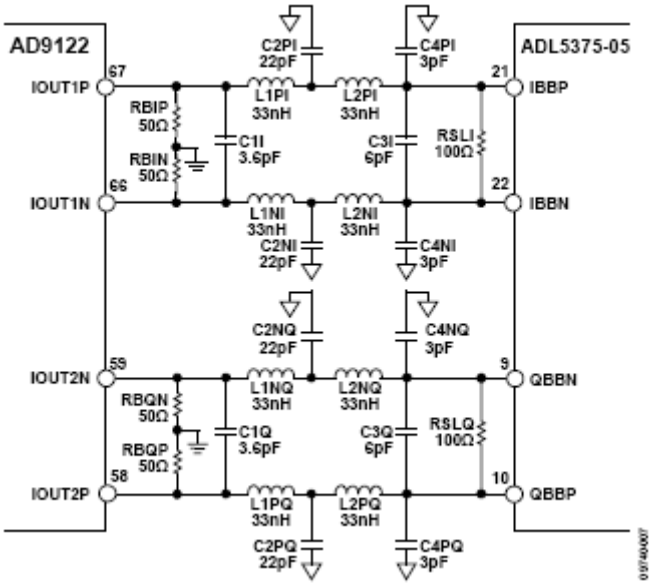


图 7. 推荐的 DAC 调制器与 300 MHz 转折频率、五阶巴特沃兹滤波器的接口拓扑结构

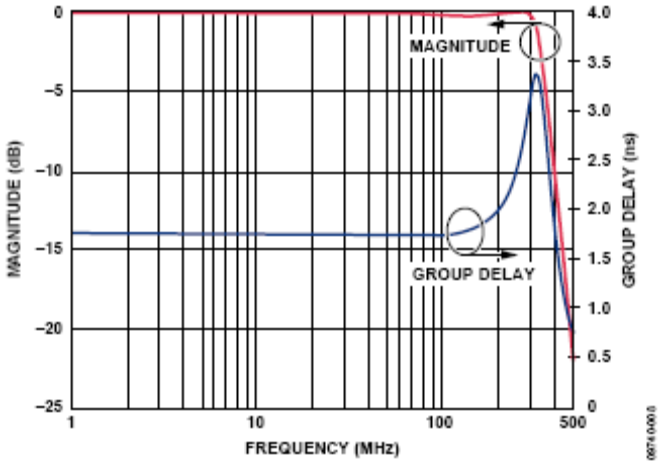


图 8. DAC 调制器与 300 MHz 五阶巴特沃兹滤波器接口的频率响应（仿真）

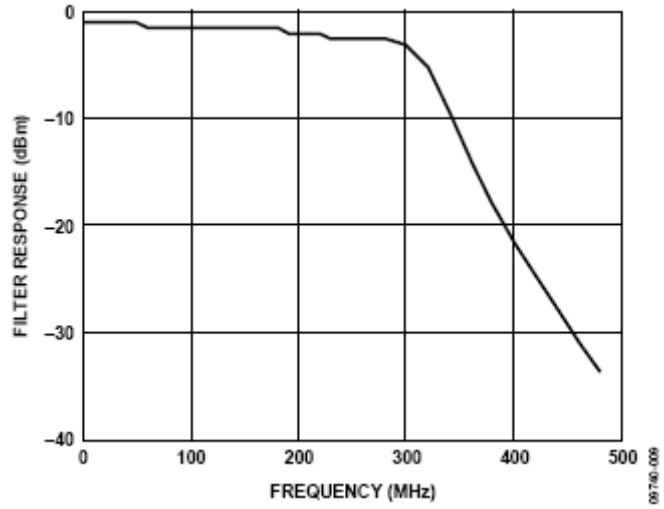


图 9. DAC 调制器与 300 MHz 五阶巴特沃兹滤波器接口的频率响应（实测）

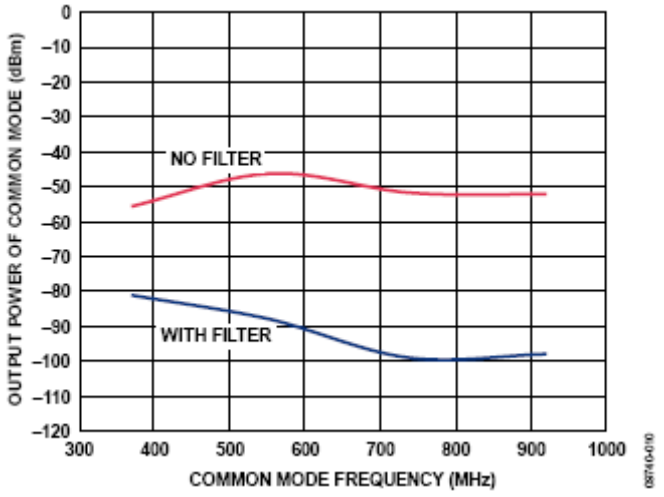


图 10. 有和无滤波器两种情况下，ADL5375-05 RF输出端的实测共模抑制性能

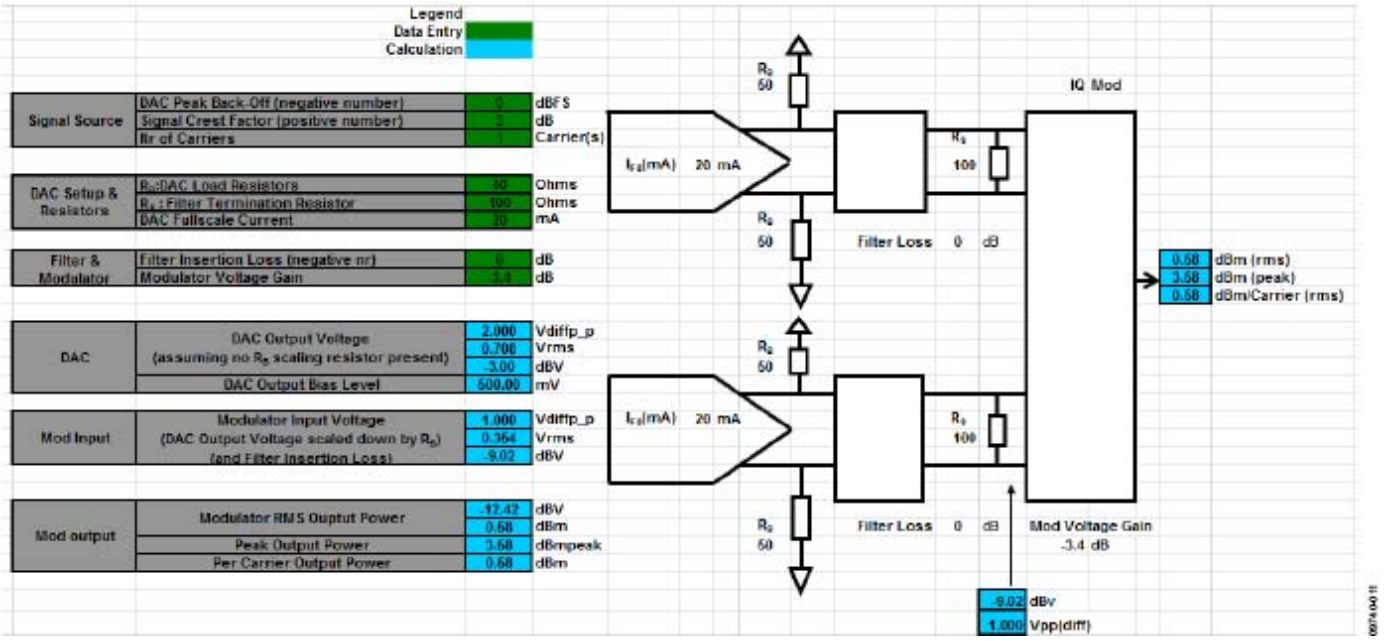


图 11. 用于计算调制器输出功率的电子表格

计算 AD9122 和 ADL5375 的输出功率

除偏置设置和信号调整电阻外，ADL5375的输出功率水平还与DAC的数字倒退水平(dBFS)、信号的峰均比、DAC的满量程电流、奈奎斯特滤波器的插入损耗和I/Q调制器的电压增益有关。图 11 所示的电子表格可以用来计算输出功率。

该电子表格可以从以下URL下载：
www.analog.com/CN0205-PowerCalculator。

转换电平以驱动 ADL5375-15

ADL5375-15需要 1500 mV的直流偏置电平。除偏置电平不同外，ADL5375-05与ADL5375-15在其它方面完全一致。若要从AD9122驱动ADL5375-15，必须使用一个无源或有源电平转换网络。图 12 所示的无源电平转换网络使用 4 个串联电阻和 4 个上拉电阻，以便在ADL5375-15输入端实现 1500 mV的偏置电平。该无源电平转换网络会导致信号电平发生大约 2 dB的损耗。

有源电平转换电路则要使用一个双通道差分放大器，如ADA4938-2，将 1500 mV电压接VOCM引脚便可设置输出直流偏置电平。然而，采用这种方法时，接口带宽要受到运算放大器的限制。

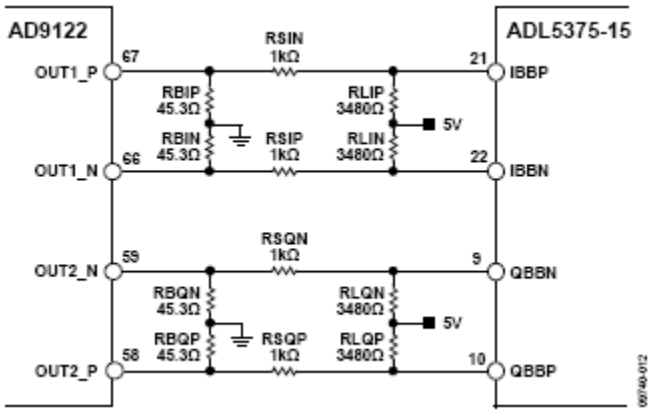


图 12. 用于从 AD9122 TxDAC 偏置 ADL5375-15 的无源电平转换网络

如上所述，需要在AD9122与ADL5375-15之间放入一个滤波器。该LC滤波器可以位于DAC端接电阻（图 13 中的R1）与交流限幅电阻（图 13 中的R4）之间的任何地方。但是，图 13 所示的电路允许灵活设计电平转换电路，R2 损耗较低，调制器的驱动电平较高。它还允许滤波器的源阻抗与负载阻抗匹配。推荐使用图 13 所示的带滤波器的无源电平转换网络。

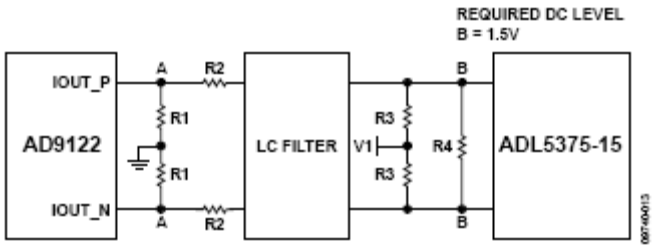


图 13. 推荐使用的带 LC 滤波器的无源电平转换网络

滤波器的差分源阻抗和负载阻抗分别为：

$$2 \times (R1 + R2)$$和

$$2 \times \{R3||(R4/2)\}.$$

DAC 获得的单端阻抗为：

$$R1||\{R2+R3||(R4/2)\}.$$

R4 充当 DAC 的交流负载。DAC 输出端的差分交流摆幅为：

$$2 \times I_{FS} \times R1||\{R2+R3||(R4/2)\},$$

调制器输入端的差分交流摆幅为：

$$2 \times \{R3||(R4/2)\} \div \{R2+(R3||(R4/2)\}$$

乘以 DAC 输出端的差分交流摆幅。

SETUP	R1 (Ω)	34.0
	R2 (Ω)	218
	R3(Ω)	760
	R4 (Ω)	750
	IFS (MA)	20
	V1 (V)	5.00
	DAC R (SINGLE)	31.70
DAC	DAC COMMON VOLTAGE (V)	0.50
	DAC SWING (V p_p) (SINGLE)	0.63
MOD	MODULATOR COMMON VOLTAGE (V)	1.50
	MOD INPUT SWING (V p_p)	0.34
	(SINGLE) LOSS BY R2 (DB)	–5.43
FILTER	INPUT IMPEDANCE (Ω)	504
	OUTPUT IMPEDANCE (Ω)	502

图 14. 用于电平转换电路的电子表格

LC滤波器应靠近DAC放置，使回路电流路径较短。5 V偏置电源(V1)应靠近调制器，因为调制器也使用该电源。当R1、R2、R3、R4 分别为 34 Ω、218 Ω、760 Ω、750 Ω时，AD9122 DAC输出端的 500 mV直流偏置电压与ADL5375-15的 1500 mV直流偏置电压匹配。实际上，图 13 中A点的电压不必是 500 mV，但它会使交流摆幅有一定的灵活性，而不会超过DAC输出的顺从电压。DAC负载为 31.7 Ω。滤波器的输入和输出阻抗分别为 504 Ω和 502 Ω。R2 引起的衰减，即R2 在DAC输出端与调制器输入端之间造成的压降，由R2 和R3||(R4/2)共同设置，约为 5.4 dB。

要计算A点和B点（图 13）的直流偏置电平和交流摆幅、R2 引起的衰减、滤波器的源/负载阻抗，可以使用下面的电子表格。该电子表格可以从以下URL下载：www.analog.com/zh/CN0205-LevelShifter。

也可以使用ADIsimRF工具来计算DAC和调制器的功率水平，该工具可以从www.analog.com/ADIsimRF下载。

布局布线建议

应特别注意 DAC/调制器接口的布局布线。下面是一些建议。图 15 显示了一个遵循这些建议的顶层布局图。

- 使所有 I/Q 差分走线长度保持良好的匹配。
- 滤波器端接电阻尽可能靠近调制器输入端放置。
- DAC 输出 50 Ω 电阻尽可能靠近 DAC 放置。
- 加宽经过滤波器网络的走线以降低信号损耗。
- 在所有 DAC 输出走线、滤波器网络、调制器输出走线和 LO 输入走线周围设置过孔。
- 将 LO 和调制器输出走线布设在不同的层上或彼此成 90°角，防止耦合。

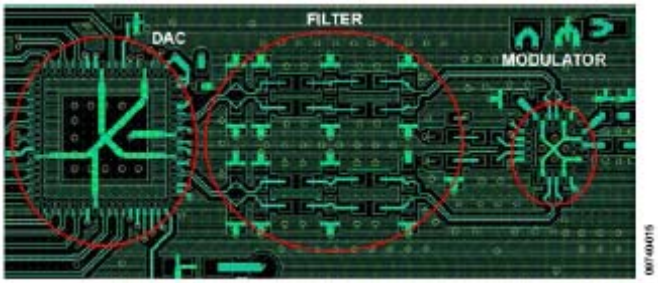


图 15. 一般布局布线建议

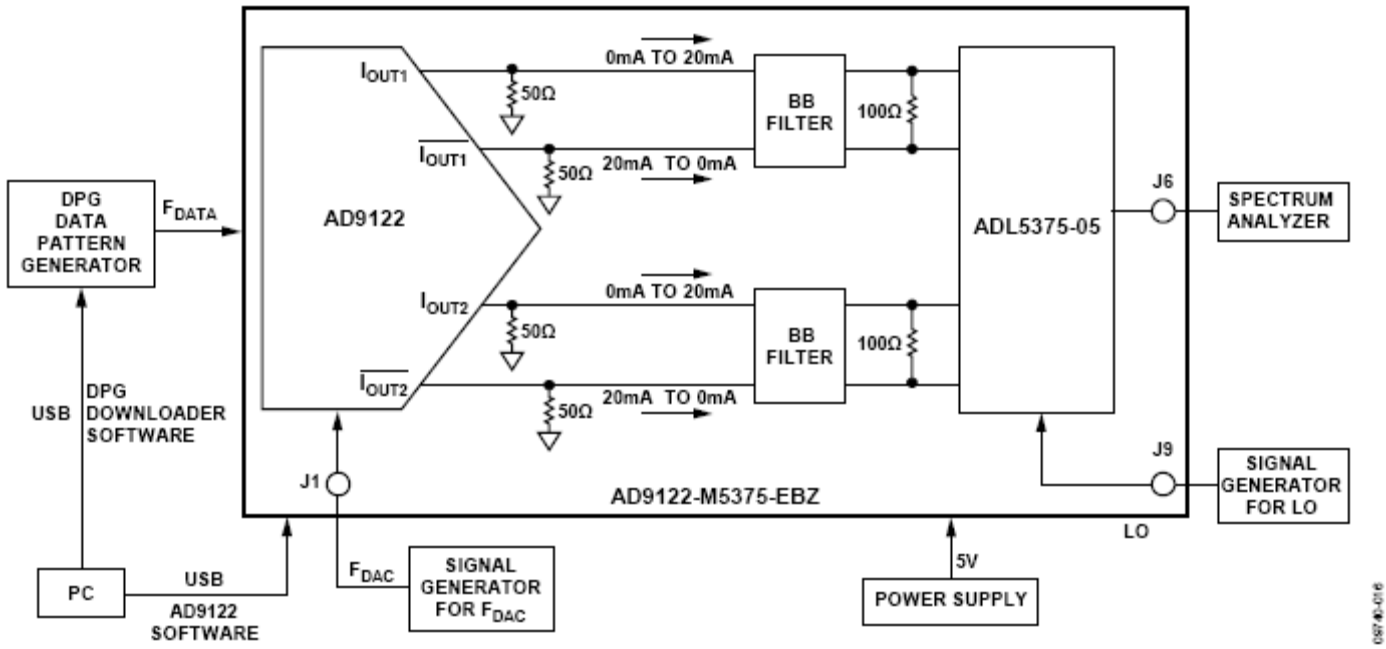


图 16. 测试设置功能框图

欲进一步了解有关正确布局布线的更多信息，请查看设计支持包(www.analog.com/zh/CN0205-DesignSupport)中的AD9122-M5375-EBZ布局文件。

常见变化

本电路笔记所述的接口可以用在任何设置为 20 mA满量程电流的TxDAC数模转换器（AD9779A、AD9788、AD9125、AD9148）与需要 0.5 V基带直流偏置电平的ADL5370、ADL5371/ADL5372、ADL5373、ADL5374、ADL5385、ADL5386等系列I/Q调制器之间。

通过选择适当的ADC端接电阻对偏置电平进行一些调整，该接口也可以用于低电流调制器AD8345/AD8349。

电路评估与测试

下面详细说明如何执行共模测试（结果如图 10 所示）。测试设置灵活，也可以执行本电路笔记所示的其它测量。

设备要求（可以用同等设备代替）

- DPG：ADI 公司数字码发生器
- 时钟信号发生器：Agilent E4437B
- LO 信号发生器：Agilent 8665B
- 频谱分析仪：Agilent E4440A
- 电源：Agilent E3631A

设置与测试

1. 按照图 16 所示连接设置和测量系统。
2. 将电源电压设置为+5 V。
3. 将F_{DAC}的信号发生器设置为 368.64 MHz @ 5 dBm，将LO的信号发生器设置为 2140 MHz @ 0 dBm。
4. 接通电源和信号发生器。将频谱分析仪设置为 2 × F_{DAC} MHz、1 MHz范围。
5. 按照图 17 所示，通过USB接口和AD9122/AD9125 SPI控制软件设置AD9122，然后运行。参考AD9122 评估板快速入门指南(www.analog.com-CN0205-DesignSupport)。
    - 插值（图 17 中的“1”）： 1×
    - 精调制（图 17 中的“2”）：开
    - 数据速率（图 17 中的“3”）：同F_{DAC}频率
    - NCO 频率（图 17 中的“4”）：173.32 MHz
6. 设置 DPG（参考 AD9122 评估板快速入门指南）
    - 确保DCO频率（图 18 中的“1”）接近F_{DAC}频率。
    - 将采样速率（图 18 中的“2”）设置为与F_{DAC}频率相同，并在所需频率设置 1 MHz范围。

- 按照图 18 所示设置“3”和“4”。
- 点击图 18 中“1”处的按钮，下载 I 和 Q 矢量。

7. 测量 2 × F_{DAC}时的共模噪声电平。
8. 更改F_{DAC}信号发生器的频率、第 5 步提到的“数据速率”以及第 6 步提到的“采样速率”。
9. 测量 2 × F_{DAC}（新值）时的共模噪声电平。
10. 重复第 8 步和第 9 步。

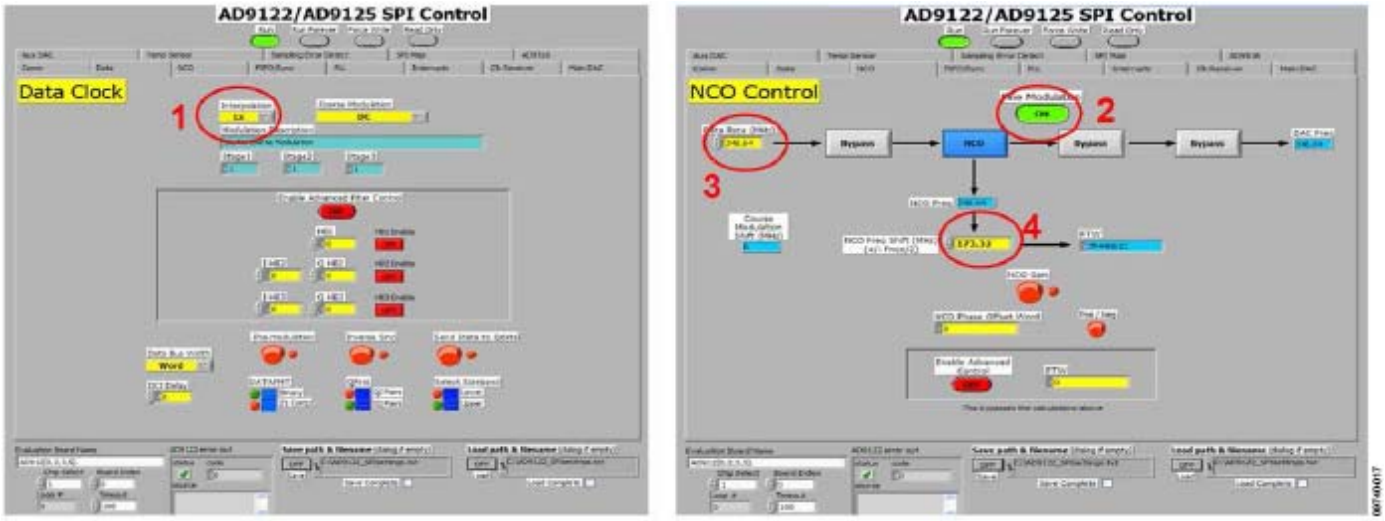


图 17. SPI 控制软件用户界面：设置数据时钟和 NCO 控制

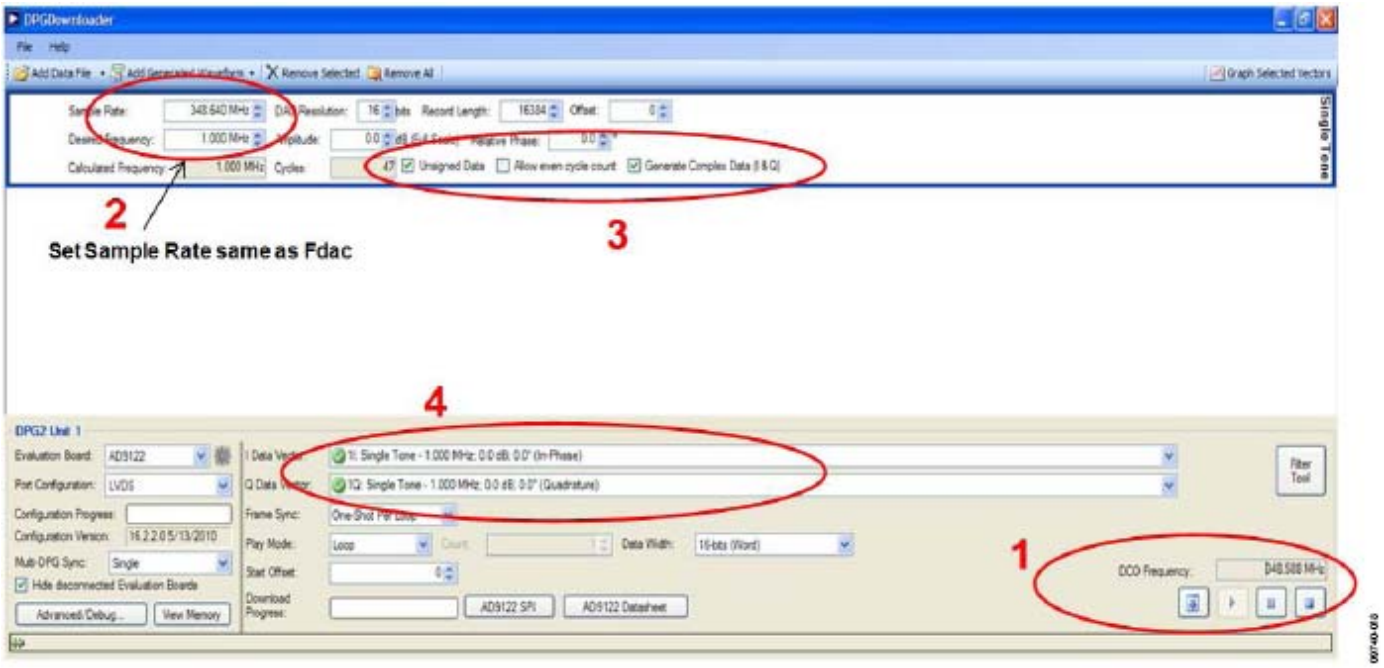


图 18. 使用 DPG 下载器软件设置 DPG

设计与集成文件

设计与集成文件由我们的工程师编写，可用于设计该电路。

CN0205 设计与集成文件

- 原理图
- 物料清单
- Gerber 文件
- Allegro 文件
- 装配图

进一步阅读

CN0205 Design Support Package:
www.analog.com/CN0205-DesignSupport
MT-016 Tutorial, Basic DAC Architectures III: Segmented DACs. Analog Devices.
MT-017 Tutorial, Oversampling Interpolating DACs, Analog Devices.
MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of 'AGND' and 'DGND'. Analog Devices.
MT-101 Tutorial, Decoupling Techniques, Analog Devices.
CN-0021 Circuit Note, Interfacing the ADL5375 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC , Analog Devices.
CN-0134 Circuit Note, Broadband Low EVM Direct Conversion Transmitter, Analog Devices.
CN-0144 Circuit Note, Broadband Low EVM Direct Conversion Transmitter Using LO Divide-by-2 Modulator, Analog Devices.
Nash, Eamon. AN-1039 Application Note, Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity, Analog Devices.
Zhang, Yi. AN-1100 Application Note, Wireless Tranmitter I/Q Balance and Sideband Suppression, Analog Devices.
Brandon, David and David Crook, Ken Gentile, AN-0996, The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems, Analog Devices.
ADIsimPLL Design Tool
ADIsimRF Design Tool
AD9122 Evaluation Board Quick Start Guide
Analog Devices Data Pattern Generator (DPG)

数据手册和评估板

AD9122 Data Sheet
ADL5375 Data Sheet
AD9122 Evaluation Board
ADL5375-05 Evaluation Board
AD9122-M 5375-EBZ Evaluation Board

修订历史

8/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09740sc-0-9/11(0)

www.analog.com

ANALOG DEVICES

电路笔记
CN-0206

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0206。

连接/参考器件	
AD7793	3通道、低噪声、低功耗、24位Σ-Δ型ADC，内置片内仪表放大器和基准电压源
ADuC832	精密模拟微控制器

采用AD7793 24位 Sigma-Delta ADC的完整热电偶测量系统

设计和集成文件

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个基于24位Σ-Δ型ADC AD7793的完整热电偶系统。AD7793是一款适合高精度测量应用的低功耗、低噪声、完整模拟前端，内置PGA、基准电压源、时钟和激励电流，从而大大简化了热电偶系统设计。系统峰峰值噪声约为0.02°C。

AD7793的最大功耗仅500 μA，因而适合低功耗应用，例如整个发送器的功耗必须低于4 mA的智能发送器等。AD7793还具有关断选项。在这种模式下，整个ADC及其辅助功能均关断，器件的最大功耗降至1 μA。

AD7793提供一种集成式热电偶解决方案，可以直接与热电偶接口。冷结补偿由一个热敏电阻和一个精密电阻提供。该电路只需要这些外部元件来执行冷结测量，以及一些简单的R-C滤波器来满足电磁兼容性(EMC)要求。

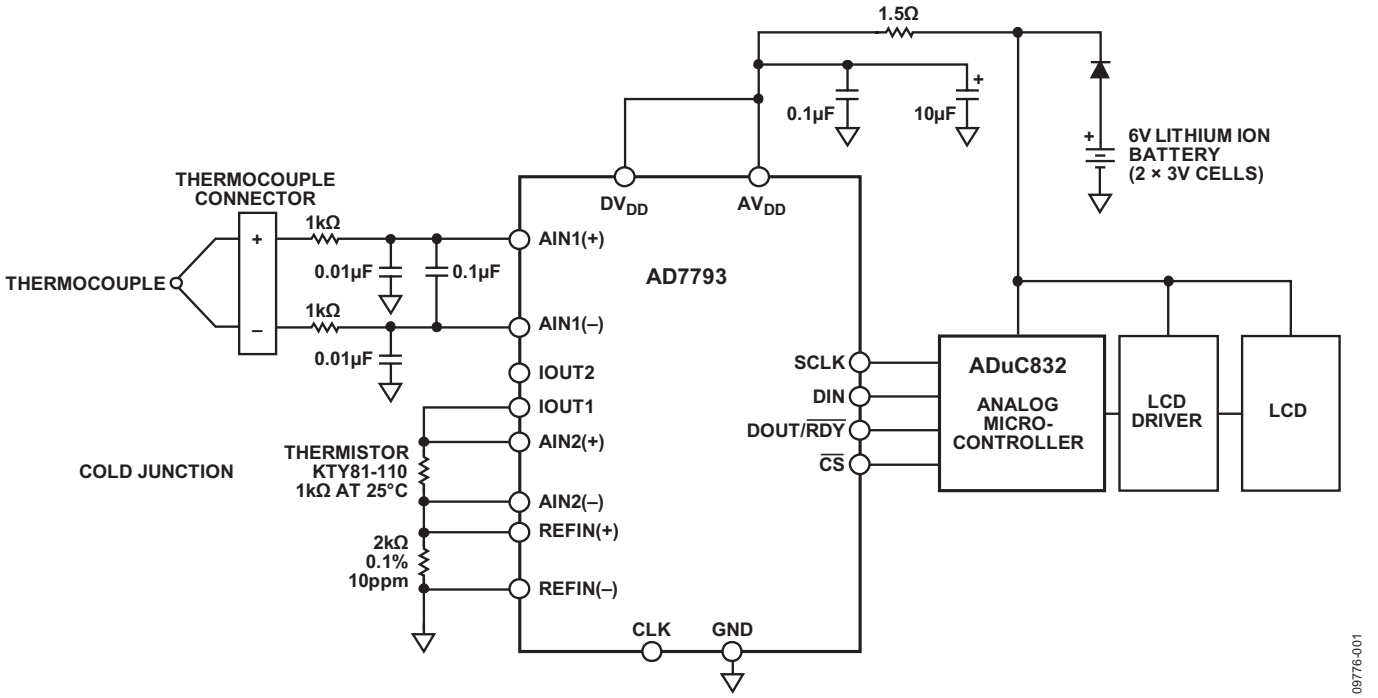


图1. 带冷结补偿的热电偶测量系统（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

本电路使用T型热电偶。该热电偶由铜和康铜构成，温度测量范围为−200°C至+400°C，产生的温度相关电压典型值为40 µV/°C。

热电偶的传递函数不是线性的。在0°C至+60°C的温度范围，其响应非常接近线性。但是，在更宽的温度范围内，必须使用一个线性化程序处理。

测试电路不包括线性化功能，因此，本电路的有用测量范围是0°C到+60°C。在该温度范围内，热电偶产生0 mV至2.4 mV的电压。内部1.17 V基准电压用于热电偶转换。因此，AD7793的增益配置为128。

AD7793采用单电源供电，热电偶产生的信号必须被偏置到地以上，从而处于该ADC支持的范围。对于128倍的增益，模拟输入端的绝对电压必须在GND + 300 mV至AVDD − 1.1 V范围内。

AD7793片上集成的偏置电压发生器偏置热电偶信号，使其共模电压为AVDD/2，确保以相当大的裕量满足输入电压限值要求。

热敏电阻在+25°C时的值为1 kΩ，0°C时的典型值为815 Ω，+30°C时的典型值为1040 Ω。假设0°C至30°C的传递函数为线性，则冷结温度与热敏电阻R之间的关系为：

$$冷结温度 = 30 \times (R - 815)/(1040 - 815)$$

AD7793的1 mA激励电流用于为热敏电阻和2 kΩ精密电阻供电。基准电压利用该2 kΩ外部精密电阻产生。这种架构提供一种比率式配置，激励电流用于为热敏电阻供电，并产生基准电压。因此，激励电流值的偏差不会改变系统的精度。

对热敏电阻通道进行采样时，AD7793以1倍的增益工作。对于+30°C的最大冷结温度，热敏电阻上产生的最大电压为1 mA × 1040 Ω = 1.04 V。

热敏电阻的选择条件是：热敏电阻上产生的最大电压乘以PGA增益的结果小于或等于精密电阻上产生的电压。

对于ADC_CODE的转换值，相应的热敏电阻值R等于：

$$R = (ADC_CODE - 0x800000) \times 2000/2^{23}$$

还需要考虑AD7793 IOUT1引脚的输出顺从电压。使用1 mA激励电流时，输出顺从电压等于AVDD − 1.1 V。从上述计算可知，电路满足这一要求，因为IOUT1的最大电压等于精密电阻上的电压加上热敏电阻上的电压，等于2 V + 1.04 V = 3.04 V。

AD7793以16.7 Hz的输出数据速率工作。每读取10个热电偶转换结果，就读取1个热敏电阻转换结果。相应的温度等于：

$$温度 = 热电偶温度 + 冷结温度$$

AD7793的转换结果由模拟微控制器ADuC832处理，所得的温度显示在LCD显示器上。

该热电偶设计采用6 V（2节3 V锂电池）电池供电。一个二极管将6 V电压降至适合AD7793和模拟微控制器ADuC832的电平。ADuC832电源与AD7793电源之间有一个RC滤波器，用以降低进入AD7793的电源数字噪声。

图2显示了T型热电偶上产生的电压与温度的关系。圆圈内的区域是从0°C到+60°C，该区域内的传递函数接近线性。

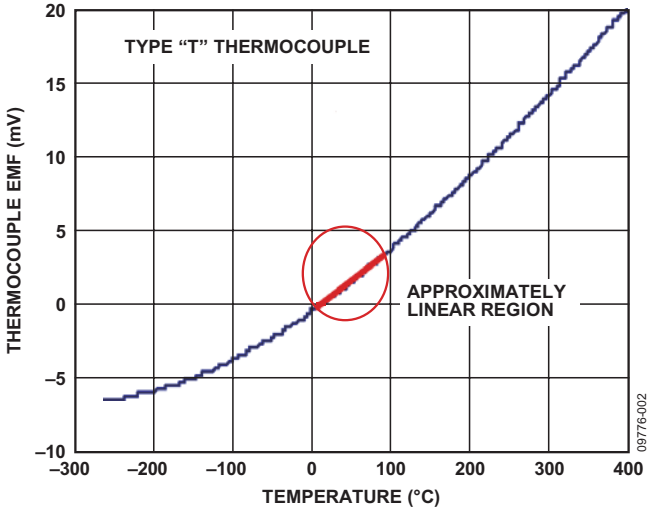


图2. 热电偶电动势与温度的关系

当系统处于室温时，热敏电阻应指示室温的值。热敏电阻指示的是相对于冷结温度的相对温度，即冷结（热敏电阻）与热电偶的温差。因此，在室温时，热电偶应指示0°C。

如果将热电偶放在一个冰桶中，热敏电阻仍旧测量环境（冷结）温度。热电偶应指示热敏电阻值的负值，使得总温度等于0。

最后，对于16.7 Hz的输出数据速率和128倍的增益，AD7793的均方根噪声等于0.088 μV。峰峰值噪声等于：

$$6.6 \times \textit{均方根噪声} = 6.6 \times 0.088\ \mu V = 0.581\ \mu V$$

如果热电偶的灵敏度恰好为40 μV/°C，则热电偶的温度测量分辨率为：

$$0.581\ \mu V \div 40\ \mu V = 0.014°C$$

图3所示为实际的测试板。系统评估如下：分别在室温时以及将热电偶放入冰桶的情况下，测量热敏电阻温度、热电偶温度和分辨率。结果如表1所示。

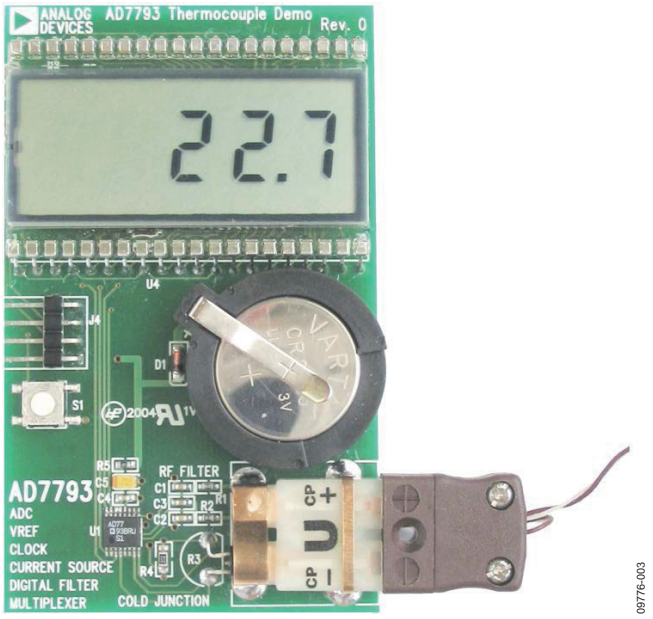


图3. 采用AD7793的热电偶系统

表1. 热电偶系统测试结果

	0°C	环境温度 (20°C)
温度读数 (°C)	−20	0
热敏电阻读数 (°C)	20.3	20.3
结果读数 (°C)	0.3	20.3
峰峰值噪声 (°C)	0.02	0.02

从表1可知，热电偶报告的温度正确，热敏电阻则有0.3°C的误差。这是未包括线性化处理时的系统精度。如果对热电偶和热敏电阻进行线性化处理，系统精度将会提高，系统将能测量更宽的温度范围。

如果每读取10次就计算一次最小与最大温度读数之差，则用温度表示的峰峰值噪声为0.02°C。因此，实际的峰峰值分辨率非常接近期望值。

常见变化

AD7793是一款低噪声、低功耗ADC。其它合适的ADC有AD7792和AD7785，这两款器件具有与AD7793相同的特性组合，但AD7792为16位ADC，AD7785为20位ADC。

电路评估与测试

测试数据利用图3所示测试板获得。该系统的完整文档位于CN-0206设计支持包中：
www.analog.com/CN0206-DesignSupport

进一步阅读

CN-0206 Design Support Package:
http://www.analog.com/CN0206-DesignSupport

Kester, Walt. 1999. *Sensor Signal Conditioning*. Section 7. Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD7793 Data Sheet

AD7793 Evaluation Board

ADuC832 Data Sheet

ADuC832 Evaluation System

修订历史

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09776sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0207

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0207。

连接/参考器件	
ADAU1761	集成 PLL 的 SigmaDSP 立体声、低功耗、96 kHz、24 位音频编解码器
ADMP404	*i*MEMS 模拟麦克风

高性能 iMEMS 模拟麦克风与 SigmaDSP 音频编解码器的简单接口

评估和设计支持

电路评估板

ADAU1761评估板(EVAL-ADAU1761Z)

ADMP404评估板(EVAL-ADMP404Z-FLEX)

设计和集成文件

原理图、布局文件、物料清单

ADAU1761 器件驱动

电路功能与优势

图 1所示电路允许两个*i*MEMS®模拟麦克风与一个音频编解码器接口。ADMP404由一个MEMS麦克风元件和一个输出放大器组成。ADI公司的MEMS麦克风具有高信噪比(SNR)和平坦的宽带频率响应，堪称高性能、低功耗应用的绝佳选择。

最多两个ADMP404模拟麦克风可以输入到低功耗编解码器ADAU1761的两个ADC。

电路描述

ADMP404 麦克风连接到 ADAU1761 LINN 和 RINN 输入引脚。这些引脚连接到内部 PGA 的反相输入端。本电路唯一需要的无源元件是电容：每个 ADMP404 需要一个 0.1 µF 旁路电容，各麦克风输出需要串联一个 2.2 µF 电容。去耦电容应尽可能靠近 ADMP404 VDD 引脚（引脚 3）放置。ADAU1761 LINP 和 RINP 应直接连接到编解码器 CM 引脚。

ADMP404 电源由 ADAU1761 MICBIAS 引脚提供。MICBIAS 可以设置为 0.9 × AVDD 或 0.65 × AVDD，ADAU1761 容许的 AVDD 值为 1.8 V 到 3.3 V。ADMP404 VDD 电源应在 1.5 V 到 3.6 V 之间。

ADMP404 的灵敏度为−38 dBV。多数应用中，麦克风输出必须具有额外的增益，该增益由 ADAU1761 的内部 PGA 提供。输入 PGA 的最高增益为 35.25 dB，增益设置步长为 0.75 dB，PGA 之后的电路还能提供 20 dB 的固定增益。

PGA输入和麦克风与编解码器之间的交流耦合电容形成一个高通滤波器。此滤波器的−3 dB转折频率为 1/(2πRC)，其中C为电容大小，R为给定PGA增益设置下编解码器的输入阻抗。对于+20 dB增益设置（9.1 kΩ输入阻抗）和 2.2 µF电容，该高通滤波器的转折频率为 8 Hz。提高PGA增益设置会提高滤波器转折频率，而增大电容则会降低转折频率。有关不同设置下输入阻抗的详细信息，参见ADAU1761数据手册。

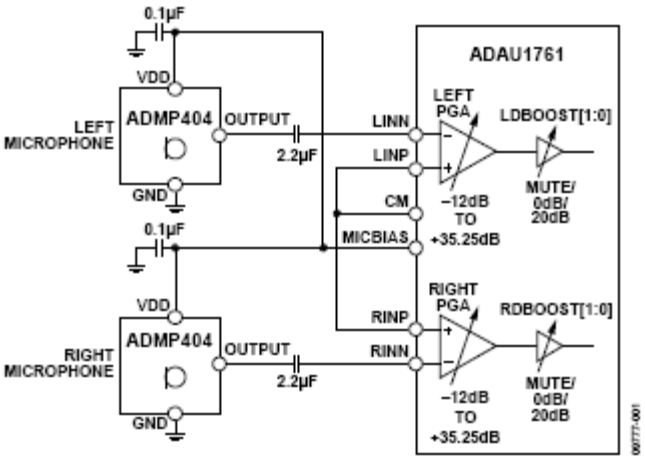


图 1.麦克风与音频编解码器的连接
（原理示意图，未显示电源去耦和所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

寄存器设置

必须设置 ADAU1761 的下列寄存器位域，以便使能 PGA 和 ADC 来处理左声道麦克风输入。如果使用两个麦克风，则应针对控制右声道的寄存器位域重复设置 1 到设置 4。这些设置如下：

1. 寄存器 R4 的 MX1EN = 0b1：使能左声道输入混频器。
2. 寄存器 R5 的 LDBOOST[1:0] = 0b01（0 dB 额外增益）或 0b10（20 dB 额外增益）。
3. 寄存器 R8 的 LDVOL[5:0]：在−12 dB 至 35.35 dB 范围内设置 PGA 输入增益。
4. 寄存器 R8 的 LDEN = 0b1：使能左差分输入路径。
5. 寄存器 R10 的 MBI = 0b0（0.90 × AVDD）或 0b1（0.65 × AVDD）：设置 MICBIAS 输出的电平。
6. 寄存器 R10 的 MBIEN = 0b1：使能 MICBIAS 输出。
7. 寄存器R8的LDMUTE = 0b1：左差分输入通道取消静音。为避免产生爆音和咔嚓声，该位域应最后设置。

图 2所示为SigmaStudio™模拟输入寄存器控制的屏幕截图。

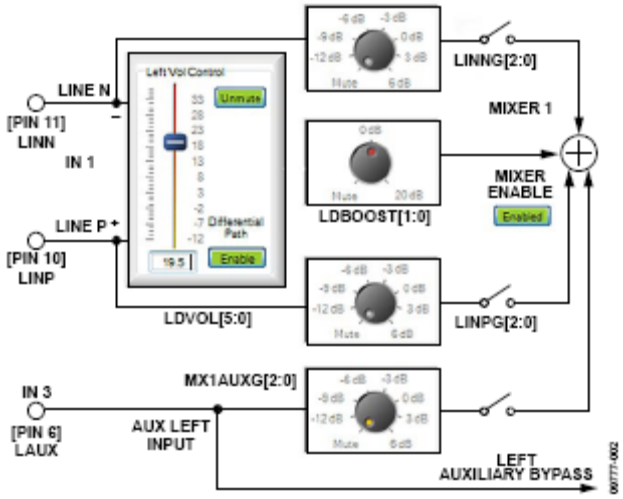


图 2. SigmaStudio PGA 输入配置：ADMP404 麦克风输入至 ADAU1761

在默认性能设置(MPERF = 0)下，MICBIAS 输出为麦克风 VDD 电源提供最高约 2 mA 的电流。ADMP404 的最大功耗为 250 µA，因此不需要将该位设置为高性能(MPERF = 1)，即便向两个麦克风供电。编解码器的高性能偏置模式仅在偏置驻极体麦克风时才需要使用，并非用于向 MEMS 麦克风供电。

有关本电路笔记的完整设计支持文件包，请参阅 http://www.analog.com/CN0207-DesignSupport

常见变化

也可以用ADAU1361代替ADAU1761 来设置本电路。二者的主要区别在于ADAU1761 含有一个SigmaDSP®处理器内核，ADAU1361 则没有。也可以使用ADAU1781 SigmaDSP编解码器。

只需移除一个 ADMP404 麦克风及其相关电容，就能设置一个使用单个 ADMP404 的单声道麦克风电路。在单声道配置中，其它连接保持不变。

也可以用模拟麦克风ADMP401或ADMP405代替ADMP404。ADMP401 的灵敏度为−42 dBV，而ADMP404 则为−38 dBV。ADMP405 的低频截止频率为 200 Hz，ADMP404 则为 100 Hz，除此之外二者完全相同。较高的截止频率使得ADMP405 能够很好地降低低频风噪。

电路评估与测试

可以使用 ADMP404 和 ADAU1761 的评估板并按照下面所述轻松进行连接。

设备要求

SigmaStudio GUI 软件对 PC 的要求如下：Windows® 7、Windows Vista、Windows XP Professional 或 Home Edition (SP2)；128 MB RAM（推荐 256 MB）；50 MB 可用硬盘空间；1024 × 768 屏幕分辨率；USB 1.1/2.0 数据端口。

此外，还需要 ADAU1761 评估板(EVAL-ADAU1761Z)和 ADMP404 评估板(EVAL-ADMP404Z-FLEX)。

开始使用

EVAL-ADMP404Z-FLEX 有三条输出线：VDD、GND 和 OUTPUT。VDD线应连接到EVAL-ADAU1761Z板上的J15 或 J18，以便从ADAU1761 MICBIAS引脚供电。ADMP404 板的输出线可以连接到单声道 3.5 mm音频插头的顶端，接地线连接到环。该插头连接到ADAU1761 评估板的两个模拟输入插孔：J20 和J22。ADAU1761 评估板具有 10 µF交流耦合电容，而不是图 1所示的 2.2 µF电容。

然后，请参照 EVAL-ADAU1761Z 的文档执行软件安装、设置和系统操作。

使用SigmaStudio软件来设置和调整ADAU1761 的寄存器及SigmaDSP内核。欲下载SigmaStudio，请访问：http://www.analog.com/sigmastudio

功能框图

ADAU1761 评估板(EVAL-ADAU1761Z)文档提供系统设置说明，以及完整的电路板原理图。所需的唯一外部连接是与PC和ADAU1761 评估板音频输出的USB连接。

设置与测试

有关电路描述、跳线设置、配置和测试的更多详细信息，请参阅EVAL-ADAU1761Z评估板文档。

进一步阅读

CN0207 Design Support Package:
http://www.analog.com/CN0207-DesignSupport

Elko, Gary W., and Kieran P. Harney. "A History of Consumer Microphones: The Electret Condenser Microphone Meets Micro-Electro-Mechanical-Systems," *Acoustics Today* (April 2009).

Nielsen, Jannik, Hammel Nielsen, and Claus Fürst. “Toward More Compact Digital Microphones,” *Analog Dialogue* (September 2007).

Lewis, Jerad. AN-1112 Application Note, *Microphone Specs Explained*. Analog Devices.

数据手册和评估板

ADAU1761 Data Sheet
ADAU1761 Evaluation Board
ADMP401 Data Sheet
ADMP404 Data Sheet
ADMP405 Data Sheet
ADAU1361 Data Sheet
ADAU1781 Data Sheet
ADAU1361 Evaluation Board
ADAU1781 Evaluation Board
ADMP404 Evaluation Board

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09777sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0208

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0208。

连接/参考器件	
ADAU1446	SigmaDSP®数字音频处理器，内置灵活的音频路由矩阵
ADMP441	*i*MEMS®数字麦克风

高性能*i*MEMS数字麦克风简化与SigmaDSP音频处理器的接口

评估和设计支持

电路评估板

ADAU1446评估板(EVAL-ADAU1446EBZ)

ADMP441评估板(EVAL-ADMP441Z-FLEX)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路允许两个iMEMS数字麦克风通过单条数据线与一个音频处理器接口。ADMP441由一个MEMS麦克风元件和一个I^2S输出ASIC组成，这使得立体声麦克风可以用于音频系统中，麦克风与处理器之间无需编解码器。ADI公司的MEMS麦克风具有高信噪比(SNR)和平坦的宽带频率响应，堪称高性能、低功耗应用的绝佳选择。

最多两个ADMP441麦克风可以输入到SigmaDSP音频处理器ADAU1446的单条数据线。ADAU1446最多可以设置9路串行数据输入，因此单个音频处理器最多支持18个ADMP441。

电路描述

ADMP441麦克风连接到ADAU1446的SDATA_IN引脚。本电路需要的无源元件是电容和电阻：每个ADMP441需要一个0.1 µF旁路电容；SD线需要一个大下拉电阻(100 kΩ)，用以在ADMP441的输出驱动器处于三态时给电容放电。去耦电容应尽可能靠近ADMP441 VDD引脚（引脚7）放置。

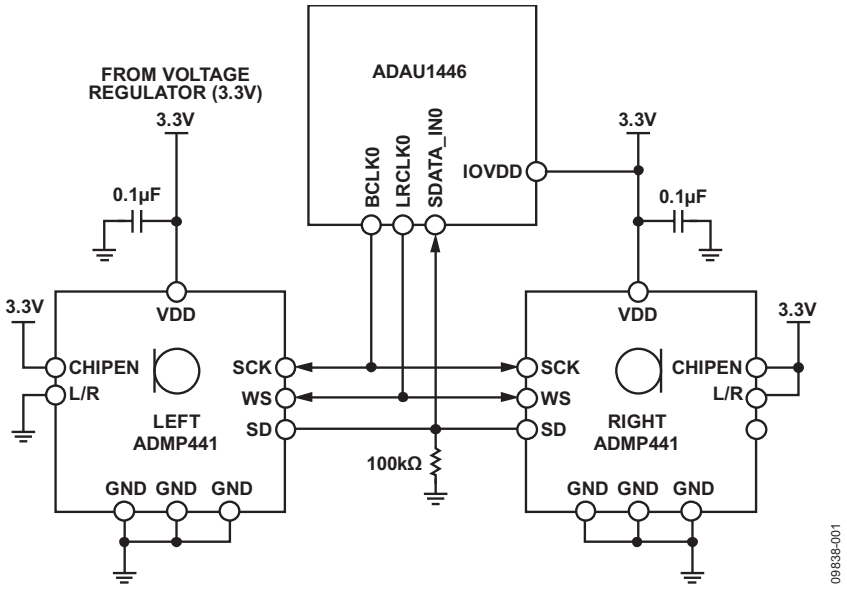


图1. 麦克风与SigmaDSP音频处理器的连接（原理示意图，未显示电源去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

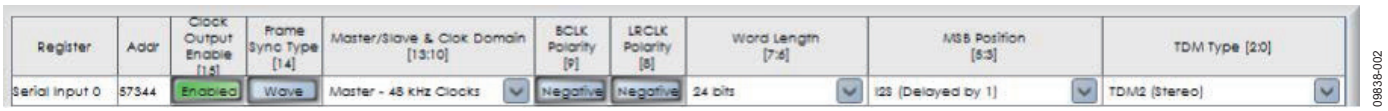


图2. SigmaStudio串行输入端口配置：ADMP441麦克风输入至ADAU1446

麦克风的VDD与ADAU1446的3.3 V IOVDD应由相同的电源供电。虽然ADMP441可以采用1.8 V至3.3 V的VDD工作，但ADAU1446的IOVDD必须是3.3 V。

为实现I²S数据流，ADMP441与ADAU1446之间需要连接三个信号：帧时钟、位时钟和数据。表1给出了使用ADAU1446串行数据输入端口0时的连接。

表1. 硬件信号连接

信号	ADMP441	ADAU1446
帧时钟	WS（引脚3）	LRCLK0（引脚15）
位时钟	SCK（引脚1）	BCLK0（引脚12）
串行数据	SD（引脚2）	SDATA_IN0（引脚11）

两个ADMP441的L/R引脚应采用相反设置，一个上拉至VDD，另一个下拉至地。当下拉至GND时，从麦克风的I²S接口左通道输出数据；当上拉至VDD时，从麦克风的I²S接口右通道输出数据。

ADMP441通过将CHIPEN引脚拉高而使能，此引脚既可以直接连接到麦克风的VDD，使麦克风在有电时始终保持使能状态，也可以连接到ADAU1446的GPIO，以便SigmaDSP能够使能和禁用麦克风。

ADMP441的灵敏度为−26 dBFS。在多数应用中，麦克风输出需要将一些增益增加到ADAU1446的信号流中。对于120 dB SPL的满量程信号，SigmaDSP内核最多可以给输入信号增加24 dB的增益而不会发生削波。如果将增益增加给SigmaDSP中的信号，则处理器的输出仍然必须以0 dBFS为限。

寄存器设置

必须设置ADAU1446的寄存器0xE000，以便使能其串行输入端口处理I²S输入。如果此寄存器设置为0xA4 0x00，则串行输入端口0的配置如下：

- 使能时钟输出。
- 50%占空比时钟。
- 48 kHz主时钟。
- 数据在BCLK的下降沿改变，在BCLK的上升沿输入。
- LRCLK极性设置为左通道低电平、右通道高电平。
- 24位I²S数据格式。

图2所示为SigmaStudio串行输入端口寄存器控制的屏幕截图。

这里说明的寄存器设置是针对使用串行输入端口0和时钟输入0的情况，但这些设置也可以应用于9个串行输入端口中的任何一个。串行输入1至8通过寄存器0xE001至0xE008控制。如有串行输入端口连接到其它ADMP441麦克风，则相应的寄存器应按照以上就串行输入端口0所述的方式进行设置。

在SigmaStudio原理图中，来自串行输入端口0的数据是在输入单元的引脚0和1上。左通道数据在引脚0上，右通道数据在引脚1上。图3所示为一个简单的SigmaStudio原理图，两个音频通道经过音量控制后连接到输出端。

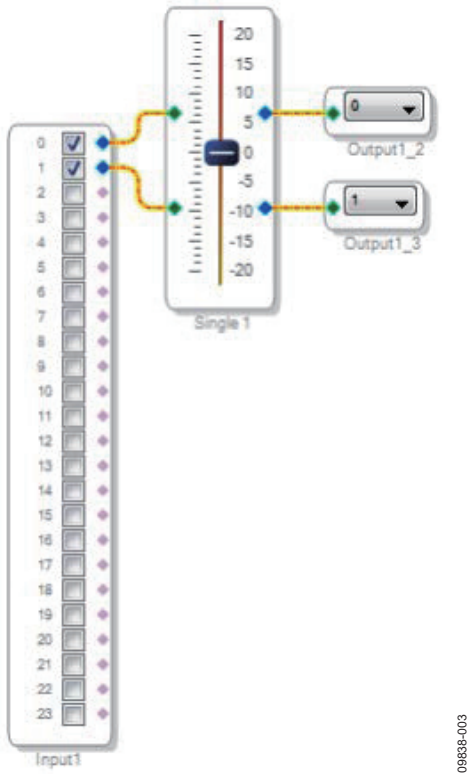


图3. SigmaStudio原理图：立体声输入，使用串行输入端口0

电路评估与测试

可以使用ADMP441和ADAU1446的评估板，并利用板上的接头轻松进行连接。

设备要求

SigmaStudio GUI软件对PC的要求如下：Windows® 7、Windows Vista、Windows XP Professional或Home Edition (SP2)；128 MB RAM（推荐256 MB）；50 MB可用硬盘空间；1024 × 768屏幕分辨率；USB 2.0数据端口。

此外，还需要ADAU1446评估板(EVAL-ADAU1446EBZ)和ADMP441评估板(EVAL-ADMP441-FLEX)。

开始使用

EVAL-ADMP441Z-FLEX有8条输出线，包括VDD、地、数据和时钟。VDD线应连接到EVAL-ADAU1446EBZ上的IOVDD。ADMP441评估板的串行数据端口信号（SD、WS和SCK）可以连接到接头J21上的适当串行数据输入端。

EVAL-ADAU1446EBZ评估板的完整文档参见用户指南UG-032。

EVAL-ADMP441Z-FLEX评估板的完整文档参见用户指南UG-303。

使用SigmaStudio™软件来设置和调整ADAU1446的寄存器及SigmaDSP内核。欲下载SigmaStudio，请访问：www.analog.com/sigmastudiodownload。

功能框图

ADAU1446评估板文档提供系统设置说明，以及完整的电路板原理图。所需的唯一外部连接是与PC和ADAU1446音频输出的USB连接。

设置与测试

有关电路描述、跳线设置、配置和测试的更多详细信息，请参阅EVAL-ADAU1446EBZ评估板文档。

常见变化

音频处理器

也可以用ADAU1442或ADAU1445代替ADAU1446来设置本电路。这些处理器的区别在于：ADAU1446没有异步采样速率转换器(ASRC)，ADAU1442和ADAU1445则有不同数量的ASRC通道。如果麦克风需要以不同的采样速率工作，或者需要将多个I^2S主器件连接到处理器，就可以使用这些带ASRC的处理器。ADAU1442、ADAU1445和ADAU1446全部引脚兼容。

麦克风

只需移除一个ADMP441麦克风，就能设置一个使用单个ADMP441的单声道麦克风电路。在单声道配置中，其它连接保持不变。

其它ADMP441麦克风可以像第一对立体声配置一样，连接到ADAU1446的串行输入端口。

进一步阅读

CN0208 Design Support Package: www.analog.com/CN0208-DesignSupport

Elko, Gary W. and Kieran P. Harney, "A History of Consumer Microphones: The Electret Condenser Microphone Meets Micro-Electro-Mechanical-Systems," *Acoustics Today*, April 2009.

Nielsen, Jannik Hammel Nielsen and Claus Fürst, "Toward More Compact Digital Microphones," *Analog Dialogue*. September 2007.

Lewis, Jerad, "Microphone Specs Explained," Application Note AN-1112, Analog Devices.

数据手册和评估板

ADAU1446 Data Sheet

ADAU1446 Evaluation Board

ADMP441 Data Sheet

ADMP441 Evaluation Board

ADAU1442 Data Sheet

ADAU1445 Data Sheet

修订历史

10/11—Revision 0: Initial

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09838sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0209。

连接/参考器件

ADP1720	高压、低压差线性稳压器	ADG442	LC²MOS 四通道单刀单掷开关
AD8275	G = 0.2、电平转换 ADC 驱动器	AD8676	双通道、轨到轨输出运算放大器
REF194	4.5 V 精密基准电压源	AD7193	24 位 Σ-Δ 型 ADC
AD8617	低噪声、轨到轨输入/输出放大器	ADuM1400	四通道数字隔离器
ADT7310	16 位数字温度传感器	ADuM1401	四通道数字隔离器
ADG1414	串行控制 8 通道单刀单掷开关		

适合过程控制应用的完全可编程通用模拟前端

评估和设计支持

电路评估板

CN-0209电路评估板(EVAL-CN0209-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示电路是一款适合过程控制应用的完全可编程通用模拟前端(AFE)。它支持下列输入：2/3/4 线 RTD 配置、带冷结补偿的热电偶输入、单极性和双极性输入电压、4 mA 至 20 mA 输入。

如今，许多模拟输入模块使用线链路（跳线）来配置客户输入要求，配置和重新配置输入需要时间、知识和手动干预。本电路提供一个用来配置工作模式的软件可控开关以及用来激励 RTD 的恒流源。本电路也可以重新配置，以便设置热电偶配置的共模电压。一个差分放大器用来调理 Σ-Δ ADC 的模拟输入范围。本电路以最低的成本提供业界领先的性能。

由于AD8676和AD8275提供电压增益，因此该设计特别适合小信号输入、所有类型的RTD或热电偶。

AD7193是一款 24 位Σ-Δ型ADC，可配置为四路差分输入或八路伪差分输入。ADuM1400和ADuM1401在微控制器与ADC之间提供所需的全部信号隔离。本电路还含有标准外部保护功能，符合IEC 61000 标准。

电路描述

本电路针对过程控制应用提供一款完全可编程的通用模拟前端(AFE)，支持 2/3/4 线 RTD 配置、带冷结补偿的热电偶输入、单极性和双极性输入电压、4 mA 至 20 mA 输入，如图 2 的配置图所示。

串行控制的 8 通道单刀单掷开关ADG1414用于配置选定的测量模式。

电压测量

本电路支持最高达±10 V的单极性和双极性信号测量。输入信号先通过一个信号调理级，然后由AD7193 ADC执行转换。AD8676 放大器缓冲输入信号，然后由增益级放大。AD8275 用来对输入信号进行电平转换，并提供增益，使其符合 AD7193 的输入范围。与REF引脚相连的共模电压用来偏置 AD8275 的输出。此电压由 4.5 V精密基准电压源REF194产生。

RTD 测量

如连接表所示，本电路支持 2/3/4 线RTD配置。此时，传感器是一个 1000 Ω铂(Pt) RTD（电阻温度检测器）。最精确的配置是 4 引脚RTD配置。在所示的应用中，外部 200 μA电流源提供RTD所需的激励电流，AD7193 在 16 倍增益下工作，使电路的动态范围达到最大。选择RTD测量模式时，AD8617放大器被配置为电流源。选择热电偶测量时，它在闭环中重新配置，以便设置共模电压。AD8617 是一款双通道低噪声放大器，因此它能同时驱动电路板上的两个输入通道。配置电流源的电阻必须具有低温度系数，以免在测量电路中引入温漂误差。

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. **(Continued on last page)**

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

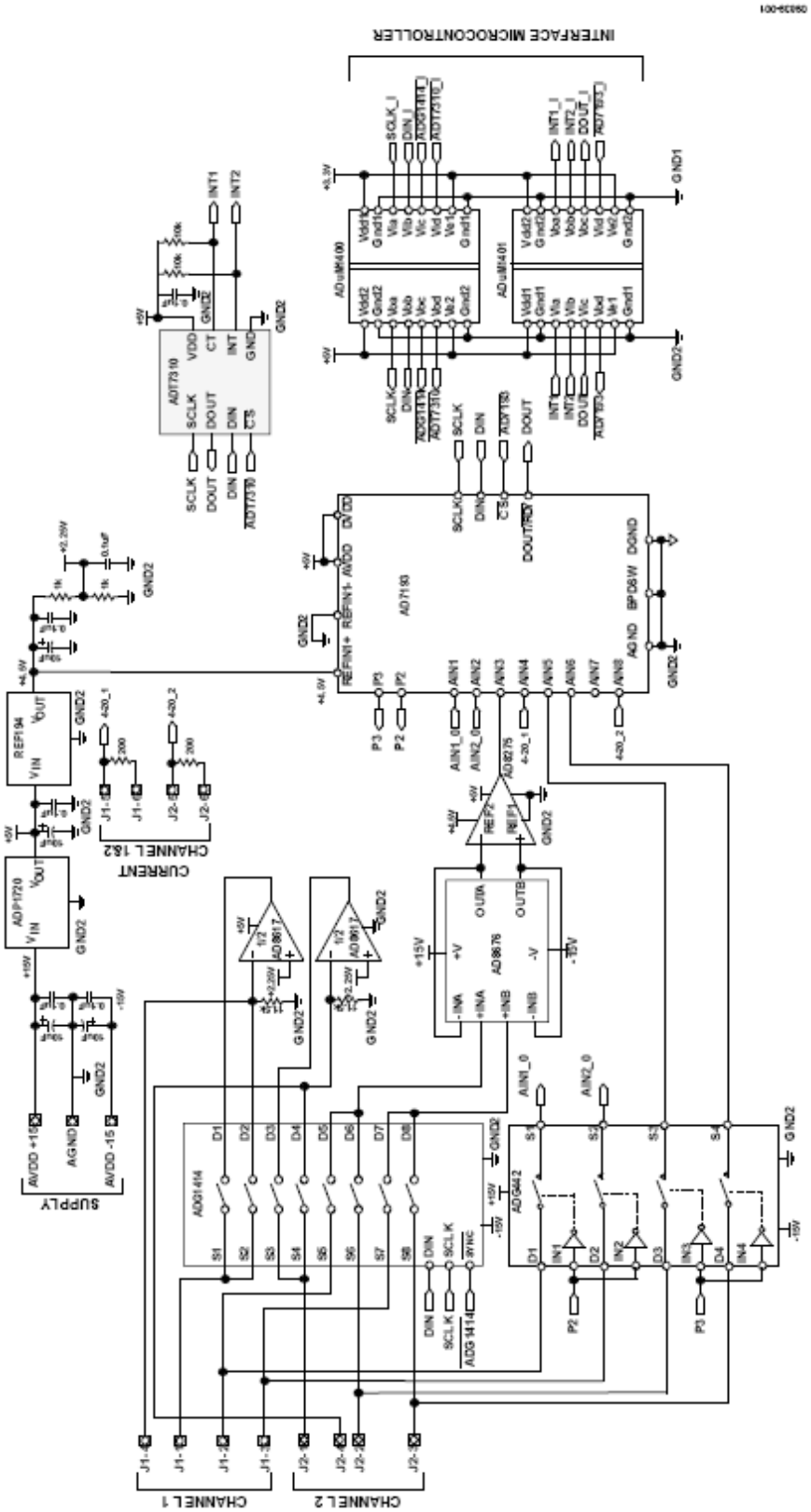


图 1.适合过程控制应用的通用可编程模拟前端（原理示意图：未显示所有连接和去耦）

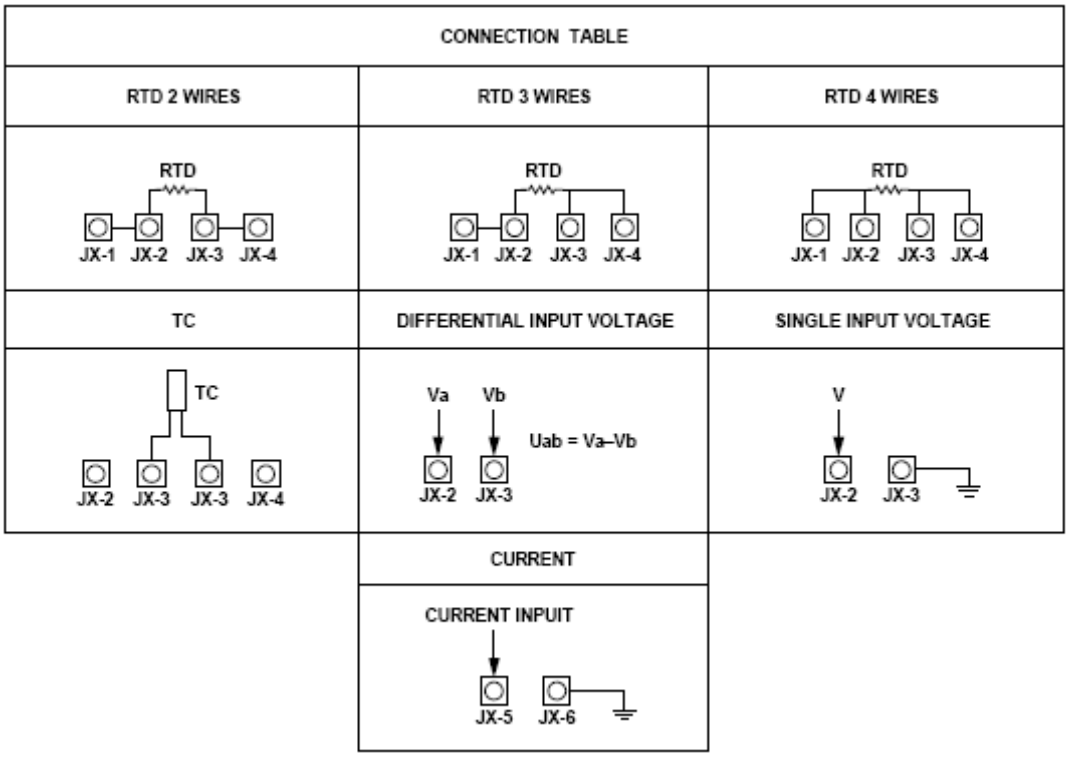


图 2. 模拟输入配置表

热电偶测量

在热电偶应用中，以ADC外部的绝对基准电压为基础来测量热电偶所产生的电压。冷结补偿利用 16 位温度传感器ADT7310实现。因为热电偶的信号较小，同时为使电路的动态范围达到最大，所以AD7193 在 128 倍的最高增益下工作。输入通道具有缓冲功能，因此需要时可将大去耦电容置于前端，以便于消除可能出现在热电偶引脚上的噪声影响。热电偶测量所用的共模电压由放大器AD8617 提供。

4 mA 至 20 mA 电流测量

本电路还支持 4 mA 至 20 mA 电流测量。利用片上检测电阻将电流转换为电压。为在电流测量模式下使用 ADC 的全部动态范围，使用一个 200 Ω 电阻。该检测电阻必须具有低温度系数，以免在测量电路中引入温漂误差。

稳压器和基准电压源的选择

本电路选择ADP1720作为 5 V稳压器。

ADP1720 是一款高压微功耗线性稳压器，特别适合工业应用。本电路选择 4.5 V REF194作为基准电压源，E级器件在 25°C 时的初始精度为±2 mV，最大温漂为 5 ppm/°C。它是一款低压差器件，功耗小于 45 μA，额定工作温度范围为−40°C至+125°C。

隔离

ADuM1400和ADuM1401是基于ADI公司*i*Coupler®技术的四通道数字隔离器，用来在现场端与系统微控制器之间实现隔离，隔离额定值为 2.5 kV rms。ADuM1400 使用 4 条线，全部用于发送数据（SCLK、DIN、$\overline{\text{ADG1414}}$、$\overline{\text{ADT7310}}$）。ADuM1401 也使用 4 条线，1 条线用于发送数据($\overline{\text{AD7193}}$)，3 条线用于接收数据（INT1、INT2、DOUT）。DIN、DOUT和SCLK线连接到SPORT接口。

表 1：基于 1000 个采样点的实测性能

输入	AD7193 配置	均方根噪声 (nV)	有效分辨率（位）
±10V 输入范围	增益 = 1；50 Hz 和 60 Hz 抑制；输出数据速率 = 50 Hz	7940	19.15
4 mA 至 20 mA 范围	增益 = 1；50 Hz 和 60 Hz 抑制；输出数据速率 = 2.63 Hz	931	22.24
RTD	增益 = 16；50 Hz 和 60 Hz 抑制；输出数据速率 = 2.63 Hz	243	20.29
热电偶	增益 = 128；50 Hz 和 60 Hz 抑制；输出数据速率 = 2.63 Hz	220	19.23

图 3 显示配置为双极性输入模式并且输入接地时 AD7193 输出性能的直方图。该直方图显示了等效输入噪声的影响。这种模式实现的有效分辨率为 19.2 位。

表 1 显示了其它模式下基于 1000 个 ADC 数据采样点的性能。

该设计还包括外部保护功能，如标准保护二极管和瞬变电压抑制器（TVS器件）等，用以增强电路的鲁棒性。更多信息参见 CN0209 设计支持包中的原理图和其它资源：http://www.analog.com/CN0209-DesignSupport

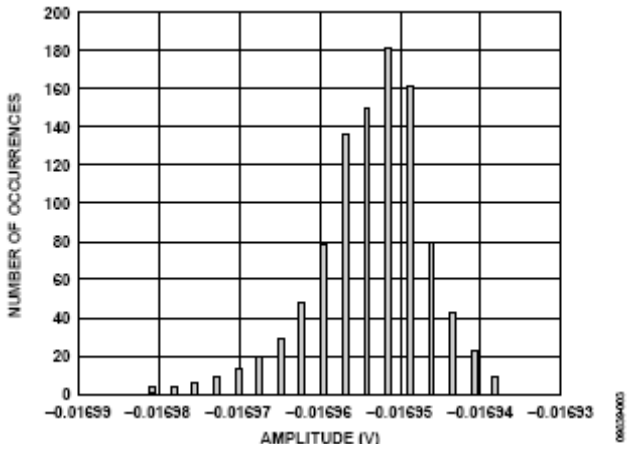


图 3. AD1793 噪声分布直方图（1000 样本，50 Hz 数据速率，增益 = 1，输入 = 4.5 V 基准电压）

电路评估与测试

本电路使用 EVAL-CN0209-SDPZ 电路板和 EVAL-SDP-CB1Z 系统演示平台(SDP)评估板。这两片板具有 120 引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0209-SDPZ 板包含要评估的电路，如本笔记所述。SDP 评估板与 CN0209 评估软件一起使用，可从 EVAL-CN0209-SDPZ 电路板获取数据。

设备要求

- 带 USB 端口的 Windows® XP、Windows Vista®（32 位）或 Windows® 7（32 位）PC
- EVAL-CN0209-SDPZ 电路评估板
- EVAL-SDP-CB1Z SDP 评估板
- CN0209 评估软件
- +15 V 和–15 V 电源
- RTD 温度传感器
- 热电偶

开始使用

将 CN0209 评估软件光盘放进 PC 的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开 Readme 文件。按照 Readme 文件中的说明安装和使用评估软件。

电路的功能框图参见本电路笔记的图 1，电路原理图参见“EVAL-CN0209-SDPZ-SCH-Rev0.pdf”文件。此文件位于 CN0209 设计支持包中：http://www.analog.com/CN0209-DesignSupport

设置

EVAL-CN0209-SDPZ 电路板上的 120 引脚连接器连接到 EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。通过 120 引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个+15 V 电源连接到板上标有“+15 V”的引脚，将一个−15 V 电源连接到板上标有“−15 V”和“GND”的引脚。SDP 板附带的 USB 电缆连接到 PC 上的 USB 端口。注意：此时请勿将该 USB 电缆连接到 SDP 板上的微型 USB 连接器。

测试

为连接到 EVAL-CN0209-SDPZ 电路板的±15 V 电源通电。启动评估软件，并通过 USB 电缆将 PC 连接到 SDP 板上的微型 USB 连接器。

一旦 USB 通信建立，就可以使用 SDP 板来发送、接收、捕捉来自 EVAL-CN0209-SDPZ 板的串行数据。

电压测量

若要测量电压测量电路的噪声，请将输入 J3 和 J4 同时接地，然后点击软件中相应通道的按钮：V1（若使用通道 1）或 V2（若使用通道 2）。

若要测量电压，请按照图 2（模拟输入配置表）所示连接输入 J3 和 J4，然后如上所述，点击软件中的相应按钮。

结果以波形和直方图显示。可以使用切换按钮选择电压测量结果的刻度：μV、mV 或 V。

RTD 测量

若要通过 RTD 温度传感器测量温度，请按照图 2 所示连接输入 J1、J2、J3 和 J4。RTD 2 线、3 线或 4 线各对应一种连接配置。然后，点击软件中的相应按钮（RTD1 表示通道 1，RTD2 表示通道 2）。

可以使用波形上方的切换按钮来选择测量结果的显示单位：华氏度、摄氏度或开氏度。

热电偶测量

若要通过热电偶测量温度，请按照图 2 所示连接输入 J1、J2、J3 和 J4。选择所用的热电偶类型（B、E、J、K、R、S、T、N），然后点击软件中的 TC 按钮（TC1 表示通道 1，TC2 表示通道 2）。

可以使用波形上方的切换按钮来选择测量结果的显示单位：华氏度、摄氏度或开氏度。

电流测量

若要测量电流，请按照图 2 所示连接输入 J5 和 J6，然后点击软件中的相应按钮（I1 表示通道 1，I2 表示通道 2）。

可以使用切换按钮选择电流测量结果的刻度：μA、mA 或 A。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.
MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.
MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.
MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.
MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.
Sensor Signal Conditioning, Analog Devices, 1999, Section 7.

数据手册和评估板

ADuM1400 Data Sheet
ADuM1401 Data Sheet
AD7193 Data Sheet
AD7193 Evaluation Board
AD8275 Data Sheet
REF194 Data Sheet
AD8676 Data Sheet
AD8617 Data Sheet
ADG442 Data Sheet
ADG1414 Data Sheet
ADT7310 Data Sheet

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09839sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0211

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN-0211。

连接/参考器件	
ADG904-R	宽带2.5 GHz、37 dB隔离（1 GHz时）、CMOS、1.65 V至2.75 V、4:1多路复用器/单刀四掷开关

针对无线基础设施的IF带通滤波器切换网络

评估和设计支持

电路评估板

CN-0211电路评估板(EVAL-CN0211-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路的功能是通过IF带通滤波器路由RF信号。该电路使用3个带宽不同的140 MHz IF SAW滤波器和2个ADG904-R SP4T CMOS RF开关。ADG904-R开关控制RF信号通过哪一个带通滤波器。一次只能选择一个滤波器。一般将此类开关称为“滤波器开关”。这种应用在蜂窝电话基站和点到点无线电RF前端等无线基础设施中非常常见。选择带宽不同的IF滤波器可以提高这些系统控制不同数据速率的灵活性。

为实现最佳系统性能，IF频段内插入损耗相对于频率必须保持平坦。ADG904-R开关的插入损耗与频率的关系曲线非常平坦，因此它是本电路的理想之选。在整个电源电压和温度范围内，插入损耗也是平坦的。关断隔离是决定本电路性能的另一个非常重要的参数。ADG904-R具有出色的关断隔离特性，200 MHz以下时其值大于−50 dB。

电路描述

本电路由2个ADG904-R CMOS RF开关和3个IF SAW滤波器组成，电路连接如图1所示。开关的电源电压范围为1.65 V至2.75 V，评估使用标称电压2.5 V。RF输入连接到ADG904-R开关U1的引脚10 (RFC)。ADG904-R开关是单刀四掷开关，RFC引脚是所有四个开关（RF1、RF2、RF3和RF4）的公共连接。U1 (RF1)的引脚4连接到Triquint 856592 SAW滤波器的输入端。此滤波器是一个单端滤波器，特征阻抗为50 Ω，中心频率为140 MHz，1 dB带宽典型值为20.7 MHz。注意，为实现50 Ω最佳端接阻抗，要求集总元件匹配。滤波器的输出端连接到ADG904-R U2的引脚17 (RF2)。

类似地，第二SAW滤波器(Triquint 856684)连接到U1和U2。此时，该滤波器连接到U1的引脚17 (RF2)和U2的引脚4 (RF1)。856684滤波器的中心频率为140 MHz，1 dB带宽典型值为16.18 MHz。

第三SAW滤波器(Triquint 856656)连接到U1的引脚7 (RF3)和U2的引脚14 (RF4)。856656滤波器的中心频率为140 MHz，1 dB带宽典型值为11.82 MHz。

必须采用SAW滤波器制造商推荐的PCB焊盘布局方式。为实现从输入端口到输出端口的最大隔离，滤波器下方有一个电镀槽，提高该隔离度有助于实现充分的带外衰减和最小的带内纹波。各滤波器的输入端口和输出端口利用0603尺寸的电感和电容集总元件实现50 Ω匹配，这是确保电路评估板实现良好性能的重要方面。为了进一步提高隔离度，连接滤波器与开关和RF边沿连接器的50 Ω传输线被设计为共面波导。

11.82 MHz带宽滤波器的独立插入损耗与频率的关系如图3所示。该数据的测量条件如下：滤波器位于独立的电路评估PCB上，使用同样的传输线设计和匹配元件，但是RF路径上无开关。此响应用作参考数据。140 MHz时的插入损耗为−9.17 dB，与数据手册上的−9.2 dB典型值一致。

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

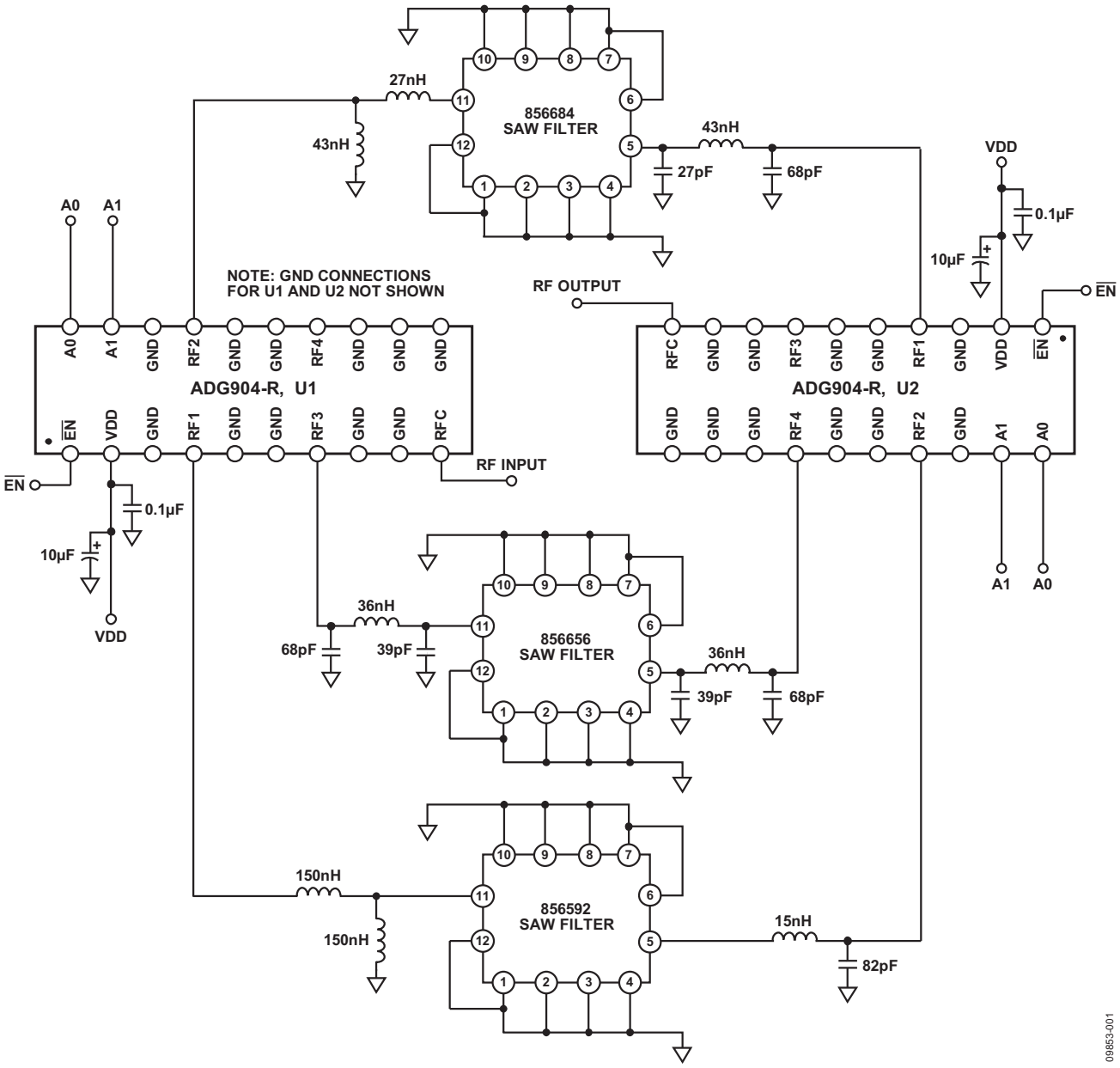


图1. IF带通滤波器开关网络（原理示意图：未显示去耦和所有连接）

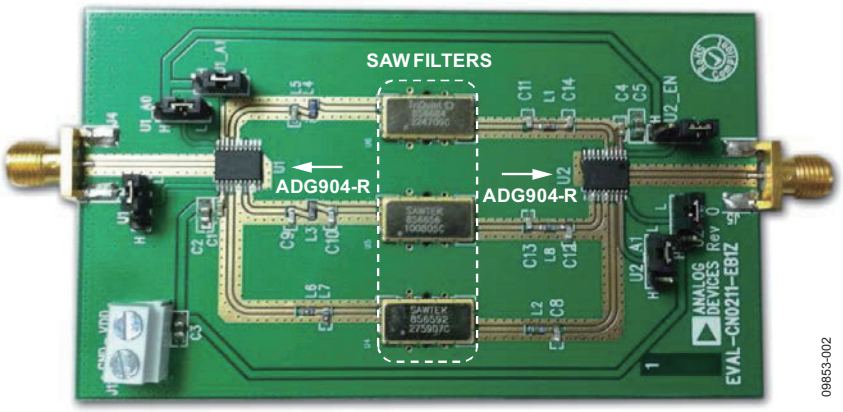


图2. EVAL-CN0211-EB1Z电路评估板

图4显示ADG904R开关选择856656 SAW滤波器时电路评估PCB的测试结果。此响应与独立响应相符较好，图中同时包括了独立响应以供参考。由于两个串联ADG904-R开关的损耗，滤波器的插入损耗提高1 dB。通带内的纹波对于无线基础设施应用很重要。在135.5 MHz到144.5 MHz的通带内，从最小峰值到最大峰值，带内纹波为0.47 dB，该水平完全符合数据手册中的纹波规格（最大值0.8 dB）。在这种应用中，开关必须具有高关断隔离才能最大程度地降低从一个滤波器通道到下一个滤波器通道的泄漏。如果开关的关断隔离不佳，带内插入损耗和滤波器的纹波就会提高。测试结果中并未发现这种现象。

图5和图6分别显示856592和856684 SAW滤波器通道的测试结果。所示的结果包括两个串联ADG904-R开关的损耗，该损耗约为1.0 dB。两个滤波器通道均显示出良好且平坦的插入损耗，以及较高的带外衰减水平。所示结果符合制造商数据手册的容差范围，并且清楚地表明ADG904-R开关没有引入任何纹波、不匹配，或者以任何方式影响滤波器的平坦度。

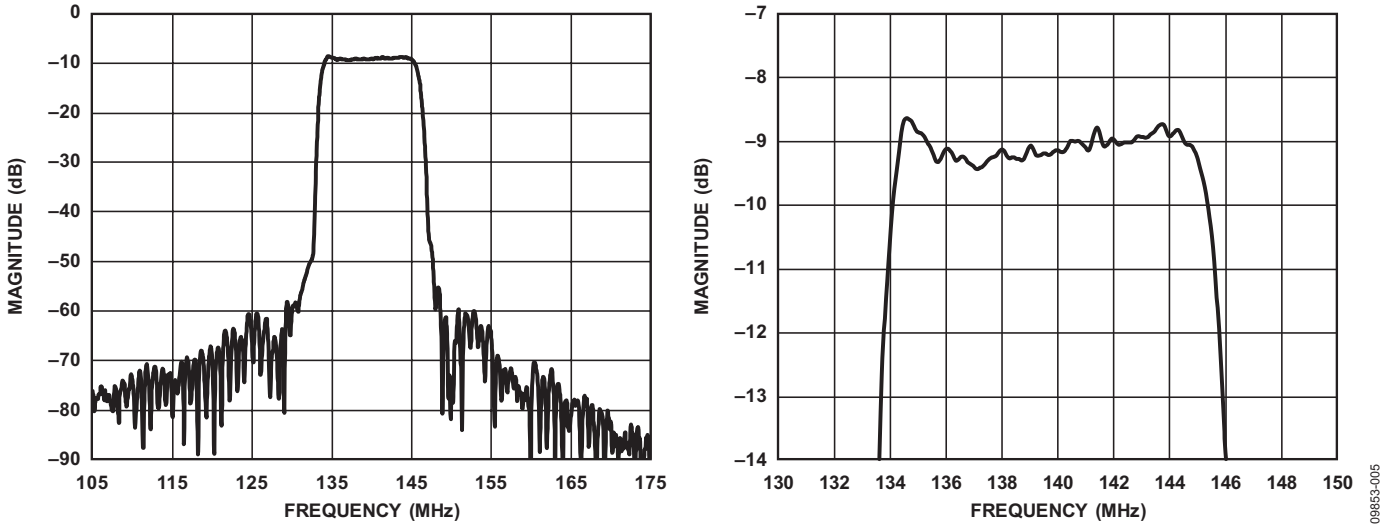


图3. 独立的140 MHz（中心频率）、11.82 MHz（1 dB带宽）、856656 SAW滤波器频率响应，无开关

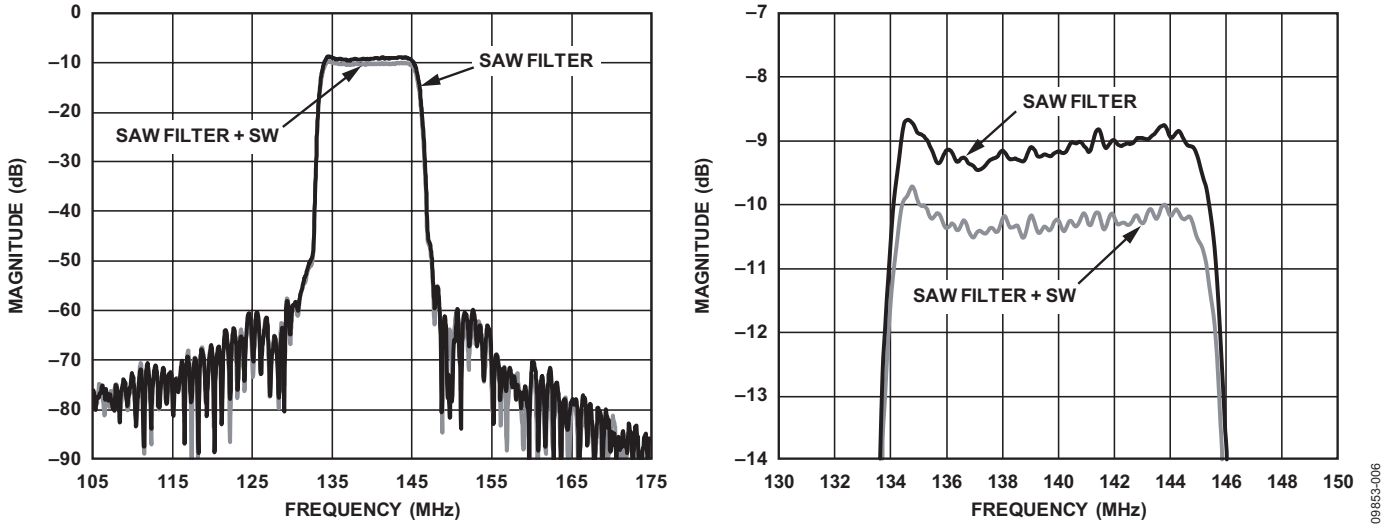


图4. 140 MHz（中心频率）、11.82 MHz（1 dB带宽）、856656 SAW滤波器频率响应，在评估板上测量，有开关和无开关两种情况

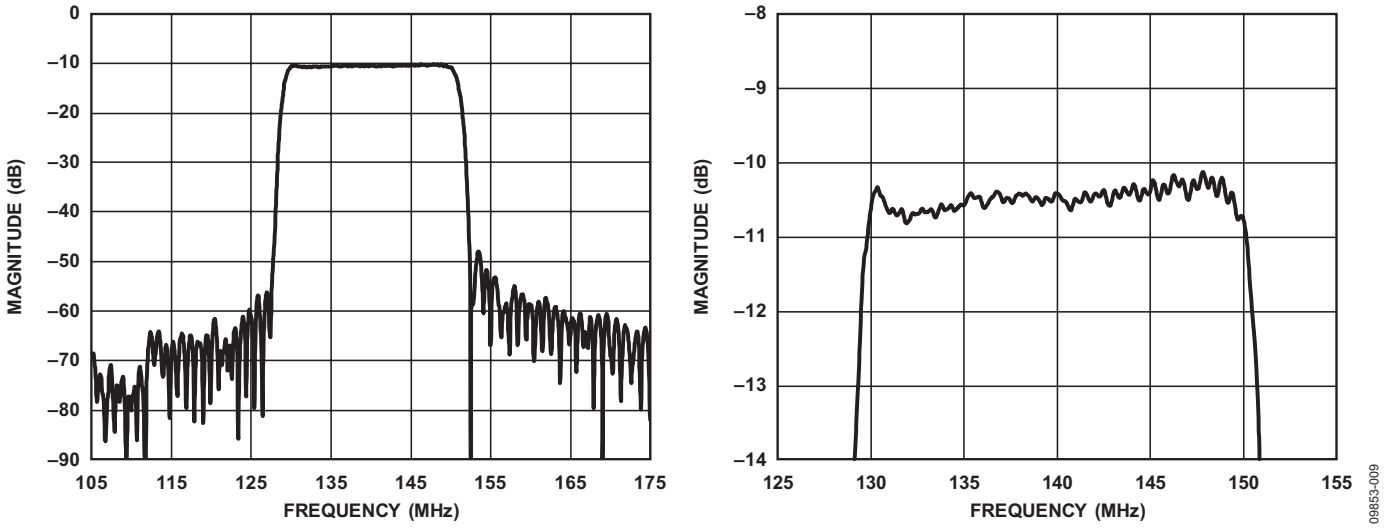


图5. 140 MHz（中心频率）、20.7 MHz（1 dB带宽）、856592 SAW滤波器频率响应，在评估板上测量，有开关

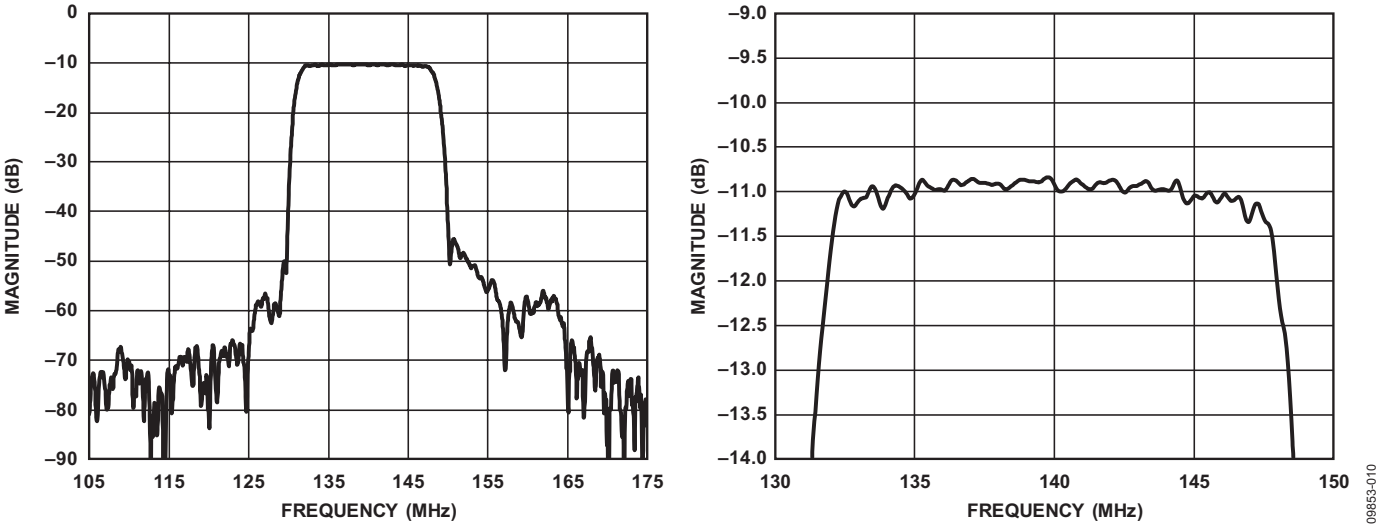


图6. 140 MHz（中心频率）、16.18 MHz（1 dB带宽）、856684 SAW滤波器频率响应，在评估板上测量，有开关

常见变化

该滤波器开关电路也可以使用ADG904开关的吸收式版本。吸收式版本的RFx端口内置50 Ω并联电阻，当开关处于关断状态时，它可提供良好的50 Ω匹配。在某些需要吸收关断通道中的反射信号的应用中，这一点很重要。

该电路可以轻松缩放，以便包括更多或更少的滤波器通道。根据通道数量不同，ADG9xx系列的其它开关可能更好，并且可以提供更大的布局灵活性。ADG936是双通道单刀双掷开关，ADG918是单刀双掷开关，ADG901是单刀单掷开关。所有这些开关都提供吸收式和反射式两种配置。

电路评估与测试

本电路旨在通过SMA型连接器连接到矢量网络分析仪(VNA)。电路上的SMA连接器是插口式。要在各滤波器通道之间切换，可以手动更改电路板上的跳线端子。注意，对于未使用的每个ADG904-R开关，都会有一个开关掷入。因此，选择这些未使用的开关时，RF输入和RF输出端口会被隔离，即开关不连接到滤波器。

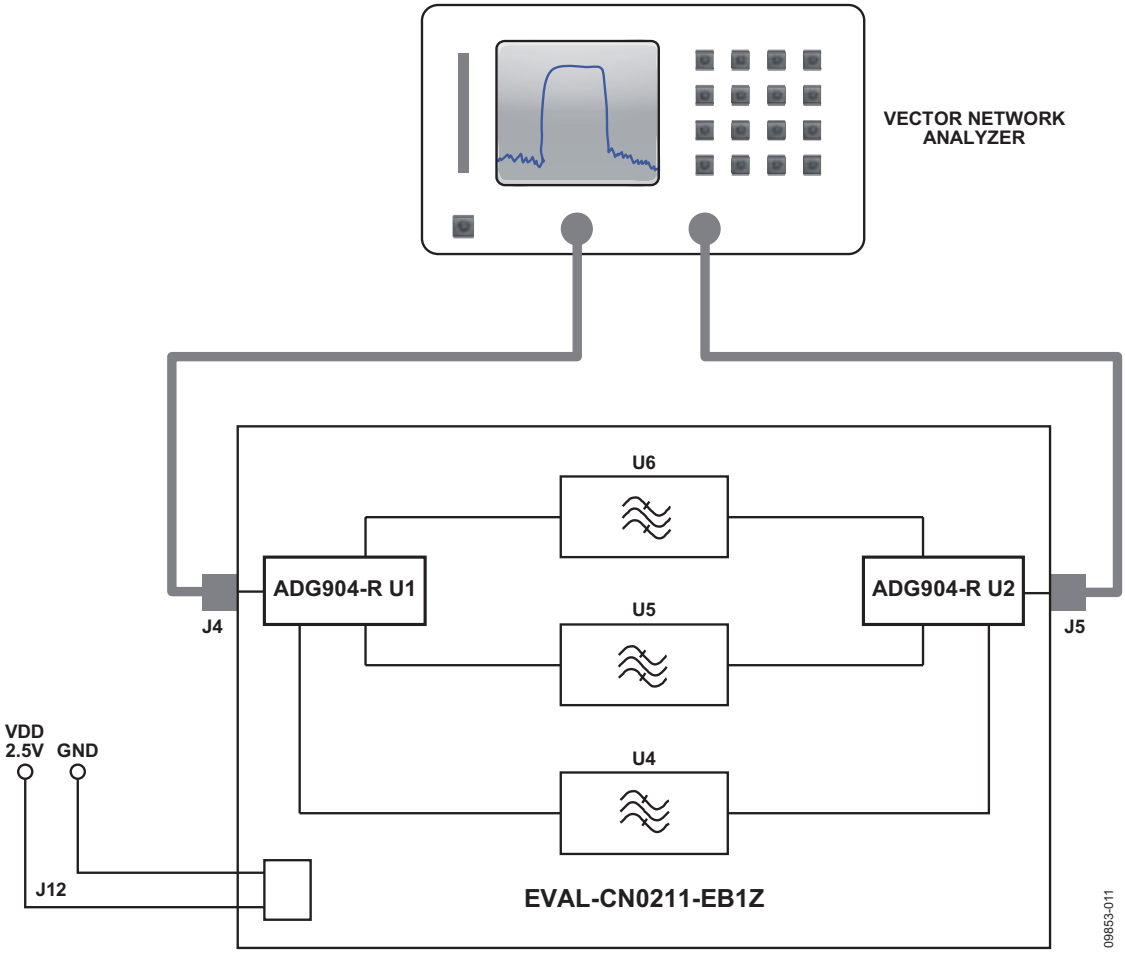


图7. 测试设置功能框图

设备要求

- 矢量网络分析仪Hewlett Packard 8753E和Hewlett Packard 85033D 3.5 mm校准套件，或同等设备
- EVAL-CN0211-EB1Z电路评估板
- 电源(2.5V)
- 带3.5 mm型连接器的同轴RF电缆

设置与测试

测试设置如图7所示。VNA通过3.5 mm连接器型电缆连接到电路评估板。测试电路评估板之前，需要对VNA到电缆端部进行全面的双端口校准。表1显示了使能各滤波器通道的逻辑状态。

表1. 滤波器选择真值表

滤波器	$\overline{EN}$	ADG904-R U1		ADG904-R U2	
		A0	A1	A0	A1
U6	0	1	0	0	0
U5	0	0	1	1	1
U4	0	0	0	1	0

进一步阅读

CN0211 Design Support Package:
www.analog.com/CN0211-DesignSupport

Corrigan, Theresa, AN-952 Application Note, *ADG9xx Wideband CMOS Switches: Frequently Asked Questions*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0211 Circuit Evaluation Board (EVAL-CN0211-EB1Z)

ADG904 Data Sheet

ADG904 Evaluation Board

ADG901 Data Sheet

ADG901 Evaluation Board

ADG918 Data Sheet

ADG918 Evaluation Board

ADG936 Data Sheet

ADG936 Evaluation Board

修订历史

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09853sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0213。

连接/参考器件	
AD7685	16 位、250 kSPS PulSAR® ADC，采用MSOP/QFN封装
AD8226	宽电源电压范围、轨到轨输出仪表放大器
AD8275	G = 0.2、电平转换、16 位 ADC 驱动器
ADP1720	50 mA、高压微功耗线性调节器
ADR439	超低噪声XFET®基准电压源

适合过程控制应用的完整高速、高共模抑制比(CMRR)精密模拟前端

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

工业过程控制系统中的信号电平通常为以下几类之一：单端电流（4 mA 至 20 mA）、单端差分电压（0 V 至 5V、0 V 至 10 V、±5 V、±10 V）或者来自热电偶或称重传感器等传感器的小信号输入。大共模电压摆幅也非常典型，尤其是小信号差分输入；因此，良好的共模抑制性能是模拟信号处理系统的一项重要特性。

图 1 所示的模拟前端电路经过优化，可在处理这些类型的工业级信号时提供高精度和高共模抑制比(CMRR)。

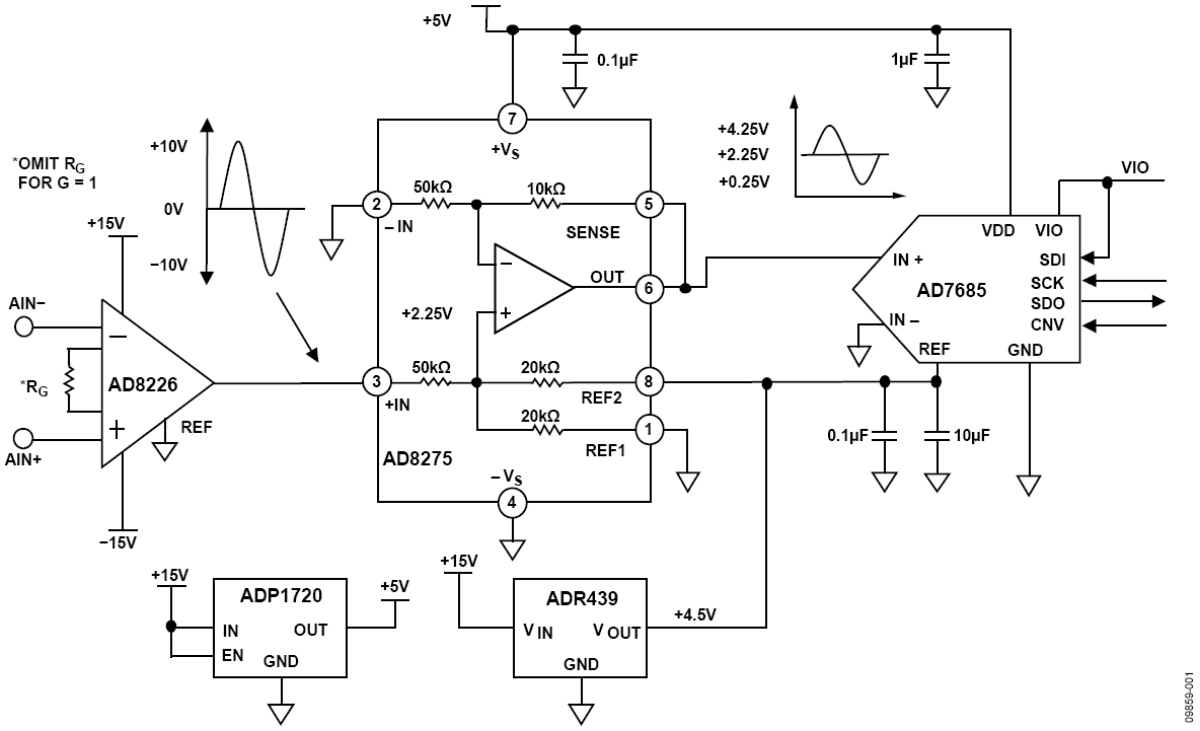


图 1. 适合过程控制应用的高性能模拟前端（原理示意图：未显示所有连接和去耦）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com/zh
Fax: 781.461.3113
©2011 Analog Devices, Inc. All rights reserved.

该电路会对信号进行电平转换和衰减，从而使信号可以与大多数现代单电源SAR ADC的输入范围要求兼容，如高性能、16 位 250 kSPS PulSAR® ADC AD7685。

对于 18 V p-p 的输入信号，该电路的共模抑制(CMR)性能约为 105 dB（100 Hz 时）和 80 dB（5 kHz 时）。

高精度、高输入阻抗和高CMR由仪表放大器AD8226提供。对于高精度应用，需要具有高输入阻抗，以便最大程度地减小系统增益误差并实现出色的CMR。AD8226增益可以用电阻在 1 至 1000 范围内进行编程设置。

若直接在输入端连接阻性电平转换器/衰减器级，会因电阻之间出现失配，导致CMR性能下降。AD8226可以提供小信号和大信号输入所需的出色CMR性能。无需任何外部元件，电平转换器/衰减器/驱动器AD8275即可在该电路中执行衰减和电平转换功能。

由于信号带宽相对较低，Σ-Δ型ADC通常用于高分辨率测量系统，而且Σ-Δ架构可以在低更新速率条件下提供出色的噪声性能。不过，在越来越多的设计中，尤其是多通道系统，更新速率不断提高，以便更快地更新各通道或增加通道密度。这种情况下，高性能SAR ADC是不错的替代之选。图 1 所示电路采用 250 kSPS 16 位ADC AD7685、高性能仪表放大器AD8226和衰减器/电平转换器/放大器AD8275并配置为完整的系统解决方案，无需任何外部元件。

电路描述

此电路内置一个轨到轨输出仪表放大器AD8226，并连接到G = 0.2 差动放大器AD8275的正输入端，该差动放大器的输出端则连接到 16 位、250 kSPS、采用 MSOP/QFN封装的PulSAR ADC AD7685的输入端。AD8226 的增益设置为 1（高电压/电流输入），且其输出以地为参考。可以使用单端或差分输入。AD8226的输出为双极性信号，用于驱动AD8275输入。AD8275用于对该双极性输入进行衰减和电平转换，从而提供 0.2 的增益。因此，在其输入端输入 20 V p-p的差分信号时，输出端将产生 4 V p-p的单端信号。4.5 V精密基准电压源ADR439用于为AD8275提供内部共模偏置电压(VREF/2 = 2.25V)，以及为AD7685 ADC提供外部基准电压。在这些条件下，AD8275的输出摆幅为+0.25 V至+4.25 V，位于AD7685的 0 V至+4.5 V工作范围内。

ADP1720用于为AD8275和AD7685提供 5 V电源。之所以选择ADP1720是因为其具有高输入电压范围（高达 28 V）。在此电路中，ADP1720只需为AD8275和AD7685提供约 4 mA的电流，因此在最差情况下，28 V输入时调节器的功耗约为 90 mW，这使得整个系统可以采用外部±15 V电源供电。

系统级共模抑制性能

初始测试用于在系统级验证至ADC的AD8226共模抑制性能。采用的输入测试信号音为 10 Hz、100 Hz、500 Hz、1 kHz、2 kHz、3 kHz、4 kHz、5 kHz，而输入信号为 18 V p-p。测试结果如表 1 所示。在测试 1 中，AIN+和AIN−信号短接并连接到交流测试信号音，然后以FFT测量结果。由于输入端连接在一起，因此AD8226应当会抑制交流信号。在测试 2 中，信号施加于AIN+，而AIN−接地。在这些条件下，FFT测量信号音电平。然后，通过计算测试 1 和测试 2 中FFT结果之间的差值即可得到共模抑制值。表 1 列出了不同频率下获得的CMR值。必须注意，AD8226在 5 kHz时的CMR额定值为 80 dB，因此可在系统级实现CMR性能无损。

系统级交流性能

此外还要在系统级测试系统的交流精度，此时AD7685的工作采样速率为 250 kSPS。图 2 所示为 10 kHz、5 V p-p输入时的FFT测试结果。图中所示的结果如下：

- 信噪比(SNR) = 87.13 dBFS
- 信纳比(SINAD) = 85.95 dBFS
- 无杂散动态范围(SFDR) = 81.82 dBc
- 总谐波失真(THD) = −78.02 dBc

表 1：18 V p-p 输入时电路的 CMR 性能

Frequency (kHz)	FFT Signal Level (dBFS), 18 V p-p Input		CMR (dB)
	Test 1: AIN+ = AIN–	Test 2: Input = AIN+, AIN– = GND	
0.1	−104.64	−2.86	101.78
0.5	−100.00	−3.28	96.72
1	−94.67	−2.85	91.82
2	−88.58	−2.88	85.70
3	−84.93	−2.93	82.00
4	−82.07	−3.01	79.06
5	−79.43	−3.10	76.33

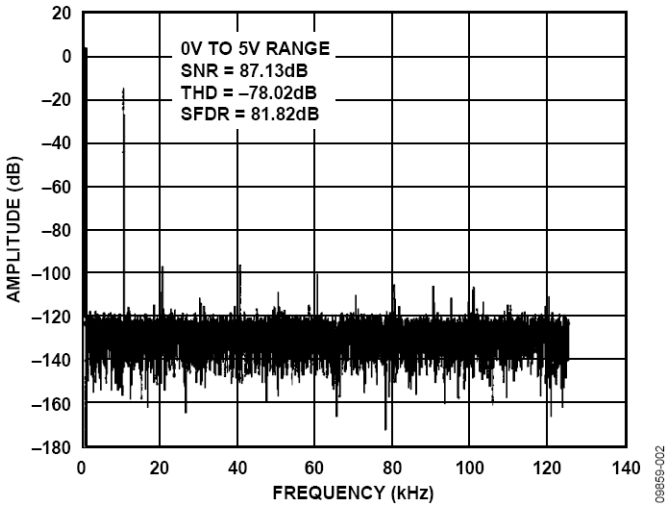


图 2. 10 kHz 输入信号、满量程以下 14 dB、250 kSPS 的 FFT 结果

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见MT-031 教程、MT-101 教程和高速印刷电路板布局实用指南一文。）

有关本电路笔记的完整设计支持包，请参阅 http://www.analog.com/CN0213-DesignSupport

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可使用其他ADI公司的模数转换器来代替AD7685，从而进一步提高速度/分辨率或性能。AD7688提供真差分输入，以便取得更佳CMR性能。18 位ADC AD7982能够以高达 1 MSPS的速度提供更高分辨率，并且还提供全差分。漏斗放大器AD8475也可接受高电压双极性输入，并提供衰减、电平转换和差分输出，因此非常适合使用差分输入ADC的工业应用（参见电路笔记CN-0180）。

电路评估与测试

该电路采用系统演示平台(SDP)进行测试。SDP 平台包含必要的 ADC 驱动器以及至 PC 的 USB 连接。从 ADC 采样的数据由 SDP 板通过 USB 发送至 PC。然后利用 ADC 公司提供的标准 ADC LabVIEW 评估软件工具生成 FFT 曲线图。测试设置的功能框图如图 3 所示，而电路板照片如图 4 所示。

用于收集测试数据的设备

- 带USB端口的Windows® XP、Windows Vista®（32 位）或Windows® 7（32 位）PC
- EVAL-A-INPUT-1AZ 电路评估板
- EVAL-SDP-CB1Z、SDP-A 评估板
- 评估软件
- 电源电压：+5 V (200 mA)
- 电源电压：±15 V、Agilent E3630A 或等同
- 信号发生器：Agilent 33120A 或等同产品

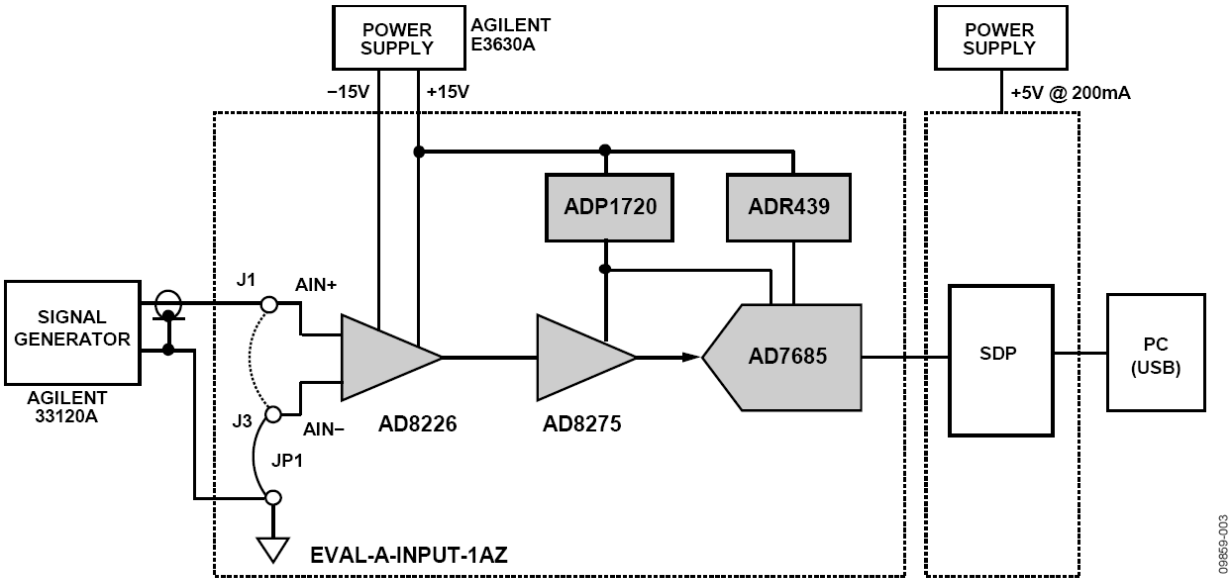


图 3. 测试设置的功能框图

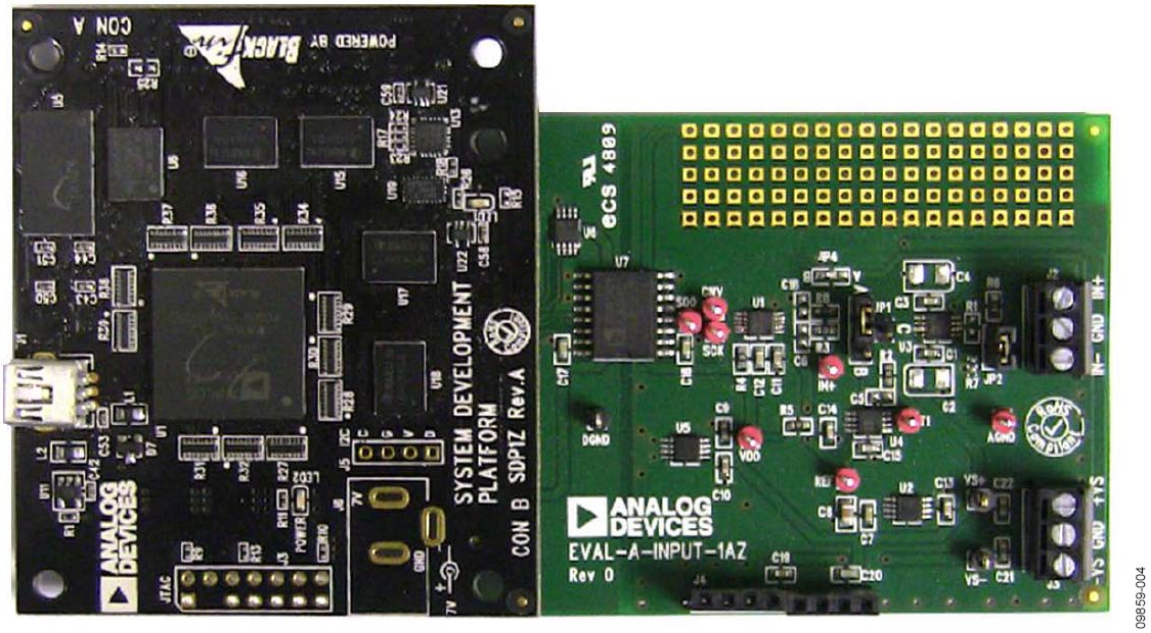


图 4. 与 SDP 板相连的 EVAL-A-INPUT-1AZ 评估板照片

设置与测试

在 PC 的 CD 驱动器中加载评估软件。

EVAL-A-INPUT-1AZ 电路板上的 120 引脚连接器连接到 EVAL-SDP-CB1Z (SDP)评估板上标有“CON B”的连接器。使用尼龙五金配件，通过 120 引脚连接器两端的孔牢牢固定这两片板。将信号源连接到 EVAL-A-INPUT-1AZ 板的 J1 输入(AIN+)端子。运行常规 FFT 测试时，JP1 跳线连接在 J3 端子(IN−)和地之间。运行 CMR 测试时，该跳线连接在 J1 (AIN+)和 J3 (AIN−)之间。

在断电情况下，将一个+5 V 电源连接到 SDP 板。使用 USB 电缆将 SDP 板连接到 PC 上的 USB 端口。

然后，将±15 V 电源连接到 EVAL-A-INPUT-1AZ 电路板。启动评估软件，并通过 USB 电缆将 PC 连接到 SDP 板上的微型 USB 连接器。

一旦 USB 通信建立，就可以使用 SDP 板来发送、接收、捕捉来自 EVAL-A-INPUT-1AZ 板的串行数据。

进一步阅读

CN-0213 Design Support Package:
http://www.analog.com/CN0213-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout, Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7685 Data Sheet

AD7685 Evaluation Board

AD8226 Data Sheet

AD8275 Data Sheet

修订历史

7/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09859sc-0-8/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：http://www.analog.com/zh/CN0214。

连接/参考器件	
ADuC7060/ ADuC7061	基于 ARM7 的微控制器，内置双通道 24 位 Σ-Δ 型 ADC
ADP3333	2.5 V 低压差线性稳压器
ADP120	2.5 V 低压差线性稳压器

利用精密模拟微控制器 ADuC7060/ADuC7061 构建基于 USB 且带冷结补偿的热电偶温度监控器

评估和设计支持

电路评估板

ADuC7061 MiniKit (EVAL-ADUC7061MKZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路显示如何在精密热电偶温度监控应用中使用精密模拟微控制器ADuC7060/ADuC7061。ADuC7060/ADuC7061 集成双通道 24 位Σ-Δ型ADC、双通道可编程电流源、14 位DAC、1.2 V内部基准电压源、ARM7 内核、32 kB闪存、4 kB SRAM以及各种数字外设，例如UART、定时器、SPI和I^2C接口等。

在本电路中，ADuC7060/ADuC7061 连接到一个热电偶和一个 100 Ω Pt RTD。RTD 用于执行冷结补偿。

在源代码中，ADC 采样速率选择 100 Hz。当 ADC 输入 PGA 的增益配置为 32 时，ADuC7060/ADuC7061 的无噪声分辨率大于 18 位。

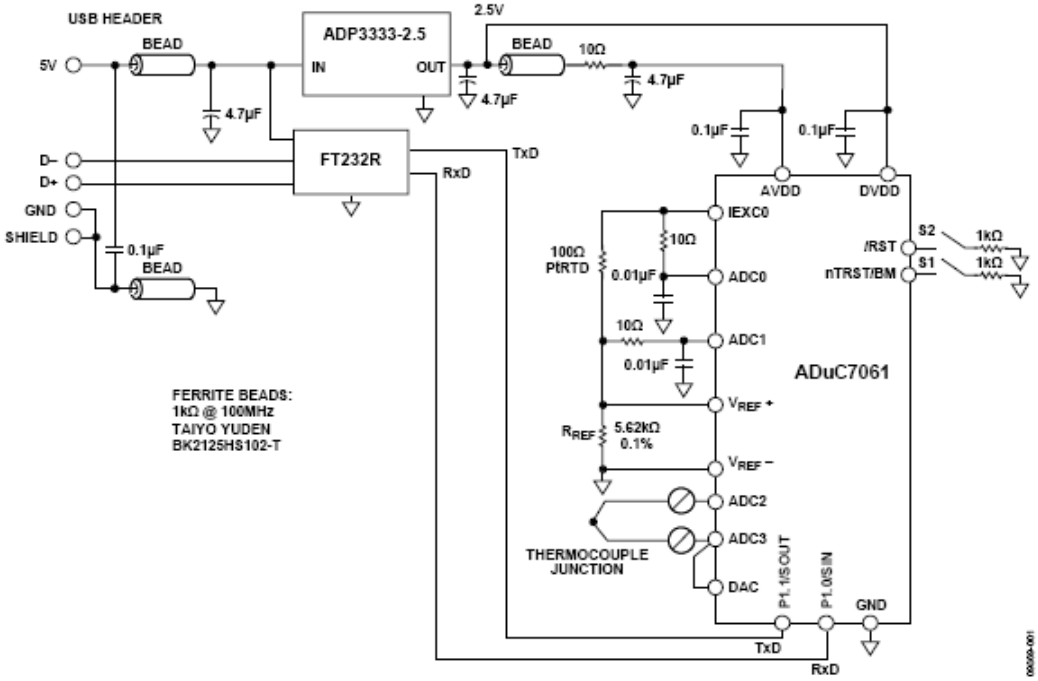


图 1. ADuC7060/ADuC7061 用作温度监控控制器与热电偶接口（原理示意图，未显示所有连接）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

本应用中用到 ADuC7060/ADuC706 的下列特性：

- 内置可编程增益放大器(PGA)的 24 位 Σ-Δ 型主 ADC：PGA 的增益在本应用的软件中设置为 32。主 ADC 在热电偶信号采样与 RTD 电压信号采样之间连续切换。
- 可编程激励电流源，用来驱动受控电流流经 RTD：双通道电流源可在 0 μA 至 2 mA 范围内以 200 μA 步进配置。本例使用 200 μA 设置，以便将 RTD 自热效应引起的误差降至最小。
- ADuC7060/ADuC7061 中 ADC 的内置 1.2 V 基准电压源：内部基准电压源精度高，适合测量热电偶电压。
- ADuC7060/ADuC7061 中 ADC 的外部基准电压源：为了测量 RTD 电阻，我们采用比率式设置，将一个外部基准电阻(R_{REF})连接在外部 V_{REF}+和 V_{REF}−引脚上。
- 14 位 DAC：DAC 用于将热电偶共模电压设置为地电压以上 850 mV。
- ARM7TDMI®内核：功能强大的 16/32 位 ARM7 内核集成了 32 kB 闪存和 SRAM 存储器，用来运行用户代码，可配置并控制 ADC，通过 RTD 处理 ADC 转换，以及控制 UART/USB 接口的通信。
- UART：UART 用作与 PC 主机的通信接口。
- 两个外部开关用来强制该器件进入闪存引导模式：使 S1 处于低电平，同时切换 S2，ADuC7060/ADuC7061 将进入引导模式，而不是正常的用户模式。在引导模式下，通过 UART 接口可以对内部闪存重新编程。

热电偶和 RTD 产生的信号均非常小，因此需要使用 PGA 来放大这些信号。ADuC7060/ADuC7061 的辅助 ADC 不含 PGA，因此二者均连接到主 ADC，二者之间的切换通过软件完成。

本应用使用的热电偶为铜-康铜型，其温度范围为−200°C 至 +350°C，灵敏度约为 40 μV/°C，这意味着 ADC 在双极性模式和 32 倍 PGA 增益设置下可以覆盖热电偶的完整温度范围。

RTD用于执行冷结补偿。本电路使用的RTD为 100 Ω铂RTD，型号为Enercorp PCS 1.1503.1。它采用 0805 表贴封装，温度变化率为 0.385 Ω/°C。

注意，基准电阻 R_{REF} 应为精密 5.62 kΩ (±0.1%)电阻。

ADuC7060/ADuC7061 的USB接口通过FT232R UART转USB收发器实现，它将USB信号直接转换为UART。

除图 1 所示的去耦外，USB 电缆本身还应采用铁氧体磁珠来增强 EMI/RFI 保护功能。本电路所用铁氧体磁珠为 Taiyo Yuden #BK2125HS102-T，它在 100 MHz 时的阻抗为 1000 Ω。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031——*“实现数据转换器的接地并解开AGND和DGND的谜团”*、教程MT101——*“去耦技术”*和ADuC7060/ADuC7061 评估板布局布线）。

图 2 所示为 EVAL-ADUC7061MKZ PCB。

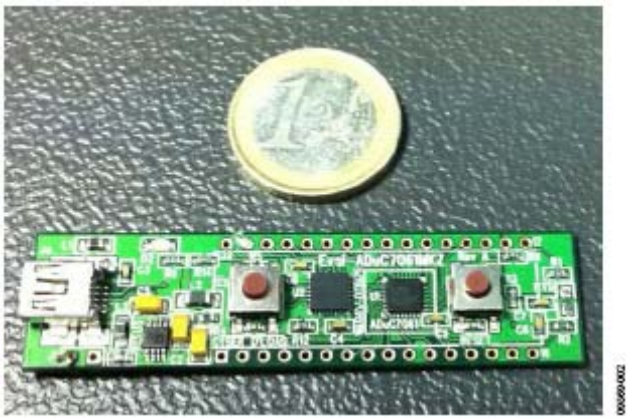


图 2. 本电路所用的 EVAL-ADUC7061MKZ 板

代码说明

“用于测试本电路的源代码可从ADuC7060 产品页面下载（zip压缩文件）。”

UART 配置为波特率 9600、8 数据位、无极性、无流量控制。如果本电路直接与 PC 相连，则可以使用“超级终端”(HyperTerminal)等通信端口查看程序来查看该程序发送给 UART 的结果，如图 3 所示。

为了获得温度读数，必须测量热电偶和 RTD 的温度，然后相加以得出热电偶的绝对温度值。

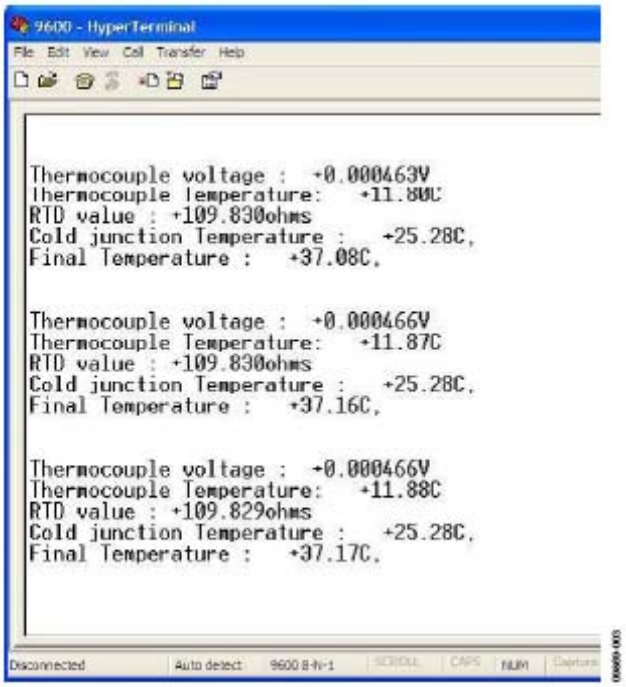


图 3.“超级终端”通信端口查看程序的输出

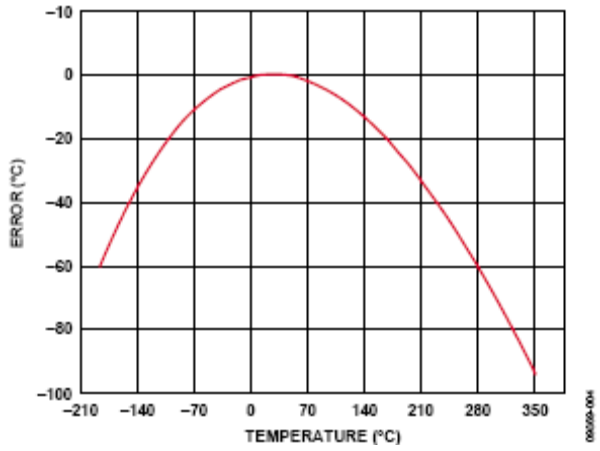


图 4.使用简单线性逼近法时的误差

首先，必须将热电偶两条线之间测得的电压转换为温度。最初，这一转换是基于一个简单的线性假设：热电偶的温度为 40 μV/°C。从图 4 可以看出，只有针对 0°C 左右的小范围温度，如此转换所产生的误差才是可以接受的。计算热电偶温度的更好方法是对正温度使用 6 阶多项式，对负温度使用 7 阶多项式。这需要进行数学运算，导致计算时间和码字大小增加。适当的折衷是针对固定数量的电压计算相应的温度，然后将这些温度存储在一个数组中，其间的值利用相邻点的线性插值法计算。从图 5 可以看出，使用这种方法时误差显著降低。

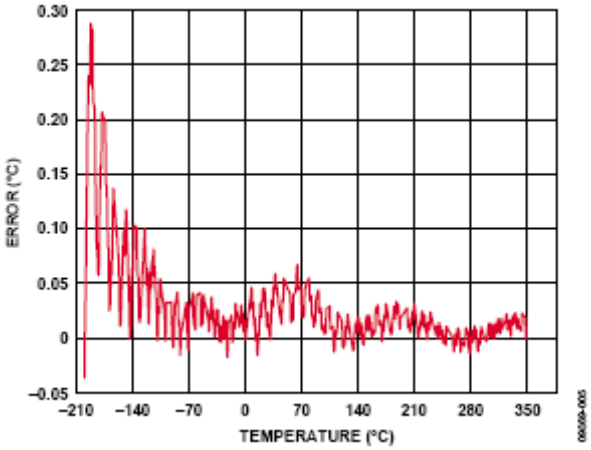


图 5.使用分段线性逼近法时的误差（52 个校准点）

RTD 温度利用线性逼近法计算，因为 RTD 的工作范围有限，非线性因素不会引起明显的误差。或者，也可以像热电偶一样，对 RTD 运用查找表。注意，描述 RTD 温度与电阻关系的多项式与描述热电偶的多项式不同。

欲了解有关线性化和实现RTD最佳性能的详细信息，请参考应用笔记AN-0970：*“利用ADuC706x微控制器实现RTD接口和线性化”*。

常见变化

ADP120-2.5可以代替ADP3333-2.5 稳压器，前者具有更宽的工作温度范围（−40°C至+125°C），功耗更低（典型值为 20 μA，而后者为 70 μA），但最大输入电压较低（前者为 5.5 V，后者为 12 V）。如果微控制器上需要更多GPIO引脚，则可以选择采用 48 引脚LFCSP或 48 引脚LQFP封装的ADuC7060。请注意，ADuC7060/ADuC7061 可以通过标准JTAG接口编程或调试。

对于标准UART至RS-232 接口，可以用ADM3202等器件代替FT232R收发器，前者需采用 3 V电源供电。对于更宽的温度范围，可以使用其它热电偶，例如J型热电偶。为使冷结补偿误差最小，可以让一个热敏电阻与实际的冷结接触，而不是把它放在PCB上。

针对冷结温度测量，可以用一个外部数字温度传感器来代替RTD和外部基准电阻。例如，ADT7410可以通过I^2C接口连接到ADuC7060/ADuC7061。

有关冷结补偿的更多信息，请参阅ADI公司的*《传感器信号调理》*第 7 章“温度传感器”。

如果USB连接器与本电路之间需要隔离，则应增加隔离器件ADuM3160/ADuM4160。

电路评估与测试

基本测试设置如图 6 所示。注意，热电偶连接到 J2-8 和 J2-9，J2-5 必须连接到 J2-8。EVAL-ADUC7061MKZ 板从 PC 的 USB 连接获得电源。

使用两种方法来评估本电路的性能。首先使用连接到电路板的热电偶来测量冰桶的温度，然后测量沸水的温度。

使用Wavetek 4808 多功能校准仪来充分评估误差，如图 4 和图 5 所示。这种模式下，校准仪代替热电偶作为电压源，如图 6 所示。为了评估T型热电偶的整个范围，利用校准仪将等效热电偶电压设置在T型热电偶−200°C至+350°C正负温度范围之间的 52 个点。（请参见：T型热电偶ITS-90 表）

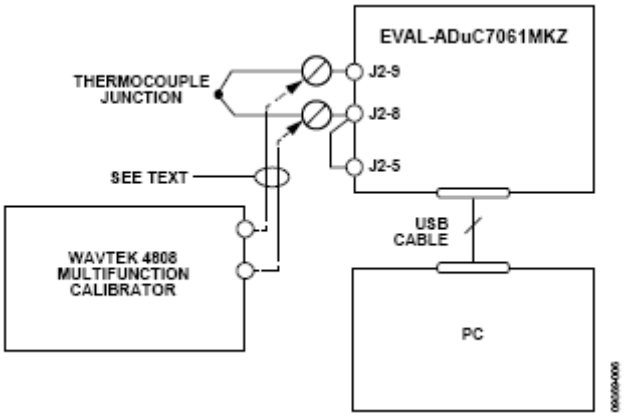


图 6.用于在热电偶完整输出电压范围内校准和测试电路的测试设置

进一步阅读

CN0214 Design Support Package:
http://www.analog.com/CN0214-DesignSupport

ADIsimPower Design Tool.

Kester, Walt. 1999. *Sensor Signal Conditioning*. Analog Devices. Chapter 7, "Temperature Sensors."

Kester,Walt. 1999. *Sensor Signal Conditioning*. Analog Devices. Chapter 8, "ADCs for Signal Conditioning."

Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller*. AN-0970 Application Note. Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*. Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

ITS-90 Table for type T thermocouple.

数据手册和评估板

ADuC7060/ADuC7061 Data Sheet

ADuC7060/ADuC7061 Evaluation Kit

ADM3202 UART to RS232 Tranceiver Data Sheet

ADP120 Data Sheet

ADP3333 Data Sheet

修订历史

4/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09869sc-0-5/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0216。

连接/参考器件	
AD7791	低功耗、缓冲式、24位Σ-Δ型ADC
ADA4528-1	精密、超低噪声、轨到轨输入/输出、零漂移运算放大器
ADP3301	高精度anyCAP® 100 mA低压差线性调节器

利用24位Σ-Δ型ADC AD7791和外部零漂移放大器ADA4528-1实现精密电子秤设计

评估和设计支持

电路评估板

CN-0216电路评估板(EVAL-CN0216-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个精密电子秤信号调理系统，它使用一个低功耗缓冲式24位Σ-Δ型ADC AD7791和两个外部零漂移放大器ADA4528-1。该解决方案支持单电源供电，可提供高直流增益。

前端使用超低噪声、低失调电压、低漂移放大器，以便放大来自称重传感器的低电平信号。对于满量程输出为10 mV的称重传感器，该电路提供15.3位的无噪声码分辨率。

利用本电路可以非常灵活地设计定制低电平信号调理前端，用户可以轻松优化传感器-放大器-转换器组合电路的整体传递函数。在9.5 Hz至120 Hz的完整输出数据速率范围内，AD7791均能保持良好的性能，可用于以各种较低速度工作的电子秤应用。

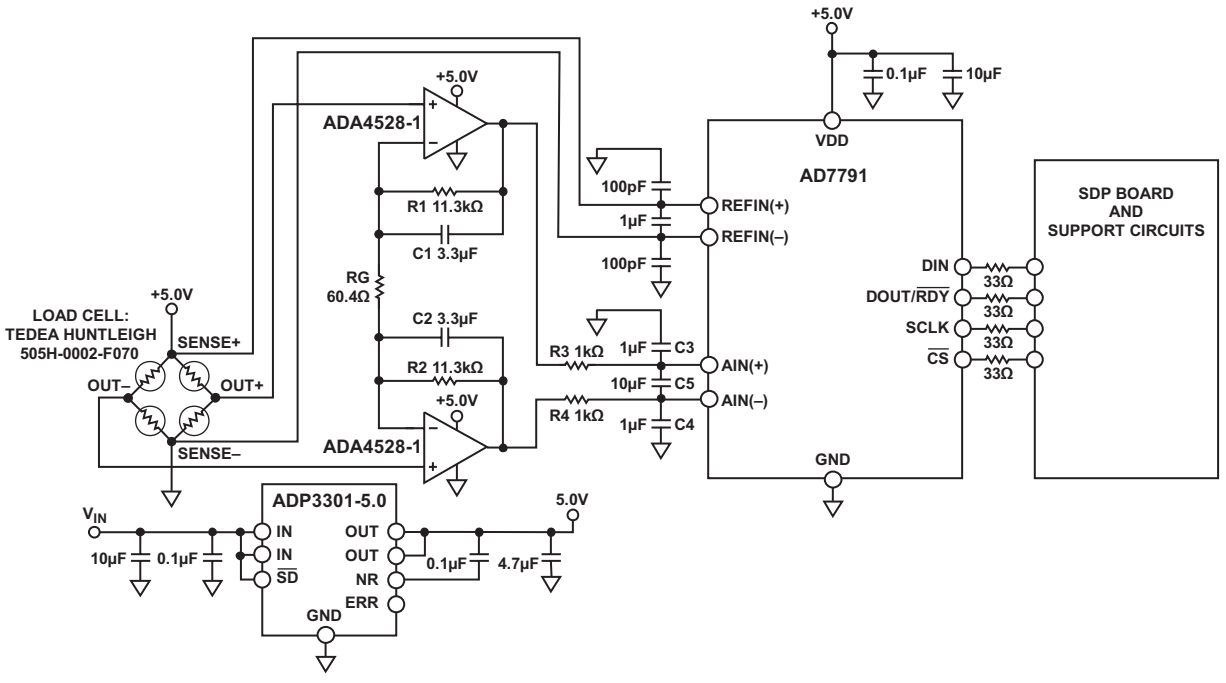


图1. 采用AD7791的电子秤系统（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

图2所示为实际的测试设置。为进行测试，使用6线Tedea-Huntleigh 505H-0002-F070称重传感器。

流经PCB走线的电流会产生IR压降，走线较长时，这种压降可能达到数毫伏或更大，引起相当大的误差。室温下，1英寸长、0.005英寸宽的1盎司铜走线的电阻约为100 mΩ。当负载电流为10 mA时，该走线可能引起1 mV的误差。

除激励、接地和两个输出连接外，6线式称重传感器还有两个检测引脚。这些检测引脚分别与惠斯登电桥的高端（激励引脚）和低端（地引脚）相连。尽管在线路电阻上存在一定的压降，但仍能精确测量该电桥上产生的电压。此外，AD7791接受差分模拟输入和差分基准电压。这两个检测引脚与AD7791基准电压输入端相连，构成一个比率式配置，不受电源激励电压的低频变化影响。因为是比率式连接，所以无需精密基准电压源。

与6线式称重传感器不同，4线式称重传感器不具有检测引脚，ADC差分基准电压引脚与激励电压和地直接相连。采用这种连接时，由于有线路电阻，ADC的激励引脚与基准电压引脚之间存在压差。另外，低端（地）上也会有线路电阻引起的压差。这样，系统将不完全是比率式。

当激励电压为5 V时，Tedea-Huntleigh 2 kg称重传感器的灵敏度为2 mV/V，满量程输出为10 mV。称重传感器也具有相关的失调电压或TARE。此外，称重传感器还具有增益误差。一些客户利用DAC来消除或抵消TARE。当AD7791采用5 V基准电压时，差分模拟输入范围等于±5 V或10 V p-p。图1所示电路将称重传感器输出放大375 (1 + 2R1/RG)倍，因此以称重传感器输出为基准的满量程输入范围为10 V/375 = 27 mV p-p。相对于称重传感器的10 mV p-p满量程信号，AD7791的模拟输入范围较宽，这有利于确保称重传感器的失调电压和增益误差不会使ADC前端过载。

来自称重传感器的低电平幅度信号由两个零漂移放大器ADA4528-1放大。顾名思义，零漂移放大器的失调电压漂移接近为0。放大器连续自行校正任何直流误差，尽可能保持精确。除了低失调电压和漂移外，零漂移放大器也没有1/f噪声，这一重要特性有助于电子秤在直流或低频时进行精确测量。

两个运算放大器ADA4528-1配置为三运放仪表放大器的第一级。第三个运算放大器连接为差动放大器，一般用于第二级，但在图1所示电路中，AD7791的差分输入端执行此功能。

增益等于1 + 2R1/RG。电容C1和C2置于运算放大器的反馈环路中，与R1和R2一起形成4.3 Hz截止频率的低通滤波器，用于限制进入Σ-Δ型ADC的噪声量。C5与R3和R4一起形成一个截止频率为8 Hz的差分滤波器，用以进一步限制噪声。C3和C4与R3和R4一起形成截止频率为159 Hz的共模滤波器。

低噪声调节器ADP3301为AD7791、ADA4528-1和称重传感器供电。除了去耦电容外，按照ADP3301数据手册的建议，在调节器输出端配有降噪电容。调节器必须为低噪声型，因为电源或地层的任何噪声都会在系统中引起噪声，导致电路性能下降。

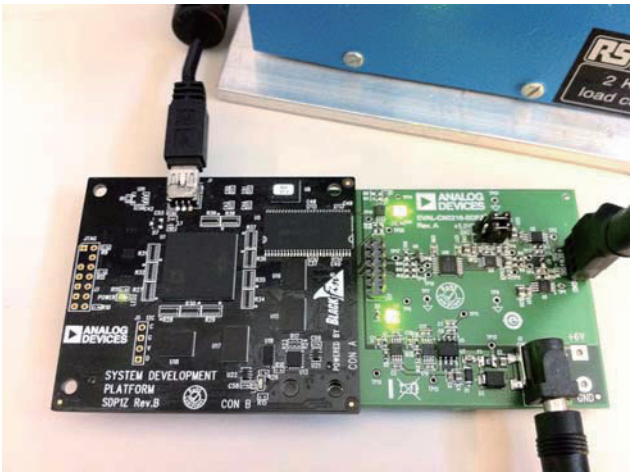


图2. 采用AD7791的电子秤系统设置

24位Σ-Δ型ADC AD7791转换来自称重传感器的经放大的信号。AD7791配置为缓冲工作模式，以适应模拟输入引脚上的R-C滤波器网络的阻抗。

图3显示AD7791在不同输出数据速率下的均方根噪声。此图显示，均方根噪声随着输出数据速率增加而增加。不过，在整个输出数据速率范围内，该器件均能保持良好的噪声性能。

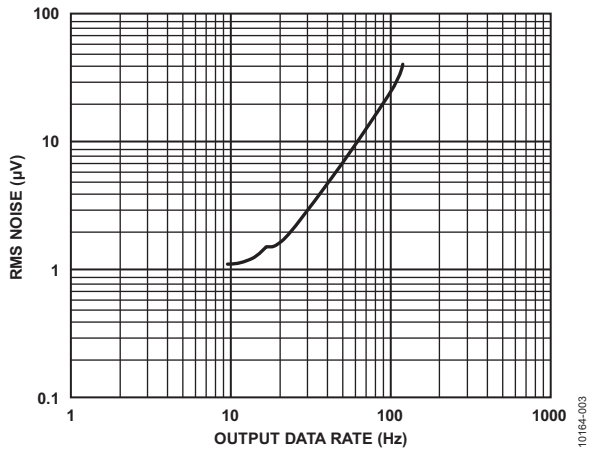


图3. AD7791在不同输出数据速率下的均方根噪声，采用2.5 V基准电压（5 V p-p输入范围），缓冲器开启

在9.5 Hz输出数据速率和2.5 V基准电压下，AD7791的均方根噪声为1.1 µV，因而无噪声码数为

$$\frac{V}{6.6 \times 1.1\,\mu V}\quad\frac{5}{}=688{,}705$$

其中系数6.6用来将均方根电压转换为峰峰值电压。

因此，相应的无噪声码分辨率等于：

$$\log_2(688{,}705)=\frac{\log_{10}(688{,}705)}{\log_{10}(2)}=19.5\text{ bits}$$

注意，这是AD7791在不连接称重传感器或输入放大器情况下的性能。

ADA4528-1具有5.9 nV/√Hz的电压噪声密度，因此，输入放大器和电阻会增加系统的噪声。此外，称重传感器本身也会增加噪声。

图1所示电路使用5 V基准电压，峰峰值输入范围为10 V，因此LSB等于：

$$1\text{LSB}=\frac{10\text{ V}}{2^{24}}=0.596\,\mu\text{V}$$

来自称重传感器的10 mV p-p满量程信号在ADC中产生3.75 V p-p信号，约为ADC量程的38%。

在连接称重传感器（无负载）的情况下，获取7个样本集，每个样本集包含500个样本。计算每个样本集的峰峰值代码分布，然后求平均值以产生159个采样点的代码分布。基于ADC的3.75 V p-p满量程输入，这相当于159 × 0.596 µV = 94.8 µV p-p噪声。

因此，无噪声采样数等于：

$$\frac{3.75\text{ V}}{94.8\,\mu\text{V}}=39{,}557$$

整体系统的相应无噪声码分辨率等于：

$$\log_2(39{,}557)=\frac{\log_{10}(39{,}557)}{\log_{10}(2)}=15.3\text{ bits}$$

图4显示了500个样本的ADC代码图（52.6秒、9.5 Hz数据速率）。注意，峰峰值分布约为160个代码。

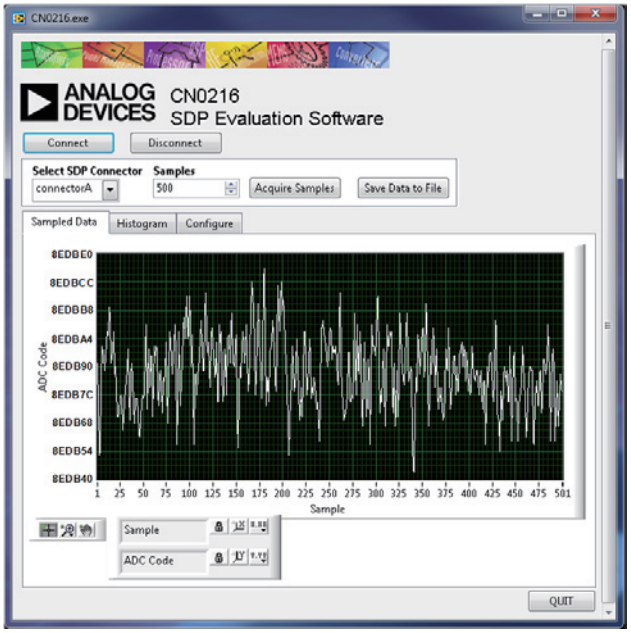


图4. 500次采样所测得的输出码，体现出噪声的影响

图5以直方图形式显示了同样的数据。图4和图5显示从AD7791回读的实际（原始）转换结果。在实际操作中，电子秤系统通常会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数，但数据速率会降低。

用克表示的系统分辨率计算如下：

$$\frac{2\text{ kg}}{39{,}557}=0.05\ g$$

与其它高精度电路一样，必须采用适当的布局、接地和去耦技术。欲了解更多信息，请参考指南MT-031—*"实现数据转换器的接地并解开AGND和DGND的谜团"*，以及指南MT-101—*"去耦技术"*。有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0216-DesignSupport。

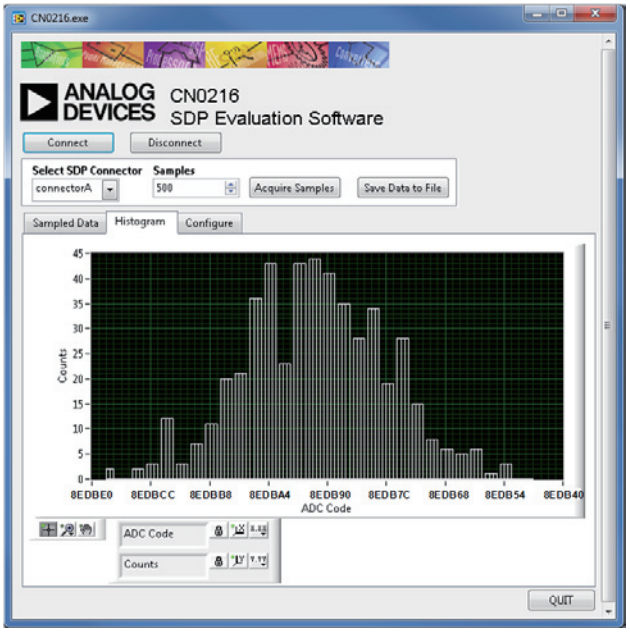


图5. 500次采样所测得的直方图，体现出噪声的影响

常见变化

下列应用笔记讨论了其它适合电子秤应用的ADC和电路：CN-0102 (AD7190)、CN-0107 (AD7780)、CN-0108 (AD7781)、CN-0118 (AD7191)、CN-0119 (AD7192)和CN-0155 (AD7195)。

AD7171是一款16位Σ-Δ型ADC。

针对低功耗解决方案，请使用ADA4051-2。ADA4051-2是一款双通道、微功耗、零漂移放大器，每个放大器的电源电流仅为20 μA。

电路评估与测试

本电路使用EVAL-CN0216-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0216-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN-0216评估软件一起使用，可从EVAL-CN0216-SDPZ电路板获取数据。

设备要求

- 带USB端口和Windows XP、Windows Vista（32位）或Windows 7（32位）的PC
- EVAL-CN0216-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- CN0216评估软件
- Tedea-Huntleigh 505H-0002-F070称重传感器或等效器件
- 电源：+6 V或+6 V壁式电源适配器

开始使用

将CN0216评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见PDF文件“EVAL-CN0216-SDPZ-SCH”。此文件位于CN0216设计支持包中。

设置

将EVAL-CN0216-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。称重传感器连接到EVAL-CN0216-SDPZ板。

在断电情况下，将一个+6 V电源连接到板上标有+6 V和GND的引脚。如果有+6 V壁式电源适配器，可以将它连接到板上的管式插孔连接器，代替+6 V电源。SDP板附带的USB电缆连接到PC上的USB端口。注：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为连接到EVAL-CN0216-SDPZ电路板的+6 V电源（或壁式电源适配器）通电。启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。如果设备管理器中列出了Analog Devices System Development Platform驱动器，软件将能与SDP板通信。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0216-SDPZ板的串行数据。

有关如何使用评估软件来捕捉数据的详细信息，请参阅CN0216评估软件Readme文件。

有关SDP板的信息，请参阅SDP用户指南。

分析数据

至少应采集ADC输出数据的500个样本。一旦将样本集导出到Excel等电子表格程序，就可以对样本进行分析。假设噪声为高斯分布，则样本的标准差约等于均方根噪声。峰峰值噪声约为均方根噪声的6.6倍。

峰峰值噪声也可以直接从样本集获得，只需将最大样本减去最小样本。实际上，利用这种方法获得的结果与将均方根值乘以6.6获得的值大致相同。

从样本获得的值的单位是LSB，因此必须将其转换为电压；对于5 V基准电压，1 LSB = 0.596 μV。

需要时，可以对多个样本集的结果求平均值，以获得更精确的测量结果。

无噪声码分辨率根据峰峰值噪声计算，方法如上文所述。

进一步阅读

Kester, Walt. 1999. *Sensor Signal Conditioning*. Section 2. Analog Devices.

Kester, Walt. 1999. *Sensor Signal Conditioning*. Section 3. Analog Devices.

Kester, Walt. 1999. *Sensor Signal Conditioning*. Section 4. Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-063 Tutorial, *Basic Three Op Amp In-Amp Configuration*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Wong, Vicky, AN-1114 Application Note, *Lowest Noise Zero-Drift Amplifier Has 5.6 nV/√Hz Voltage Noise Density*, Analog Devices.

CN-0102 Circuit Note, *Precision Weigh Scale Design Using the AD7190 24-Bit Sigma-Delta ADC with Internal PGA*, Analog Devices.

CN-0107 Circuit Note, *Weigh Scale Design Using the AD7780 24-Bit Sigma-Delta ADC with Internal PGA*, Analog Devices.

CN-0108 Circuit Note, *Weigh Scale Design Using the AD7781 20-Bit Sigma-Delta ADC with Internal PGA*, Analog Devices.

CN-0118 Circuit Note, *Precision Weigh Scale Design Using the AD7191 24-Bit Sigma-Delta ADC with Internal PGA*, Analog Devices.

CN-0119 Circuit Note, *Precision Weigh Scale Design Using the AD7192 24-Bit Sigma-Delta ADC with Internal PGA*, Analog Devices.

CN-0155 Circuit Note, *Precision Weigh Scale Design Using a 24-Bit Sigma-Delta ADC with Internal PGA and AC Excitation*, Analog Devices.

数据手册和评估板

AD7791 Data Sheet

ADA4528-1 Data Sheet

ADP3301 Data Sheet

CN-0216 Circuit Evaluation Board (EVAL-CN0216-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

修订历史

9/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10164sc-0-10/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/zh/CN0217。

连接/参考器件	
AD5933	1MSPS、1 位阻抗转换器和网络分析仪
AD5934	250KSPS、12 位阻抗转换器和网络分析仪
AD8606	精密、低噪声、双通道、CMOS 运算放大器

用 12 位阻抗转换器实现高精度阻抗测量

评估和设计支持

电路评估板

CN-0217电路评估板(EVAL-CN0217-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

AD5933和AD5934是一款高精度的阻抗转换器系统解决方案，集片内可编程频率发生器与 12 位、1 MSPS（AD5933）或 250 kSPS（AD5934）的模数转换器(ADC)于一身。可调频率发生器产生已知频率来激励外部复阻抗。

图 1 所示电路在低欧姆范围直至数百kΩ范围内产生精确的阻抗测量，同时还优化了AD5933/AD5934的整体精度。

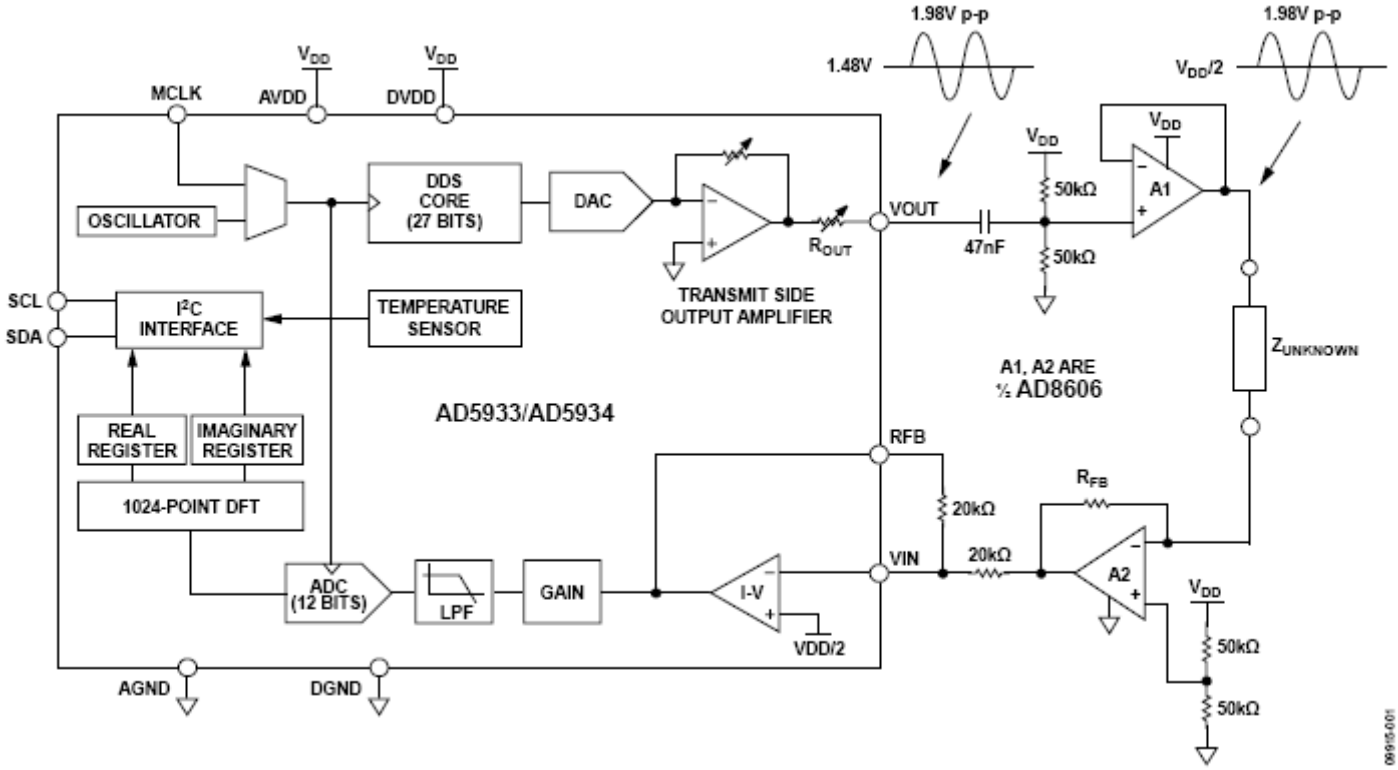


图 1. 优化信号链以提高阻抗测量精度（原理示意图，未显示所有连接和去耦）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

AD5933和AD5934提供四个可编程输出电压范围，各具有一个相关的输出阻抗。例如，1.98V p-p 输出电压的输出阻抗一般为 200 Ω（见表 1）。

Table 1. Output Series Resistance, R_{OUT}, vs. Excitation Range for VDD = 3.3 V Supply Voltage,

Range	Output Excitation Amplitude	Output Resistance, R_{OUT}
Range 1	1.98 V p-p	200 Ω typ
Range 2	0.97 V p-p	2.4 kΩ typ
Range 3	0.383 V p-p	1.0 kΩ typ
Range 4	0.198 V p-p	600 Ω typ

此输出阻抗会影响测量精度，在低kΩ范围内尤为突出，故在增益系数计算时应将其考虑在内。有关增益系数计算的详情，请参见AD5933或AD5934数据手册。

在信号链内的简易缓冲器可防止输出阻抗影响未知的阻抗测量。在挑选低输出阻抗放大器时，应保证足够的带宽来适应AD5933/AD5934的激励频率。针对AD8605/AD8606/AD8608系列CMOS运算放大器，低输出阻抗的一个实现示例如图 2所示。在A_V=1 时，此放大器的输出阻抗小于 1 Ω（最高 100 kHz），这是AD5933/AD5934的最高工作范围。

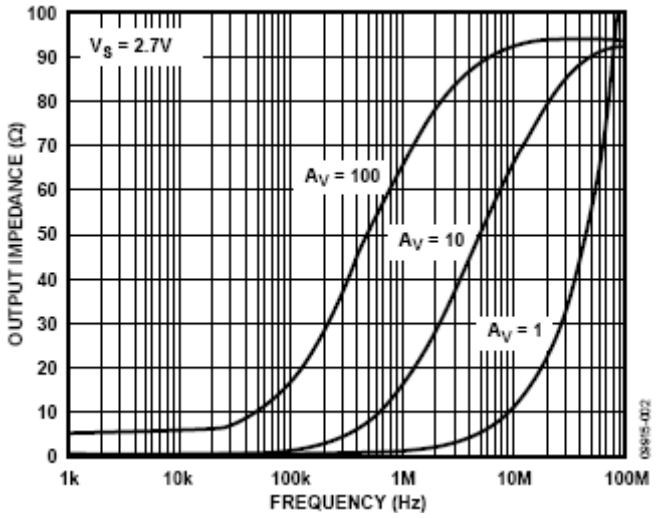


图 2. AD8605/AD8606/AD8608的输出阻抗

发射级和接收级的直流偏置匹配

AD5933/AD5934四个可编程输出电压范围具有四个相关偏置电压（表 2）例如，1.98 V p-p激励电压的偏压为 1.48 V。但是，如图 1 所示，AD5933/AD5934的电流-电压（I-V）接收级设为固定偏压VDD/2。因此，对于 3.3 V电源，发射偏压为 1.48 V，而接收偏压为 3.3 V/2 = 1.65 V。此电位差会引起测试中阻抗极化，并可导致阻抗测量不准确。

一种解决方案是添加一个在低 Hz 范围内具有转折频率的简单高通滤波器。消除发射级的直流偏置，并将交流信号重新偏置至VDD/2，在整个信号链中保持直流电平恒定。

Table 2. Output Levels and Respective DC Bias for VDD = 3.3 V Supply Voltage

Range	Output Excitation Amplitude	Output DC Bias Level
1	1.98 V p-p	1.48 V
2	0.97 V p-p	0.76 V
3	0.383V p-p	0.31 V
4	0.198 V p-p	0.173 V

选择针对接收级优化的I-V 缓冲器

AD5933/AD5934的电流-电压（I-V）放大级还可能轻微增加信号链的不准确性。I-V转换级易受放大器的偏置电流、失调电压和CMRR影响。通过选择适当的外部分立放大器来执行I-V转换，用户可挑选一个具有低偏置电流和失调电压规格、出色CMRR的放大器，提高I-V转换的精度。该内部放大器随后可配置成一个简单的反相增益级。

如AD5933/AD5934数据手册中所述，电阻R_{FB}仍根据系统的整体增益来选择。

高精度阻抗测量的优化信号链

图 1所示为测量低阻抗传感器的建议配置。交流信号先经过高通滤波并重新偏压，之后利用一个超低输出阻抗放大器进行缓冲。在外部完成I-V转换后信号返回至AD5933/AD5934接收级。决定所需缓冲器的关键规格有超低输出阻抗、单电源供电能力、低偏置电流、低失调电压及出色的CMMR性能。一些推荐器件包括ADA4528-1、AD8628/AD8629、AD8605和AD8606。根据电路板布局，可使用单通道或双通道放大器。偏置电阻（50 kΩ）和增益电阻（20 kΩ和RF_B）两者均使用精度 0.1%的电阻以降低不准确性。

电路评估与测试

图 1所示的原理图可用来改善阻抗测量精度，并采取一些示例性措施。AD8606双通道放大器在发射路径上缓冲信号，并将接收信号从电流转换成电压。对于所示的三个示例，每次递增频率来计算增益系数，以消除频率相关误差。有关此解决方案的完整设计包，包括原理图、材料清单、布局和Gerber文件，请登录http://www.analog.com/zh/CN0187-DesignSupport。所用软件和评估板附带的软件相同，可访问AD5933和AD5934产品页面获取。

示例 1：低阻抗范围

Table 1. Low Impedance Range Setup for VDD = 3.3 V Supply Voltage

Parameter	Value
V p-p	1.98 V (Range 1)
Number of Settling Time Cycles	15
MCLK	16 MHz
R_{CAL}	20.1 Ω
R_{FB}	20.0 Ω
Excitation Frequency Range	30 kHz to 30.2 kHz
Unknown Impedances	R1 = 10.3 Ω, R2 = 30.0 Ω, C3 = 1 µF (Z_C = 5.3 Ω at 30 kHz)

图 3、图 4 及图 5 所示为低阻抗测量的结果。图 5 表示 10.3 Ω 测量并在扩展纵坐标上显示。

精度实现水平很大程度上取决于未知阻抗范围相对于校准电阻 R_{CAL} 的大小幅度。因此，在此示例中，10.3 Ω 的未知阻抗测量测得 10.13 Ω，误差约 2%。选择接近未知阻抗的 R_{CAL} 可实现更精确的测量，即以 R_{CAL} 为中心的未知阻抗范围越小，测量精度越高。因此，对于更大未知阻抗范围，可在各种 R_{CAL} 电阻中切换以使用外部开关分解未知阻抗范围。在 R_{CAL} 增益系数计算期间可通过校准消除开关的 R_{ON} 误差。使用开关选择各种 R_{FB} 值可优化 ADC 所示的信号动态范围。

还应注意，要实现更大范围的测量，还可使用 200 mV p-p 范围。如果未知 Z 范围较小，可使用更大的输出电压范围来优化 ADC 动态范围。

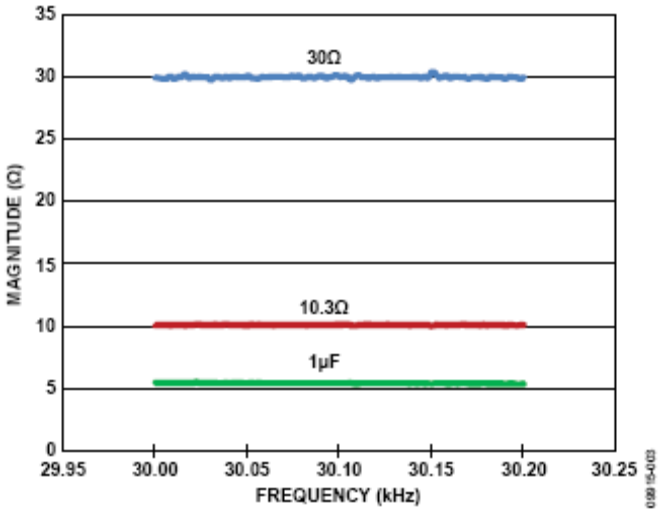


图 3. 低阻抗幅度测量结果

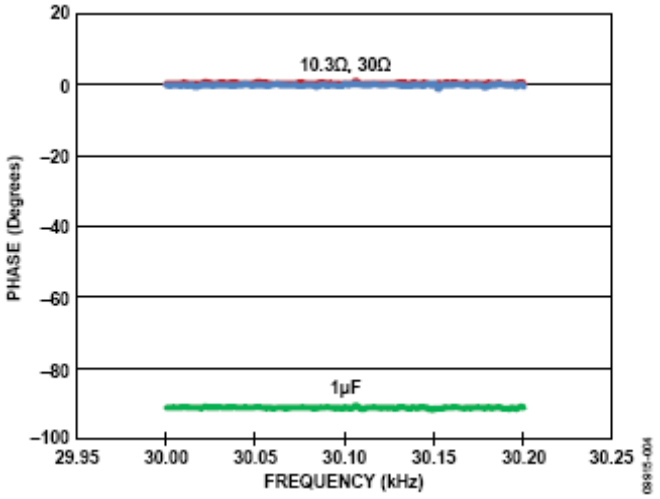


图 4. 低阻抗相位测量结果

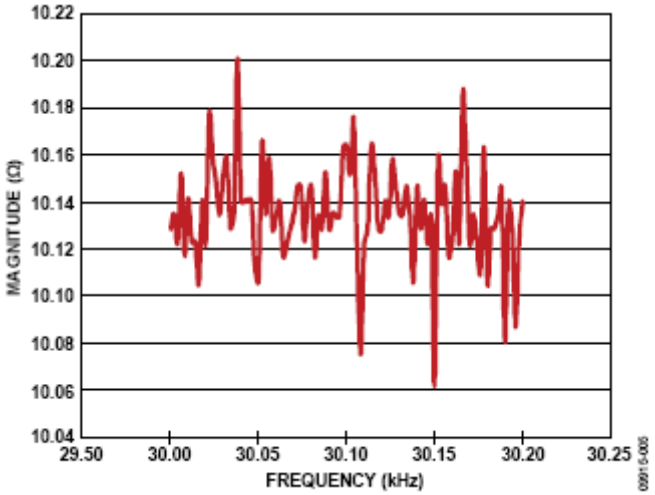


图 5. 10.3 Ω 幅度测量结果（扩展坐标）

示例 2：kΩ 阻抗范围

使用 99.85 kΩ的R_{CAL}，根据表 2 所示的设置条件可测得更宽的未知阻抗范围。图 6 至 10 记录精度结果。要提高整体精度，请选择更接近未知阻抗的R_{CAL}值。例如，在图 9中，需要更接近 217.5 kΩ Z_C值的R_{CAL}。如果未知阻抗范围较大，请使用多个R_{CAL}电阻。

Table 2. kΩ Impedance Range Setup for VDD = 3.3 V Supply Voltage

Parameter	Value
V p-p	0.198 V (Range 4)
Number of Settling Time Cycles	15
MCLK	16 MHz
R_{CAL}	99.85 kΩ
R_{FB}	100 kΩ
Excitation Frequency Range	30 kHz to 50 kHz
Unknown Impedances	R0 = 99.85 kΩ R1 = 29.88 kΩ R2 = 14.95 kΩ R3 = 8.21 kΩ R4 = 217.25 kΩ C5 = 150 pF (Z_C = 26.5 kΩ at 40 kHz) C6 = 47pF (Z_C = 84.6 kΩ at 40 kHz)

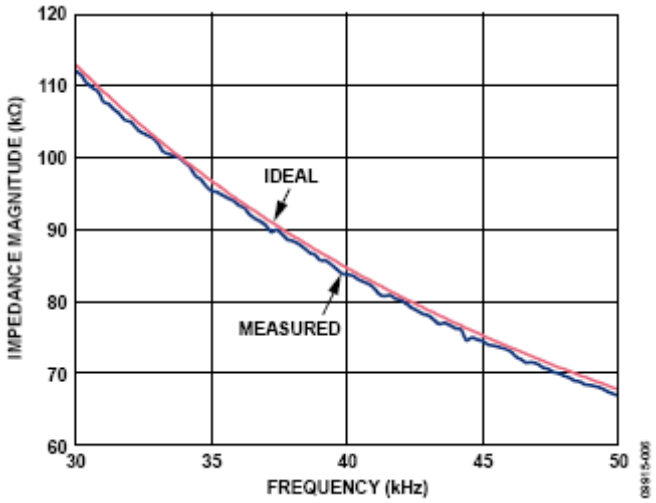


图 6. Z_C = 47 pF、R_{CAL} = 99.85 kΩ 时的幅度结果

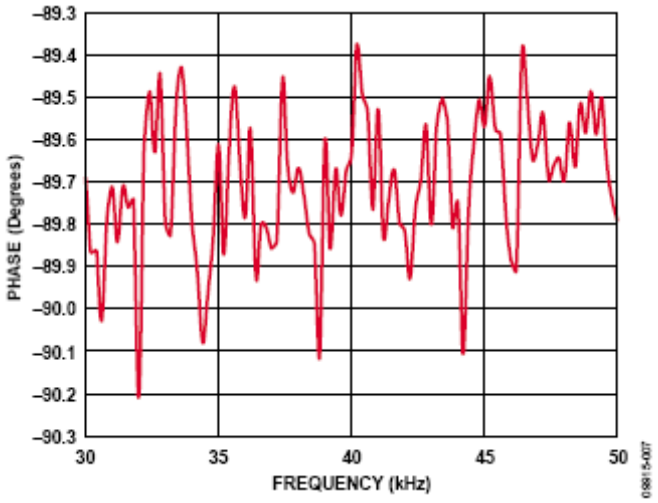


图 7. Z_C = 47 pF、R_{CAL} = 99.85 kΩ 时的相位结果

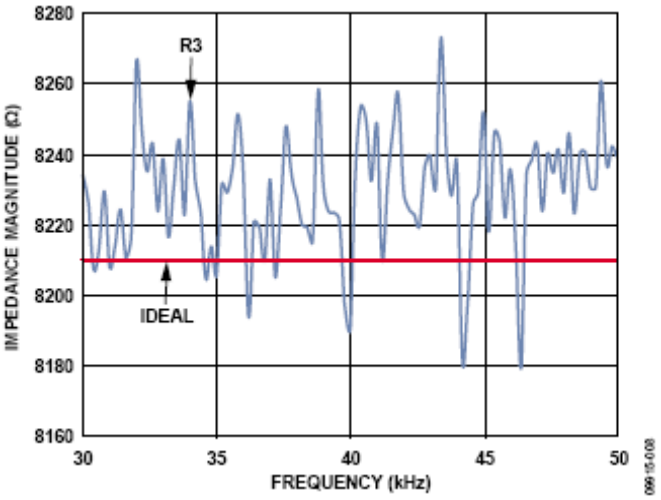


图 8. Z_C = 8.21 kΩ, R_{CAL} = 99.85 kΩ

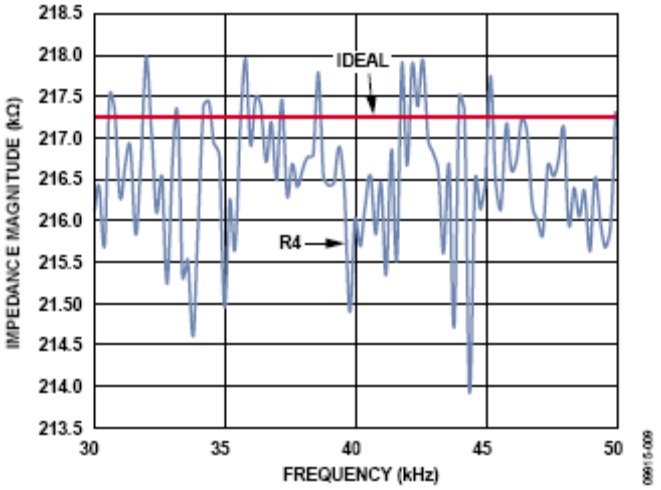


图 9. Z_C = 217.25 kΩ, R_{CAL} = 99.85 kΩ

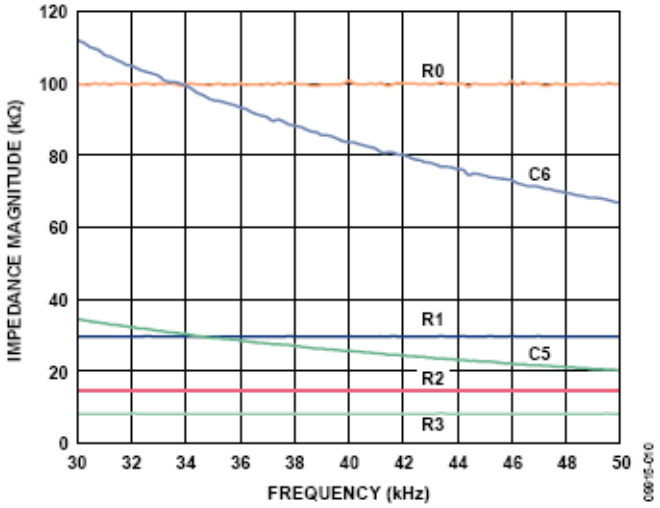


图 10. 示例 2 的幅度结果：R1、R2、R3、C5、C6

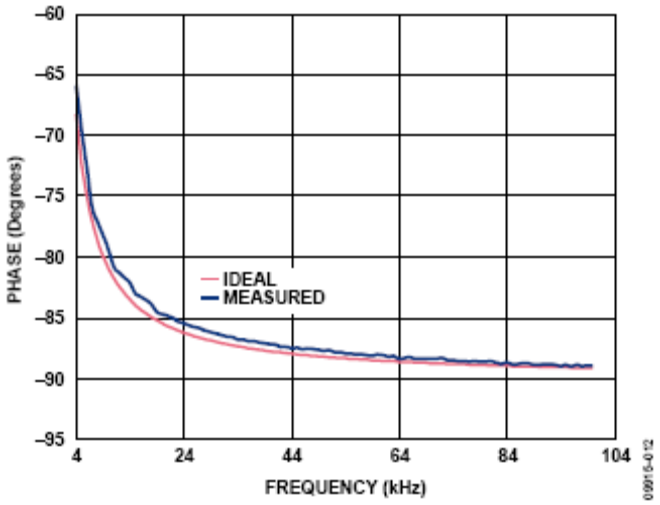


图 12. Z_C = 10 kΩ||10 nF, R_{CAL} = 1 kΩ 时的相位结果

示例 3：并行 R-C（R||C）测量

R||C 型结构也通常用于测量，采用 1 kΩ 的 R_{CAL}、10 kΩ 的 R 和 10 nF 的 C，在频率范围 4 kHz 至 100 kHz 内进行测量。图 11 和 12 所示曲线表示幅度和相位结果和理想值的关系。

Table 3. R||C Impedance Range Setup for VDD = 3.3 V Supply Voltage

Parameter	Value
V p-p	0.383 V (Range 3)
Number of Settling Time Cycles	15
MCLK	16 MHz
R_{CAL}	1 kΩ
R_{FB}	1 kΩ
Excitation Frequency Range	4 kHz to 100 kHz
Unknown Impedance R||C	R = 10 kΩ C = 10 nF

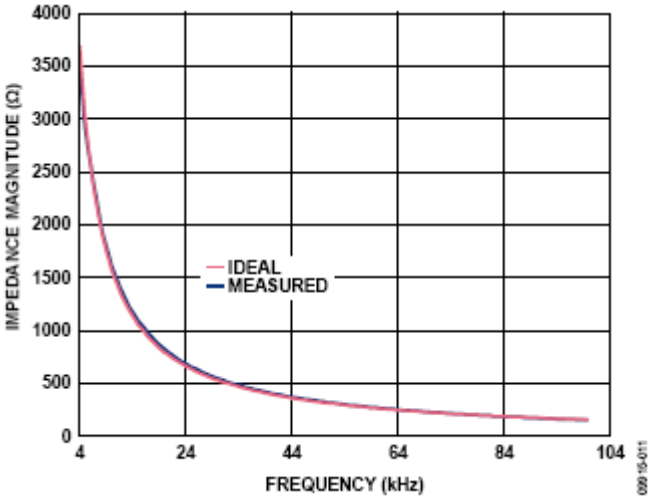


图 11. Z_C = 10 kΩ||10 nF, R_{CAL} = 1 kΩ 时的幅度结果

设置和测试

EVAL-CN0217-EB1Z 软件和 EVAL-AD5933EBZ 应用板上所用的相同。有关电路板设置的详情，请参见光盘内的技术笔记。注意，原理图有改动。EVAL-CN0217-EB1Z 板上的链接如表 4 所示。还应注意，RFB 在评估板上位于 R3，而 $Z_{UNKNOWN}$ 位于 C4。

Table 4. Link Connections for EVAL-CN0217-EB1Z

Link Number	Default Position
LK1	Open
LK2	Open
LK3	Open
LK4	Insert
LK5	Insert
LK6	A

常见变化

电路中可使用其他运算放大器，例如ADA4528-1、AD8628、AD8629、AD8605和AD8606。

系统应用的切换选项

对于这个特定电路，$Z_{UNKNOWN}$和R_{CAL}可手动互换。但在生产中应使用低导通电阻开关，开关的选择取决于未知阻抗范围的大小以及所需测量结果精度。此文件中的示例仅使用一个校准电阻，故可如图 13 所示使用ADG849等低导通电阻开关。还可使用四通道ADG812等多通道开关解决方案。$Z_{UNKNOWN}$上的开关电阻所引起的误差在校准期间消除，但通过选择超低R_{ON}开关，可进一步充分降低这些效应。

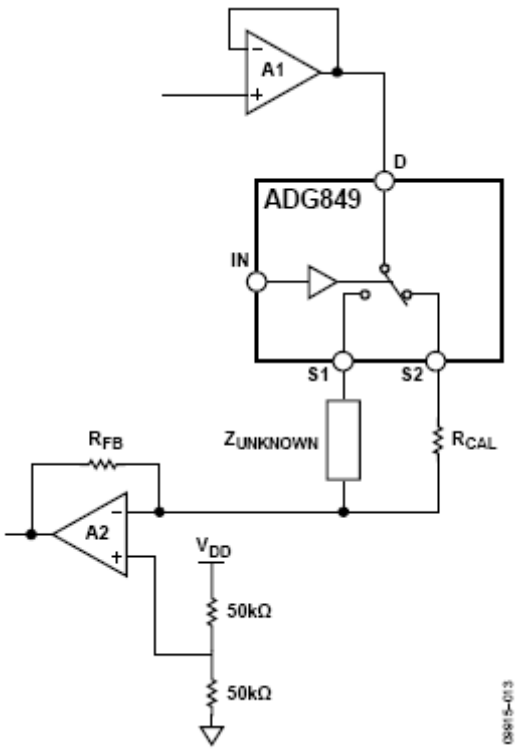


图 13. 使用ADG849超低R_{ON} SPDT开关切换R_{CAL}和未知Z（原理示意图，未显示所有连接和去耦）

进一步阅读

CN-0217 Design Support Package:
http://www.analog.com/CN0217-DesignSupport

MT-085 Tutorial, "Fundamentals of Direct Digital Synthesis (DDS)," Analog Devices.

Riordan, Liam, "AD5933 Evaluation Board Example Measurement," AN-1053 Application Note, Analog Devices.

Buchanan, David, "Choosing DACs for Direct Digital Synthesis," AN-237 Application Note, Analog Devices.

ADIsimDDS Design and Evaluation Tool

AD5933/AD5934 Demonstration and Design Tool

数据手册和评估板

AD5933 Data Sheet

AD5933 Evaluation Board

AD5934 Data Sheet

AD5934 Evaluation Board

AD8606 Data Sheet

ADG849 Data Sheet

ADG812 Data Sheet

修订历史

6/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09915sc-0-7/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0218。

连接/参考器件	
AD8212	高共模电压分流监控器
AD8605	精密、低噪声、CMOS、轨到轨输入/输出运算放大器
ADuM5402	集成 DC/DC 转换器的四通道隔离器
ADR381	2.5V、低噪声、高精度带隙基准电压源
AD7171	16 位、低功耗 Σ-Δ 型 ADC

500 V 共模电压电流监控器

评估和设计支持

电路评估板

CN-0218电路评估板(EVAL-CN0218-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图 1 所示电路监控系统中的电流，可在高达+500 V 的正高共模直流电压下工作，且误差小于 0.2%。负载电流通过一个电路外部的分流电阻。分流电阻值应适当选择，使得在最大负载电流时分流电压约为 500 mV。

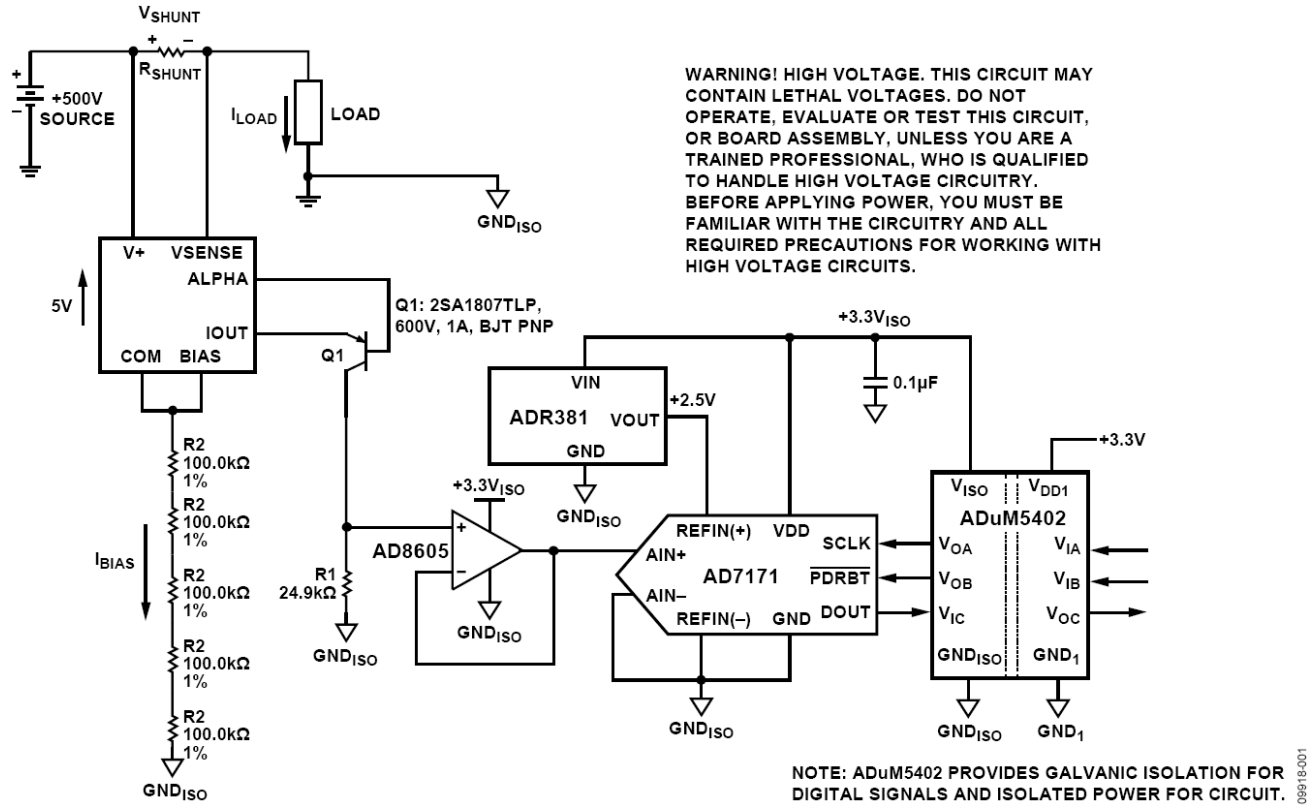


图 1. 高共模电压电流监控器（未显示所有连接和去耦）

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com/zh
Fax: 781.461.3113
©2011 Analog Devices, Inc. All rights reserved.

与外部PNP晶体管配合使用时，AD8212能在具有大于 500 V的正高共模电压情况下，精确放大小差分输入电压。

电流隔离由四通道隔离器ADuM5402提供。这不仅是为了提供保护，而且还可将下游电路与高共模电压隔离开来。除了隔离输出数据以外，数字隔离器ADuM5402还为电路提供+3.3 V隔离电源。

AD7171的测量结果通过一个简单的双线SPI兼容型串行接口，以数字码形式提供。

这一器件组合实现了一款精确的正高压供电轨电流检测解决方案，具有器件数量少、低成本、低功耗的特点。

电路描述

该电路针对最大负载电流I_{MAX}下 500 mV的满量程分流电压而设计。因此，分流电阻值为R_{SHUNT} = (500 mV)/(I_{MAX})。

AD8212工艺具有 65 V的击穿电压限制。因此，共模电压必须保持在 65 V以下。通过采用外部PNP BJT晶体管，共模电压范围可以扩展到 500 V以上，具体取决于晶体管的击穿电压。

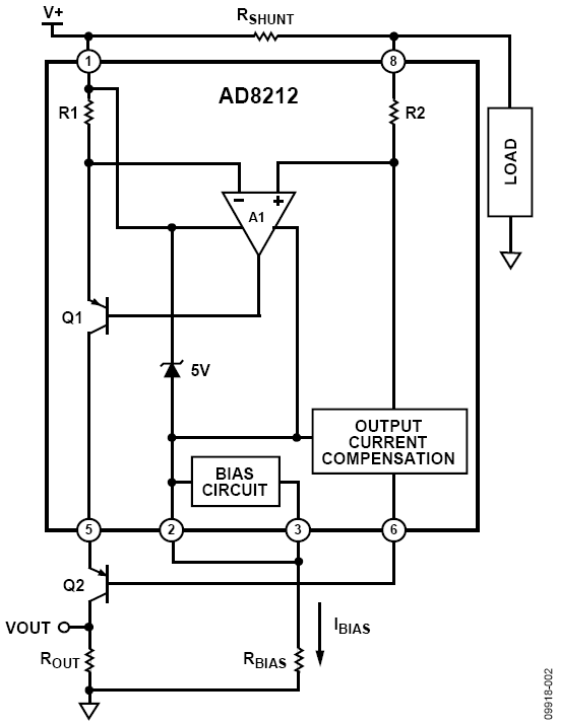


图 2. AD8212 采用外部PNP晶体管的高压工作模式

AD8212没有专用电源。相反，该器件实际上利用一个内部 5 V串联调节器使自身“浮动”脱离 500 V共模电压，从而创建出一个 5 V电源，如图 2 所示。此调节器确保所有端子中的最大负端COM（引脚 2）始终要比电源电压(V+)低 5 V。

在此工作模式下，AD8212电路的电源电流(I_{BIAS})完全基于电源电压范围和所选的R_{BIAS}电阻值。例如，对于V+ = 500 V和R_{BIAS} = 500 kΩ，

$$I_{BIAS} = (500\ V - 5\ V)/R_{BIAS} = 990\ \mu A。$$

在此高电压模式下，I_{BIAS}应当介于 200 μA和 1 mA之间。这样可以确保偏置电路处于激活状态，从而让器件可以正常工作。

注意，500 kΩ 偏置电阻(5 × R2)由五个单独的 100 kΩ 电阻构成。这是为了提供保护，以防电阻电压击穿。通过消除电阻串正下方的接地层，可以增加额外的击穿保护。

流经外部分流电阻的负载电流在AD8212的输入端产生电压。内部放大器A1 通过促使晶体管Q1 籍由电阻R1 传导必要电流做出响应，以均衡放大器A1 反相和同相输入端处的电位。

流过晶体管Q1 发射极的电流(I_{OUT})与输入电压(V_{SENSE})成比例，因此也就与流过分流电阻(R_{SHUNT})的负载电流(I_{LOAD})成比例。输出电流(I_{OUT})通过外部电阻转换成电压，而外部电阻值取决于应用中所需的输入至输出增益。

AD8212 的传递函数为：

$$I_{OUT} = gm \times V_{SENSE}$$

$$V_{SENSE} = I_{LOAD} \times R_{SHUNT}$$

$$V_{OUT} = I_{OUT} \times R_{OUT}$$

$$V_{OUT} = (V_{SENSE} \times R_{OUT})/1000$$

$$gm = 1000\ \mu A/V$$

输入检测电压具有固定范围，即 0 V至 500 mV。输出电压范围可以根据R_{OUT}值进行调整。当V_{SENSE}发生 1 mV变化时，即可在IOUT上产生 1 mA变化，而当后者流过 5 kΩ电阻时，又会在V_{OUT}处产生 1 mV变化。

在图 1 所示电路中，负载电阻为 24.9 kΩ，因此增益为 5。500 mV的满量程输入电压会产生 2.5 V输出，这对应于AD7171 ADC的满量程输入范围。

AD8212输出设计用于驱动高阻抗节点。因此，如果与转换器接口，则建议对R_{OUT}两端的输出电压进行缓冲，以保证AD8212的增益不受影响。

注意，ADR381和AD7171的电源电压由四通道隔离器ADuM5402的隔离电源输出(+3.3 V_{ISO})提供。

AD7171的基准电压由精密带隙基准电压源ADR381提供。ADR381的初始精度为±0.24%，典型温度系数为5 ppm/°C。

虽然AD7171 VDD和REFIN(+)都可以采用3.3 V电源，但使用独立的基准电压源可提供更高的精度。可选择2.5 V基准电压源来提供充足的裕量。

AD7171 ADC的输入电压在ADC的输出端转换为偏移二进制码。ADuM5402为DOUT数据输出、SCLK输入和$\overline{\text{PDRST}}$输入提供隔离。虽然隔离器是可选器件，但建议使用该器件来保护下游数字电路，使其不受故障状况下的高共模电压影响。

代码在PC中利用SDP硬件板和LabVIEW软件进行处理。

图3中的曲线图显示，受测试的电路如何在整个输入电压范围（0 mV至500 mV）实现了不足0.2%的误差。另外还比较了LabVIEW记录的ADC输出代码与基于理想系统而计算的理想代码。

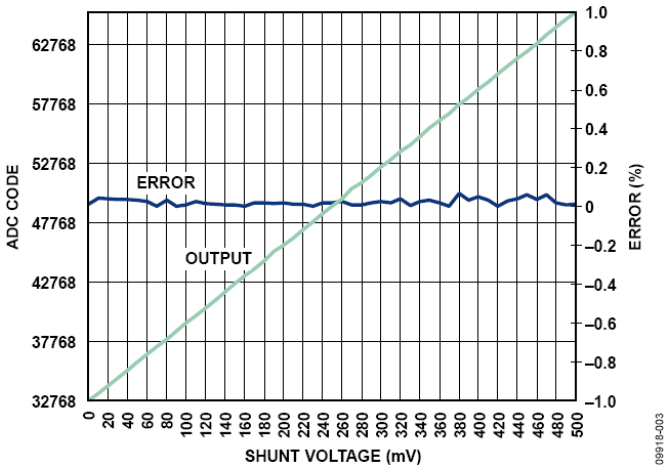


图3. 输出和误差与分流电压的关系图

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的更多讨论，请参考教程MT-031；有关去耦技术的信息，请参阅教程MT-101。

AD7171和ADuM5402的电源应当用10 µF和0.1 µF电容去耦，以适当地抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 µF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。

应仔细考虑ADuM5402原边和副边之间的隔离间隙。EVAL-CN0218-SDPZ电路板通过拉回顶层上的多边形或器件，并将其与ADuM5402上的引脚对齐来使该距离最大。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

有关本电路笔记的完整设计支持包，包括电路板布局布线，请参阅http://www.analog.com/CN0218-DesignSupport。

常见变化

关于正电源的高端检测，目前有多种解决方案可用，包括使用检测放大器、差动放大器或二者某种组合的IC解决方案。“高端电流检测：差动放大器VS.电流检测放大器”一文（*模拟对话*，2008年1月）介绍了电流检测放大器和差动放大器的使用，阅读请访问：http://www.analog.com/library/analogDialogue/china/archives/42-01/high_side_current_sensing.html。

下列ADI公司产品的URL链接有助于解决电流检测问题：

电流检测放大器：www.analog.com/zh/CurrentSenseAmps

差动放大器：www.analog.com/zh/DifferenceAmps

仪表放大器：www.analog.com/zh/InstrumentationAmps

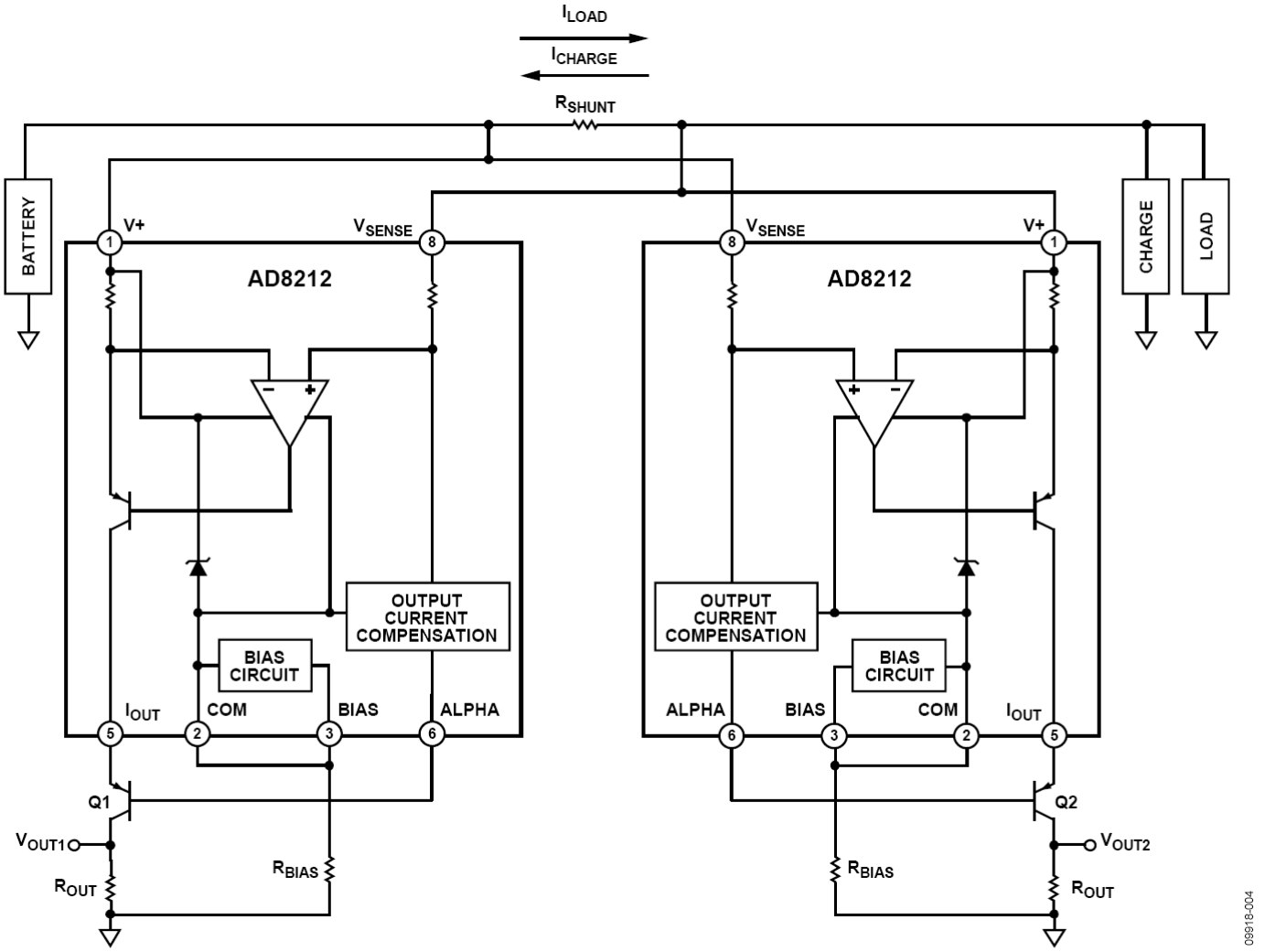


图 4. 正共模电压大于+65 V时的双向电流检测

图 4 显示了一种可选电路，需要针对大于+65 V的正共模电压进行双向电流检测时可以使用该电路。通过在该配置中实施另一个AD8212，可以分别测量电荷和负载电流。注意，V_{OUT1}会随着I_{LOAD}流过分流电阻而不断升高。V_{OUT2}会随着I_{CHARGE}流过分流电阻而不断升高。

电路评估与测试

警告！高电压。此电路可能包含致命电压。除非是接受过相关培训、懂得高压电路操作的专业人员，否则请勿操作、评估或测试此电路，或者进行电路板装配。加电之前，必须先熟悉该电路以及高压电路操作的所有必要注意事项。

本电路使用EVAL-CN0218-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有 120 引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0218-SDPZ 板包含要评估的电路，如本笔记所述。SDP 评估板与 CN0218 评估软件一起使用，可从EVAL-CN0218-SDPZ 电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32 位）或Windows® 7（32 位）PC
- EVAL-CN0218-SDPZ 电路评估板
- EVAL-SDP-CB1Z SDP 评估板
- CN0218 评估软件
- 电源电压：+6 V 或+6 V 壁式电源适配器
- 最大负载电流下最大电压为 500 mV 的分流电阻

- 电子负载

开始使用

将 CN0218 评估软件光盘放进 PC 的光盘驱动器，加载评估软件。打开我的电脑摄，找到包含评估软件光盘的驱动器，打开 Readme 文件。按照 Readme 文件中的说明安装和使用评估软件。

功能框图

电路的功能框图参见本电路笔记的图 1，电路原理图参见EVAL-CN0218-SDPZ-SCH.pdf文件。此文件位于CN0218 设计支持包中。

设置

EVAL-CN0218-SDPZ 电路板上的 120 引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过 120 引脚连接器两端的孔牢牢固定这两片板。

将一个分流电阻(R_{SHUNT})跨接在输入引脚上，一个负载接地，如图 1 所示。在断电情况下，将一个+6 V电源连接到板上标有“+6 V”和 “GND”的引脚。如果有+6 V壁式电源适配器，可以将它连接到板上的管式连接器，代替+6 V电源。SDP板附带的USB电缆连接到PC上的USB端口。注：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为连接到 EVAL-CN0218-SDPZ 电路板的+6 V 电源（或壁式电源适配器）通电。启动评估软件，并通过 USB 电缆将 PC 连接到 SDP 板上的微型 USB 连接器。

一旦 USB 通信建立，就可以使用 SDP 板来发送、接收、捕捉来自 EVAL-CN0218-SDPZ 板的串行数据。随着电子负载的逐级调整，可以记录不同负载电流值下的数据。

有关如何使用评估软件来捕捉数据的详细信息，请参阅 CN0218 评估软件 Readme 文件。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

CN-0218 Design Support Package: http://www.analog.com/CN0218-DesignSupport

Sino, Henri. “High-Side Current Sensing: Difference Amplifier vs.Current-Sense Amplifier,” *Analog Dialogue* 42-01, January (2008).

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices.* Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers,* Analog Devices, 2003.

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Chen, Baoxing. “Microtransformer Isolation Benefits Digital Control.” *Power Electronics Technology*. October 2008.

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products*, Analog Devices.

Krakauer, David. “Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems.” Analog Dialogue. Volume 40, December 2006.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Wayne, Scott. “iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications.” *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

CN-0218 Circuit Evaluation Board (EVAL-CN0218-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8212 Data Sheet

AD8212 Evaluation Board

AD8605 Data Sheet

AD8605 Evaluation Board

AD7171 Data Sheet

AD7171 Evaluation Board

ADR381Data Sheet

ADuM5402 Data Sheet

ADuM5402 Evaluation Board

修订历史

7/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09918sc-0-8/11(0)

ANALOG DEVICES

电路笔记
CN-0219

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN-0219。

连接/参考器件	
ADAU1761	集成PLL的SigmaDSP®立体声、低功耗、96 kHz、24位音频编解码器
ADAV801/ ADAV803	适用于可刻录DVD的音频编解码器（SPI/I²C控制接口）

采用ADAV801/ADAV803音频编解码器实现与SigmaDSP编解码器的的S/PDIF和I²S接口

评估和设计支持

电路评估板

- ADAU1761评估板(EVAL-ADAU1761Z)
- USBi USB接口板(EVAL-ADUSB2EBZ)
  （附随于EVAL-ADAU1761Z板）
- ADAV801评估板(EVAL-ADAV801EBZ)或ADAV803评估板(EVAL-ADAV803EBZ)

设计和集成文件

- 原理图、布局文件、物料清单

电路功能与优势

S/PDIF（索尼/飞利浦数字接口）是消费电子设备常用的一种高质量数字音频格式，用于音频设备的互连。许多音频编解码器/DSP仅支持I²S作为数字音频输入/输出，当在需要同时支持S/PDIF和AES（音频工程协会）专业标准的电路中使用这些器件时，就会产生问题。

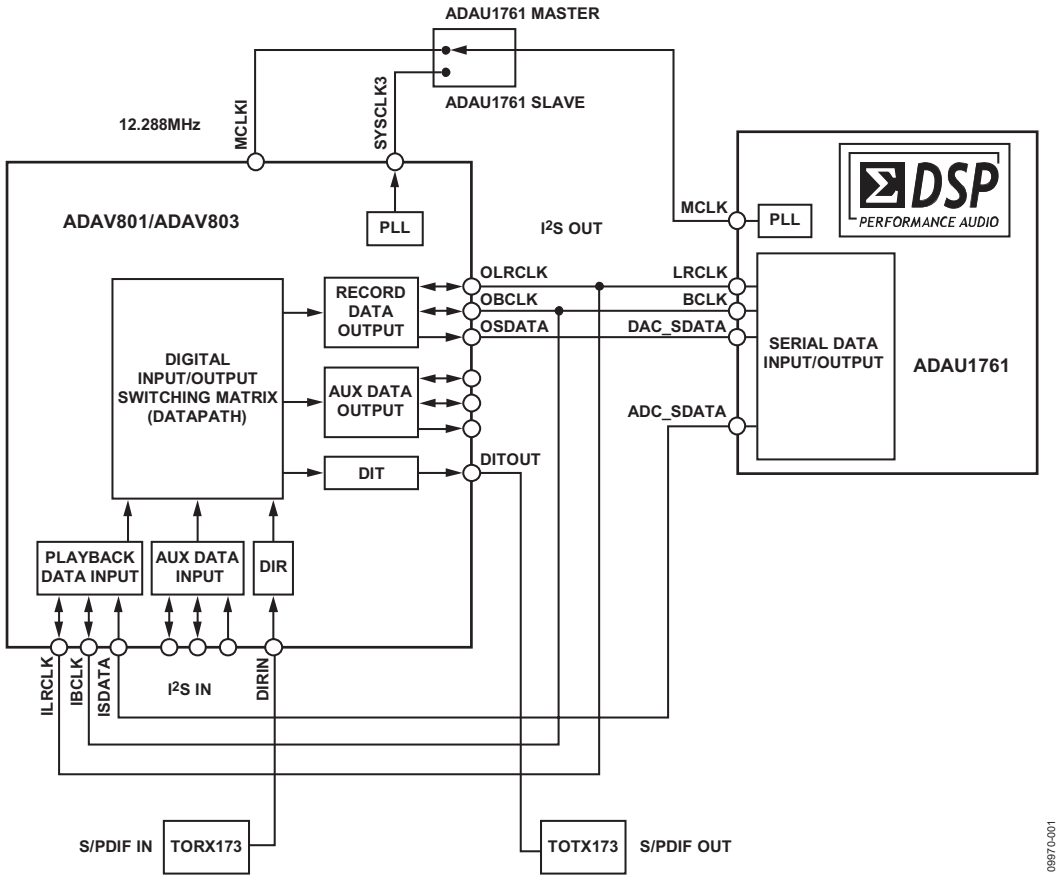


图1. 通过ADAV801/ADAV803连接S/PDIF输入/输出与ADAU1761 SigmaDSP（原理示意图，未显示电源去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

图1所示电路将音频编解码器ADAV801或ADAV803连接到ADAU1761等SigmaDSP®器件来解决这一问题。

S/PDIF格式的音频输入先被转换为I²S格式，然后由ADAU1761处理，处理后的I²S格式音频输出再由ADAV801/ADAV803转换回S/PDIF格式。ADAV801/ADAV803具有一个灵活的数字输入/输出路由矩阵，可以处理I²S或S/PDIF格式的音频，并且能以任何一种格式输出；利用片上SRC（采样速率转换器），它可以用作主器件或从器件。ADAV801/ADAV803支持消费音频标准，通过写入ADAV801/ADAV803中的相关寄存器，可以将通道状态数据嵌入音频流中。这一特性可以用于在器件之间传送配置信息。ADAV801/ADAV803有一个立体声DAC/ADC，需要时也可以利用它来处理音频。

电路描述

ADAV801/ADAV803具有2组输入/输出I²S端口，可以使用任何一组。在图1所示的配置中，回放端口ILRCLK引脚和录音端口OLRCLK引脚连接到ADAU1761的LRCLK引脚。IBCLK和OBCLK引脚连接到ADAU1761的BCLK引脚。ISDATA引脚连接到ADAU1761的ADC_SDATA引脚，OSDATA引脚连接到ADAU1761的DAC_SDATA引脚。

S/PDIF输入来自TORX173光纤接收器模块，进入DIRIN引脚，然后以I²S格式通过录音端口输出到ADAU1761。音频由ADAU1761 SigmaDSP®器件处理后，便以I²S格式通过ADC_SDATA引脚输出到ADAV801/ADAV803的回放端口，然后转换为S/PDIF格式，并通过DITOUT引脚送入TOTX173光纤发送器模块。

电路采用3.3 V AVDD电源供电。电路的主时钟由ADAV801/ADAV803或外部振荡器产生，具体取决于ADAU1761是配置为主器件还是从器件。当ADAU1761用作从器件时，即BLCK和LRCLK由ADAV801/ADAV803驱动时，MCLK为从S/PDIF流恢复的音频时钟的256倍。也可以将它配置为等于恢复时钟的512倍。此时钟通过ADAV801/ADAV803的SYSCLK3引脚访问，并且连接到ADAU1761的MCLK引脚。

当ADAU1761为主器件时，MCLK由片上振荡器产生，通过MCLKI引脚提供给ADAV801/ADAV803。这种情况下，ADAU1761驱动LRCLK和BCLK线，ADAV801/ADAV803上的SRC用于同步I²S端口和S/PDIF端口之间的音频。

寄存器设置

有关本电路笔记的完整设计支持文档包，请参阅www.analog.com/CN0219-DesignSupport，其中包括主器件和从器件两种配置下ADAV801/ADAV803和ADAU1761的寄存器设置文件。这些寄存器设置文件可以利用相关的评估板软件加载。

常见变化

本电路也可以利用任何具有SigmaDSP处理器内核，并且需要S/PDIF/AES音频接口的器件来设置，包括ADAU1401A、ADAU1701和ADAU1781。虽然本电路笔记未加以说明，但可以修改上述电路以处理AES音频格式。可以用XLR连接器代替光纤连接器，此时需要变压器来将差分信号转换为单端信号，反之亦然。

电路评估与测试

本电路利用ADAV801/ADAV803评估板（EVAL-ADAV801EBZ或EVAL-ADAV803EBZ）和ADAU1761 (EVAL-ADAU1761Z)评估板进行测试。关于评估板之间的必需连接和链路配置，请参阅设计支持文档。图2所示为使用两个评估板的完整测试设置。

设备要求

ADAU1761评估板利用SigmaStudio通过USBI板(EVAL-ADUSB2EBZ)进行编程。SigmaStudio GUI软件对PC的要求如下：Windows® 7、Windows Vista、Windows XP Professional或Home Edition (SP2)；128 MB RAM（推荐256 MB）；50 MB可用硬盘空间；1024 × 768屏幕分辨率；USB 1.1/2.0数据端口。ADAV801/ADAV803板利用PC的打印机端口进行控制，相关控制软件可以从ADI网站下载。将S/PDIF输入/输出连接到ADAV801/ADAV803评估板需要2个光纤连接器。为在两套评估板之间进行必要的连接，需要8根单引脚跳线电缆。

开始使用

然后，请参照EVAL-ADAU1761Z和EVAL-ADAV801/EVAL-ADAV803EBZ的文档执行软件安装、设置和系统操作。

使用SigmaStudio软件来设置和调整ADAU1761的寄存器及SigmaDSP内核。欲下载SigmaStudio，请访问：www.analog.com/zh/sigmastudio

用于ADAV801/ADAV803的软件也可以从ADI网站下载。完成软件安装后，就可以根据ADAU1761是用作主器件还是从器件，而加载设计文档中的适当寄存器设置文件来对评估板进行编程。ADAU1761 SigmaStudio项目只有一个简单的带音量控制的音频传输功能，目的是测试图1所示电路。

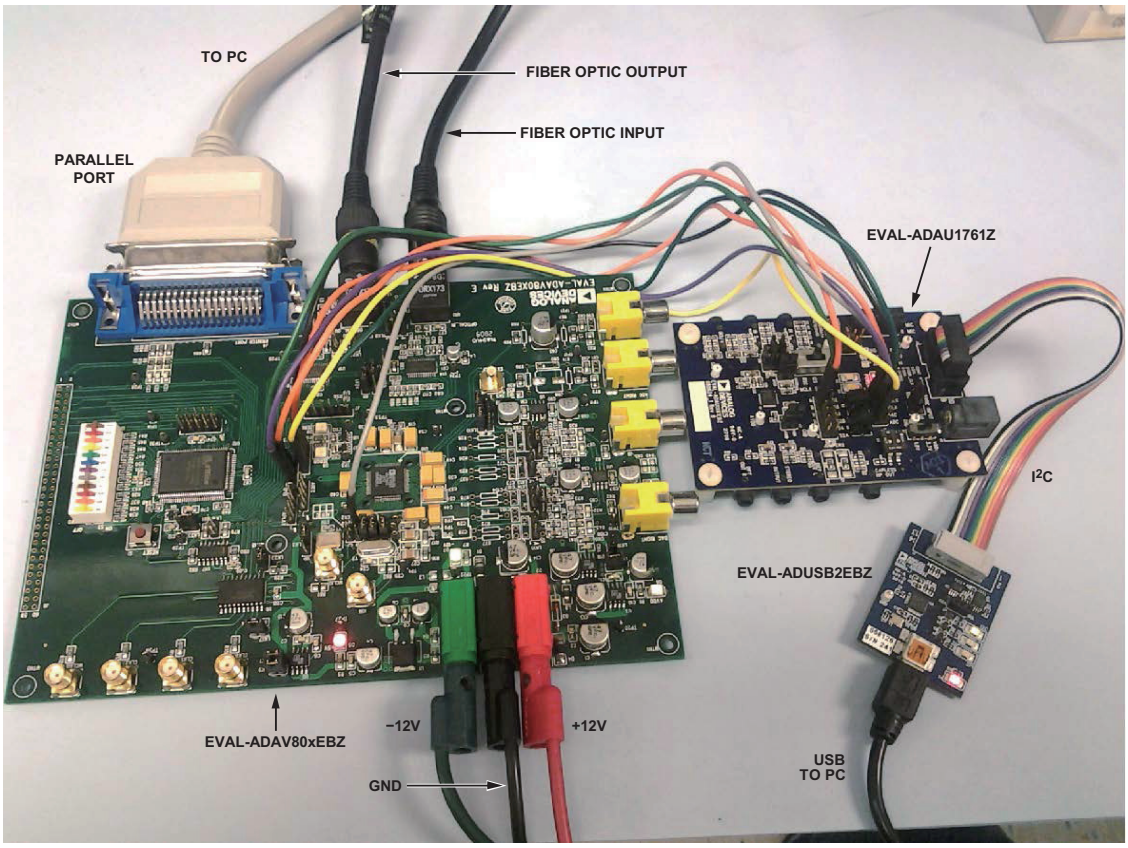


图2. 连接ADAV801/ADAV803评估板和ADAU1761评估板的测试设置

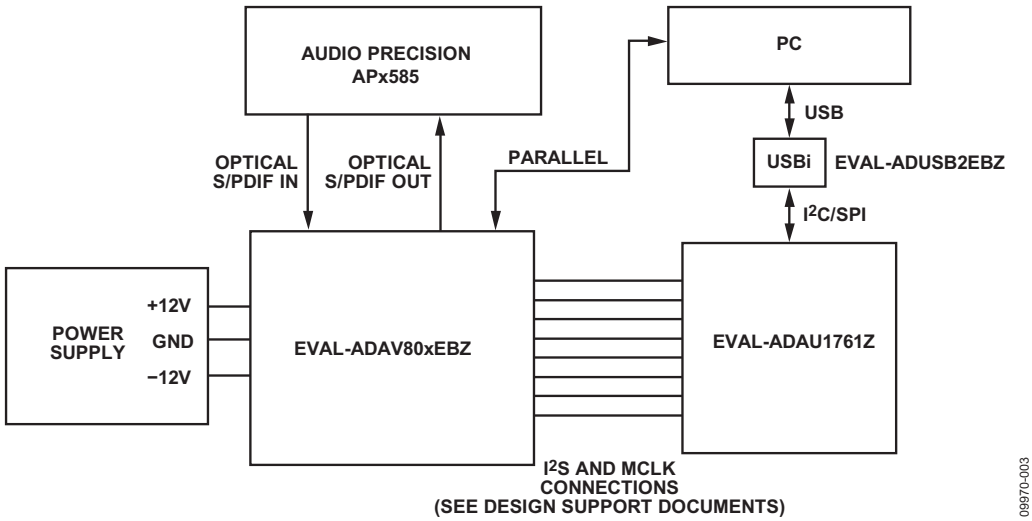


图3. 测试设置功能框图

设置与测试

可以使用Audio Precision APx585多通道音频分析仪来产生S/PDIF输入并捕捉S/PDIF输出。当ADAU1761用作主器件时，对于满量程1 kHz输入信号音，S/PDIF输出端的总谐波失真加噪声(THD + N)应为大约130 dB。在从器件模式下，THD + N应为大约142 dB，因为此时无需SRC来同步S/PDIF流与ADAU1761 I^2S流。

进一步阅读

CN0219 Design Support Package:
www.analog.com/CN0219-DesignSupport

Gildersleeve, Brett, *Using the EVAL-ADUSB2EBZ*, Application Note AN-1006, Analog Devices.

SigmaStudio™ Graphical Development Tool:
www.analog.com/sigmastudio

数据手册和评估板

ADAU1761 Data Sheet

ADAU1761 Evaluation Board

ADAV801 Data Sheet

ADAV803 Data Sheet

ADAV801/ADAV803 Evaluation Board and Software

修订历史

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09970sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0224。

连接/参考器件	
ADV7612	双端口Xpressview 225 MHz HDMI接收机
ADV7511	内置ARC的225 MHz、高性能HDMI发射机

使用ADV7612接收机的四通道HDMI输入、快速开关多路复用器，具有扩展温度范围

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

ADV7612是一款双端口Xpressview™ 225 MHz HDMI®接收机，可在两个输入端之间实现快速开关。图1显示了使用两个ADV7612作为四路输入快速开关HDMI接收机的电路。

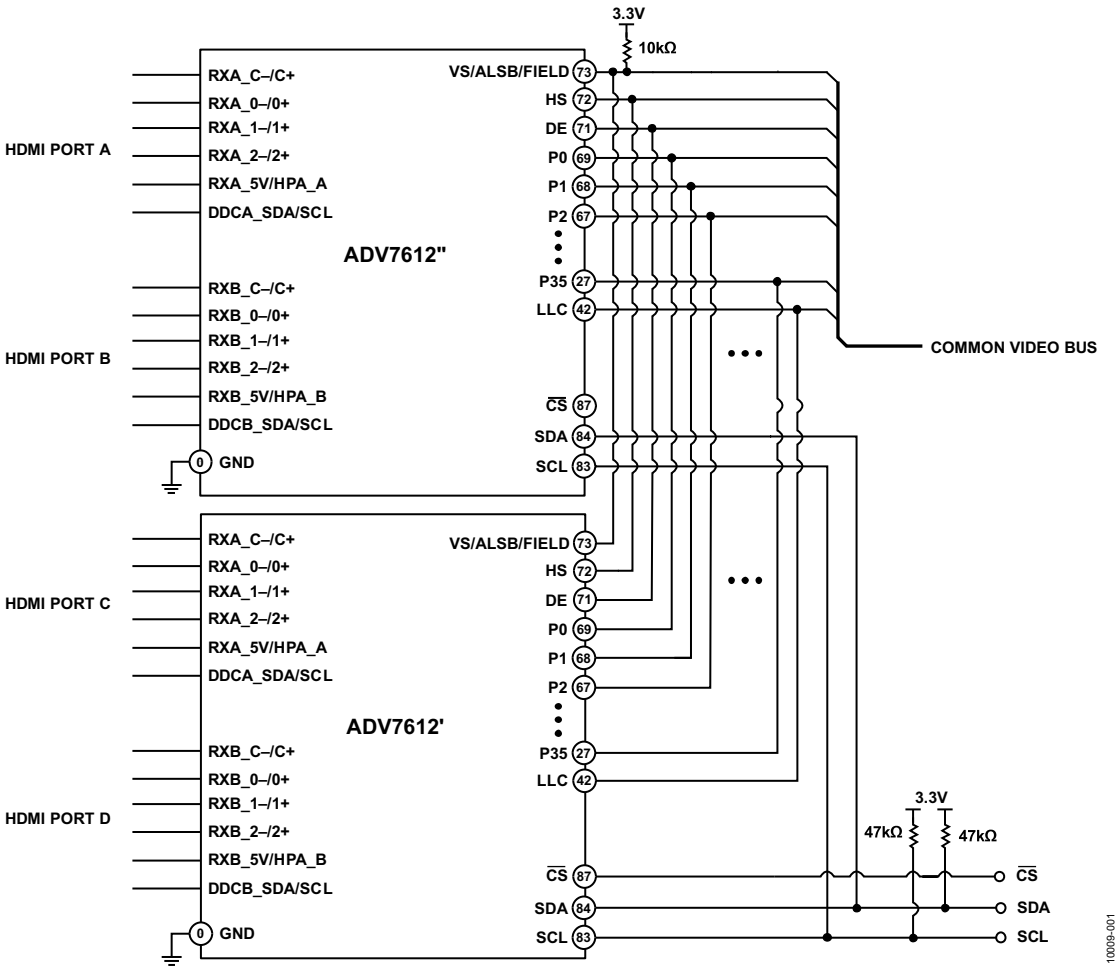


图1. 双路ADV7612电路（简化原理图：未显示去耦、端接、复位和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

本电路显示了ADV7612的扩展性，在需要四个多路复用HDMI输入的应用中最高可达225 MHz TMDS（1080p60，每通道12位；148.5 MHz LLC像素时钟）或UXGA（1600 × 1200，每通道10位；162 MHz LLC像素时钟）。对此应用而言这是一种经济的解决方案，工作温度范围为−40°C至+85°C扩展工业温度范围。

电路描述

ADV7612为双HDMI输入提供接收解决方案。图1显示如何在共享视频和音频总线上并联连接两个ADV7612，从而实现四个HDMI输入的多路复用。同时显示如何在不引起总线冲突的条件下设置I^2C通信以及如何在信号源间切换。同时提供软件包，显示如何在HDMI中继器应用中处理通信和验证（参见http://ez.analog.com/community/video）。

当多个ADV7612器件共享同一总线时，需要考虑器件的输出状态、三态总线的能力和总线上负载的电气性能。此外，器件必须以非冲突方式从I^2C总线加以控制。该电路的板布局十分关键，应遵循直线原理并使用可控阻抗，以降低反射和交叉耦合风险。完整PCB布局包括在设计支持包中，可从以下地址下载：www.analog.com/CN0224-DesignSupport。ADV7511 HDMI发射机用作后端器件。

总线输出状态

复位后，ADV7612使引脚P0-P35、HS、VS/FIELD/ALSB、DE、LLC、AP0…AP5、SCLK/INT2和MCLK/INT2进入三态。这些引脚可通过寄存器TRI_PIX、TRI_SYNCS、TRI_LLC、TRI_AUDIO设置为有效状态，如UG-216硬件用户指南所述，请访问http://ez.analog.com/docs/DOC-1751。

视频和音频总线载入

每次仅一个ADV7612可访问AV总线；第二器件必须保持三态。假设输出驱动器阻抗 (P0…P35) 为10 Ω至20 Ω（最高驱动强度）且走线特性阻抗为75 Ω，需要55 Ω至65 Ω的串联电阻以匹配走线的特性阻抗。ADV7612上的三态输出总线驱动器具有20 pF的最大电容（请参考ADV7612数据手册中的电气规格）。

布局和端接考量

对于本设计，必须确保传输线路得到正确端接且具有可控阻抗。否则，反射（可发生于较长线路上）可对发送的数据产生不利影响。

对于像素线路 (P0…P35)、视频同步 (VS/FIELD/ALSB、HS、DE) 和音频线路 (AP0、AP1/I2S_TDM、AP2...AP5、MCLK/INT2、SCLK/INT2) — LLC除外，建议在ADV7612驱动器端使用51 Ω的串联端接电阻，以及特性阻抗为75 Ω的走线。

线路锁定时钟 (LLC) 线路具有相同的75 Ω特性阻抗，不应有串联电阻，但远端应采用对称端接（150 Ω至+3.3 V以及150 Ω至GND），如图2所示。

虽然理论上最佳端接值介于50 Ω与60 Ω间，但测试中发现对称75 Ω (2 ×150 Ω) 端接可增加摆幅，使信号以中间电源 (1.65 V) 为中心，这一点十分理想。ADV7511 HDMI发射机包括在电路板上，用于发送两个ADV7612的多路复用输出。

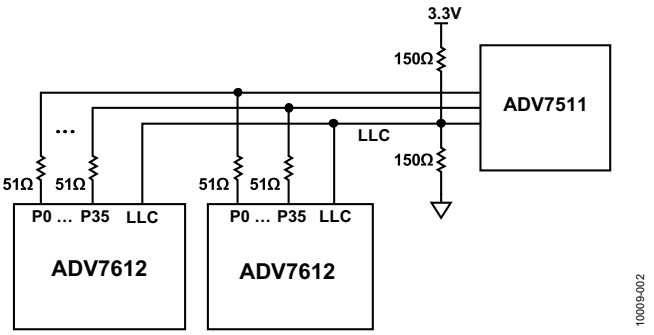


图2. P0…P35数据线路和LLC走线的端接

图3至图6显示各种端接的波形。每种情况下，对称LLC端接被放置在远端（靠近ADV7511），串联端接电阻尽可能靠近两个ADV7612器件，如图2所示。

使用Tektronix P6243 FET探头（1 MΩ阻抗，1 GHz带宽，电容小于1 pF）和Tektronix TDS5104B示波器在ADV7511引脚上执行测量。

从波形可看出，在LLC线路上使用2 × 150 Ω端接确保了3.3 V的最大摆幅。

在数据线路上使用75 Ω会使边沿速度过低。数据线路上的33 Ω和15 Ω导致下降沿欠冲（图5和图6）和上升沿过冲（未显示）。因此LLC选择了2 × 150 Ω，数据线路上使用51 Ω，图9和图10中的眼图做了说明。

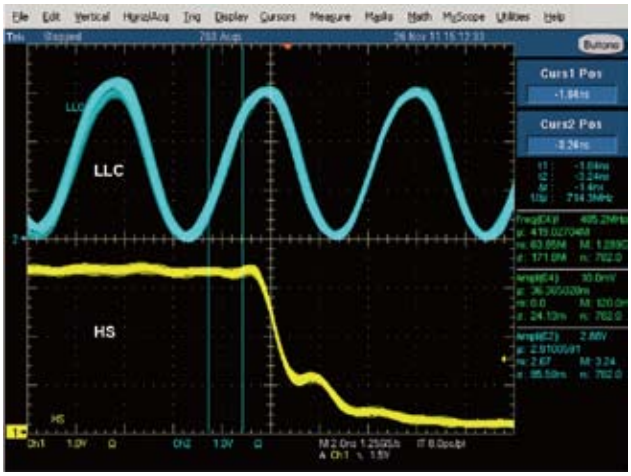


图3. 端接：LLC线路上为对称2 × 150 Ω，数据线路 (HS) 上为75 Ω。
垂直刻度：1 V/div，水平刻度：2 ns/div

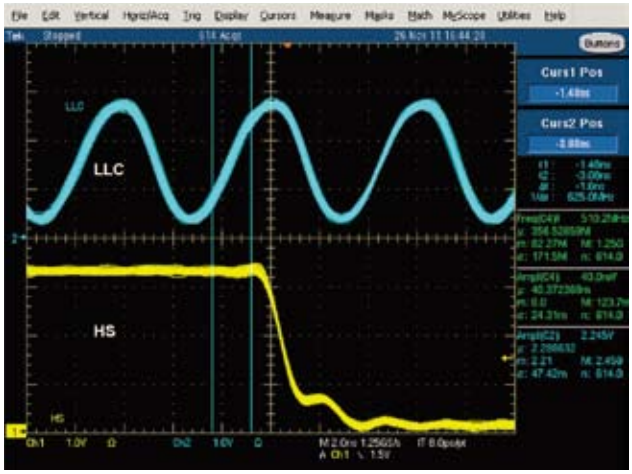


图4. 端接：LLC线路上为对称2 × 100Ω，数据线路 (HS) 上为51 Ω。
垂直刻度：1 V/div，水平刻度：2 ns/div

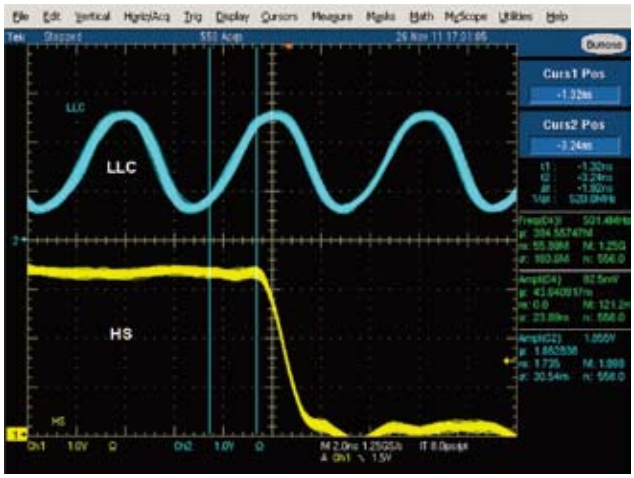


图5. 端接：LLC上为对称2 × 68 Ω，数据线路 (HS) 上为串联33 Ω端接。
注意0.5 V欠冲。垂直刻度：1 V/div，水平刻度：2 ns/div

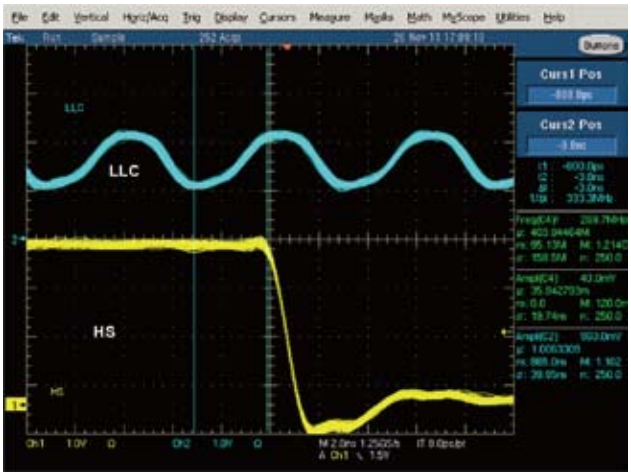


图6. 端接：LLC上为对称2 × 33 Ω，数据线路 (HS) 上为串联15 Ω端接。
注意1 V欠冲。垂直刻度：1 V/div，水平刻度：2 ns/div

I²C访问

上电后，两个ADV7612器件在主映射上将具有相同I²C地址，这可能导致冲突。

两个器件上均提供一个$\overline{CS}$引脚，允许选择两个器件之一。$\overline{CS}$线路拉低后，I²C通信启用。

$\overline{CS}$线路拉高后，I²C通信禁用。

简单的反相器可减少微控制器端所需的资源，如图7所示。

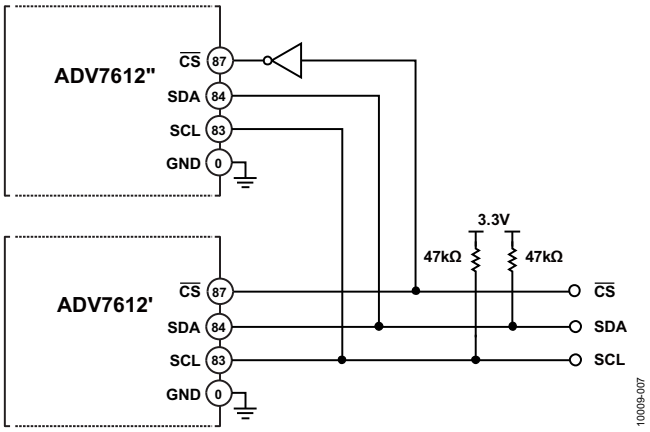


图7. I²C访问

CEC

电路板上是否实施CEC取决于最终用户，而非强制性。如果不需要CEC，CEC引脚应保持浮空（如UG-216的附录B：未使用引脚的推荐配置所述）。此用户指南可从http://ez.analog.com/docs/DOC-1751下载。

另一种情况下，应使用独立引擎处理CEC命令。

XTAL_N、XTAL_P

驱动ADV7612时钟有两种方式。两个器件可具有连接到XTAL_N和XTAL_P引脚的独立晶振，或者可共享相同信号时钟。本电路中，振荡器发出的的1.8 V信号时钟被提供给两个器件的引脚XTAL_P。在此配置下，XTAL_N必须保持浮空。必须确保正确的布线和接地布局，以消除敏感线路间的耦合。总线每条走线的长度应相同。

中断

两个器件的中断必须予以考虑。ADV7612具有两种可能的中断：INT1（INT1引脚）和INT2（通过SCLK/INT2、MCLK/INT2或HPA_A/INT2提供）。

不建议通过引脚MCLK/INT2或SCLK/INT2使用INT2，通过TRI_AUDIO寄存器使音频总线进入三态也会使这些引脚进入三态。

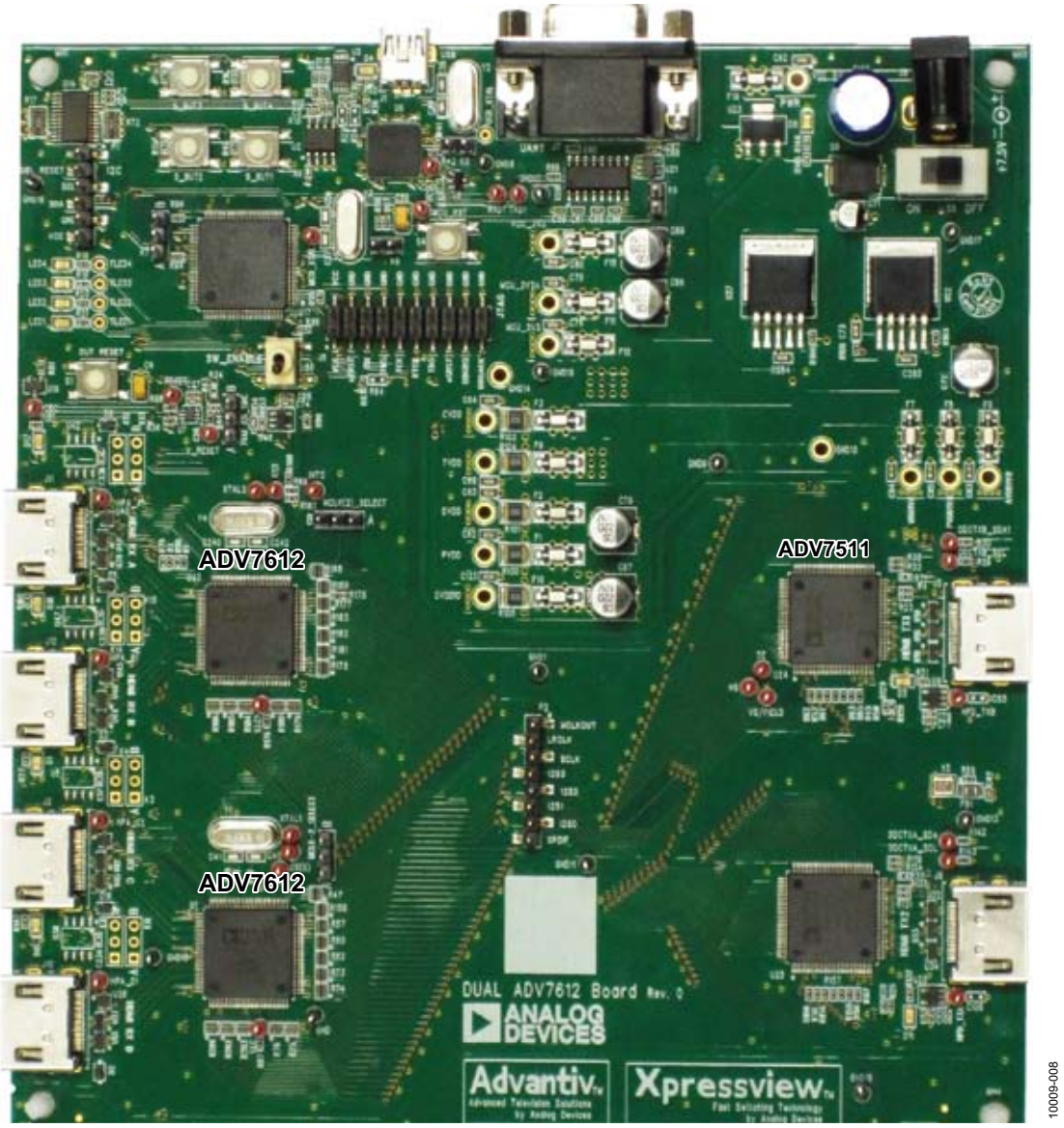


图8. 双ADV7612电路板解决方案与ADV7511

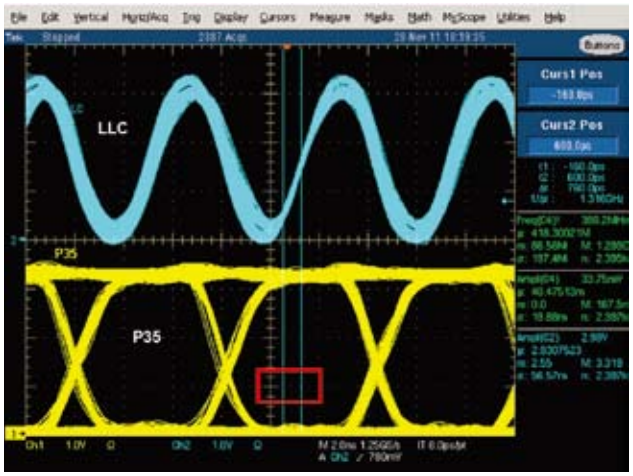


图9. 示波器屏幕截图。从ADV7612-U43驱动信号。在ADV7511输入端和像素线路P35测量LLC线路(162 MHz)。红色矩形显示ADV7511的眼罩。LLC上为2 × 150 Ω对称端接，数据线路上为51 Ω串联电阻。垂直刻度：1 V/div，水平刻度：2 ns/div

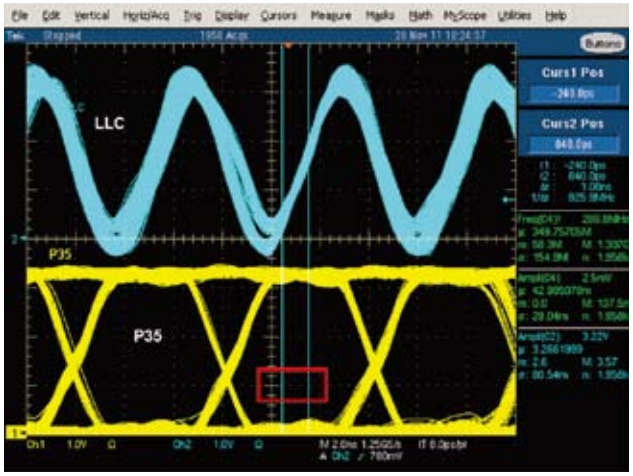


图10. 示波器屏幕截图。从ADV7612-U1驱动信号。在ADV7511输入端和像素线路P35测量LLC线路(162 MHz)。红色矩形显示ADV7511的眼罩。LLC上为2 × 150Ω对称端接，数据线路上为51 Ω串联电阻。垂直刻度：1 V/div，水平刻度：2 ns/div

布局考量

布局应由极短走线组成。理想情况下，在两个ADV7612间连接相同功能的两个引脚的走线应可能短，并应共享同一串联端接电阻，该端接电阻尽可能靠近两个器件，然后连接到总线。实际上，由于布局限制此要求不可能满足；因此每个器件需要自身的串联端接电阻（参见图2）。视频走线应尽可能接近相同长度，以提供延迟匹配。

评估与测试

评估本电路时，利用两个视频发生器 (Quantum Data 882) 生成UXGA 1600 × 1200像素、30位和1080p60、36位视频（Samsung2和MoirèX图案）。使用Astro VA-1831视频分析仪作为HDMI接收器（从ADV7511输出）。此外，将P6243 (1 pF, 1 MΩ, 1 GHz) 探头连接到Tektronix TDS5104B示波器，然后在ADV7511引脚上观察ADV7612的视频信号（LLC和P35）。所得波形用ADV7511眼罩表示为眼图，图9和图10显示了Samsung2图案的UXGA视频（162 MHz、30位）。测试期间使用的MoirèX图案还显示了类似的安全裕量。

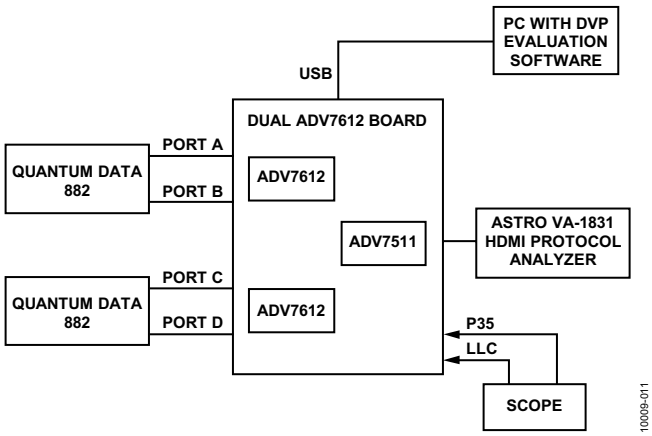


图11. 测试设置

通过Astro VA-1831测量视频时序，未显示异常。分析MoirèX的偶数和奇数垂直线路（1080p60 36位和UXGA 30位），显示所有位同时正确切换，线路间无任何泄漏（MoirèX图案）。Astro VA-183还显示，稳定的HDMI同步信号和数据包具有正确的CRC校验和。这说明后端ADV7511正确接收了时钟和同步信息。

测试步骤

1. 准备测试配置，如图11所示。
2. 评估板和测量设备上电；启动DVP评估软件。
3. 在DVP评估软件中，载入ADV7612评估板。
4. 在DVP评估软件中运行INIT_PARTS_AND_SET_PORT_A_ver4.py脚本（请参考设计资源）。
5. 按下初始化按钮。评估板初始化后，点击下列按钮之一：端口A、端口B、端口C或端口D，选择所需的输入（参见图12）。

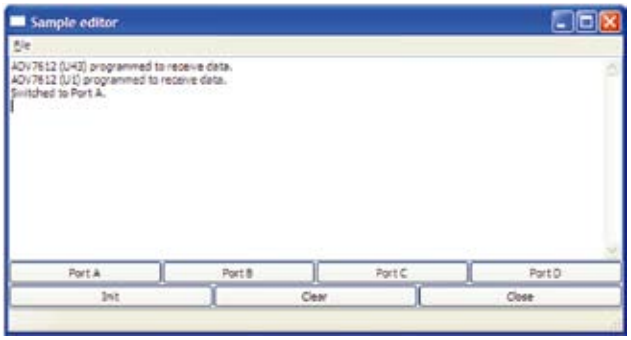


图12. 用于选择HDMI输入的软件

进一步阅读

CN-0224 Design Support Package: www.analog.com/CN0224-DesignSupport

ADV7612 Design Support Files on Engineer Zone: http://ez.analog.com/docs/DOC-1751

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Howard Johnson, Martin Graham, *High-Speed Digital Design*, Prentice Hall, ISBN-10: 0133957241, ISBN-13: 978-0133957242.

Howard Johnson, Martin Graham, High Speed Signal Propagation, Prentice Hall, ISBN-10: 013084408X, ISBN-13: 978-0130844088.

数据手册和评估板

ADV7612 Data Sheet.

ADV7511 Data Sheet.

UG-216, ADV7612 Hardware User Guide: http://ez.analog.com/docs/DOC-1751

修订历史

12/11—Revision 0: Initial Release

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10009sc-0-01/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0225。

连接/参考器件	
AD8295	集成信号处理放大器的精密仪表放大器
AD8275	G = 0.2、电平转换、16位ADC驱动器
AD7687	16位、250 kSPS PulSAR差分ADC
ADR431	超低噪声XFET®基准电压源，具有吸电流和源电流能力

针对工业过程控制和自动化的高阻抗、高CMR、±10 V模拟前端信号调理

评估和设计支持

电路评估板

CN-0225电路评估板 (EVAL-CN0225-SDPZ)

系统演示平台 (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个完整的模拟前端，它利用一个16位差分输入PulSAR® ADC对±10 V工业级信号进行数字转换。该电路仅利用两个模拟器件，来提供一路具有高共模抑制(CMR) 性能的高阻抗仪表放大器输入、电平转换、衰减和差分转换功能。由于具有高集成度，该电路可节省印刷电路板空间，为常见的工业应用提供高性价比解决方案。

在过程控制和工业自动化系统中，典型的信号电平最高可达±10 V。而来自热电偶和称重传感器等传感器的信号输入则较小，因此常常会遇到大共模电压摆幅，这就需要灵活的模拟输入，它能以高共模抑制性能处理大小差分信号，同时具有高阻抗输入。

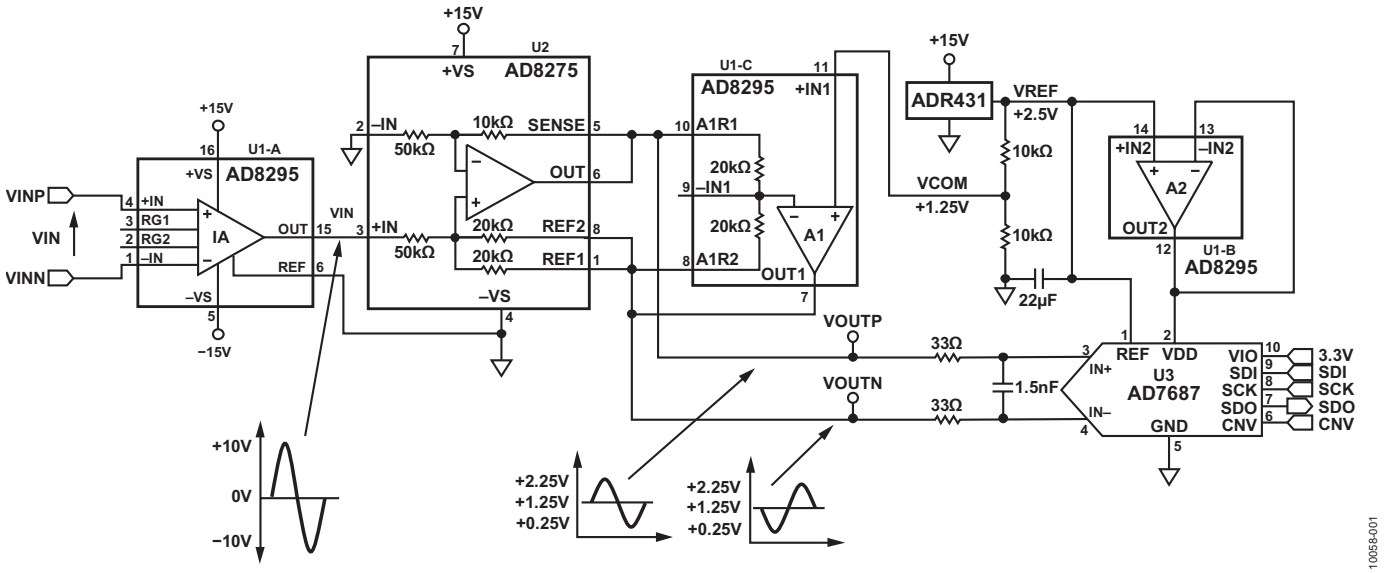


图1. 适合工业过程控制应用的高性能模拟前端（原理示意图：所有连接和去耦均未显示）

Rev.A
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

用现代低压ADC处理工业级信号时，必须进行衰减和电平转换。此外，全差分输入ADC具有以下优势：良好的共模抑制性能，更少的二阶失真产物，以及简化的直流调整算法。因此，工业信号需要经过进一步调理才能与差分输入ADC正确接口。

图1所示电路是一个完整且具有高集成度的模拟前端工业级信号调理器，仅使用两个有源器件来驱动差分输入16位PulSAR ADC AD7687：精密仪表放大器（片内集成两个辅助运算放大器）AD8295和电平转换器/ADC驱动器AD8275。低噪声2.5V XFET®基准电压源ADR431为ADC提供基准电压。

AD8295是一款精密仪表放大器，片内集成两个非专用信号处理放大器和两个精密匹配的20 kΩ电阻，采用4 mm × 4 mm封装。

AD8275是一款G = 0.2差动放大器，可以用来衰减±10 V工业信号，衰减后的信号可以与单电源低压ADC轻松接口。AD8275在该电路中执行衰减和电平转换功能，可以保持良好的CMR，无需任何外部元件。

AD7687是一款16位逐次逼近型ADC，采用2.3 V至5.5 V的单电源供电。它采用差分输入，具有良好的CMR，并且能够简化SAR ADC的使用。

电路描述

该电路由用作模拟前端电路的AD8295和AD8275、ADC AD7687以及基准电压源ADR431组成，只需少量外部元件进行去耦等。

仪表放大器（集成于AD8295）

AD8295中集成的仪表放大器 (IA) 的工作条件设置为1倍的增益。如果应用需要更高的增益，可以增加一个适当的外部增益电阻。AD8295的电源为±15 V，完全支持±10 V工业输入信号电平。仪表放大器的基准电压引脚接地，因此AD8295的输出以地为基准。

差动放大器/衰减器 (AD8275)

AD8295仪表放大器输出单端信号，最大幅度为±10 V。必须将该信号衰减并转换到适当的电平，以便驱动AD7687 ADC。如果在AD8295的输出端直接使用一个简单的阻性电平衰减器级，将无法提供差分输出来驱动ADC。AD8275 (G = 0.2) 电平转换器是一个差动放大器，内置精密激光调整匹配薄膜电阻，可确保低增益误差、低增益漂移（最大1 ppm/°C）和高共模抑制 (80 dB) 特性。AD8275具有+3.3 V至+15 V的宽电源电压范围，采用+5 V单电源供电时，输入电压范围宽达−12.3 V至+12 V。

驱动差分输入ADC

图1所示电路使用一个平衡差动放大器，它由AD8275 (U2)和AD8295中的一个非专用运放 (U1-C) 组成。此运放 (U1-C) 用于反转AD8275的正输出（从而提供互补的负输出），并且驱动AD8275的REF1和REF2引脚。差分输出的输出共模电压 (VCOM = 1.25 V) 由连接到2.5 V基准电压源的10 kΩ外部电阻分压器产生，并且应用于U1-C的同相输入。描述电路操作的方程式如下：

$$VOUTP + VOUTN = 2 \times VCOM$$

$$VOUTP = VOUTN + 0.2 \times VIN$$

$$VOUTP = VCOM + 0.1 \times VIN$$

$$VOUTN = VCOM - 0.1 \times VIN$$

根据以上方程式，对于±10 V输入电压，ADC的各输入电压（VOPTP和VOUTN）摆幅为0.25 V至2.25 V，彼此180°反相，共模电压为1.25 V。因此，差分信号使用ADC可用差分输入范围5 V中的4 V。

ADR431是2.5 V XFET系列基准电压源，具有低噪声、高精度和低温度漂移性能。ADR431驱动电阻分压器和AD7687 ADC的基准电压输入。ADR431输出由AD8295中的另一个非专用运放 (U1-B) 缓冲，并且驱动AD7687的电源 (VDD)。由两个33 Ω电阻和一个1.5 nF电容组成的一个单极点RC滤波器充当AD7687的3 MHz截止抗混叠和降噪滤波器。

布局布线考虑

该电路或任何高速/高分辨率电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、信号路由以及适当的电源层和接地层。有关PCB布局的详情，请参见指南MT-031、MT-101和*“高速印刷电路板布局实用指南”*一文。

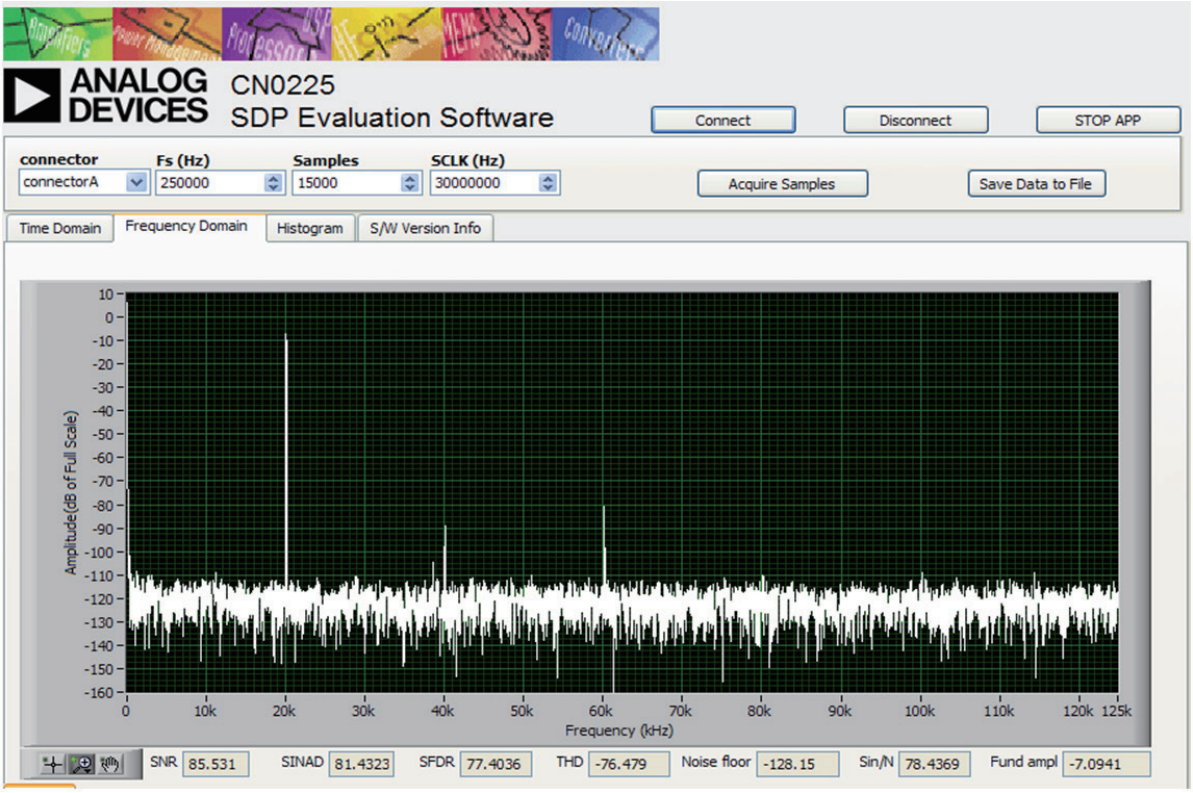


图2. Kaiser窗口（参数 = 20）、20 kHz输入、250 kSPS采样速率下的FFT

系统性能

交流性能在系统级进行测试，AD7687的采样速率为250 kSPS。图2所示为5 V p-p 20 kHz输入时的FFT测试结果。图3所示为10 V DC输入时的ADC输出直方图。

评估软件产生的结果如下：

- SNR = 85.531 dBFS（不含谐波）
- 信纳比 (SINAD) = 81.432 dBFS
- SFDR = 77.403 dBFS.
- THD = –76.479 dBFS

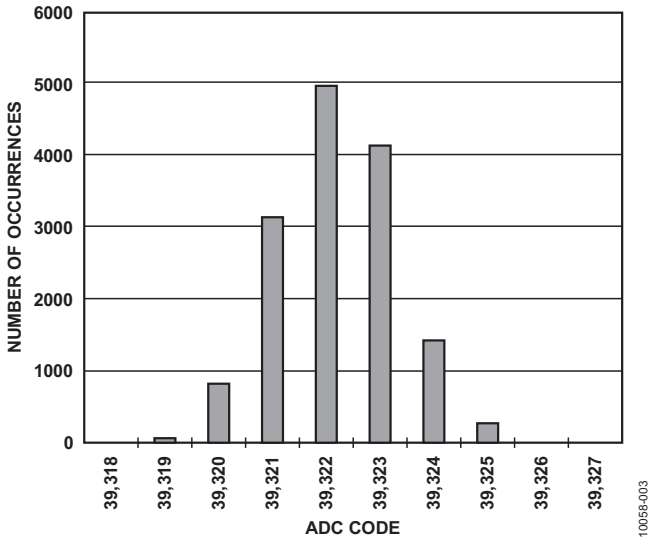


图3. 10 V DC输入时的直方图，15,000个样本

常见变化

PulSAR系列的其它引脚兼容差分输入16位ADC提供不同的采样速率：AD7684 (100 kSPS)、AD7688 (500 kSPS)和AD7693 (500 kSPS)。

如果需要18位分辨率，下列器件也是PulSAR系列的引脚兼容产品：AD7691 (250 kSPS)、AD7690 (400 kSPS) 和 AD7982 (1 MSPS)。

ADC的基准电压源可以换用2.048 V ADR430，它支持使用ADC更大比例的输入范围，不过AD7687将需要额外的AVDD电源。

电路评估与测试

本电路使用EVAL-CN0225-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台 (SDP) 评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0225-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN0225评估软件一起使用，可从EVAL-CN0225-SDPZ电路板获取数据。

设备要求

- 带USB端口的Windows XP、Windows Vista（32位）或Windows 7（32位）PC
- EVAL-CN0225-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- 直流电源：+15 V、–15 V和+6 V
- 低失真单端或差分信号源，如Agilent 81150A或Audio Precision System Two 2322等

开始使用

将CN0225评估软件光盘放进PC的光盘驱动器，加载评估软件。找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

图4所示为测试设置的功能框图。PDF文件“EVAL-CN0225-SDPZ-SCH”包含CN0225评估板的详细原理图。此文件位于CN0225设计支持包中：www.analog.com/CN0225-DesignSupport。

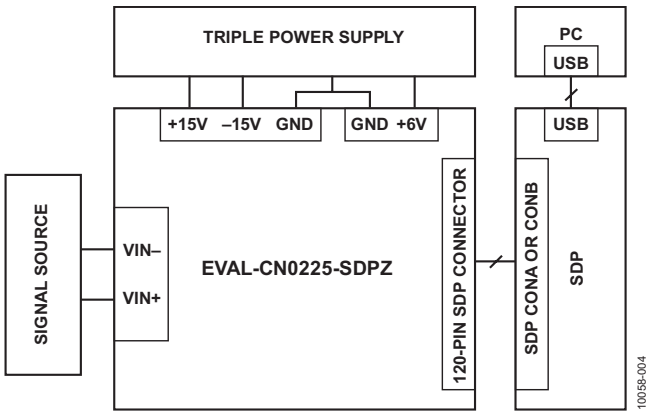


图4. 测试设置功能框图

设置

EVAL-CN0225-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP) 评估板上标有“CONA”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+15 V、-15 V和+6 V输出后，关闭电源。

在断电情况下，将一个+15 V电源连接到标有“+15 VA”的J3引脚，将一个–15 V电源连接到标有“–15 VA”的J3引脚，将“GND”连接到标有“AGND”的J3引脚。以同样方式将+6 V连接到J2。接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。注意：接通EVAL-CN0225-SDPZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

设置好电源并将它连接到EVAL-CN0225-SDPZ电路板后，启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。如果设备管理器中列出了Analog Devices System Development Platform驱动器，软件将能与SDP板通信。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0225-SDPZ板的串行数据。

本电路笔记中的数据利用Agilent 81150A差分信号源产生。

有关SDP板的信息，请访问：www.analog.com/zh/SDP。

进一步阅读

CN0225 Design Support Package:
www.analog.com/CN0225-DesignSupport

SDP User Guide

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0225 Circuit Evaluation Board (EVAL-CN0225-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8295 Data Sheet

AD8275 Data Sheet

AD7687 Data Sheet

AD7687 Evaluation Board

修订历史

11/11—Rev. 0 to Rev. A

Change to Circuit Evaluation and Test 4

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10058sc-0-11/11(A)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0227。

连接/参考器件	
AD9467	16位、250 MSPS ADC
ADL5562	3.3 GHz超低失真射频/中频差分放大器

带抗混叠滤波器的高性能、16位、250 MSPS宽带接收机

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款基于超低噪声差分放大器驱动器ADL5562和16位、250 MSPS模数转换器AD9467的宽带接收机前端。

三阶巴特沃兹抗混叠滤波器根据放大器和ADC的性能与接口要求进行优化。滤波器网络和其它组件引起的总插入损耗仅有1.8 dB。

电路整体的1 dB通带平坦度为152 MHz。120 MHz模拟输入下测得的SNR和SFDR分别为72.6 dBFS和82.2 dBc。

电路描述

该电路接受单端输入，并利用宽带宽(3 GHz) M/A-COM ECT1-1-13M 1:1变压器将其转换为差分形式。3.3 GHz差分放大器ADL5562以6 dB的增益工作时，差分输入阻抗为400 Ω；以12 dB的增益工作时，差分输入阻抗为200 Ω。它还提供15.5 dB的增益选项。

ADL5562是AD9467的理想驱动器，经过低通滤波器一直到ADC的全差分架构可提供良好的高频共模抑制性能，并能使二阶失真产物最小。根据输入连接的不同，ADL5562提供6 dB或12 dB的增益。本电路使用6 dB的增益来补偿滤波器网络和变压器的插入损耗（约1.8 dB），总信号增益为3.9 dB。

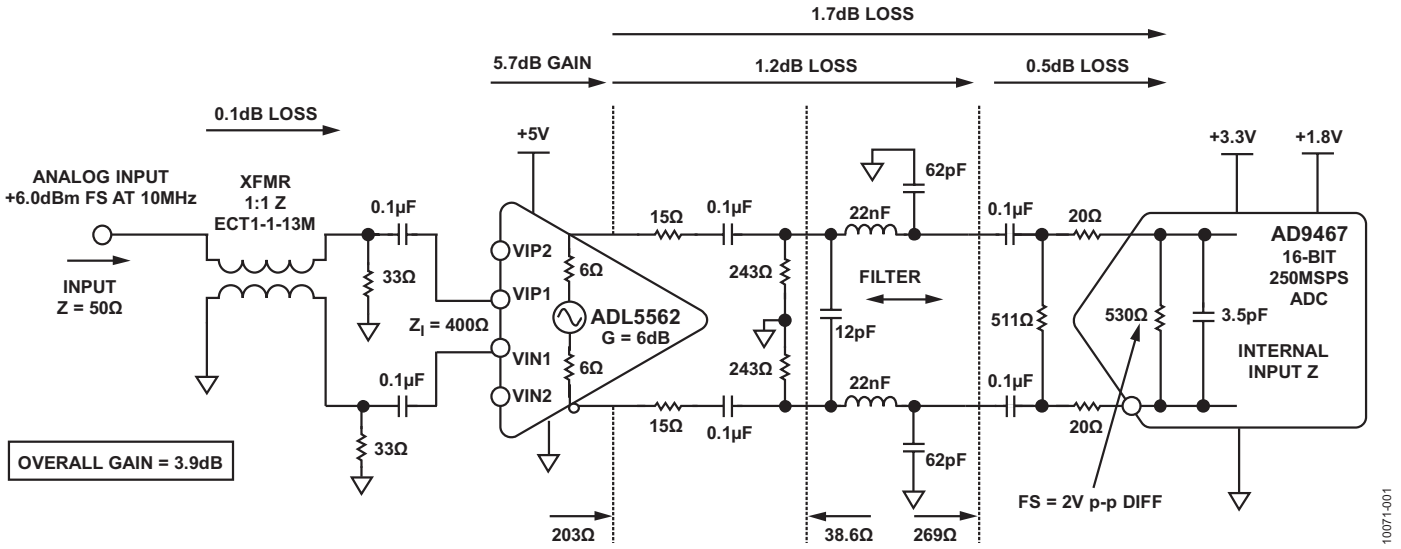


图1. 16位、250 MSPS宽带接收机前端（原理示意图：未显示去耦和所有连接），增益、损耗和信号电平在10 MHz下测量

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

+6.0 dBm的输入信号在ADC输入端产生2 V p-p满量程差分信号。

抗混叠滤波器是采用标准滤波器设计程序设计的三阶巴特沃兹滤波器。选择巴特沃兹滤波器的原因是它能在通带内提供平坦的响应。三阶滤波器产生的交流噪声带宽比为1.05，可以借助多款免费滤波器程序进行设计，例如Nuhertz Technologies Filter Free (www.nuhertz/filter)或Quite Universal Circuit Simulator (Qucs) Free Simulation (www.qucs.sourceforge.net)等。

为实现最佳性能，ADL5562应加载一个200 Ω的净差分负载。15 Ω串联电阻将滤波器电容与放大器输出端隔离，243 Ω电阻与下游阻抗并联，加上30 Ω串联电阻后，产生203 Ω的净负载阻抗。

与ADC输入端串联的20 Ω电阻将内部开关瞬变与滤波器和放大器隔离。与ADC并联的511 Ω电阻用于降低ADC的输入阻抗，使其性能更容易预测。

三阶巴特沃兹滤波器的设计参数如下：源阻抗38.6 Ω，负载阻抗269 Ω，3 dB带宽为180 MHz。程序计算的值如图1所示。选择的滤波器无源组件值是最接近程序计算值的标准值。

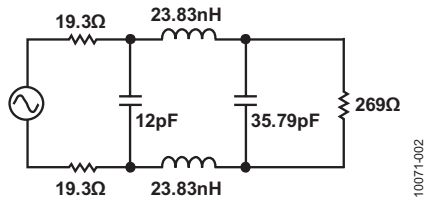


图2. 三阶差分巴特沃兹滤波器设计：
Z_S = 38.6 Ω，Z_L = 269 Ω，F_C = 180 MHz

第二并联电容的值减去ADC的3.5 pF内部电容，得到32.29 pF的值。在本电路中，该电容是利用两个连接到地的62 pF电容来实现，如图1所示。这能够达到同样的滤波效果，并提供一定的交流共模抑制。

系统性能的测量结果总结于表1，其中3 dB带宽为152 MHz。该网络的总插入损耗约为2 dB。带宽响应如图3所示，SNR和SFDR性能如图4所示。

表1. 电路的实测性能

性能规格@ 2 V p-p FS	最终结果
截止频率 (–3 dB)	152 MHz
通带平坦度（6 MHz至125 MHz）	1 dB
SNRFS (120 MHz)	72.6 dBFS
SFDR (120 MHz)	82.2 dBc
H2/H3 (120 MHz)	86.6 dBc/82.2 dBc
总增益 (10 MHz)	3.9 dB
输入驱动 (10 MHz)	6.0 dBm

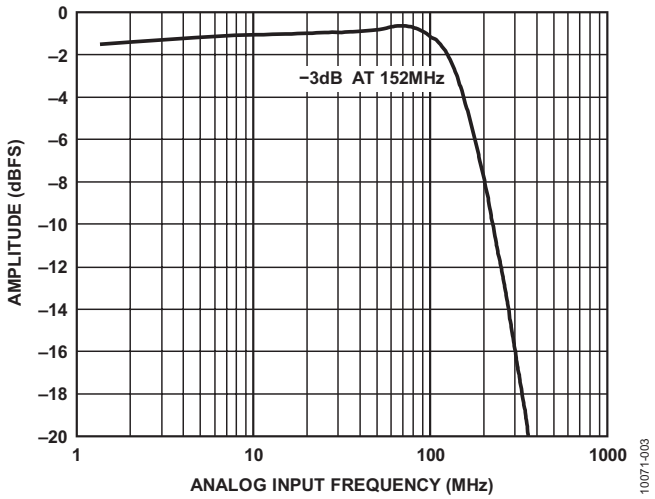


图3. 通带平坦度性能与频率的关系

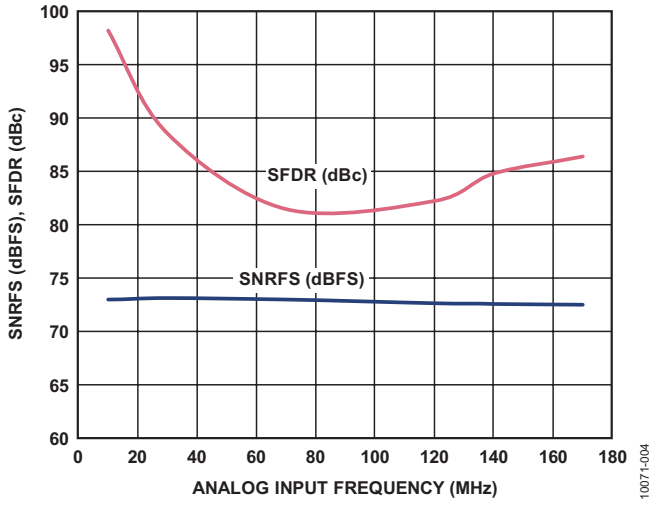


图4. SNR/SFDR性能与频率的关系

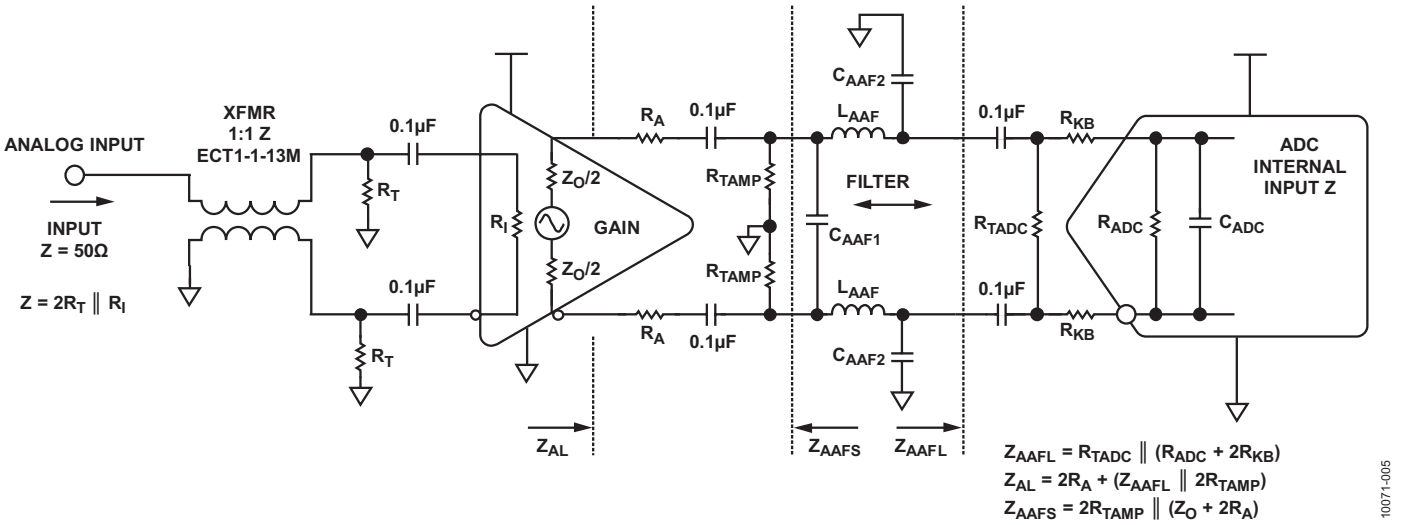


图5. 差分放大器/ADC与低通滤波器的一般接口

滤波器和接口设计程序

本部分说明放大器/ADC与滤波器的接口设计的一般方法。为了实现最佳性能（带宽、SNR、SFDR等），必须考虑放大器和ADC对该一般电路的一些设计限制：

1. 放大器应具有数据手册针对最佳性能而推荐的合适直流负载。
2. 放大器与滤波器提供的负载之间必须使用大小合适的串联电阻，这是为了防止通带中出现不合需要的峰化现象。
3. ADC的输入应通过外部并联电阻降低，并且应使用合适的串联电阻将ADC与滤波器隔离。此串联电阻也能降低峰化。

图5所示的一般化电路适用于大多数高速差分放大器/ADC接口，将用作讨论的基础。这种设计方法利用多数高速ADC相对较高的输入阻抗和驱动源（放大器）相对较低的阻抗，通常可以最大程度地降低滤波器的插入损耗。

基本设计流程如下：

1. 选择ADC外部端接电阻R_{TADC}，使得R_{TADC}和R_{ADC}的并联阻抗介于200 Ω和400 Ω之间。
2. 根据经验和/或ADC数据手册建议选择R_{KB}，通常在5 Ω与36 Ω之间。
3. 通过下式计算滤波器负载阻抗：
   $Z_{AAFL} = R_{TADC} \,||\, (R_{ADC} + 2R_{KB})$
4. 选择放大器外部串联电阻R_A。如果放大器差分输出阻抗在100 Ω至200 Ω之间，则R_A应小于10 Ω。如果放大器输出阻抗为12 Ω或更小，则R_A应介于5 Ω和36 Ω之间。
5. 选择R_{TAMP}，使得放大器的总负载Z_{AL}对于所选的特定差分放大器是最佳的，计算公式如下：
   $Z_{AL} = 2R_A + (Z_{AAFL} \,||\, 2R_{TAMP})$.
6. 计算滤波器源阻抗：
   $Z_{AAFS} = 2R_{TAMP} \,||\, (Z_O + 2R_A)$.
7. 利用滤波器设计程序或表格，以及源阻抗Z_{AAFS}、负载阻抗Z_{AAFL}、滤波器类型、带宽、阶数等，设计滤波器。带宽应比采样速率的一半高大约40%，以确保DC至fs/2频率范围内的平坦度足够好。
8. 程序产生的最终并联电容值应减去ADC内部电容C_{ADC}。程序会给出差分并联电容的值C_{SHUNT2}，最终共模并联电容为$C_{AAF2} = 2(C_{SHUNT2} - C_{ADC})$。

完成上述初步计算后，应快速检查一下电路的下列项目。

1. C_{AAF2}的值应比C_{ADC}大好几倍，至少应为10 pF。这是为了最大程度地降低滤波器对C_{ADC}变化的敏感度。
2. Z_{AAFL}与Z_{AAFS}的比值应等于或小于7左右，使得该滤波器在大多数滤波器表格和设计程序的限制以内。

3. C_{AAF1}的值至少应为5 pF，以便最大程度地降低滤波器对寄生电容和组件变化的敏感度。
4. 电感L_{AAF}的值应合理，至少应有数nH。

某些情况下，滤波器设计程序提供的解决方案可能不止一个，特别是对于高阶滤波器。此时应选择组件值组合最为合理的一种解决方案。此外，所选的配置应结束于并联电容，以便能与ADC输入电容结合。

电路优化技术和权衡

该接口电路的参数相互影响，因此，几乎无法优化电路的所有关键特性（带宽、带宽平坦度、SNR、SFDR、增益等）。然而，通过改变R_A和R_{KB}，可以最大程度地降低通常出现在带宽响应中的峰化。

请注意图6中通带峰化如何随着输出串联电阻R_A的值提高而降低。但是，此电阻的值越高，信号衰减就越大，放大器必须驱动更大的信号以填充ADC的满量程输入范围。

R_A的值也会影响SNR性能。较大的值一方面会降低带宽峰化，但另一方面，往往也会略微提高SNR，因为驱动ADC满量程所需的信号电平更高。

ADC输入端串联电阻R_{KB}的选择应能最大程度地降低ADC内部采样电容的任何残余电荷注入引起的失真。提高此电阻往往也会降低带宽峰化。

但是，提高R_{KB}会使信号衰减增大，放大器必须驱动更大的信号以填充ADC的输入范围。

优化通带平坦度的另一个办法是少许改变滤波器并联电容C_{AAF2}。

ADC输入端接电阻RTADC的选择一般应使ADC净输入阻抗介于200 Ω和400 Ω之间。降低其值会降低ADC输入电容的影响，并且可能使滤波器设计更加稳定，但不利的一面是会增大电路的插入损耗。提高其值也会降低峰化。

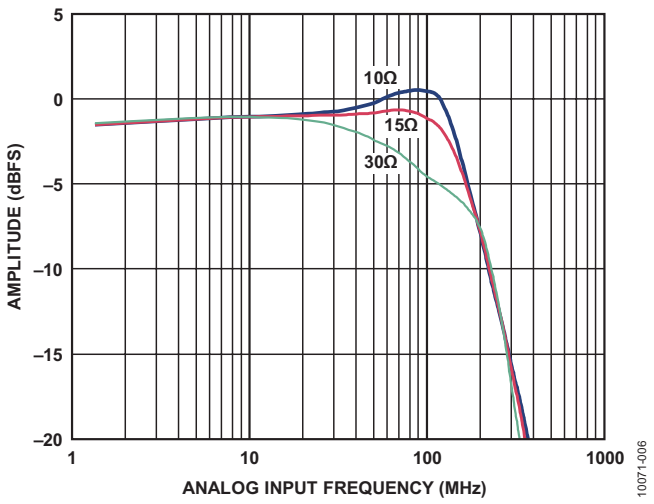


图6. 通带平坦度性能与放大器输出串联电阻R_A的关系

要在这些因素之间取得平衡可能比较困难。本设计对每个参数一视同仁，因此，所选的值代表了所有设计特点的接口性能。某些设计中，根据系统要求，可能会选择不同的值，以便优化SFDR、SNR或输入驱动电平。

本设计的SFDR性能取决于两个因素：图1所示的放大器和ADC接口组件值，以及AD9467通过内部寄存器的内部前端缓冲偏置电流设置。表1和图4所示的最终SFDR性能数值是在按照AD9467数据手册所述优化SFDR之后获得的。

该特定设计中可以权衡的另一个因素是ADC满量程设置。对于利用此设计（优化SFDR）获得的数据，ADC满量程差分输入电压设置为2 V p-p。满量程输入范围变为2.5 V p-p可以使SNR性能提高大约1.5 dB，但会略微降低SFDR性能。输入范围由载入AD9467内部寄存器的值设置，详情参见数据手册。

注意，本设计中的信号通过0.1 µF电容交流耦合，以便抑制放大器、其端接电阻与ADC输入端之间的共模电压。有关共模电压的更多信息，请参阅AD9467数据手册。

无源组件和PCB寄生效应考虑

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、组件布局、信号布线以及电源层和接地层。有关高速ADC和放大器的PCB布局布线详细信息，请参阅教程MT-031和MT-101。

滤波器中的无源组件应使用低寄生效应的表贴电容、电感和电阻。所选的电感为Coilcraft 0603CS系列。滤波器使用的表贴电容为5%、C0G、0402型，以确保稳定性和精度。

关于该系统的完整文档，请参见CN-0227设计支持包(www.analog.com/CN0227-DesignSupport)。

常见变化

针对要求较窄带宽、较低功耗的应用，可以使用差分放大器ADL5561。ADL5561的带宽为2.9 GHz，功耗仅40 mA。如果要求更低的功耗和带宽，也可以使用ADA4950-1，其带宽为1 GHz，功耗仅10 mA。如需更高的带宽，可以使用6 GHz差分放大器ADL5565，它与上述器件引脚兼容。

电路评估与测试

本电路使用修改的AD9467-250EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9467-250EBZ板包括本笔记所述的评估电路，HSC-ADC-EVALCZ数据采集板与Visual Analog评估软件一起使用，此外还使用SPI控制软件器来适当控制ADC并采集数据。关于AD9467-250EBZ板的原理图、BOM和布局布线，请参阅用户指南UG-200。CN-0227设计支持包(www.analog.com/CN0227-DesignSupport)中的“readme.txt”文件说明了对标准AD9467-250EBZ板所做的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以执行本电路笔记所述的测试。

进一步阅读

CN-0227 Design Support Package: www.analog.com/CN0227-DesignSupport

UG-200: *Evaluating the AD9467 16-Bit, 200 MSPS/250 MSPS ADC*

Arrants, Alex, Brad Brannon and Rob Reeder, AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation*, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout, Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Quite Universal Circuit Simulator, http://qucs.sourceforge.net/

Nuhertz Technologies, Filter Free Filter Design Program: www.nuhertz.com/filter.

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, Electronic Design, July 2010.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, Electronic Design, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, Design News, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, Design News, February 2011

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, Design News, June 2011

数据手册和评估板

AD9467 Data Sheet

ADL5562 Data Sheet

Circuit Evaluation Board (AD9467-250EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

11/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10071sc-0-12/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0233。

连接/参考器件	
ADuM3471	集成变压器驱动器和PWM控制器的四通道隔离器
AD5422	16位电流源和电压输出DAC
ADR445	5.0 V精密基准电压源

16位工业、隔离电压电流输出的DAC，同时提供隔离的DC-DC电源

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

工业和仪器仪表系统，以及可编程逻辑控制器 (PLC) 和分布式控制系统 (DCS)，常常必须控制输出。控制方式有两种：电流控制（4 mA至20 mA）和电压控制（高达±10 V）。通常，此类设计还需要与本地系统控制器隔离，以防形成接地环路，同时确保不受外部事件影响。传统解决方案利用分立IC提供电源和数字隔离。当需要多通道隔离时，分立解决方案的成本和空间会变得非常不利。基于光隔离器的解决方案通常具有合理的输出调节，但需要额外的外部元件，因而会使电路板面积增大。电源模块常常体积庞大，而且输出调节可能不佳。图1所示电路基于ADuM347x系列隔离器（ADuM3470、ADuM3471、ADuM3472、ADuM3473、ADuM3474），集成了数字隔离、PWM控制的电源调节电路和相关的反馈隔离。使用外部变压器将功率传输到隔离栅的另一端。16位DAC AD5422提供电流和电压输出。

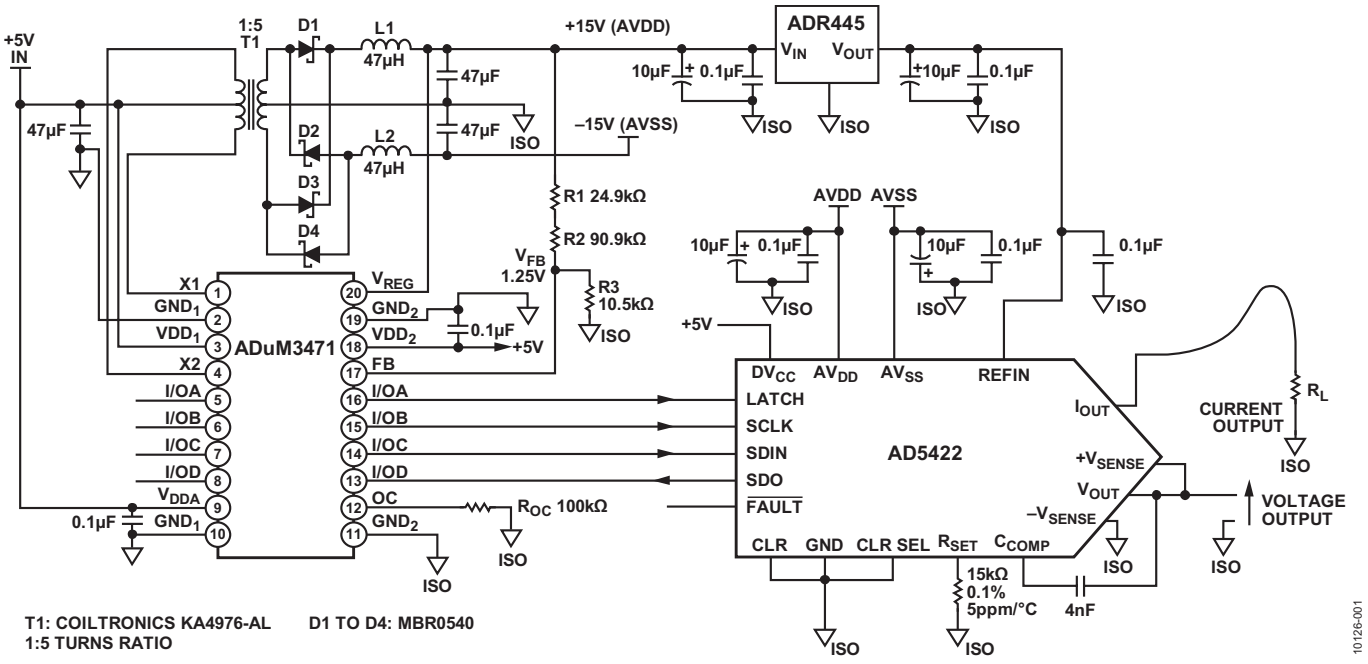


图1. 带隔离电源的16位隔离式电流和电压输出DAC

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

电路描述

AD5422是一款完全集成、完全可编程的16位电压和电流输出DAC，可编程范围如下：4 mA至20 mA、0 mA至20 mA、0 V至5 V、0 V至10 V、±5 V、±10 V。电压输出裕量典型值为1 V，电流输出需要大约2.5 V的裕量。这意味着，采用15 V电源时，20 mA电流输出可以驱动大约600 Ω的负载。

ADuM347x为四通道数字隔离器，集成PWM控制器和低阻抗变压器驱动器（X1和X2）。隔离式DC/DC转换器仅需要以下额外器件：变压器和简单的全波二极管整流器。采用5.0 V或3.3 V输入电源时，器件最多可提供2 W的调节隔离功率，这样就不需要单独的隔离式DC/DC转换器。

*i*Coupler芯片级变压器技术用于隔离逻辑信号；集成的变压器驱动器带隔离副边控制功能，可以提高隔离式DC/DC转换器的效率。内部振荡器频率可以在200 kHz至1 MHz范围内调整，由R_{OC}的值决定。当R_{OC} = 100 kΩ时，开关频率为500 kHz。

ADuM3471调节来自15 V正电源。调节反馈来自分压器网络(R1、R2、R3)。电阻根据以下要求选择：当输出电压为15 V时，反馈电压为1.25 V。反馈电压与ADuM3471内部反馈设定点电压1.25 V相比较。调节通过改变驱动外部变压器的PWM信号的占空比来实现。

负电源的调节不太严格，对于轻负载，负电源可以高达–23 V，这仍然在–26.3 V的最大工作电压以内。对于1 kΩ以上的标称负载，较大未调节负电源电压导致的额外功耗不是一个问题。在要求较高顺从电压或极低功耗的应用中，应当考虑其它电源设计。

该电路利用5 V、高精度、低漂移（B级最大值为3 ppm/°C）外部基准电压源ADR445进行测试。在工业温度范围内（–40°C至+85°C），该电路的总系统误差小于0.1%。

AD5422内部集成一个高精度基准电压源，其最大温漂为10 ppm/°C。若用该基准电压源代替外部基准电压源，则在整个工业温度范围内，只会产生0.065%的额外误差。

AD5422积分非线性 (INL) 在线性电源和隔离式DC/DC开关电源两种情况下进行测试，确保系统精度不会因为开关电源而有所损失。图2显示的是线性电源下的INL，图3显示的是开关电源下的INL。与线性电源相比，使用开关电源时性能没有明显损失。

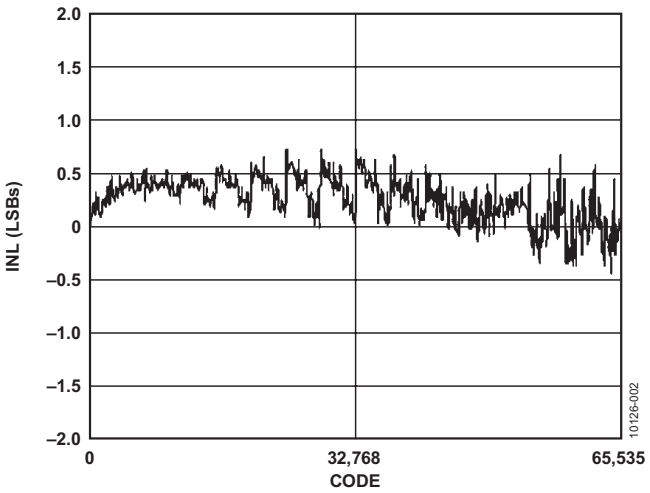


图2. ±10V输出范围时电路的实测INL：使用线性电源

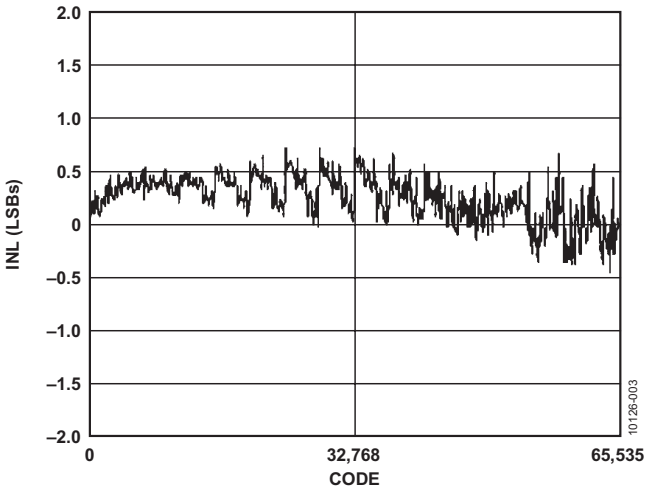


图3. ±10V输出范围时电路的实测INL：使用开关电源

此外还测试并比较了线性电源和开关电源两种情况下一定时间内的平均输出噪声，如图4所示。注意，一定时间内测得的输出噪声存在细微的偏差，此偏差可以归结于以下两个原因：线性负电源与未调节开关电源的差异引起的直流PSRR，以及基准电压在两次测量之间的时间中发生的漂移。

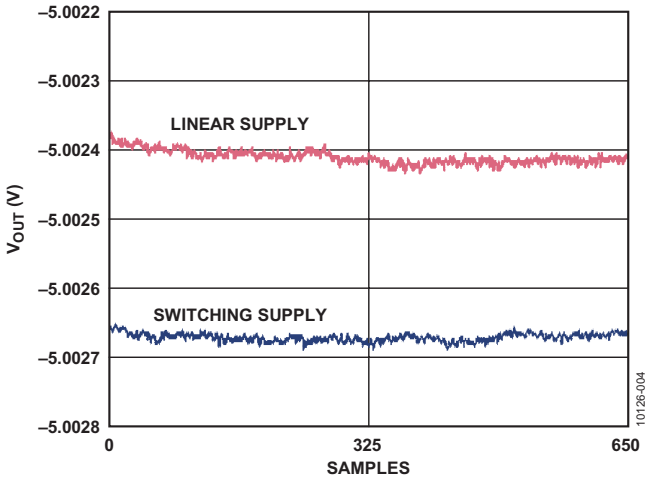


图4. 线性电源和开关电源的实测平均DAC输出噪声，DAC输出设置为–5 V，使用±10 V输出范围 (1 LSB = 0.0003 V)，650个采样

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。如果应用只需要4 mA至20 mA电流输出，则可以使用单电源方案。这种情况下，正AVCC电源可以高达26.4 V，因此输出顺从电压为26.4 V – 2.5 V = 23.9 V。输出电流为20 mA时，可以驱动高达1 kΩ的负载电阻。

如果应用不需要16位分辨率，可以使用12位产品AD5412。

ADuM347x（ADuM3470、ADuM3471、ADuM3472、ADuM3473、ADuM3474）隔离器提供四个独立的隔离通道，支持多种输入/输出通道配置。这些器件还提供1 Mbps（A级）或25 Mbps（C级）的最大数据速率。

电路评估与测试

此电路利用EVAL-AD5422EBZ电路板和EVAL-ADuM3471EBZ进行测试，二者的连接如图5所示。为确保充分测试隔离路径，控制器与AD5422之间的地、电源和数据走线被切断，信号通过ADuM3471评估板路由。

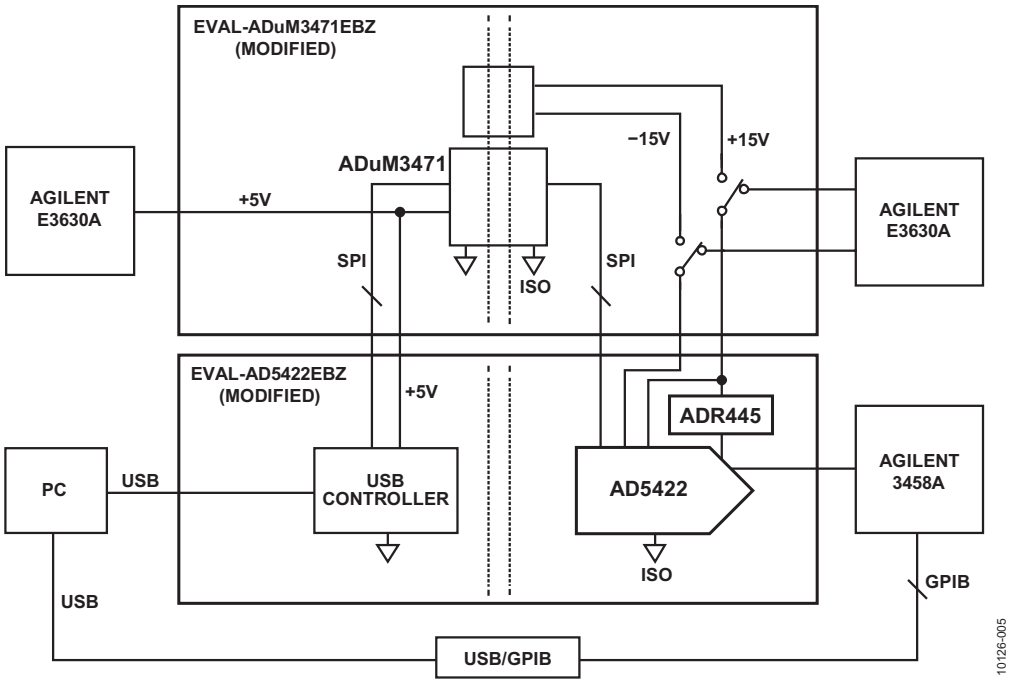


图5. 显示评估板连接的测试设置功能框图

用于收集测试数据的设备

- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows 7（32位）PC
- EVAL-AD5422EBZ（有改动）
- EVAL-ADuM3471EBZ（有改动）
- AD5422电路板的评估软件
- 电源：+5 V
- 电源：±15 V、Agilent E3630A或等同
- Agilent 3458A、8.5位数字万用表或同等设备
- National Instruments GPIB转USB-B接口和电缆

设置与测试

本电路通过连接ADuM3471评估板和AD5422评估板进行测试和验证，如图5所示。

变压器更换为1:5匝数比（Coilcraft KA4976-AL），从而将双电源设置为ADuM3471评估板上的正电源和负电源。其它变更包括将R24和R22的0 Ω电阻移动到R23和R21。R23（而不是R24）短路，使J6的+7.5 V/6 V引脚变为−15 V电源引脚。R21（而不是R22）短路，从而将变压器中心抽头连接到地层，而不是连接L3、C20和C27的节点。

UG-197的图16显示了对于双电源或正负电源配置，哪些电阻应当短路和开路。注意：有关这些硬件变更的详细信息，请参阅用户指南UG-197。

AD5422评估板经过修改，以便让数字控制信号通过ADuM3471评估板，从而充分测试AD5422的完整数据隔离路径。

INL和噪声数据通过如下方法获得：将DAC数据从PC输入AD5422评估板，利用GPIB/USB接口从3485A万用表读取结果。DAC的输入数据利用AD5422评估板软件产生。

进一步阅读

CN-0233 Design Support Package:
http://www.analog.com/CN0233-DesignSupport

CN-0065 Circuit Note, 16-Bit *Fully Isolated Output Module Using the AD5422 Single Chip Voltage and Current Output DAC and the ADuM1401 Digital Isolator*, Analog Devices.

Cantrell, Mark. AN-0971 Application Note, Recommendations for Control of Radiated Emissions with isoPower Devices. Analog Devices.

Chen, Baoxing. 2006. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*. Analog Devices.

MT-014 Tutorial, *Basic DAC Architectures I: String DACs and Thermometer (Fully Decoded) DACs*, Analog Devices.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*, Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*, Analog Devices.

Slattery, Colm, Derrick Hartmann, and Li Ke. "PLC Evaluation Board Simplifies Design of Industrial Process Control Systems." *Analog Dialogue* (April 2009).

Wayne, Scott. *i*Coupler® *Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications. Analog Dialogue* (October 2005).

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout, Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5422 Data Sheet

AD5422 Evaluation Board (EVAL-AD5422EBZ)

ADuM3471 Data Sheet

ADuM3471 Evaluation Board (EVAL-ADuM3471EBZ)

UG-197 User Guide for ADuM3471 Evaluation Board

ADR445 Data Sheet

修订历史

10/11—Rev. 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10126sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0235。

连接/参考器件	
AD7280A	锂离子电池监控系统
AD8280	锂离子电池安全监控器
ADuM5404	集成DC/DC转换器的四通道隔离器
ADuM1400	四通道数字隔离器

全隔离式锂离子电池监控和保护系统(CN0235)

评估和设计支持

电路评估板

CN-0235电路评估板(EVAL-CN0235-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

锂离子(Li-Ion)电池组包含大量的电池单元，必须正确监控才能提高电池效率，延长电池寿命并确保安全性。图1所示电路中的6通道AD7280A器件充当主监控器，向系统演示平台(SDP-B)评估板提供精确的电压测量数据，而6通道AD8280器件充当副监控器和保护系统。两个器件均采用8 V

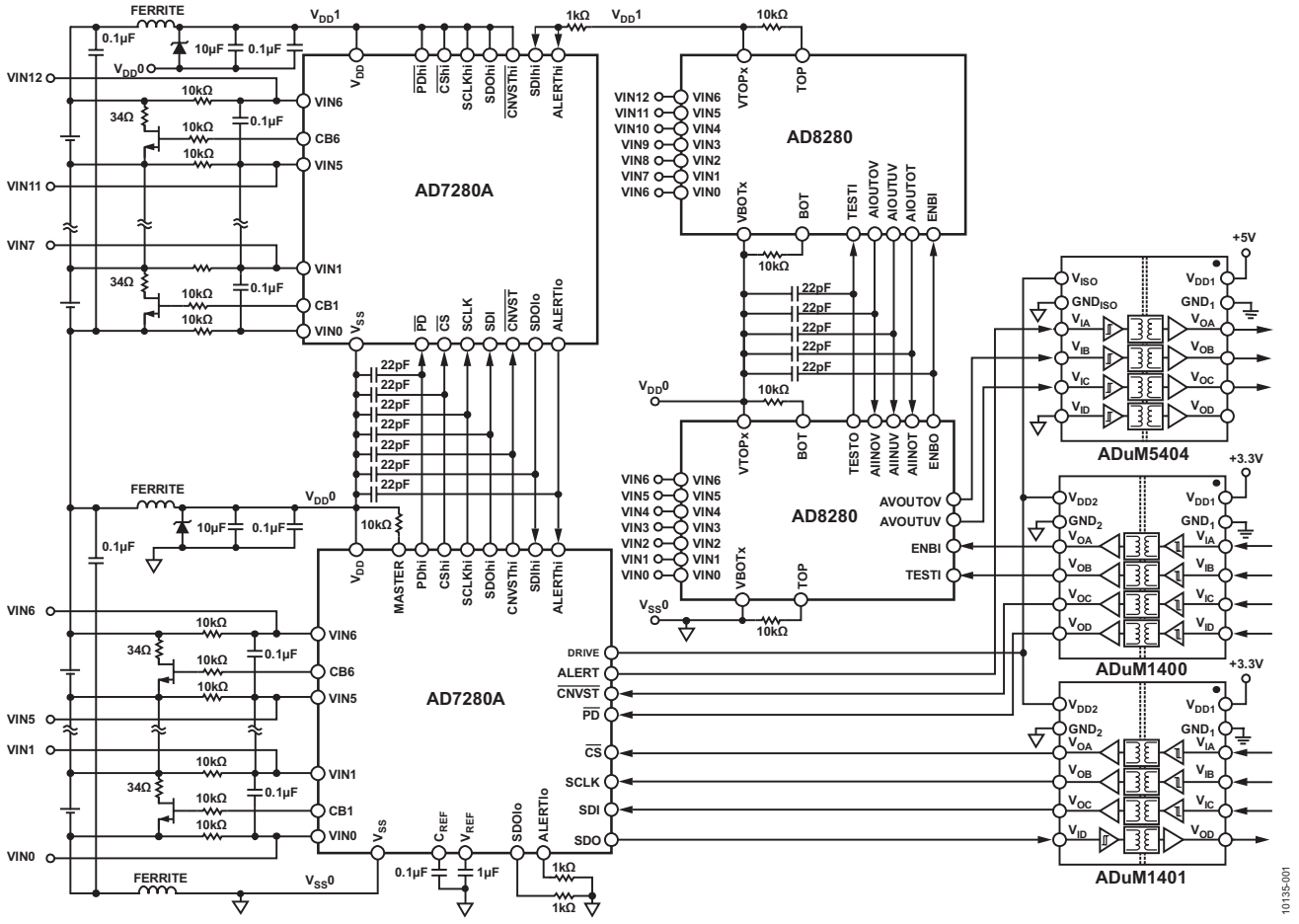


图1. 锂离子电池监控和保护系统原理示意图

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

至30 V的单电源宽工作电压范围，工作温度范围为–40°C至+105°C工业温度范围。

AD7280A内置一个±3 ppm基准电压源，提供±1.6 mV的电池电压测量精度。ADC分辨率为12位，转换48个单元只需7 µs时间。

AD7280A具有电池平衡接口输出，用来控制外部FET晶体管，允许各电池放电，并强行使堆叠中的所有电池单元具有相同电压。

AD8280独立于主监控器工作，并提供报警功能，可指示超容差条件。该器件内置自用基准电压源和LDO，二者均完全采用电池组供电。基准电压源与外部电阻分压器一起，用来设置过压/欠压的跳变点。每个电池通道都含有可编程去毛刺(D/G)电路，以免瞬时输入电平引发报警。

AD7280A和AD8280位于电池管理系统(BMS)的高压端，具有一个菊花链接口，最多能将8个AD7280A和8个AD8280堆叠在一起，以监控48个锂离子电池单元的电压。堆叠中的相邻AD7280A和AD8280可以直接通信，向上向下传递数据，而无需隔离。

堆叠底部的主器件使用SPI接口和GPIO与SDP-B评估板通信，只有在这个地方才需要高压电流隔离，以便保护SDP-B板的低压端。数字隔离器ADuM1400、ADuM1401和集成DC-DC转换器的隔离器ADuM5404共同提供所需的11通道隔离，构成一种紧凑、高性价比的解决方案。ADuM5404还可为较低AD7280A的VDRIVE输入提供5 V隔离输出，并为ADuM1400和ADuM1401隔离器提供VDD2电源电压。

电路描述

AD7280A是一款完整的数据采集系统，内置一个高压输入多路复用器、一个低压输入多路复用器、一个12位、1 µs SAR ADC和用于通道时序控制的片内寄存器。HV MUX用于测量串联锂离子电池单元，如图1所示。LV MUX提供单端ADC输入，可结合外部热敏电阻测量个别电池单元的温度；如果不需要温度测量，则可利用辅助ADC输入转换任何其它0 V至5 V输入信号。另外还提供2.5 V精密基准电压源和片内电压调节器。

AD8280是一款用于锂离子电池组的纯硬连线安全监控器，配合AD7280A使用时，可提供具有可调阈值检测和共用或单独报警输出的低成本、冗余、备用电池监控器。它具有自测功能，因此适合混合动力电动汽车等高可靠性应用或者不间断电源等高压工业应用。AD7280A和AD8280均从监控的电池单元获得电源。

ADuM5404集成一个DC-DC转换器，用于向ADuM1400和ADuM1401隔离器的高压端供电，以及向AD7280A SPI接口提供VDRIVE电源。这些4通道、磁性隔离电路是安全、可靠、易用的光耦合器替代解决方案。

为了优化菊花链在高噪声条件下的通信性能（例如遇到电池干扰时），菊花链信号被屏蔽在印刷电路板(PCB)的一个内层上，上下都由VSS电源层提供屏蔽，该电源层连接到菊花链中上一个器件的VSS引脚。图2所示为EVAL-CN0235-SDPZ PCB的顶层，包含AD7280A的上部屏蔽，图5所示为底层，包含AD8280的上部屏蔽。图3所示为内层（第2层），它包含屏蔽的菊花链信号，下方的屏蔽在图4所示的第3层上实现。每个菊花链连接上都配有22 pF电容，根据菊花链的数据流方向，这些电容端接于上一个器件的VSS引脚或下一个器件的VDD引脚。PD、CS、SCLK、SDI和CNVST菊花链连接沿菊花链向上传递数据，因此这些引脚上的22 pF电容端接于上一个器件的VSS引脚。

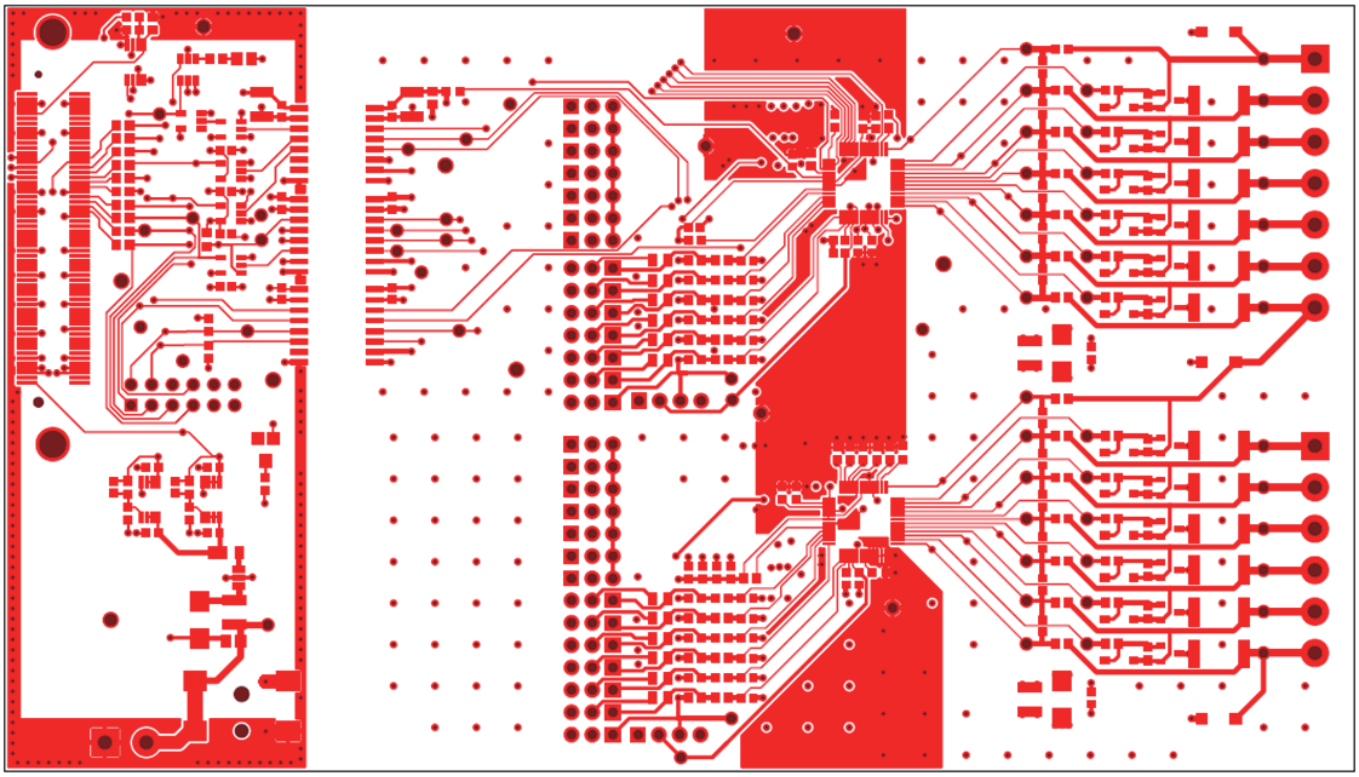


图2. EVAL-CN0235-SDPZ PCB的顶层包含AD7280A菊花链信号的上部屏蔽

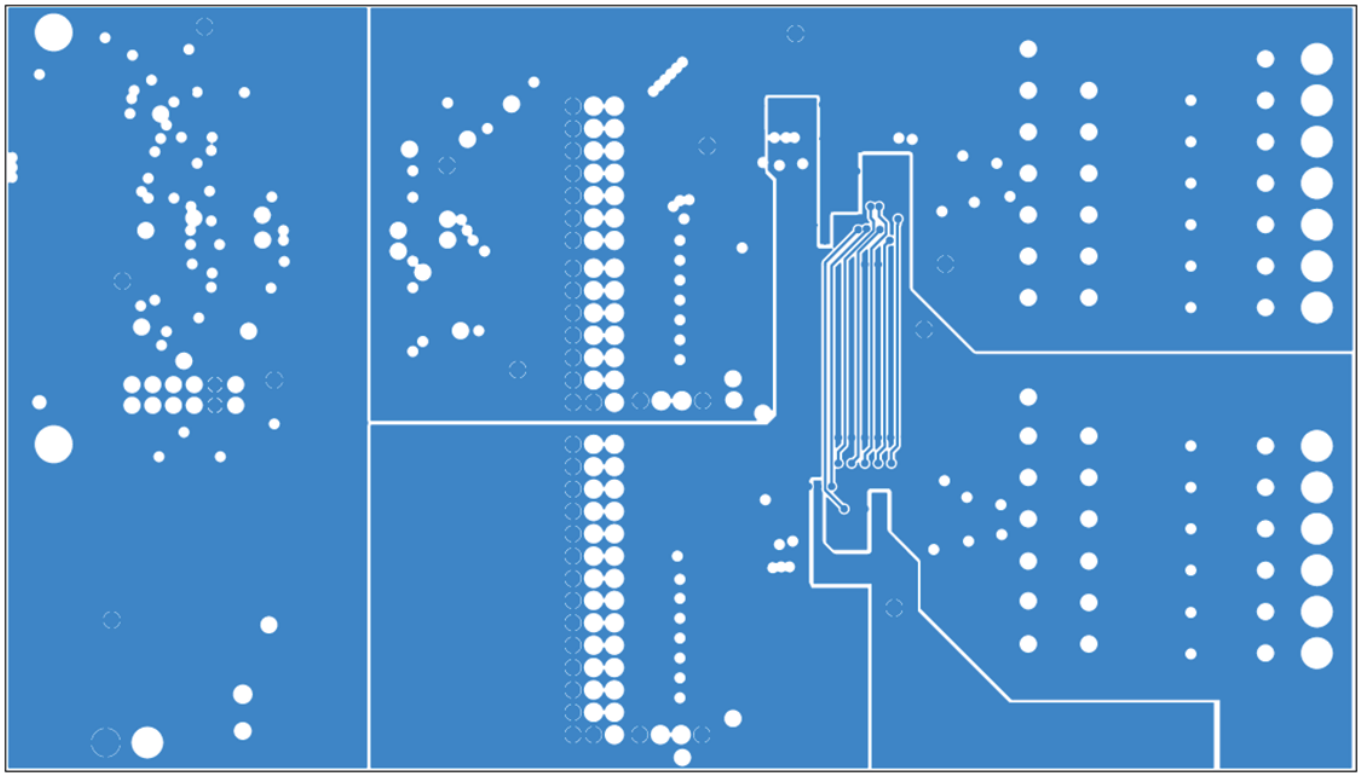


图3. EVAL-CN0235-SDPZ PCB的第2层包含屏蔽的AD7280A菊花链信号

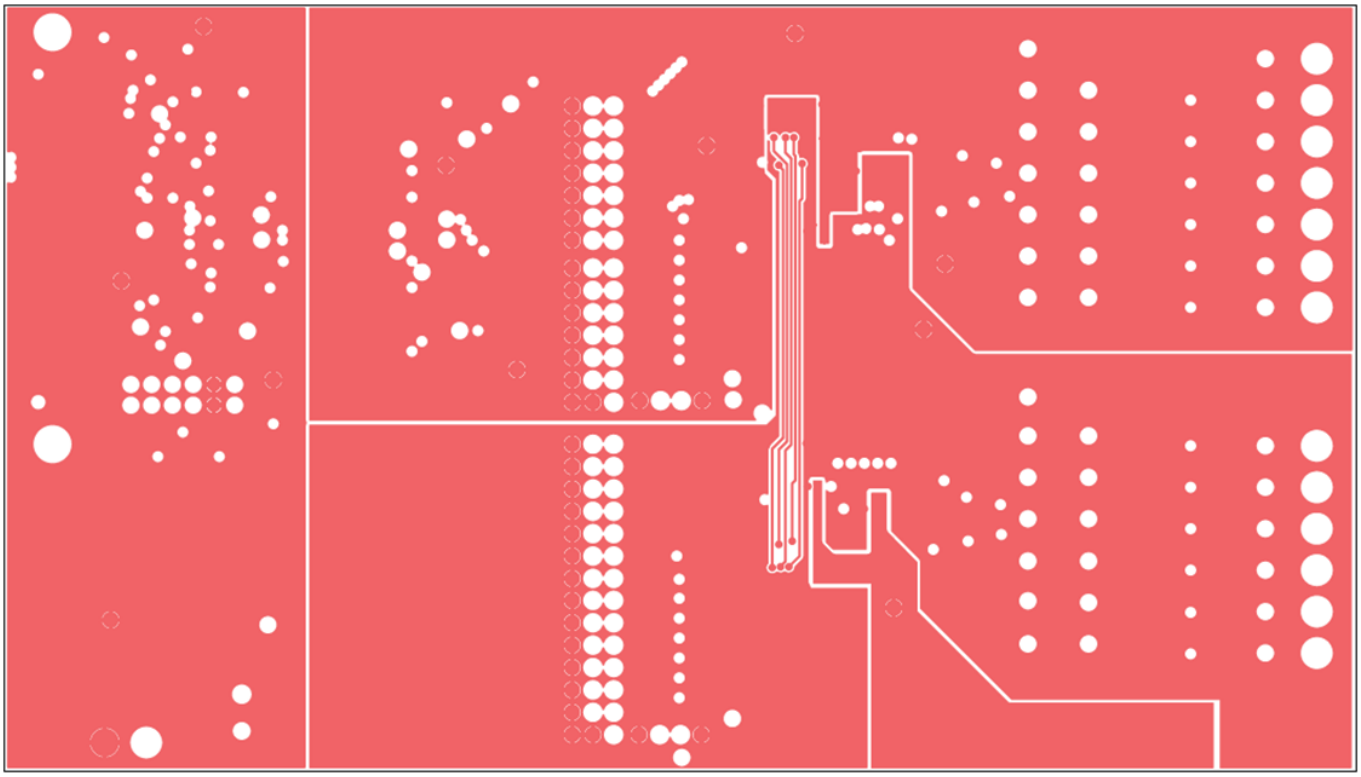


图4. EVAL-CN0235-SDPZ PCB的第3层包含屏蔽的AD8280菊花链信号

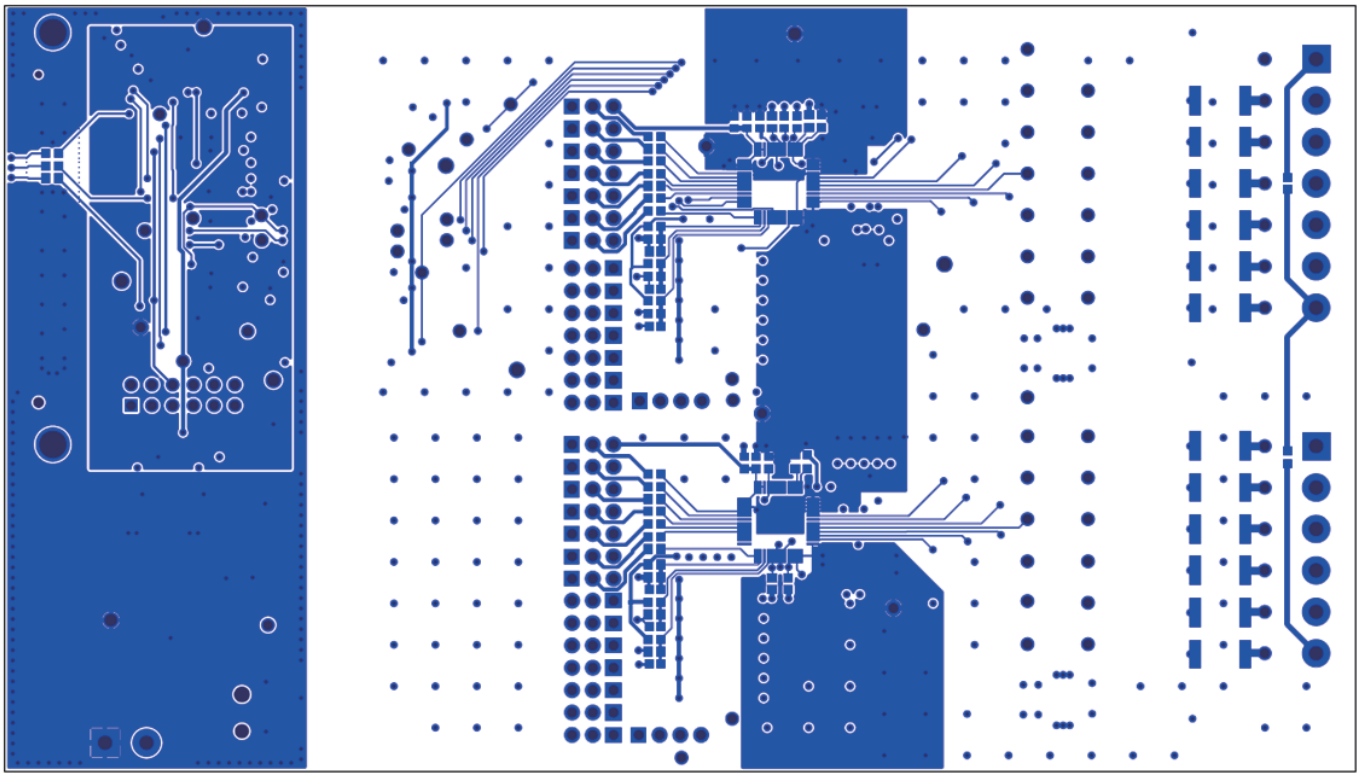


图5. EVAL-CN0235-SDPZ PCB的底层包含AD8280菊花链信号的上部屏蔽

SDOlo和ALERTlo菊花链连接沿菊花链向下传递数据，因此这些引脚上的22 pF电容端接于下一个器件的VDD引脚。使用一条低阻抗走线将下一个器件的VDD与上一个器件的VSS直接相连，使这两个电位在高噪声环境下尽可能接近。

隔离栅处的接地护栏用于围住PCB左侧构成的低压端。该护栏由通过过孔系在一起的保护环组成，连接到板上所有层的数字地。到达电路板边缘的电源层与接地层上的噪声可能会辐射，但采用这种屏蔽结构时，噪声会被反射回来。

当驱动电流源跨过接地层之间的间隙时，也可能产生输入至输出的偶极子辐射。为将这种效应降至最小，隔离间隙处使用一个连续的屏蔽体，从而将接地层扩展至PCB的所有层上，以利用屏蔽重叠部分构成跨隔离栅耦合。各层上的隔离间隙保持最小，测试板使用0.008英寸的间隙。有关isoPower®器件（如本电路所用的ADuM5404）辐射控制的更多建议，请参阅应用笔记AN-0971。

测试结果

衡量该电路性能的一个重要指标是最终输出电压测量结果中的噪声量。

图6所示为VIN3–VIN2通道的10,000个测量样本的直方图。该数据是利用连接到EVAL-SDP-CB1Z系统演示平台(SDP-B)评估板的CN0235评估板获得的。设置详情参见本电路笔记的“电路评估与测试”部分。

已将12个锂离子电池连接到输入螺纹接线端子。注意，只有一小部分码字受噪声影响而落在主仓之外。图6和图7所示为对应于大约0.5 LSB rms的3 LSB峰峰噪声。

有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0235-DesignSupport

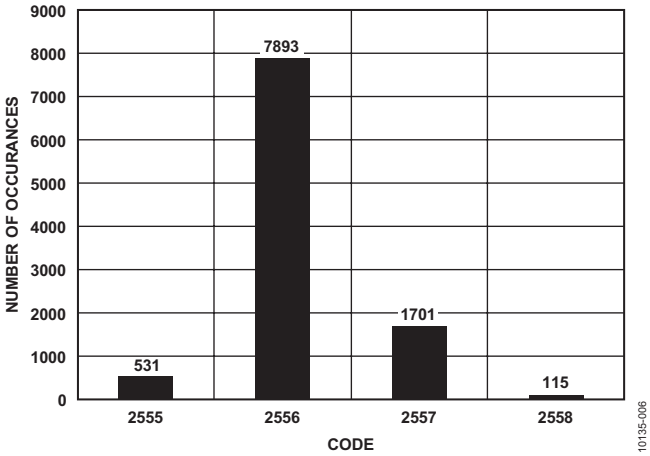


图6. 10,000样本的码字直方图（器件0的VIN4 – VIN3）

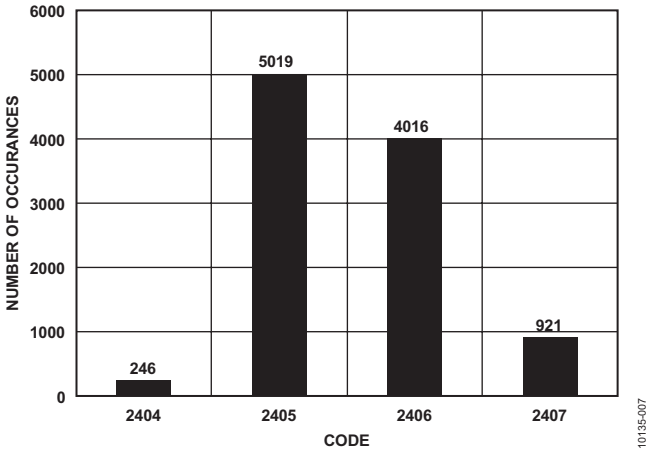


图7. 10,000样本的直方图（器件1的VIN4 - VIN3）

常见变化

经验证，该电路能够稳定地工作，并具有良好的精度。利用*i*Coupler隔离产品，可以实现其它的隔离通道组合。

电路评估与测试

本电路使用EVAL-CN0235-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP-B)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0235-SDPZ板包含要评估的电路，如本笔记所述。SDP-B评估板与CN0235评估软件一起使用，可从EVAL-CN0235-SDPZ电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows® 7（32位）PC
- EVAL-CN0235-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP-B评估板
- CN0235 SDP评估软件
- 电源：+6 V或+6 V“壁式电源适配器”
- 锂离子电池或精密直流电源

开始使用

将CN0235评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件的驱动器。

功能框图

电路功能框图参见本电路笔记的图1，电路原理图参见“EVAL-CN0235-SDPZ-SCH-RevA.pdf”文件。此文件位于CN0235设计支持包中。

设置

EVAL-CN0235-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP-B)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个+6 V电源连接到板上标有“+6 V”和“GND”的引脚。如果有+6 V“壁式电源适配器”，可以将它连接到板上的管式连接器，代替+6 V电源。此外只需连接锂离子电池组。电池组可以用一个由精密直流电源电压驱动的电阻分压器来模拟。SDP-B板附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。

测试

为连接到EVAL-CN0235-SDPZ电路板的+6 V电源（或“壁式电源适配器”）通电。启动评估软件，并通过USB电缆将PC连接到SDP-B板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0235-SDPZ板的串行数据。

有关SDP-B板的信息，请参阅SDP-B用户指南。

进一步阅读

CN0235 Design Support Package: www.analog.com/CN0235-DesignSupport

SDP-B User Guide: www.analog.com/SDP

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0235 Circuit Evaluation Board (EVAL-CN0235-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7280A Data Sheet and Evaluation Board

AD8280 Data Sheet and Evaluation Board

ADuM5404 Data Sheet

ADuM1400 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10135sc-0-03/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0237。

连接/参考器件	
ADA4940-1/ ADA4940-2	单/双通道超低功耗、低失真差分ADC驱动器
AD7982	18位、1 MSPS PulSAR ADC
ADR395	微功耗、低噪声、5 V精密带隙基准电压源

超低功耗、18位、差分PulSAR ADC驱动

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路使用超低功耗、18位1 MSPS ADC AD7982，由低功耗全差分放大器ADA4940-1来驱动。低噪声精密5.0V基准电压源ADR395用于提供该ADC所需的5V电源。图1所示的所有IC均采用3 mm × 3 mm LFCSP或3 mm × 5 mm MSOP小型封装，从而有助于降低电路板成本和空间。

电路中ADA4940-1的功耗不到9 mW。18位1 MSPS AD7982 ADC的功耗仅7 mW（1 MSPS时），远低于市面上的同类ADC。此功耗也随吞吐量而变化。ADR395功耗仅为0.7mW，使系统总功耗低于17 mW。

电路描述

诸如AD7982 18位1 MSPS PulSAR® ADC等现代高分辨率SAR ADC需要差分驱动器来实现最优性能。在这类应用场合，ADC驱动器接收差分或单端信号，并执行所需的电平转换以在适当的电平下驱动ADC输入端。

图1显示ADA4940-1差分放大器进行电平转换并驱动18位AD7982差分输入逐次逼近型PulSAR ADC。利用四个电阻，ADA4940-1既能以增益1来缓冲信号，也可放大信号获得更大动态范围。交流和直流性能兼容18位1 MSPS PulSAR® ADC AD7982和该系列的其它16及18位器件，采样率最高可达2 MSPS。该电路也可接受单端输入信号以产生相同的全差分输出信号。

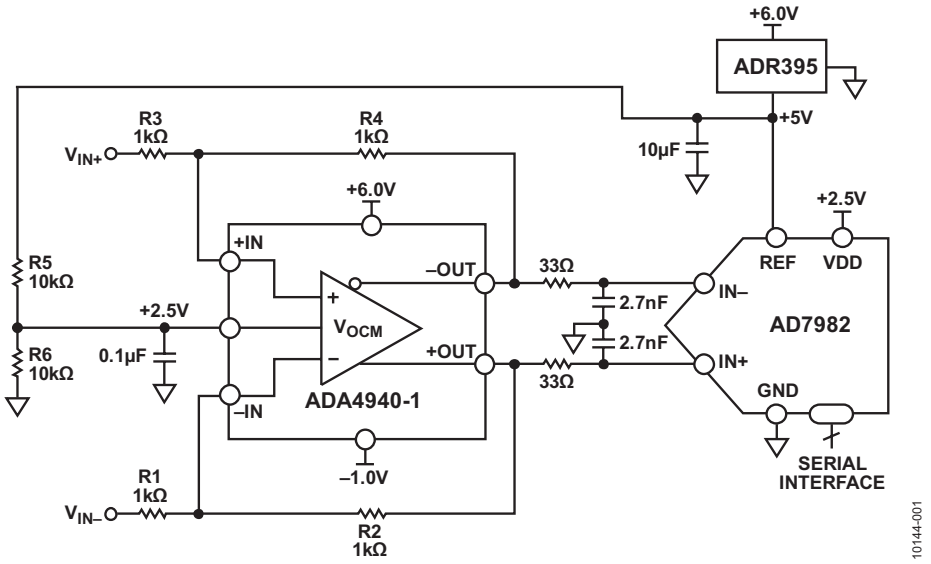


图1. 高性能18位差分ADC驱动器（简易原理图：未显示所有连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

AD7982采用2.5 V的VDD单电源供电。它内置一个低功耗、高速、18位采样ADC和一个多功能串行接口端口。基准电压 (REF) 从ADR395精密低压差 (0.3 V) 带隙基准源由外部获得，并可独立于电源电压来设定。ADA4940-1具有直流耦合输入和输出，并视需要执行一次差分或单端转差分转换。它还可以缓冲驱动信号。一个单极1.8 MHz R-C (33 Ω, 2.7 nF) 噪声滤波器放在运算放大器输出和ADC输入之间。该滤波器还可以将运算放大器输出与内部采样保持功能在ADC输入端所引起的切换突波隔离开来。

ADA4940-1由7 V电源（+6 V和−1 V）供电，这样对于ADC满量程输入必须在0V至5V之间摆动时，输出能够提供足够的裕量。

增益由反馈电阻 (R2 = R4) 和增益电阻 (R1 = R3) 比率来设定。此外，该电路可用于进行单端或差分输入转差分输出转换。需要时，可在输入端并联一个端接电阻。无论输入为单端还是差分输入，均可如MT-076教程和DiffAmpCalc™差分放大器计算器 (www.analog.com/zh/diffampcalc) 所示来计算放大器的输入阻抗。

如果R1 = R2 = R3 = R4 = 1 kΩ，单端输入阻抗约为1.33 kΩ。外部52.3 Ω端接电阻提供一个50 Ω源端接电阻。反相输入端的一个额外25.5 Ω（总共1025.5 Ω）可平衡驱动同相输入的50 Ω源端接电阻的并联阻抗 (52.3 Ω || 50 Ω = 25.5 Ω)。但是，如果使用差分源输入，则差分输入阻抗为2 kΩ。此时，视需要使用两个52.3 Ω端接电阻来端接每个输入。

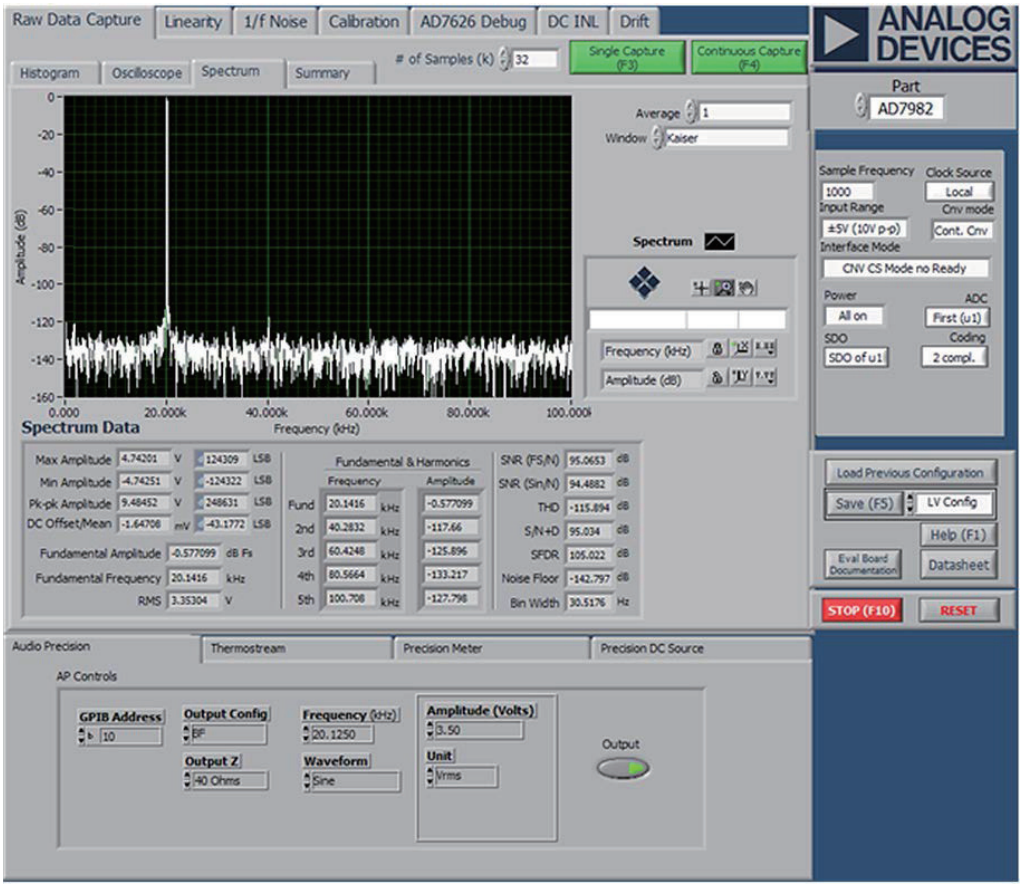


图2. 20 kHz信号、满量程以下0.5 dB、采样频率为1 MSPS的FFT曲线图（32,000点）

针对此电路上的测试，信号发生器产生一个10 V p-p差分输出。为了降低噪声，V_{OCM}输入被旁路，并通过外部1%电阻来设置，以便在5V基准电源下获得最宽的输出动态范围。输出共模电压为2.5 V时，ADA4940-1各输出的摆幅在0 V至5 V之间，相位相反，向ADC输入端提供增益为1、10 V p-p的差分信号。

FFT性能如图2所示，归纳如下：

- SNR = 95.06 dBFS（不含谐波）
- SINAD = 95.03 dBFS
- SFDR = 105.02 dBFS
- THD = –115.89 dBFS

INL和DNL性能如图3所示。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。其他模数转换器可以取代AD7982来实现所需的最高性能。ADA4940-1/ADA4940-2针对驱动16位和18位ADC而优化，性能下降少。采样速度更快的18位ADC包括AD7984 (1.33 MSPS) 和AD7986 (2 MSPS)。差分16位ADC包括AD7688 (500 kSPS) 和AD7693 (500 kSPS)。

ADA4940-1/ADA4940-2轨到轨输出可驱动至每个供电轨的±0.5 V范围内，而交流性能不会明显下降。诸如AD8137和ADA4941-1等其他差分ADC驱动器也可用来在重视速度、输入阻抗等因素的其他应用中取代ADA4940-1。

电路评估与测试

此电路将修改后的EVAL-AD7982SDZ PulSAR AD7982评估板连接到转换器评估和开发板 (EVAL-CED1Z) 进行测试。修改后的AD7982评估板可用于ADA4940-1差分ADC驱动器和ADR395基准电压源。

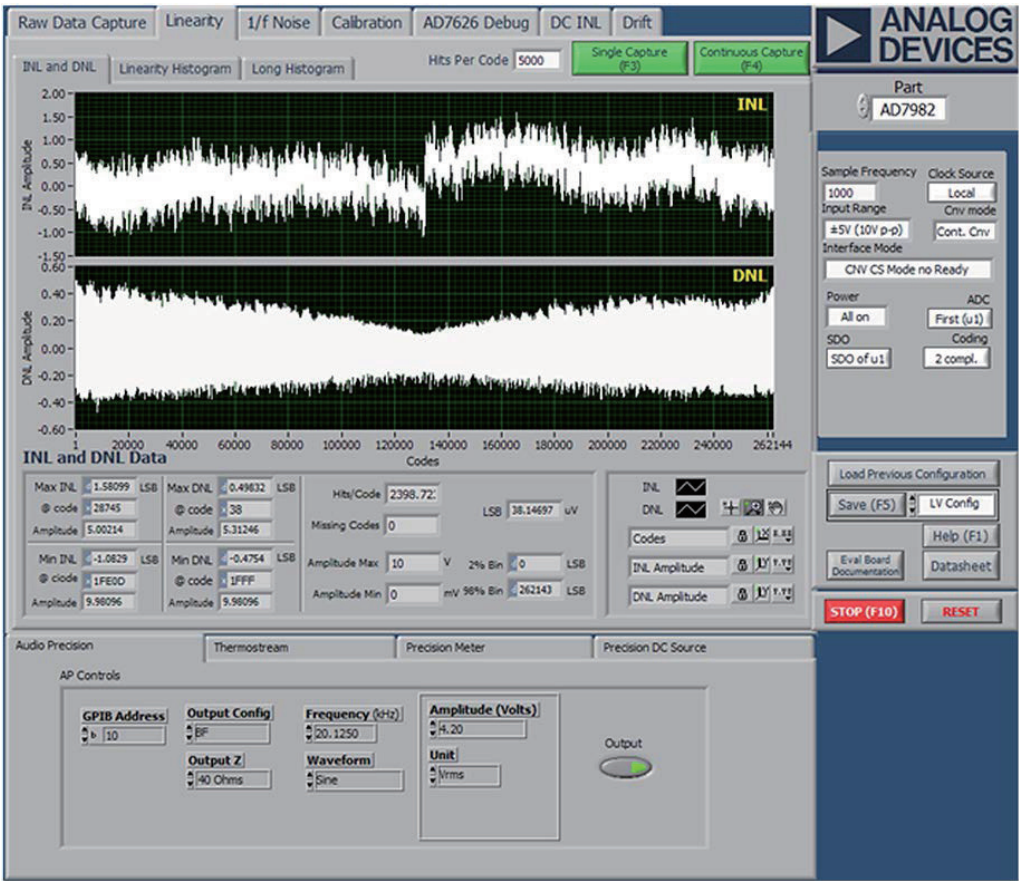


图3. 20 kHz信号、采样频率为1 MSPS的INL和DNL曲线图

EVAL-AD7982SDZ是一款用户评估板，用以简化18位AD7982 PulSAR ADC的独立性能和功能测试。

EVAL-CED1Z板是一种使用ADI精密转换器的系统评估、演示和开发平台。它提供转换器和PC之间所需的通信，编程或控制器件，通过USB线收发数据（如图4和图5所示）。

设备要求

除了上述两块评估板外，ADA4940-1还需要+6 V至−1 V的外部电源。EVAL-CED1Z采用壁式电源适配器提供+7.5 V直流电压。其他合适电压从EVAL-CED1Z供给AD7982评估板。

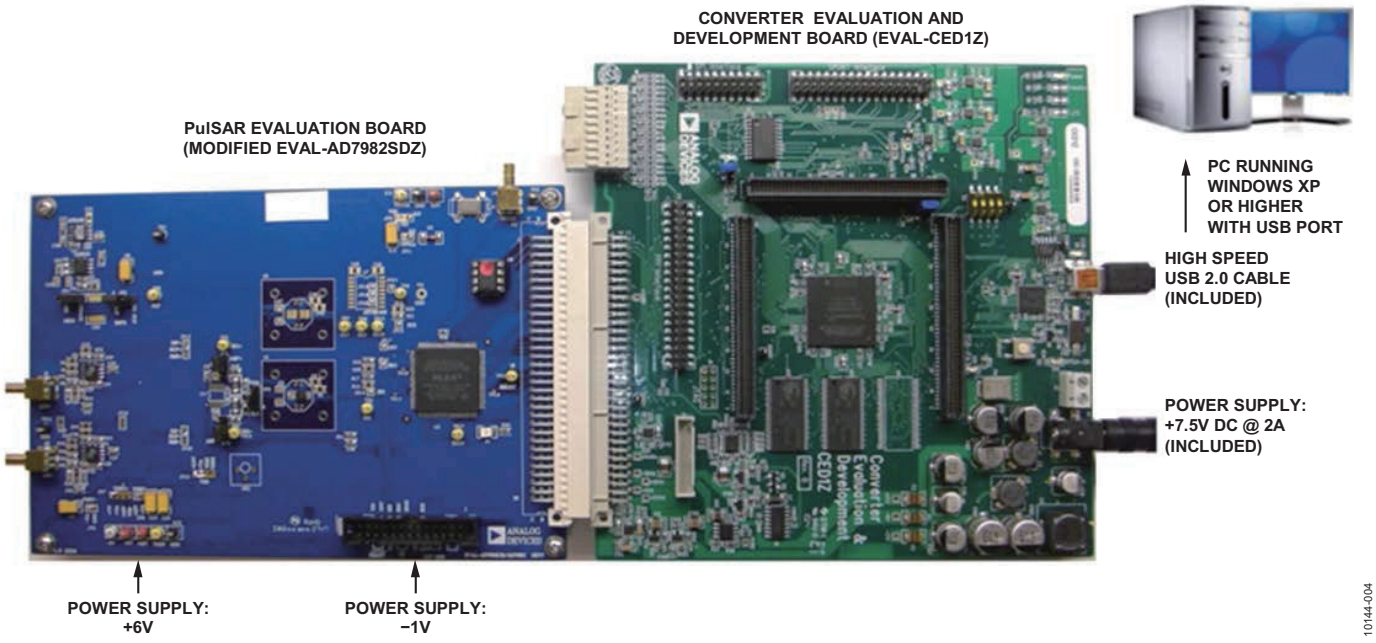


图4. PulSAR ADC评估平台

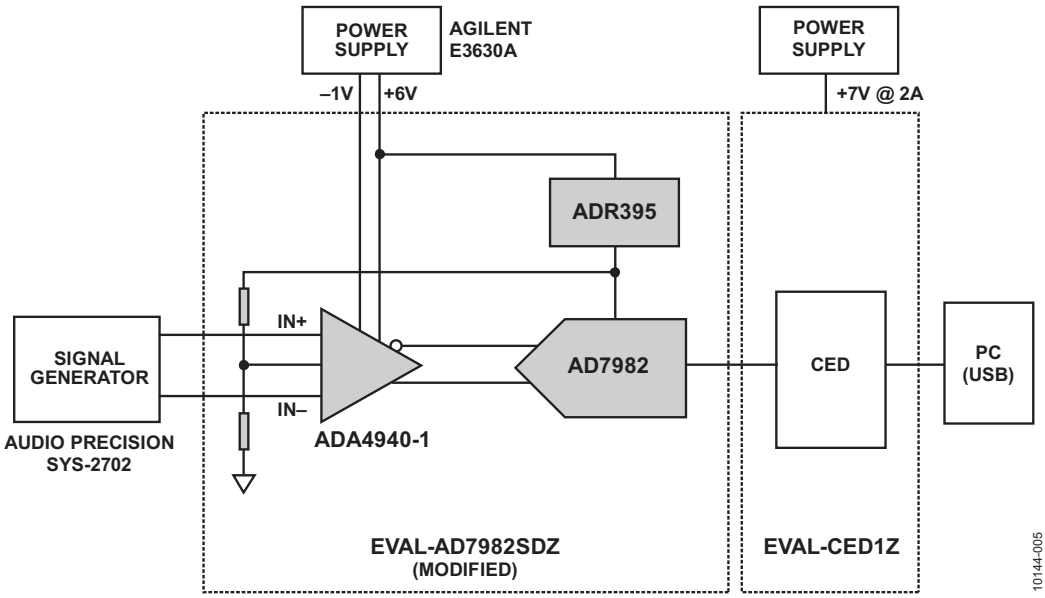


图5. 测试设置功能框图

低失真信号源Audio Precision® SYS-2702用来实现所需性能。运行PulSAR评估软件需采用配有Windows® XP或Windows 7系统及USB端口的PC。

开始使用

按www.analog.com/zh/EVAL-CED1Z和www.analog.com/zh/AD7982_adc_EVAL-CED1Z所述步骤安装软件。

将修改后的AD7982评估板接到EVAL-CED1Z。将+7.5 V壁式电源适配器接到EVAL-CED1Z。将+6 V至−1 V的外部电源接到AD7982评估板。

设置与测试

AD7982评估板使用Audio Precision SYS-2702信号源来提供输入信号。基于LabVIEW®的PulSAR评估软件用来控制Audio Precision输入信号，还能监控ADC输入和输出。

如图2、3和4所示，该软件可采集并处理INL、DNL和FFT数据。

进一步阅读

CN-0237 Design Support Package: www.analog.com/CN0237-DesignSupport

DiffAmpCalc: Differential Amplifier Calculator: www.analog.com/zh/diffampcalc

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, Differential Drivers for High Speed ADCs Overview, Analog Devices.

MT-076 Tutorial, Differential Driver Analysis, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADA4940-1 Data Sheet

ADA4940-2 Data Sheet

ADA4940 Evaluation Board

AD7982 Data Sheet

AD7982 Evaluation Board

ADR395 Data Sheet

修订历史

10/10—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10144sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0238。

连接/参考器件	
AD9434	12位、500 MSPS 1.8 V模数转换器
ADA4960-1	5 GHz超低失真射频/中频差分放大器

采用抗混叠滤波器的高性能、12位、500 MSPS宽带接收机(CN0238)

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是基于超低噪声差分放大器驱动器ADA4960-1和12位、500 MSPS模数转换器AD9434的宽带接收机前端。

三阶巴特沃兹抗混叠滤波器基于放大器和ADC的性能和接口要求而优化。由滤波器网络、变压器和其他阻性元件引起的总插入损耗仅为1.2 dB。

整体电路带宽为290 MHz，通带平坦度为1 dB。在140 MHz模拟输入下测得的SNR和SFDR分别为64.1 dBFS和70.4 dBc。

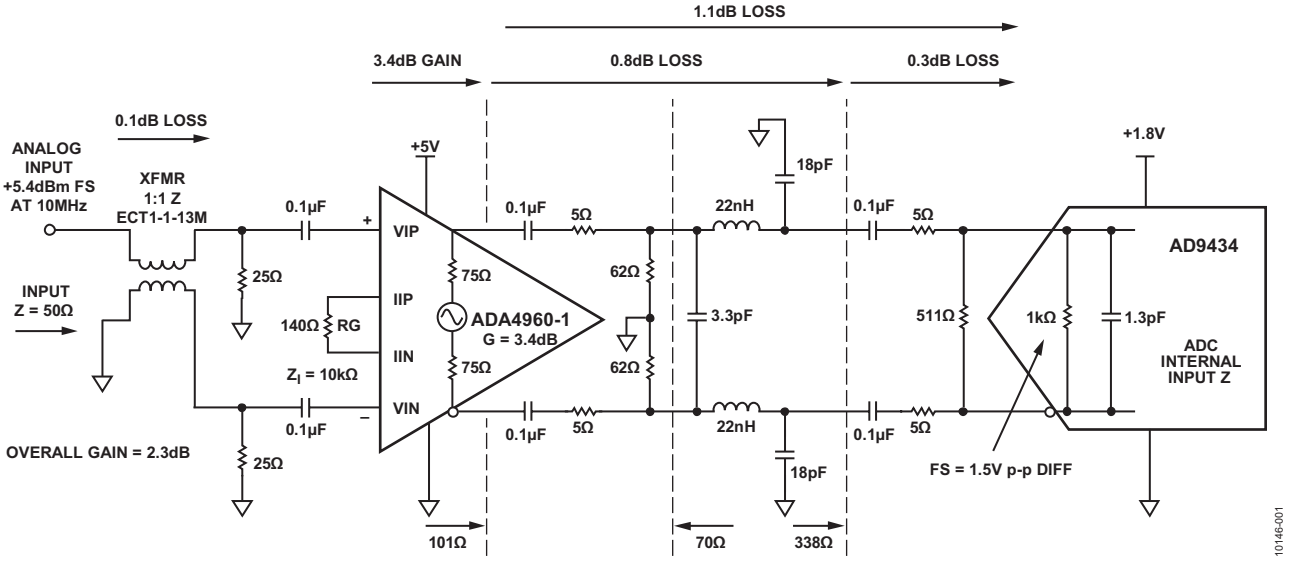


图1. 12位、500 MSPS宽带接收机前端（原理示意图：未显示所有连接和去耦）增益、损耗和信号电平10 MHz下测得值

Rev.A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011–2012 Analog Devices, Inc. All rights reserved.**

电路描述

该电路接受单端输入并使用宽带宽(3 GHz) M/A-COM ECT1- 1-13M 1:1变压器将其转换为差分信号。5 GHz ADA4960-1差分放大器的差分输入阻抗为10 kΩ。通过选择外部增益设置电阻RG，增益可在0 dB至18 dB范围内调整。差分输出阻抗为150 Ω。

ADA4960-1是AD9434的理想驱动器，通过低通滤波器可在ADC中实现全差分架构，提供良好的高频共模抑制，同时将二阶失真产物降至最低。ADA4960-1根据外部增益电阻提供0 dB至18 dB的增益。此电路中，使用3.4 dB增益补偿滤波器网络(1.1 dB)和变压器(0.1 dB)的插入损耗，从而提供2.3 dB的总信号增益。约5.4 dBm的输入信号在ADC输入端产生满量程1.5 V p-p差分信号。

抗混叠滤波器是采用标准滤波器设计程序设计出的三阶巴特沃兹滤波器。选择巴特沃兹滤波器是因为它在通带内具有平坦响应。三阶滤波器产生1.05的交流噪声带宽比，可借助多种免费滤波器程序进行设计，例如Nuhertz Technologies Filter Free (www.nuhertz/filter)或Quite Universal Circuit Simulator (Qucs) Free Simulation (www.qucs.sourceforge.net)

为了实现最佳性能，ADA4960-1应载入100 Ω的净差分负载。5 Ω串联电阻将滤波器电容与放大器输出隔离开，62 Ω电阻与下游阻抗并联，当加入10 Ω串联电阻时可产生101 Ω的净负载阻抗。

5 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器和放大器隔离开。511 Ω电阻与ADC并联，用于降低ADC的输入阻抗，使性能更具可预测性。

三阶巴特沃兹滤波器采用70 Ω的源阻抗、338 Ω的负载阻抗和360 MHz的3 dB带宽设计而成。程序计算出的值如图2所示。

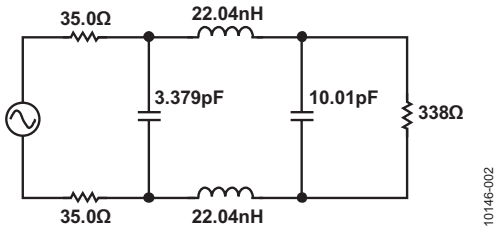


图2. 三阶差分巴特沃兹滤波器设计，
Z_S = 70 Ω，Z_L = 338 Ω，F_C = 360 MHz

为滤波器无源元件选择的值是最接近程序生成值的标准值。

将ADC的内部1.3 pF电容从第二分流电容值(10.01 pF)减去，获得值8.71 pF。本电路中，该电容使用两个18 pF接地电容来实现，如图1所示。这样既能提供相同的滤波效应，又能得到一定的交流共模抑制。

表1总结了系统的测量性能，其中3 dB带宽为290 MHz。网络的总插入损耗约为1.1 dB。图3所示为带宽响应；图4所示为SNR和SFDR性能。

表1. 电路的测定性能

性能规格(1.5 V p-p FS)	最终结果
截止频率(–3 dB)	290 MHz
通带平坦度（6 MHz至200 MHz）	1 dB
SNRFS (140 MHz)	64.1 dBFS
SFDR (140 MHz)	70.4 dBc
H2/H3 (140 MHz)	85.0 dBc/70.4 dBc
总增益(10 MHz)	2.3 dB
输入驱动(10 MHz)	5.4 dBm

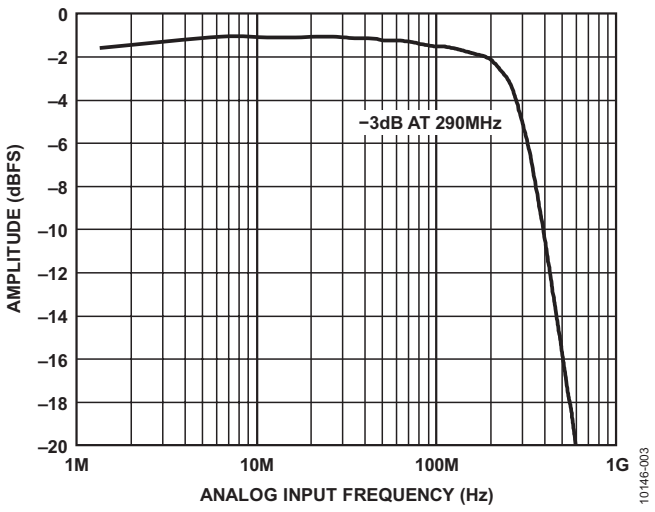


图3. 通带平坦度性能与频率的关系

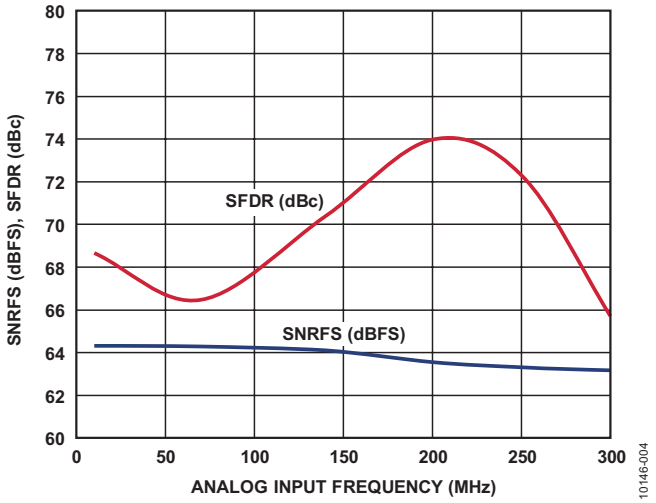


图4. SNR/SFDR性能与频率的关系

滤波器和接口设计程序

为实现最佳性能（带宽、SNR、SFDR等），放大器和ADC应对一般电路形成一定设计限制：

1. 放大器应参考数据手册推荐的正确直流负载，以获得最佳性能。
2. 放大器与滤波器的负载间必须使用正确数量的串联电阻。这是为了防止通带内的不需要的峰值。
3. ADC的输入应通过外部并联电阻降低，并使用正确串联电阻将ADC与滤波器隔离开。此串联电阻也会减少峰值。

图5所示的一般电路适用于大多数高速差分放大器/ADC接口，将作为本文的讨论基础。此设计方法倾向于利用大多数高速ADC的相对较高输入阻抗和驱动源（放大器）的相对较低阻抗，将滤波器的插入损耗降至最低。

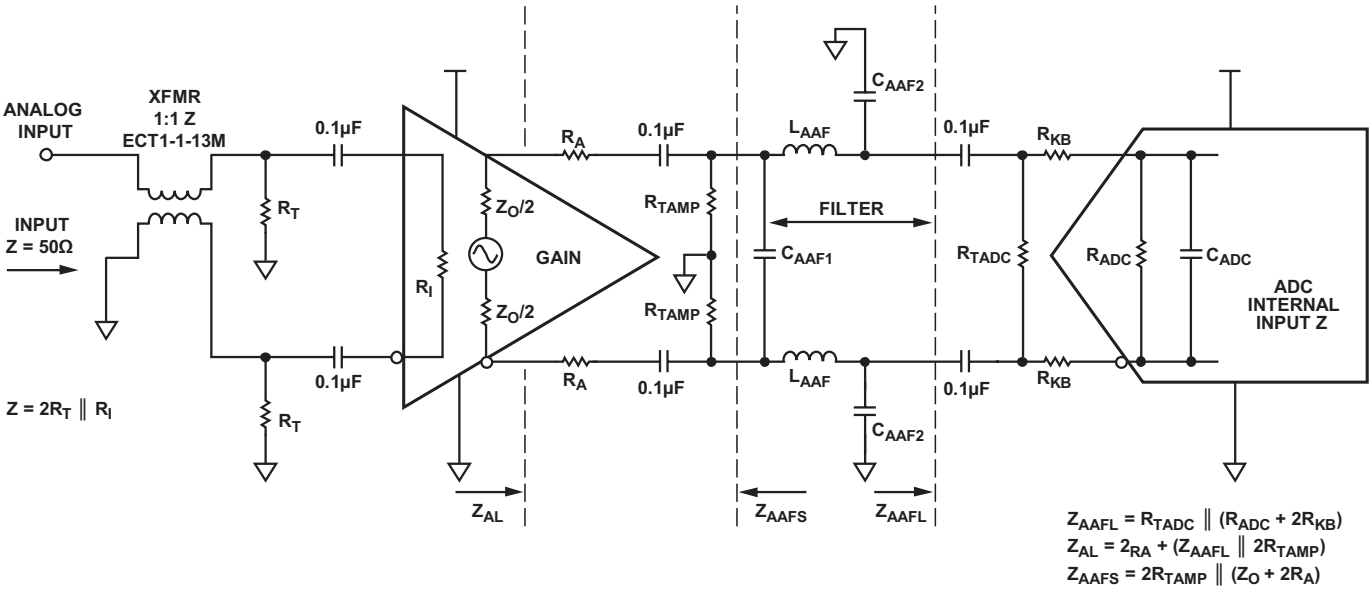


图5. 采用低通滤波器的一般差分放大器/ADC接口

基本设计流程如下：

1. 选择外部ADC端接电阻R_{TADC}，使得R_{TADC}与R_{ADC}的并联组合介于200 Ω和400 Ω之间。
2. 根据经验和/或ADC数据手册建议选择R_{KB}，通常介于5 Ω和36 Ω之间。
3. 使用下式计算滤波器负载阻抗：

   $$Z_{AAFL} = R_{TADC} \,||\, (R_{ADC} + 2R_{KB})$$

4. 选择放大器外部串联电阻R_A。如果放大器差分输出阻抗在100 Ω至200 Ω范围内，R_A应小于10 Ω。如果放大器输出阻抗为12 Ω或更低，R_A应介于5 Ω和36 Ω之间。
5. 选择R_{TAMP}，使放大器获得的总负载Z_{AL}最适合通过以下公式选择的特定差分放大器：

   $$Z_{AL} = 2R_A + (Z_{AAFL} \,||\, 2R_{TAMP})$$

6. 计算滤波器源阻抗：

   $$Z_{AAFS} = 2R_{TAMP} \,||\, (Z_O + 2R_A)$$

7. 使用滤波器设计程序或表，利用源阻抗、负载阻抗、Z_{AAFS}和Z_{AAFL}、滤波器类型、带宽、阶次等设计滤波器。带宽比采样速率的一半高出约40%，以确保直流至fs/2频率范围内的平坦度。
8. 内部ADC电容C_{ADC}应从程序生成的最终分流电容值减去。程序将给出差分分流电容值C_{SHUNT2}。最终共模分流电容为：

   $$C_{AAF2} = 2(C_{SHUNT2} - C_{ADC})$$

经过上述初步计算，应了解电路的下列项目。

1. C_{AAF2}值应至少为10 pF，比C_{ADC}大数倍。这样可将滤波器对C_{ADC}波动的敏感度降至最低。
2. Z_{AAFL}与Z_{AAFS}之比不应高于约7，使滤波器在大多数滤波器表和设计程序的限值内。
3. C_{AAF1}值应至少为5 pF，以尽可能降低对寄生电容和元件波动的敏感度。
4. 电感L_{AAF}应为合理值，至少为数nH。

在某些情况下，滤波器设计程序可提供一个以上独特解决方案，特别是对于更高阶滤波器。应始终选择采用最合理元件值组合的解决方案。另外应选择结束于分流电容的配置，以便分流电容与ADC输入电容组合。

电路优化技术和权衡

本接口电路内的参数具有高互动性；因此优化电路的所有关键规格（带宽、带宽平坦度、SNR、SFDR、增益等）几乎不可能。不过，通过变更R_A和R_{KB}，可以最大程度地减少通常发生于带宽响应内的尖峰。

通带内的尖峰随输出串联电阻R_A值增加而降低。然而，此电阻值增加时，信号衰减也会增加，放大器必须驱动更大信号才能填充ADC的满量程输入范围。

R_A值也会影响SNR性能。更大值在降低带宽峰化的同时倾向略微提高SNR，因为驱动ADC满量程需要更高信号电平。

ADC输入端的R_{KB}串联电阻应选择为尽量减少任何残余电荷注入（从ADC内部采样电容）造成的失真。增加此电阻也倾向减小带内尖峰。

不过，增加R_{KB}会增加信号衰减，因此放大器必须驱动更大信号才能填充ADC的输入范围。

优化通带平坦度的另一方法是略微变更滤波器分流电容C_{AAF2}。

ADC输入端接电阻R_{TADC}通常应选择为使净ADC输入阻抗介于200 Ω和400 Ω之间。降低该电阻可减少ADC输入电容的效应并稳定滤波器设计，但会增加电路的插入损耗。提高该值也会减小峰值。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，可根据系统要求选择不同值，以优化SFDR、SNR或输入驱动电平。

请注意，本设计中的信号与0.1 μF电容进行交流耦合，以阻挡放大器、其端接电阻和ADC输入之间的共模电压。共模电压的详情请参见AD9434数据手册。

无源元件和PCB寄生考虑因素

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。高速ADC和放大器PCB布局的详情请参见教程MT-031和教程MT-101。

低寄生表面贴装电容、电感和电阻应用于滤波器内的无源元件。所选电感来自Coilcraft 0603CS系列。滤波器所用表面贴装电容的稳定性和精度是5%、C0G、0402型。

系统的完整文档请参见CN-0238设计支持包(www.analog.com/ CN0238-DesignSupport)。

常见变化

对于需要更少带宽、更高杂散性能和更低功耗的应用，可使用ADA4927-1/ADA4927-2或ADA4938-1/ADA4938-2。ADA4927-1带宽为2.3 GHz，仅使用20 mA的电流，而ADA4938-1带宽为1.0 GHz，使用37 mA的电流。

对于需要更低分辨率的应用，8位、500 MSPS AD9484与AD9434引脚兼容。AD9484在250 MHz模拟输入频率下的SNR为47 dBFS。

对于需要更低采样速率的应用，12位、170 MSPS/210 MSPS/250 MSPS AD9230是与AD9434引脚兼容的ADC，且具有大致相同的动态性能。

对于需要数字预失真(DPD)观测的应用，也可考虑12位、500 MSPS AD6641。该产品具有片内16k × 12位FIFO。

电路评估与测试

此电路使用经过修改的AD9434-500EBZ电路板和HSC-ADC-EVALCZ FPGA数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。经过修改的AD9434-500EBZ板包含依照本笔记所述进行评估的电路，HSC-ADC-EVALCZ数据采集板配合Visual Analog评估软件和SPI控制器软件使用，以正确控制ADC并采集数据。AD9434-500EBZ板的原理图、BOM和布局请参见用户指南UG-290。CN-0238设计支持包中的**“readme.txt”**文件(www.analog.com/CN0238-DesignSupport)说明了对标准AD9434-500EBZ板做出的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

进一步阅读

CN-0238 Design Support Package: www.analog.com/CN0238-DesignSupport

UG-290, *Evaluating the AD9434 and AD9484 Analog-to-Digital Converters*. Analog Devices.

Arrants, Alex, Brad Brannon and Rob Reeder, AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation*. Analog Devices.

Ardizzoni, John. “A Practical Guide to High-Speed Printed-Circuit-Board Layout.” *Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Quite Universal Circuit Simulator

Nuhertz Technologies, Filter Free Filter Design Program

Reeder, Rob, Achieve CM Convergence between Amps and ADCs, Electronic Design, July 2010.

Reeder, Rob, Mine These High-Speed ADC Layout Nuggets For Design Gold, Electronic Design, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, February 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, June 2011.

数据手册和评估板

AD9434 Data Sheet

ADA4960-1 Data Sheet

Circuit Evaluation Board (AD9434-500EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

2/12—Rev. 0 to Rev. A

Changes to Figure 1.....1

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011–2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10146sc-0-03/12(A)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0240

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0240。

连接/参考器件	
AD629	高共模电压差动放大器
AD8622	精密、低噪声、CMOS、双通道轨到轨输出运算放大器
AD8475	精密、可选增益、全差分漏斗放大器
ADuM5402	集成DC/DC转换器的四通道隔离器
ADR435	5 V、低噪声、高精度XFET基准电压源
AD7170	12位低功耗Σ-Δ型ADC

具有270 V共模抑制性能的双向隔离式高端电流检测模块

评估和设计支持

电路评估板

CN-0240电路评估板(EVAL-CN0240-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路能够在直流电压高达±270 V的来源上监控双向电流，且线性误差小于1%。负载电流通过一个电路外部的分流电阻。分流电阻值应适当选择，使得在最大负载电流时分流电压约为100 mV。

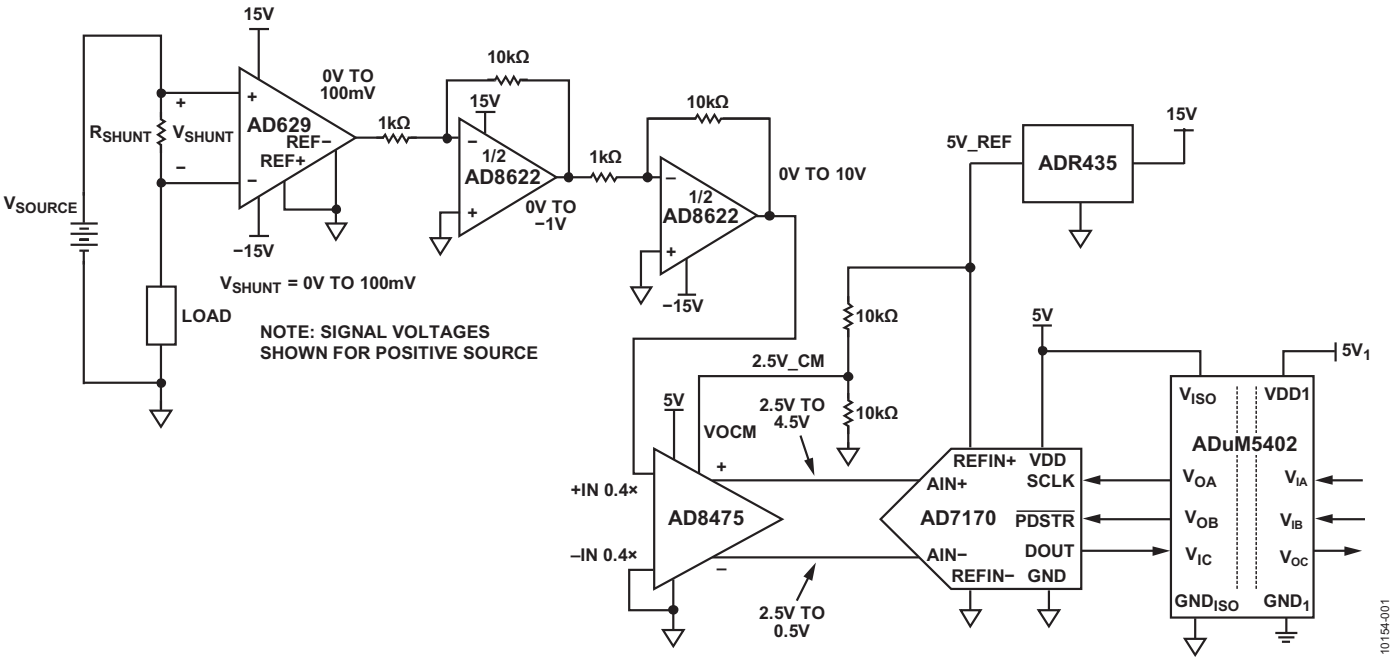


图1. 高共模电压双向隔离式电流监控器（未显示所有连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

AD629放大器精确测量和缓冲(G = 1)小差分输入电压，并抑制最高270 V的高共模电压。

双通道AD8622用于将AD629的输出放大100倍。AD8475漏斗放大器则对信号进行衰减(G = 0.4)，将其从单端转换成差分形式并进行电平转换，使其满足AD7170 Σ-Δ型ADC的模拟输入电压范围要求。

电隔离由四通道隔离器ADuM5402提供。这不仅是为了提供保护，而且还可将下游电路与高共模电压隔离开来。除了隔离输出数据以外，数字隔离器ADuM5402还为电路提供+5.0 V隔离电源。

AD7170的测量结果利用一个简单的双线SPI兼容串行接口，以数字代码形式提供。

这一器件组合实现了一款精确的高压正负供电轨电流检测解决方案，具有器件数量少、低成本、低功耗的特点。

电路描述

该电路针对最大负载电流I_{MAX}下100 mV的满量程分流电压而设计。因此，分流电阻值为$R_{SHUNT} = (500\ mV)/(I_{MAX})$。

图2所示的AD629是一款内置薄膜电阻的差动放大器，支持最高±270 V的连续共模信号，并可提供高达±500 V的瞬变保护。当REF(+)和REF(–)接地时，该器件会将+IN引脚的信号衰减20倍，然后以20倍噪声增益放大信号，从而在输出端恢复原始幅度。

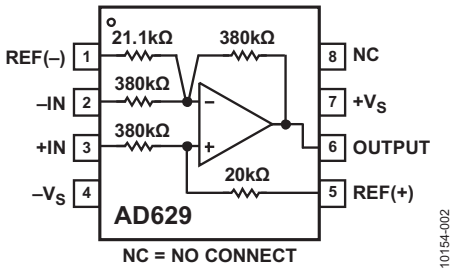


图2. AD629高共模电压差动放大器

在500 Hz时，AD629A的最小共模抑制比(CMRR)为77 dB，AD629B则为86 dB。

为了维持理想的共模抑制性能，需要满足几项重要条件。首先，器件抑制这些共模信号的能力由电源电压决定，如图3所示。如果无法实现足够电压的双电源，则共模抑制性能会下降。

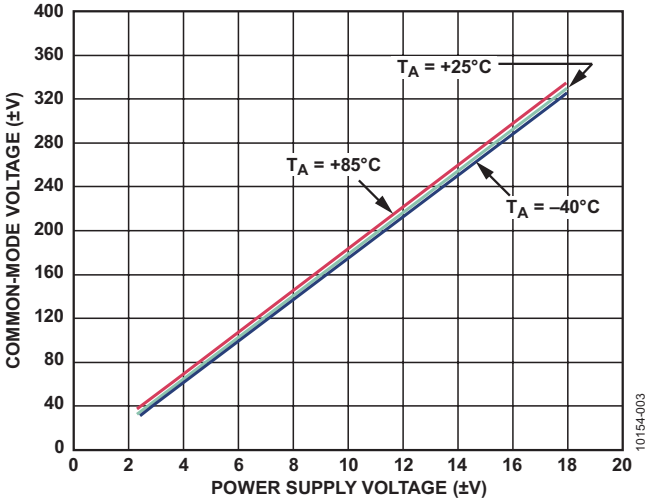


图3. AD629共模电压范围与电源电压的关系

其次，AD629应仅采用内部匹配薄膜电阻在单位增益模式下工作。若使用外部电阻来更改增益，则会因失配误差而导致共模抑制性能下降。

AD8622是一款CMOS低功耗、精密、双通道、轨到轨输出运算放大器，主要用于放大目标信号。

通过级联两个增益为–10的反相增益级，AD629的100 mV满量程输出会放大100倍，从而获得10 V满量程信号。这些值可以是正值，也可以是负值，具体取决于电流方向。

AD8622的双电源允许输入和输出信号在高于地和低于地之间摆动，以便测量双向输入电流。

在转换成数字字之前的信号链最后一级上，AD8622输出电压接受调理，以适合ADC的模拟输入电压范围。

图4所示的“漏斗放大器”AD8475提供两个可选衰减系数（0.4和0.8）。此外，信号会转换成差分形式，输出端的共模电压则由VOCM引脚上的电压决定。采用5 V单电源供电时，模拟输入电压范围为±12.5 V（对于单端输入）。

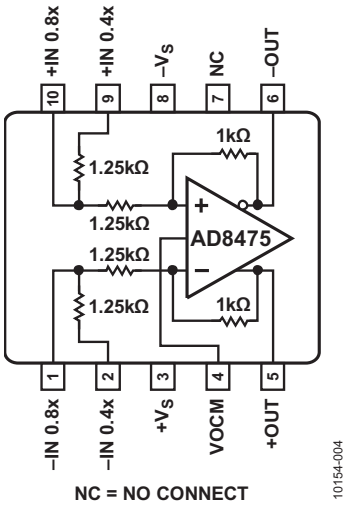


图4. AD8475漏斗放大器

如图1所示，输出共模电压由电阻分压器设置为2.5 V，而电阻分压器则由ADR435的5 V基准输出驱动。

该系统的主要噪声源是AD629在0.1 Hz至10 Hz带宽范围内的15 μV p-p输出噪声。对于100 mV满量程信号，无噪声代码分辨率为：

$$\text{Noise Free Code Resolution} = \log_2\left(\frac{100\text{mV}}{15\mu\text{V}}\right) = \log_2(6666) = 12.7\text{ bits}$$

AD8622的输出噪声仅为0.2 μV p-p，与AD629相比可忽略不计。AD8475的输出噪声为2.5 μV p-p，当满量程信号电平为4 V p-p时同样可忽略不计。

注意，AD7170的电源电压由四通道隔离器ADuM5402的隔离电源输出(+5.0 V_{ISO})提供。

AD7170的基准电压由ADR435精密XFET®基准电压源提供。ADR435的初始精度为±0.12%（A级），典型温度系数为2 ppm/°C。ADR435具有7.0 V至18.0 V的宽工作范围，采用+15.0 V供电轨作为电源。

虽然AD7170 VDD和REFIN(+)都可以采用5.0 V电源，但使用独立的基准电压源可提供更高的精度。

AD7170 ADC的输入电压在ADC的输出端转换为偏移二进制码。ADuM5402为DOUT数据输出、SCLK输入和$\overline{\text{PDRST}}$输入提供隔离。虽然隔离器是可选器件，但建议使用该器件来保护下游数字电路，使其不受高共模电压影响，以免发生故障。

代码在PC中利用SDP硬件板和LabVIEW软件进行处理。

图5比较了LabVIEW记录的ADC输出端代码与基于理想系统而计算的理想代码。图中显示该电路如何在整个输入电压范围内（–100 mV至+100 mV）实现不足0.5%的端点线性误差。如果需要，可以使用软件校准消除失调误差和增益误差。

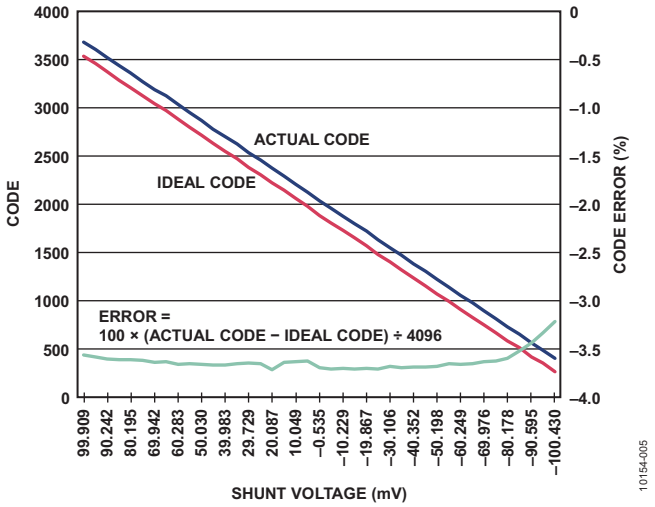


图5. 实际代码、理想代码、误差百分比与分流电压的关系图

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局布线和接地的详细论述，请参考教程MT-031；有关去耦技术的信息，请参考教程MT-101。

AD7170和ADuM5402的电源应当用10 μF和0.1 μF电容去耦，以适当地抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 μF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。

应仔细考虑ADuM5402原边和副边之间的隔离间隙。EVAL-CN0240-SDPZ电路板通过拉回顶层上的多边形或器件，并将其与ADuM5402上的引脚对齐来使该距离最大。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

有关本电路笔记的完整设计支持包，包括完整原理图和电路板布局布线，请参阅www.analog.com/CN0240-DesignSupport

常见变化

关于正负电源的高端检测，目前有多种解决方案可用，包括使用电流检测放大器、差动放大器或二者组合的IC解决方案。请参考下列电路笔记中介绍的电路：CN0100、CN0188、CN0218

“高端电流检测：差动放大器与电流检测放大器”一文（*《模拟对话》*，2008年1月）介绍了电流检测放大器和差动放大器的使用，阅读请访问：www.analog.com/HighSide_CurrentSensing

下列ADI公司产品的URL链接有助于解决电流检测问题：

电流检测放大器：www.analog.com/zh/CurrentSenseAmps

差动放大器：www.analog.com/zh/DifferenceAmps

仪表放大器：www.analog.com/zh/InstrumentationAmps

电路评估与测试

警告！高电压。此电路可能包含致命电压。除非是接受过相关培训、懂得高压电路操作的专业人员，否则请勿操作、评估或测试此电路，或者进行电路板装配。加电之前，必须先熟悉该电路以及高压电路操作的所有必要注意事项。

本电路使用EVAL-CN0240-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0240-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN0240评估软件一起使用，可从EVAL-CN0240-SDPZ电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows® 7（32位）PC
- EVAL-CN0240-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- CN0240评估软件
- 电源：+6 V (1 A)或+6 V壁式电源适配器
- 双电源：±15 V (10 mA)
- 最大负载电流下最大电压为100 mV的分流电阻
- 电源电压和电子负载

开始使用

将CN0218评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

电路的功能框图参见本电路笔记的图1，电路原理图参见EVAL-CN0240-SDPZ-SCH.pdf文件。此文件位于CN0240设计支持包中：

设置

EVAL-CN0240-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

将一个分流电阻(R_{SHUNT})跨接在J4输入引脚上，一个负载接地，如图1所示。在断电情况下，将一个+6 V电源连接到板上标有“+6 V”和“GND”的引脚。如果有+6 V“壁式电源适配器”，可以将它连接到板上的管式连接器，代替+6 V电源。SDP板附带的USB电缆连接到PC上的USB端口。注：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

必须连接系统地和PCB隔离地，以保证正确电平和正常工作。通过测试点31和测试点32可以访问正确形成此连接所需的GND_ISO。

最后，向连接器J4施加任何高电压之前，必须确保已正确连接并打开±15 V电源(J5)。如果此电源未打开，高电压可能会损坏U2、AD629以及PCB上的数个其它元件。

测试

为连接到EVAL-CN0240-SDPZ电路板的+6 V电源（或“壁式电源适配器”）通电。将±15 V电源连接到EVAL-CN0240-SDPZ板的U12三引脚螺纹连接器。启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0240-SDPZ板的串行数据。随着电子负载的逐级调整，可以记录不同负载电流值下的数据。

有关如何使用评估软件来捕捉数据的详细信息，请参阅CN0240评估软件Readme文件。

有关SDP板的信息，请参阅SDP用户指南。

进一步阅读

CN0240 Design Support Package: www.analog.com/CN0240-DesignSupport

Sino, Henri. "High-Side Current Sensing: Difference Amplifier vs.Current-Sense Amplifier," *Analog Dialogue* 42-01, January (2008).

Cantrell, Mark. Application Note AN-0971, *Recommendations for Control of Radiated Emissions with isoPower Devices*. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003.

Chen, Baoxing. iCoupler® *Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." *Power Electronics Technology*. October 2008.

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products*, Analog Devices.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." *Analog Dialogue*. Volume 40, December 2006.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Wayne, Scott. "iCoupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*. Volume 39, October 2005.

数据手册和评估板

CN-0240 Circuit Evaluation Board (EVAL-CN0240-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD629 Data Sheet

AD8622 Data Sheet

AD8475 Data Sheet

AD7170 Data Sheet

AD7170 Evaluation Board

ADR435Data Sheet

ADuM5402 Data Sheet

ADuM5402 Evaluation Board

修订历史

2/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10154sc-0-04/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0241。

连接/参考器件	
ADA4096-2	30 V、微功耗、过压保护、轨到轨输入/输出放大器
AD7920	12位、250 kSPS ADC，采用6引脚SC70封装
ADP3336	高精度、超低I_Q、500 mA anyCAP®可调低压差线性调节器

具有输入过压保护的高端电流检测(CN0241)

评估和设计支持

电路评估板

CN-0241电路评估板(EVAL-CN0241-SDPZ)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

发生瞬变后，或者连接、断开或关断监控电路时，高端电流监控器可能遇到过压情况。图1所示电路使用具有过压保护功能、作为差动放大器连接的ADA4096-2运算放大器来监控高端电流。ADA4096-2具有输入过压保护功能，对于高于32 V及低于供电轨的电压，不会发生反相或闩锁。

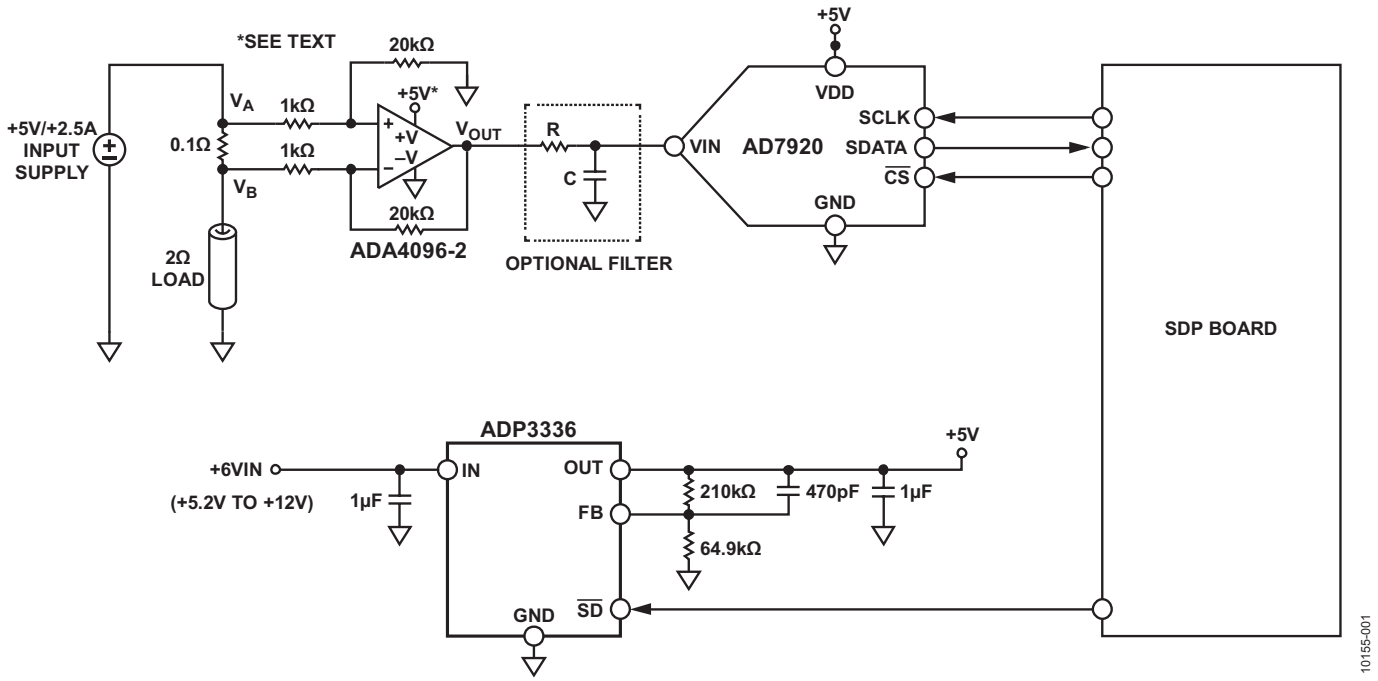


图1. 具有输入过压保护的高端电流检测（原理示意图：未显示所有连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

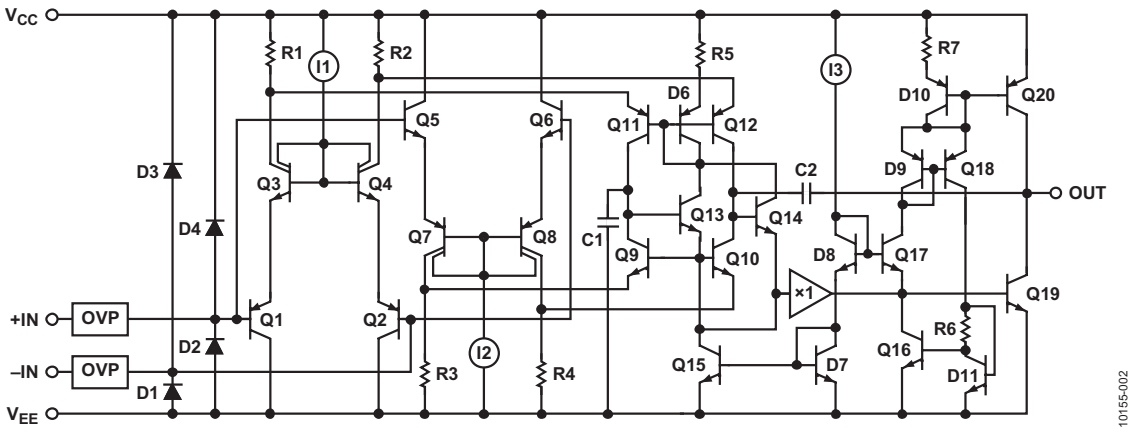


图2. ADA4096-2原理示意图

该电路采用可调低压差500 mA线性稳压器ADP3336供电，如果需要，后者还可用于为系统其他器件供电。设置为5 V输出时，输入电压范围为5.2 V至12 V。为了省电，可通过将ADP3336 $\overline{SD}$引脚置位低电平来关断电流检测电路，而电源（例如太阳能电池板）仍可工作。这将对未供电的ADA4096-2的输入端施加电压，但在最高可达32 V的输入电压下不会发生闩锁或损坏。如果需要较低吞吐速率，AD7920也可在样本间关断。AD7920在关断时的最大功耗为5 μW，上电时为15 mW。在工作条件下，ADA4096-2仅需120 μA。工作电压为5 V时，功耗仅为0.6 mW。在关断模式下，ADP3336仅消耗1 μA。

电路描述

该电路是经典的高端电流检测电路拓扑结构，采用单个检测电阻。其他四个电阻（双通道1 kΩ/20 kΩ分压器）处于薄膜网络内（以实现比率匹配），用于设置差动放大器增益。这将放大检测电阻上产生的两个电压间的差异，并抑制共模电压：

$$V_{OUT} = (V_A - V_B)\ (20\ k\Omega/1\ k\Omega)$$

图2显示了ADA4096-2的原理示意图。输入级包含两个并行的差分对（Q1至Q4和Q5至Q8）。随着输入共模电压接近V_{CC} - 1.5 V，Q1至Q4在I1到达最低顺从电压时关断。相反，随着输入共模电压接近V_{EE} + 1.5 V，Q5至Q8在I2到达最低顺从电压时关断。此拓扑结构可实现最大输入动态范围，因为放大器在供电轨外的200 mV下（室温）仍可处理输入。

与任何轨到轨输入放大器一样，两个输入对之间的V_{OS}失配决定放大器的CMRR。如果输入共模电压范围保持在各供电轨1.5 V以内，输入对之间的跃迁便可避免，从而将CMRR改进约10 dB。

ADA4096-2输入可保护器件不受最高超出各供电轨32 V的输入电压偏移的影响。此特性对存在电源时序控制问题的应用特别重要，该问题可导致信号源在施加放大器电源之前活动。

图3显示通过低RDS_{ON}内部串联FET（绿色曲线）提供ADA4096-2的输入电流限制能力，并与使用5 kΩ外部串联电阻和无保护的运算放大器（红色曲线）相比较。

图3是ADA4096-2采用单位增益缓冲器配置时的情况，其中将电源连接至GND（或±15 V）并对正输入扫描，直至输入超过电源达32 V。一般而言，输入电流在正过压条件期间限于1 mA，在负欠压条件期间限于200 μA。例如，在20 V过压条件下，ADA4096-2输入电流限于1 mA，从而提供等效于串联20 kΩ电阻的电流限制。图3还显示，无论是否为放大器供电，电流限制电路均有效。

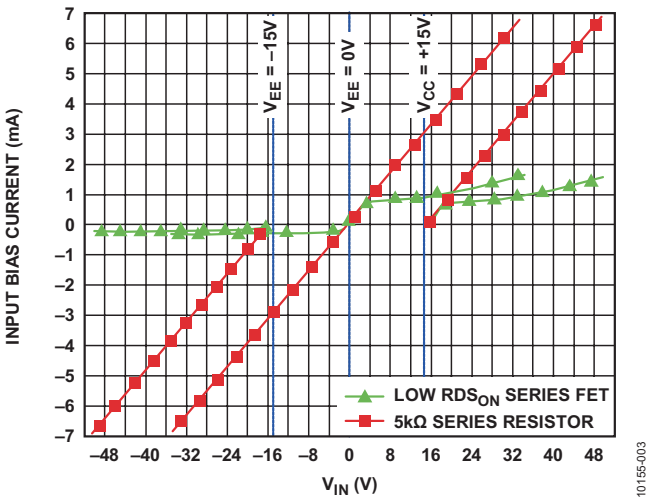


图3. 输入电流限制能力

请注意，图3仅代表异常条件下的输入保护。正确的放大器工作输入电压范围(IVR)见ADA4096-2数据手册的表2至表4。

AD7920是一款12位、高速、低功耗逐次逼近型ADC，采用2.35 V至5.25 V单电源供电，最高吞吐量可达250 kSPS。该器件内置一个低噪声、宽带宽采样保持放大器，可处理13 MHz以上的输入频率。

转换过程和数据采集过程通过$\overline{CS}$和串行时钟SCLK进行控制，从而为器件与微处理器或DSP接口创造了条件。输入信号在$\overline{CS}$的下降沿进行采样，而转换同时在此处启动。该器件无流水线延迟。

AD7920采用先进的设计技术，可在下述高吞吐速率的情况下实现极低的功耗。

若要进入关断模式，必须在SCLK的第2个下降沿之后、第10个下降沿之前的任意时间将$\overline{CS}$变为高电平，以中断转换过程。一旦$\overline{CS}$在SCLK的此窗口内变为高电平，器件即进入关断模式，$\overline{CS}$下降沿所启动的转换终止，SDATA返回三态。如果$\overline{CS}$在第2个SCLK下降沿之前变为高电平，则器件仍将处于正常模式，不会关断。这可以避免$\overline{CS}$线上的毛刺引起意外关断。

若要退出这种工作模式并使AD7920再次上电，需要执行一次伪转换。在$\overline{CS}$的下降沿，器件开始上电，并且只要$\overline{CS}$处于低电平便继续上电，直到第10个SCLK的下降沿之后。经过16个SCLK后，器件完全上电，下一次转换将产生有效数据。

如果$\overline{CS}$在第10个SCLK下降沿之前变为高电平，则AD7920再次返回关断模式。这可以避免$\overline{CS}$线上的毛刺引起意外上电，或者$\overline{CS}$位于低电平时8个SCLK周期意外爆发。虽然器件可以在$\overline{CS}$的下降沿开始上电，但只要不超过第10个SCLK下降沿，便会在$\overline{CS}$的上升沿再次关断。

有关时序的详情请参见AD7920数据手册。

测试结果

衡量该电路性能的一个重要指标是最终输出电压测量结果中的噪声量。

图4显示了10,000个测量样本的直方图。该数据是利用连接到EVAL-SDP-CB1Z系统演示平台(SDP-B)评估板的CN-0241评估板获得的。设置详情参见本电路笔记的“电路评估与测试”部分。

电源设置为3.0 V，不关闭LDO的输出，在250 kSPS的最大速率下采集10,000个数据样本。图4显示了采集结果。峰峰值噪声约为2 LSB，对应于大约0.3 LSB rms。

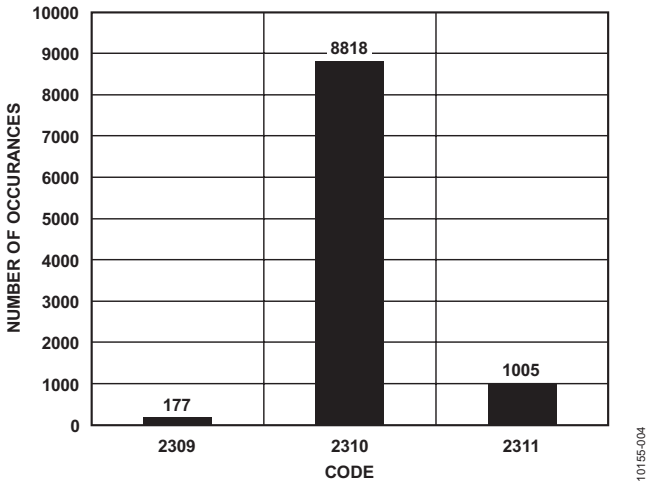


图4. 关断前10,000个样本的码字直方图

接着在软件中将连接至ADP3336的$\overline{SD}$关断引脚置位低电平，从而关闭LDO输出。约1分钟后，再将ADP3336的关断引脚置位高电平，重新开启输出，并采集相同数量的数据样本。图5显示了采集结果。

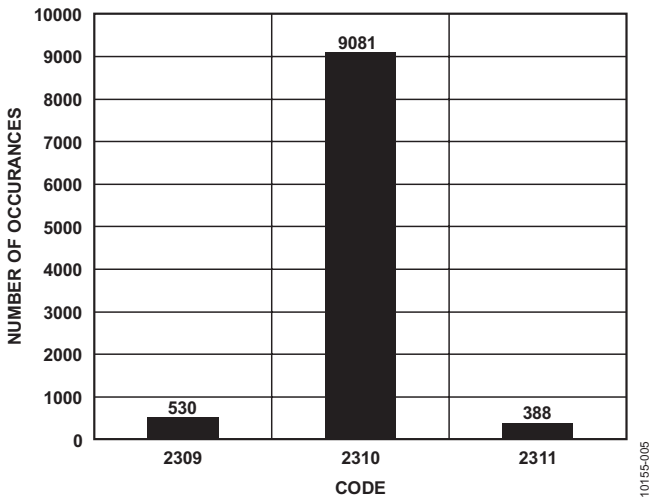


图5. 关断后10,000个样本的码字直方图

上图显示，输入处于高电平时，ADA4096-2的输出在关断期间并未闩锁。

有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0241-DesignSupport

常见变化

经验证，该电路能够稳定地工作，并具有良好的精度。该板同时兼容系统演示平台SDP-S控制板(EVAL-SDP-CS1Z)。

图1所示电路稍作更改，便可针对最高达+30 V的输入电源电压监控电流。ADA4096-2的+V引脚并未连接到ADP3336的+5 V，而是直接连接到受监控的输入电源。在这种配置中，ADA4096-2直接采用输入电源供电。

电路评估与测试

本电路使用EVAL-CN0241-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台SDP-B控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0241-SDPZ板包含要评估的电路，如本笔记所述。SDP-B控制器板与CN0241评估软件一起使用，可从EVAL-CN0241-SDPZ电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows® 7（32位）PC
- EVAL-CN0241-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN0241 SDP评估软件
- 能够驱动6 V/1 A的直流电源
- 能够驱动5 V/2.5 A的直流电源
- 2 Ω/12 W负载电阻

开始使用

将CN0241评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件的驱动器。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见“EVAL-CN0241-SDPZ-SCH-RevA.pdf”文件。此文件位于CN0241设计支持包中。

设置

EVAL-CN0241-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z控制器(SDP-B)板上标有“CON A”的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个+6 V电源连接到板上标有“+6 V”和“GND”的引脚。如果有+6 V“壁式电源适配器”，可以将它连接到板上的管式连接器，代替+6 V电源。SDP-B板附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。

当准备好采集数据时，开启5 V/2.5 A直流电源。对电压输出做出相应调节，以输出想要测量的电流量。

图6显示了CN0241 SDP评估软件界面的屏幕截图，图7显示了EVAL-CN0241-SDPZ评估板的屏幕截图。有关SDP-B板的信息，请参阅SDP-B用户指南。

测试

为连接到EVAL-CN0241-SDPZ电路板的+6 V电源（或“壁式电源适配器”）通电。启动评估软件，并通过USB电缆将PC连接到SDP-B板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0241-SDPZ板的串行数据。

当准备好采集数据时，开启5 V/2.5 A直流电源。对电压输出做出相应调节，以输出想要测量的电流量。

图6显示了CN0241 SDP评估软件界面的屏幕截图，图7显示了EVAL-CN0241-SDPZ评估板的屏幕截图。有关SDP-B板的信息，请参阅http://www.analog.com/static/imported-files/user_guides/UG-277.pdf。

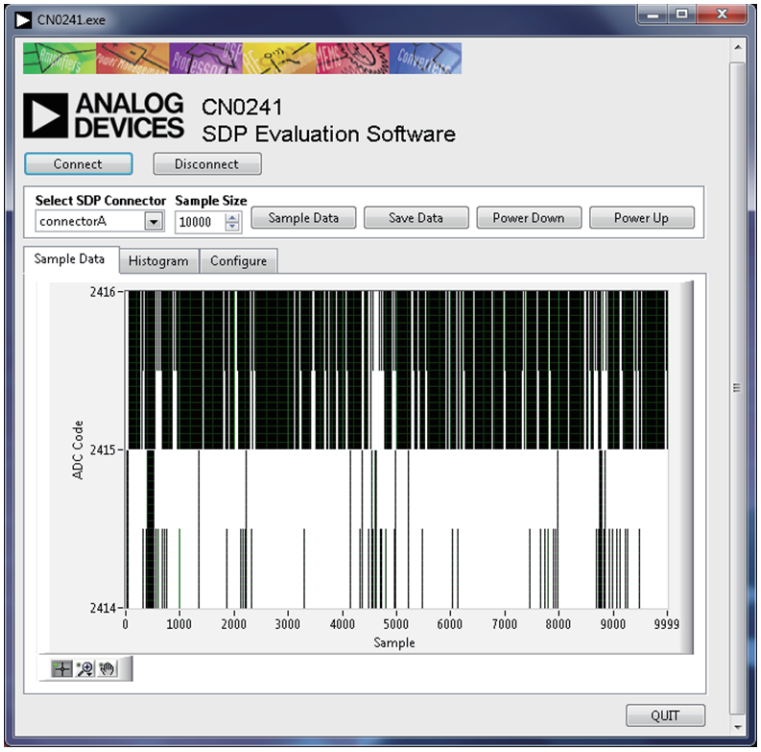


图6. CN0241 SDP评估软件界面

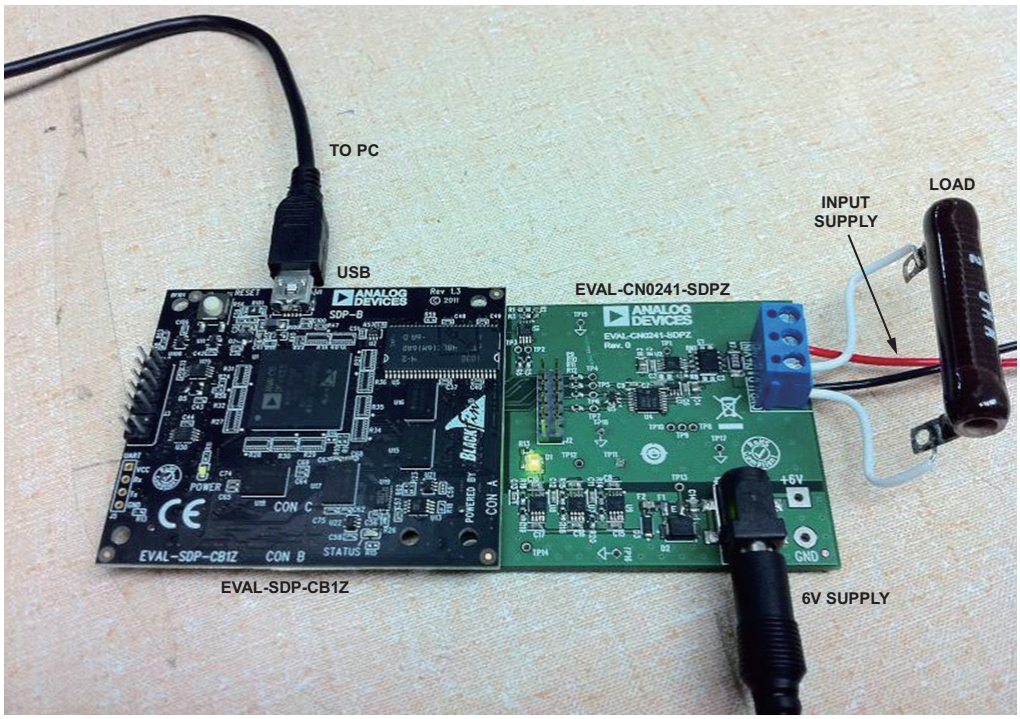


图7. 连接到SDP板的EVAL-CN0241-SDPZ评估板

进一步阅读

CN0241 Design Support Package:
www.analog.com/CN0241-DesignSupport

SDP-B User Guide

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0241 Circuit Evaluation Board (EVAL-CN0241-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADA4096-2 Data Sheet

AD7920 Data Sheet

ADP3336 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10155sc-0-03/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0243。

连接/参考器件	
ADRF6702	1200 MHz至2400 MHz正交调制器，集成1550 MHz至2150 MHz小数N分频PLL和VCO
AD9122	双通道16位、1230 MSPS TxDAC®
AD9516-0/AD9516-1/AD9516-2/AD9516-3/AD9516-4	集成VCO的时钟发生器，可选1.45 GHz至2.95 GHz之间的各种频率范围

采用外部单频率参考的高动态范围RF发射器信号链，适合DAC采样时钟和IQ调节器本振生成

评估和设计支持

电路评估板

CN-0243电路评估板 (EVAL-CN0243-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

将ADRF6702 IQ调制器和AD9122 16位双通道1.2 GSPS TxDAC结合使用可满足现代高水平QAM或OFDM无线发射器（如图1所示）的动态范围要求。该电路的动态范围出色，足以同时支持ZIF（零中频/基带）和CIF（最高200 MHz至300MHz的复合中频）。AD9122可选最高8×插值和一个32位NCO，以获得超精细中频灵敏度。

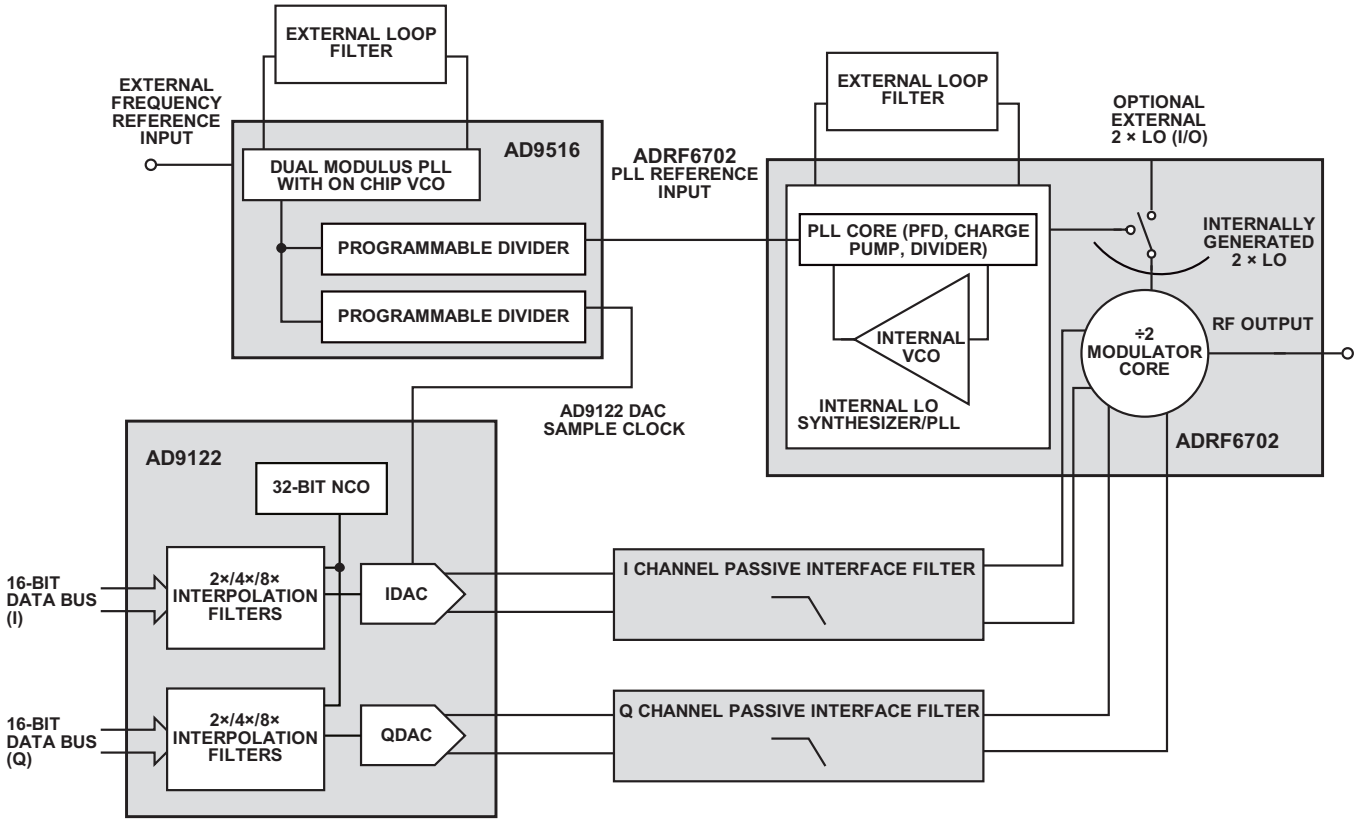


图1. AD9122、ADRF6702和AD9516用于高动态范围发射器

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

发射器的整体性能和直接组成信号链的组件动态范围息息相关。在使用DAC和IQ调制器的混合信号发射器中，这类组件的本底噪声和失真特性决定了信号链的整体动态范围。但是，DAC的本底噪声也可能由于采样时钟抖动而变得更严重，而且IQ调制器性能取决于其本地振荡器 (LO) 的噪声和杂散特性。因此采样时钟和LO发生采用高性能组件是高性能发射器的关键所在。

此外，在PCB板上尽量靠近DAC和调制器的位置产生这些信号并使用一个外部参考源也可大大简化设计。单独产生采用时钟和LO（LO绝大多数为数GHz信号）并且与DAC和IQ调制器保持一定距离，要求十分谨慎地处理PCB布局。哪怕最细微的布局错误都可能会引起这些关键信号发生耦合，并降低整体信号链性能。

信号链性能也很大程度上取决于DAC/ IQ调制器接口滤波器。为优化性能，建议在仔细分析所需系统规格后再设计这款无源滤波器。

ADRF6702包括一个板载分数PLL用于LO生成，这样只需一个低频参考（一般低于100 MHz）即可合成IQ调制器LO。在AD9516时钟发生器内使用PLL允许一个参考同时为ADRF6702产生DAC采样时钟和PLL参考。

图1中的电路使用AD9516-0构建而成，也可选用AD9516系列的其他产品，具体取决于所需的内部VCO频率。

电路描述

配有内部LO合成器、合成器IQ调制器接口的ADRF6702 IQ调制器

ADRF6702 IQ调制器是一种具有多种特性的独特器件。除出色的动态范围外，它还包括一个分数-N PLL，允许编程设置低于25 kHz的离散LO频率步进，同时仍保持足够小的整体频率倍增以避免从参考到合成器输出的相位噪声激增。

ADRF6702的另一特点是IQ调制器的2分频架构。传统IQ调制器接受1倍所需LO的LO输入频率。在内部，分布式RC网络从单LO频率输入产生所需的同相和正交LO信号。因为这属于无源RC网络，所以实现正交调制精度的带宽有限。而且，为获得出色的正交精度，外部LQ应保持频谱纯净。这种传统LO调制器架构在LO上所产生的谐波可能会降低整体调制精度。为此，当使用PLL合成器来产生IQ调制器所需的LO信号时，往往需要在IQ调制器LO输入端配置一个窄过渡带的带通或低通滤波器。

在ADRF6702的2分频LO架构中，内部使用一个简单数字分频器在较宽频带上产生近乎完美的正交。PLL合成器内部产生2倍LO，所以不必在PCB周围分配，并且因为2倍LO架构只受LO信号沿而非频率成分影响，故在合成器和IQ调制器LO之间无需配置任何滤波器。有关LO谐波对1× IQ调制器和LO滤波器设计影响的详情，请参见电路笔记CN-0134。

信号采样至RF、总本底杂散

基带信号通过数个步进一直到达RF发射频率。该信号在离散（采样）域开始并由DAC合成至模拟域。这一步导致DAC产生图像和失真积。如图2所示，没有失真的理想DAC将会产生多幅基带信号图像，随后必须在调制前加以滤波。使用诸如AD9122系列的插值滤波器可以抑制大多数图像能量，但仍需要在DAC和调制器之间配置一个模拟接口滤波器。不过需要权衡取舍DAC插值和模拟滤波器的阶数。DAC插值速率越高，所需的模拟滤波器阶数越低，反之亦然。作为示例，图3显示了使用4倍插值时的DAC输出频率波形。

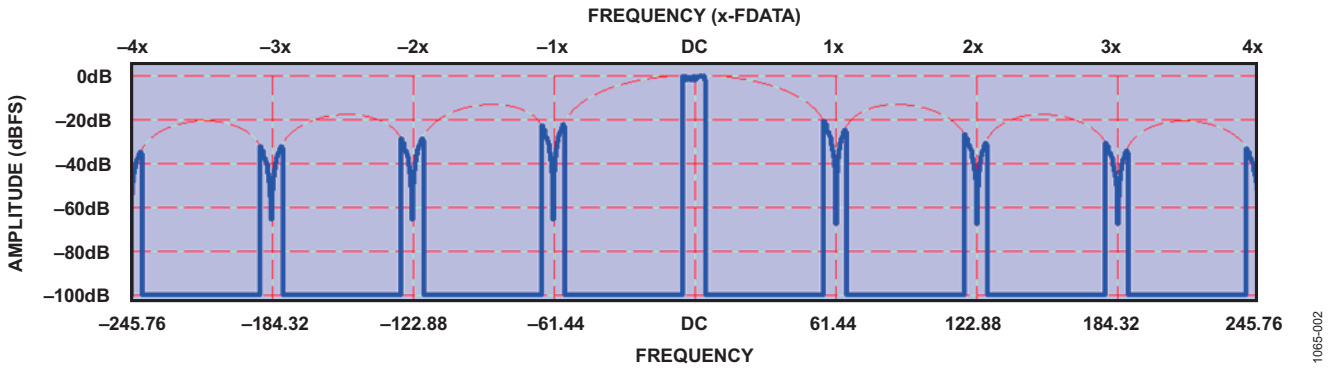


图2. DAC输出频谱，蓝色实线表示基带信号和图像，红色虚线表示DAC正弦函数

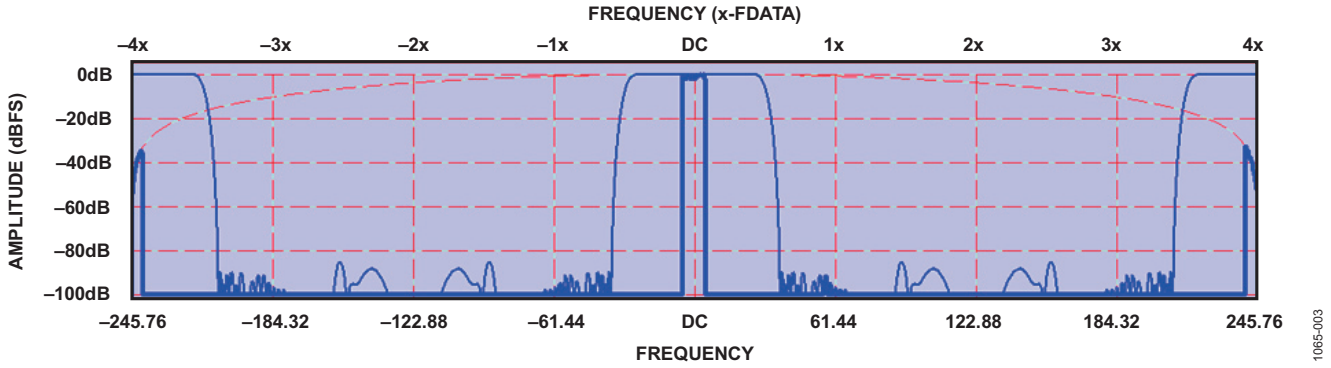


图3. 使用4倍插值的DAC输出频谱，蓝色细线表示DAC插值转移函数

多种RF杂散分量并存

由于调制积、失真积和LO频率的整数倍，该信号链可能会大幅增加杂散分量。如果我们考虑所有讨论过的潜在杂散根源，杂散成分包括：

$$(j \times LO_freq) + (k \times DAC_sample_rate) +$$
$$(l \times DAC_NCO_freq) + (m \times DAC_input_IF)$$

其中j、k、I和m均为正无穷大和负无穷大之间的整数。

DAC/调制器无源接口滤波器

在DAC和IQ调制器之间的模拟接口是缩减整体杂散频谱的关键。在DAC和IQ调制器之间的接口滤波器设计必须考虑多方面性能。

1. 滤波器拓扑、阶次和3 dB截止频率。
2. 直流时，DAC的负载阻抗等于与IQ调制器输入阻抗并联的DAC端接电阻（一般为100 Ω差分阻抗）。IQ调制器阻抗往往>1kΩ，所以通常在IQ调制器输入端接一个分流电阻，以产生一个类似于源阻抗的负载阻抗。滤波器源阻抗和负载阻抗不相等以及信号走线寄生电容可能会在滤波器通带中产生不必要的纹波。
3. PCB布局。如图4所示，ADRF6702 IQ 调制器上的I和Q基带输入位于器件的相对沿。注意在虚线圆圈内的滤波器布局。为了将DAC输出信号路由至这些引脚，走线必须向上再向下折回到ADRF6702上的基带引脚。这些差分信号走线长度应相等，并且任何转向均应采用45°角。如果不遵守上述建议，滤波器响应中的带内波纹、相位或幅度响应可能会降低。注意，利用这个滤波器拓扑，可以差分形式使用这些电容（跨信号路径），或者也可在信号路径与接地焊盘间放置滤波器电容，以共模连接方式使用。在一些条件下（本文稍后讨论），共模电容比差分模式电容性能更佳。

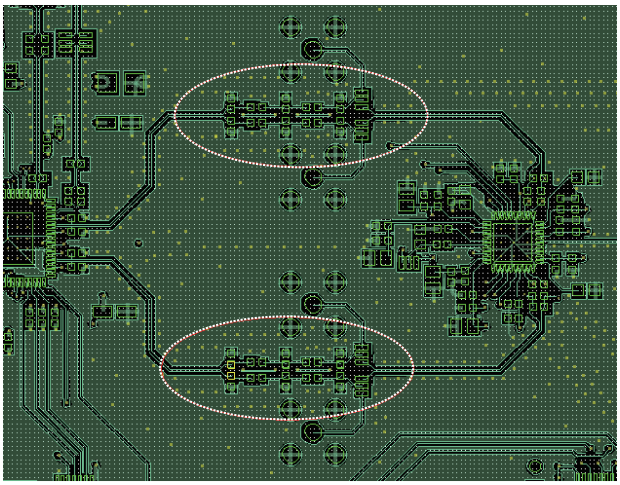


图4. 发射器、DAC/调制器接口滤波器部分的PCB布局

4. 为了获得最佳滤波器性能，这些走线应该为100 Ω差分或每条线50 Ω。注意，利用典型FR4材料，T/W比为2:1时需要一条50 Ω的走线。
   如果需要更高阻抗的走线，应明白走线阻抗是T/W的非线性函数（T=电路层厚度，W=走线宽度）。线越细，阻抗越高。在典型FR4层厚时，100 Ω线可以变得超细，通常接近最低设计限制。上述问题的一个解决办法是取消走线底下的接地层，并在PCB板的第三层上放上另一个接地层。这可以有效加倍T并允许使用更宽的走线。

DAC_MOD接口滤波器拓扑

图5所示为一种典型拓扑，它针对100 Ω差分输入和输出阻抗产生5阶最平坦的巴特沃兹响应。实际响应如图6所示。该滤波器在源阻抗和负载处使用4.6 pF电容。

这个数量级的电容（<20 pF）代表具有高截止频率的滤波器。在使用这类较小电容值时寄生电容可能对频率响应有显著影响。

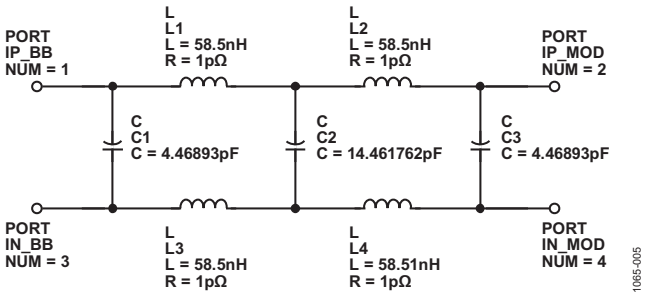


图5. DAC/调制器接口滤波器拓扑、5阶巴特沃兹、3 dB BW = 220 MHz、100 Ω差分输入输出阻抗

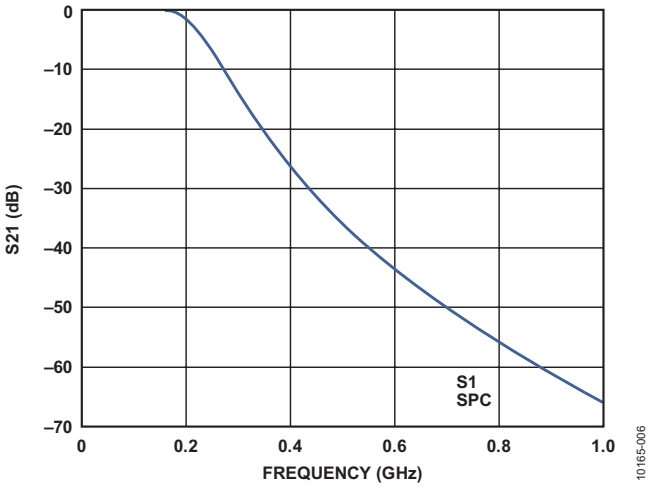


图6. 图5所示滤波器拓扑的频率响应

DAC和失真相关杂散分量

本来使用DAC插值滤波器就可以减少调制器输入端的杂散成分，因此也可以降低RF输出端的杂散成分。但是，仍可能会存在明显的杂散成分。图7显示在下列条件下IQ调制器的RF输出频谱。

FLO = 1940 MHz

DAC输入数据速率 = 300 MSPS

DAC插值 = 4×

DAC NCO频率 = 150 MHz

DAC输入IF频率 = 8 MHz

注意，最强的杂散分量（不含2098 MHz基频）为2400 MHz DAC时钟分量的2倍。这可能由于DAC输出的共模和差模分量包含某些来自DAC时钟的频谱。IQ调制器输入的共模抑制可消除大部分此类信号，但它仍包含大量能量。接下来的2062 MHz 和2242 MHz两个最高杂散也似乎和DAC时钟杂散相关。2242 MHz的杂散可以轻松表示成2 × (DAC时钟– DAC基频) = 2400 – 158。2062 MHz的杂散没有这么明显，但差不多是 (3 × LO) – (3 × DAC clock) – 158 = 5820 - 3600 – 158。如果上述分析无误，并且可以在IQ调制器输入端抑制DAC时钟的共模分量，那么应该能够大幅降低杂散。

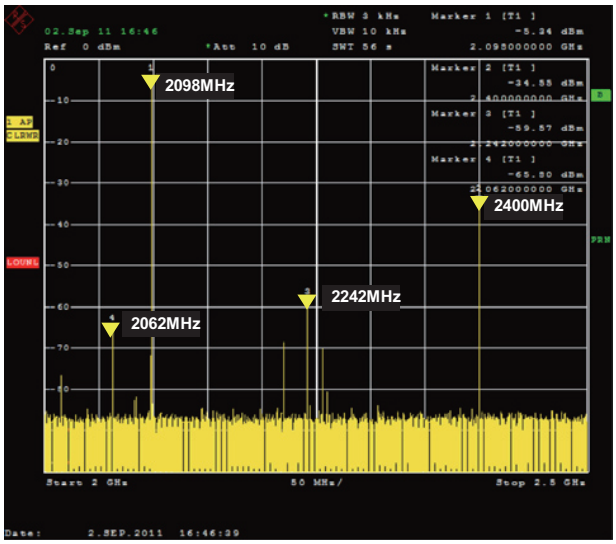


图7. IQ调制器RF输出，缺少DAC/IQ调制器滤波器，LO = 1940 MHz，DAC输入中频 = 8 MHz，DAC NCO = 150 MHz， RF = 2098 MHz

如图8所示，应用差分巴特沃兹滤波器可以大幅降低杂散水平。最强的杂散仍位于2062 MHz、2242 MHz，而2× DAC时钟杂散则位于2400 MHz处。所有三种杂散分量均已大幅降低。

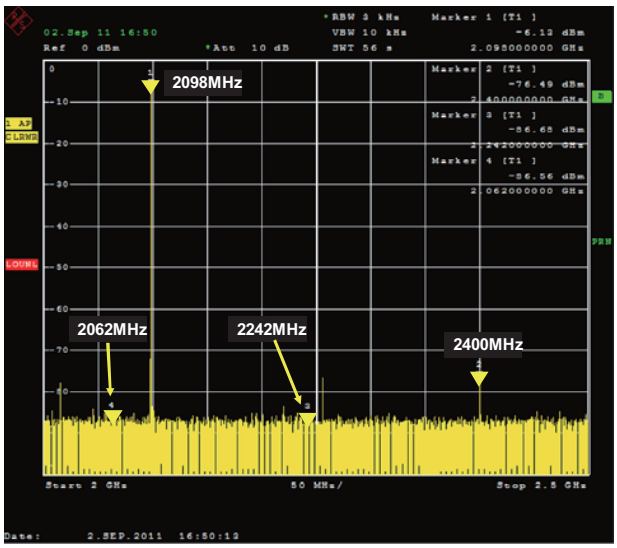


图8. 使用5阶巴特沃兹滤波器、差分电容的RF频谱

改变接口滤波器的拓扑通常可以提高DAC/IQ调制器接口的共模抑制性能。在图9中，从滤波器输入两侧和滤波器输出两侧到接地，共模电容 (9.0 pF) 取代了输入和输出4.7 pF电容。这不会改变整体差分滤波器模式响应，但会影响此板的RF整体杂散成分。

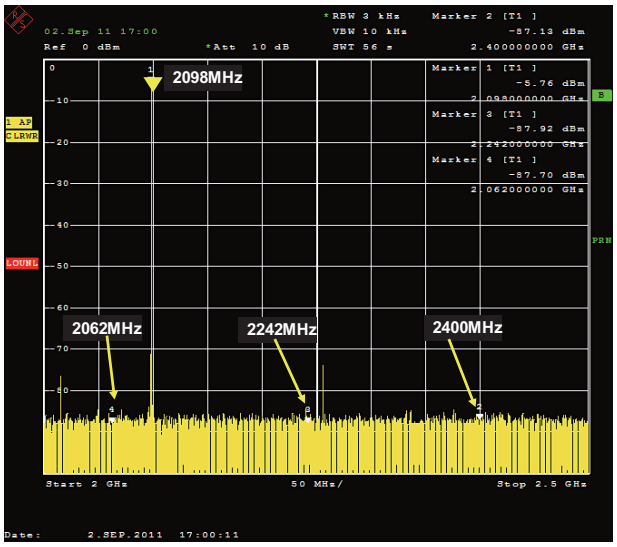


图9. 使用5阶巴特沃兹滤波器、在DAC调制器滤波器中组合使用差模和共模电容的RF频谱

在2062 MHz和2242 MHz处的上述谐波降低至数dB，同时2× DAC时钟分量约降低15dB，接近本底噪声。

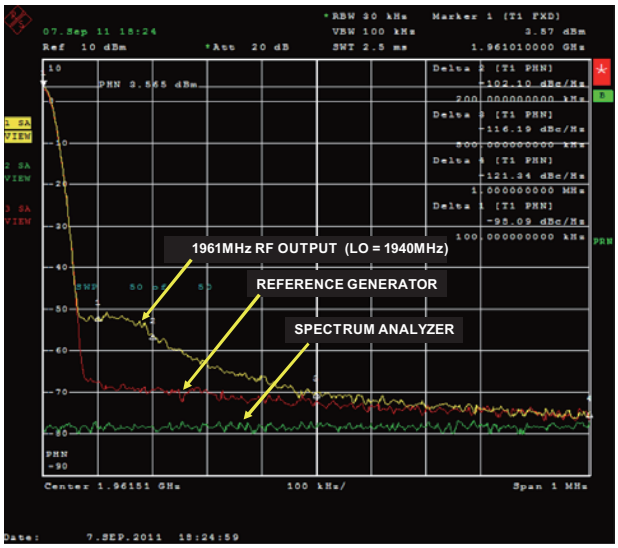
此处所示的拓扑和结果可能因布局而异，所以设计人员最好先进行滤波器布局实验，特别要注意混用差模和共模电容可以实现最低的整体本底杂散。

合成器路径和PLL相位噪声

如图1所示，此电路使用一个外部参考，为ADRF6702的PLL产生AD9122 DAC采样时钟和参考时钟。AD9516是确保灵活性的关键。AD9516内置一个PLL和集成VCO。它还包含若干输出，支持差分LVPECL、LVDS或单端CMOS编程，且每个输出路径均具有独立的分频器设置。在该电路中，其中一个输出路径用于DAC时钟，而另一路输出则用于ADRF6702分数-N PLL的参考输入。

在ADRF6702中使用分数PLL有两个好处。第一，分数PLL允许超精细地调谐输出LO。例如，在输入频率为38.4 MHz、ADRF6702编程MOD值为1536时，LO可按25 kHz增量编程设置。第二，参考频率不必等于LO频率/分频比，而且还可以高很多，使分频比降低。因为输出相位噪声和参考相位杂散乘以分频比成函数关系，这意味着RF下本身具有低相位噪声。

合成器系统的一大关键指标是个别PLL和分频器所叠加的相位噪声量。图10所示为频谱分析仪在进行测量时的本底噪声（绿线）、参考发生器相位噪声（红线）以及RF频率为1961 MHz，LO为1940 MHz时的输出相位噪声（黄线）。在AD9516和ADRF6702中使用PLL组合确实可以明显产生更高的近载波相位噪声（偏移载波低于500 kHz），但不会明显增加系统的宽带噪声。AD9516和ADRF6702内VCO的环路滤波器在测量电路内均设为约100 kHz带宽。可通过降低这些环路滤波器的带宽来减少近载波相位噪声。请仔细查阅系统规格，再决定给定系统可忍受的近载波相位噪声。



10165-010

图10. 频谱分析仪本底噪声、参考相位噪声和RF输出相位噪声

常见变化

如最后一节所述，可以通过改变环路滤波器的带宽来调节PLL性能。您必须考虑如何在环路滤波器带宽和频率建立时间之间达成平衡。如果使用AD9122之类的DAC，DAC NCO也可用于精细跳频，但由于NCO要求通过SPI端口来编程，跳频速度仍有所限制。诸如AD9520和AD9523的最新时钟合成和分布式器件可提供改进的相位噪声性能。

电路评估与测试

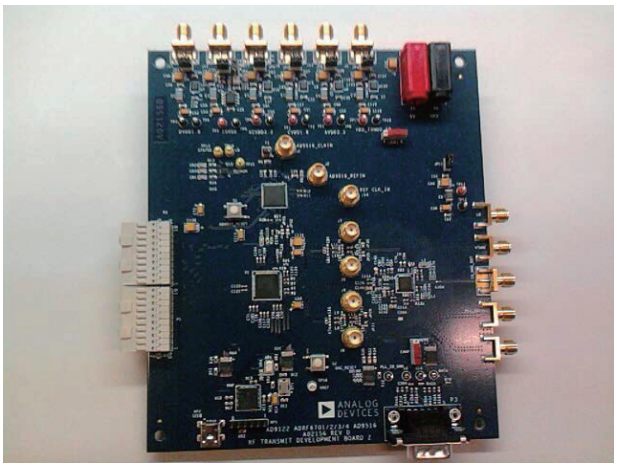
EVAL-CN0243-EB1Z评估板需要下列信号生成和基本测量设备和软件。

设备要求

- 5 V电源
- 低相位噪声参考信号源（10 MHz至200 MHz范围@ +3 dBm），Rohde & Schwarz SMA100，低噪声选项或相当选项。
- ADI公司DPG2数字模式发生器
- 高动态范围频谱分析仪，Agilent E4440A或同类产品
- ADI EVAL-ADF4XXXZ USB适配器

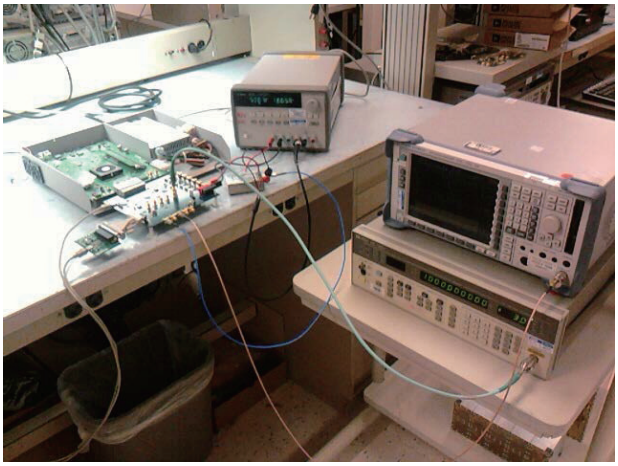
软件

- DPG2软件（DPG附带）
- ADRF6702软件，可访问www.analog.com/zh/ADRF6702下载



10165-011

图11. EVAL-CN0243-EB1Z评估板



10165-012

图12. 参考测试设置

设置与测试

请遵守下列操作步骤以正确运行EVAL-CN0243-EB1Z评估板。

1. 在上电前，连接所有仪器、USB适配器和电缆，如图13所示。
2. 仅需要提供一个5V电源。该电源应接到EVAL-CN0243-EB1Z评估板的香蕉插座 (female banana plug)。确保电源正确连接，然后接通+5 V电源。此时总电流应显示为850 mA至900 mA。
3. DPG2软件内含一个用于AD9122编程的GUI。通过编程设置AD9122的正确插值速率和NCO（视需要）。
4. DPG2软件自动开启。如果所有电缆和软件工作正常，则软件应能识别DAC输入数据速率，并显示DPG界面的右下角。注意，此数据速率应等于图13中的DAC采样速率 (614.4 MSPS) 除以AD9122的编程插值速率。

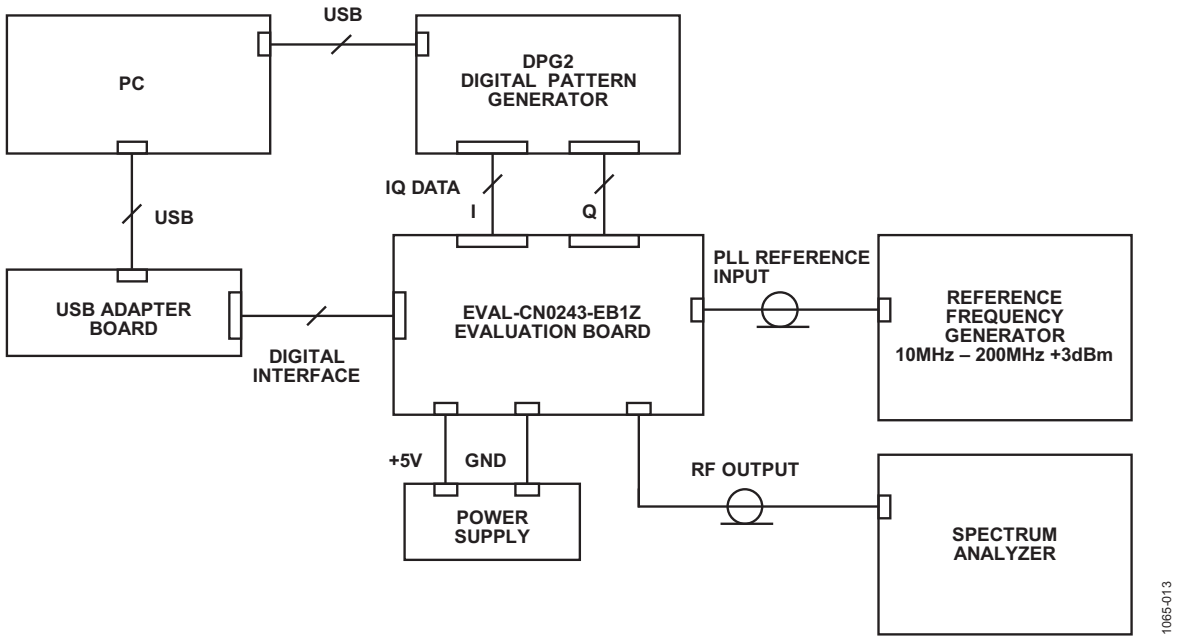


图13. 测试设置功能框图

5. 注意，在激活并编程各种器件时，电流随之上升。在这步操作结束后，根据DAC采样速率，电流应介于1.4A和1.5A之间。
6. 使用DPG2软件创建一个波形（提供单音、多音或通信标准信号）。开始时应使用–8 dB的数字延时来优化DAC/ADRF6702组合的线性度。还应在DPG2界面内选择复数信号生成。在波形创建完毕后，使用界面内的“加载”和“播放”按钮将数字模式载入DPG内存中。
7. 启动ADRF6702图形界面。开始时，在ADRF6702图形界面中唯一需要选择的是输入参考频率和LO输出频率。要编程设置这些值，请在ADRF6702界面顶部中心点击参考输入频率或LO输出值。将会出现另一个窗口，供您输入上述值。切记：输入值后，用户必须回车返回，确保值输入界面内。
8. ADRF6702编程是设置EVAL-CN0243-EB1Z评估板的最后一步。例如，如果DPG2产生一系列信号音（20 MHz至25 MHz，1MHz间隔）@ –8 dB延时，且ADRF6702的LO编程设定为1940 MHz，则频谱形状应类似于图14所示。

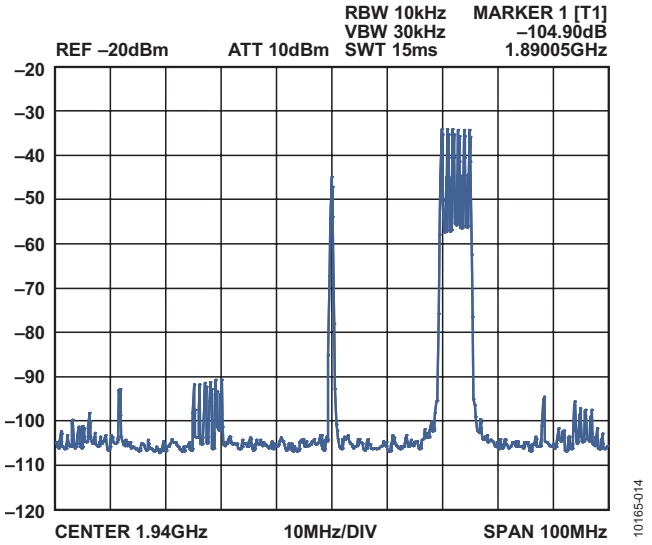


图14. ADRF6702 RF输出端LO频率为1940 MHz，所需边带失调为+20 MHz，干扰边带失调为–20 MHz时的复数多音信号频谱

进一步阅读

CN-0243 Design Support Package:
www.analog.com/CN0243-DesignSupport

DPG2 Digital Pattern Generator:
www.analog.com/zh/DPG_DAC_Eval_Platfform

ADIsimPLL Design Tool

ADIsimRF Design Tool

数据手册和评估板

ADRF6702 Data Sheet

ADRF6702 Evaluation Board

AD9122 Data Sheet

AD9122 Evaluation Board

AD9516-0 Data Sheet

AD9516-0 Evaluation Board

AD9516-1 Data Sheet

AD9516-1 Evaluation Board

AD9516-2 Data Sheet

AD9516-2 Evaluation Board

AD9516-3 Data Sheet

AD9516-3 Evaluation Board

AD9516-4 Data Sheet

AD9516-4 Evaluation Board

修订历史

10/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10165sc-0-11/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0245。

连接/参考器件	
ADF4350	集成VCO的宽带频率合成器
ADL5387	50 MHz至2 GHz正交解调器
ADL5380	400 MHz至6 GHz正交解调器

可与正交解调器实现简单接口的宽带LO PLL频率合成器

评估和设计支持

电路评估板

ADL5387评估板(ADL5387-EVALZ)
ADL5380评估板(ADL5380-30A-EVALZ)
CN0134评估板(CFTL-CN0134-EVALZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

如图1所示，本电路突出显示了集成VCO的ADF4350宽带频率合成器与ADL5380和ADL5387宽带I/Q解调器的轻松接口。在本电路中，ADF4350为宽带I/Q解调器提供高频率、低相位噪声本振(LO)信号。

该电路配置具有许多优点，对需要向基带或中间频率正交混频的应用很有吸引力。

ADF4350提供RF差分输出，同样，ADL5380/ADL5387接受差分输入。此接口不但易于使用，而且具有性能优势。差分信号配置可减少共模噪声，消除LO谐波偶数阶，从而维持I/Q解调器的正交精度。另外，ADF4350的输出功率水平十分匹配正交解调器的输入功率要求，因此不需要LO缓冲器。

ADF4350输出覆盖137.5 MHz至4400 MHz的较宽频率范围。ADL5387频率范围是从50 MHz至2 GHz，而ADL5380覆盖从400 MHz至6 GHz的更高频率范围。在ADL5380与ADL5387间，RF输入范围是从50 MHz至6 GHz。因此，图1所示的双芯片电路配置可覆盖从50 MHz至4400 GHz的宽频率范围。

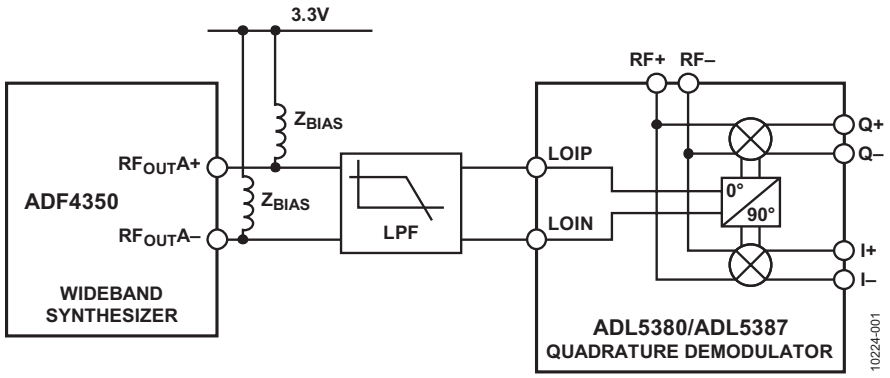


图1. ADF4350 PLL频率合成器与ADL5380或ADL5387正交解调器之间的接口
（简化原理图，未显示完整连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

电路描述

ADF4350是一款宽带小数N分频和整数N分频锁相环频率合成器，覆盖从137.5 MHz至4400 MHz的频率范围。它具有一个集成电压控制振荡器(VCO)，其基波频率范围为2200 MHz至4400 MHz。ADF4350提供高质量频率合成器性能。不过，视解调器架构而定，可能需要LO滤波才能将PLL谐波对I/Q解调器正交精度的影响降至最低。

ADI公司提供覆盖宽频率范围的正交解调器。ADL5387频率范围是从50 MHz至2 GHz，而ADL5380覆盖从400 MHz至6 GHz的更高频率范围。ADL5387和ADL5380利用两种不同架构在I和Q路径间产生90°相移。ADL5387利用2 × LO架构，其中本振两倍于RF频率，而ADL5380使用基于多相滤波器的分相器。相对于基于2 × LO的分相器，多相架构具有较窄的小数带宽（即在更少倍频程范围内工作），对PLL谐波更为敏感。因此，ADL5380需要对LO执行谐波滤波才能维持I/Q解调器的正交精度，而基于2 × LO的ADL5387仅在其频率范围顶端需要滤波。

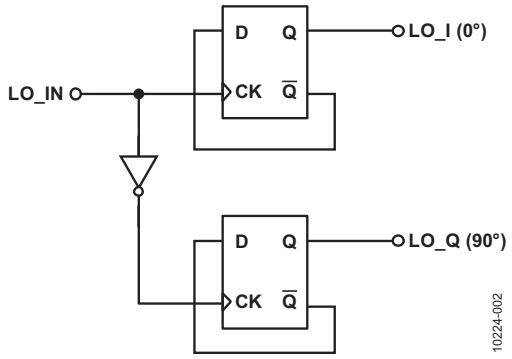


图2. 简化的基于2 × LO的分相器

图2显示实现于ADL5387内的简化2 × LO分相器。LO路径的90°相移通过使用D型触发器和反相器的数字电路实现。该架构需要以所需LO两倍频率工作的外部LO。

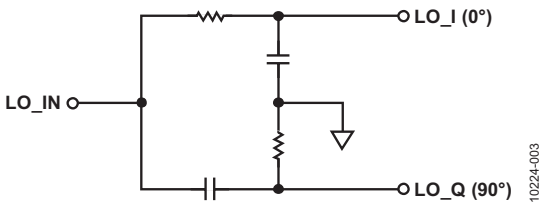


图3. 简化的一阶多相滤波器

图3显示实现于ADL5380内的简化一阶多相电路。该多相电路包含互补RC子电路，用于创建从输入到一个输出的低通传递函数以及从输入到其他输出的高通传递函数。如果两个多相路径的R和C值匹配，则两条路径具有相同转折频率，更重要的是，一个输出以90°相移跟踪另一个输出。

ADF4350 PLL与ADL5387 I/Q解调器的接口

ADL5387和ADL5380 I/Q解调器利用不同架构实现生成精确正交信号的终极目标。当与ADF4350等LO频率合成器接口时，必须考虑架构响应LO信号和谐波的方式。这将决定LO滤波的要求。图4显示ADF4350与ADL5387之间的基本接口。根据工作频率，ADF4350与ADL5387之间可能需要LO谐波滤波器。

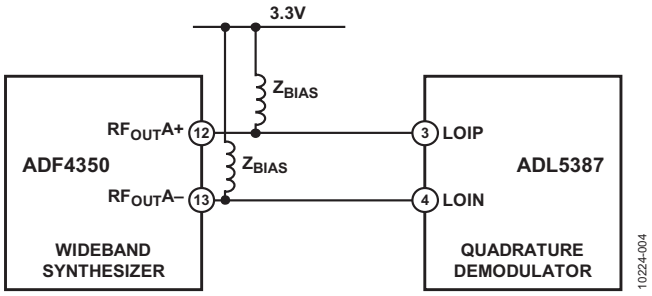


图4. ADF4350 PLL与ADL5387解调器中基于2 × LO的分相器的接口

在基于2 × LO的分相器中，正交精度取决于输入LO的占空比精度。

内部分频器触发器的匹配还会影响正交精度，但作用很小。外部施加的LO具有50%占空比对减少正交误差十分重要。此外，上升和下降时间的任何不平衡会导致偶数阶谐波出现。当以差分形式驱动解调器LO输入时，可以消除谐波偶数阶，改善总体正交产生性能。

在−40 dBc的目标镜像抑制下，图5显示了为差分LO源提供及不提供滤波时ADL5387和ADF4350的性能。代表“信号发生器”的蓝色信号走线是理想情况，其中使用Rhode & Schwarz信号发生器产生LO，且具有正弦输出和远低于ADF4350的谐波水平。这是理想情况，也是目标比较点。从图5可看出，低于1 GHz的频率下不需要滤波。然而，高于1 GHz时，LO谐波引起的小误差在输入周期中占较大百分例。这种情况下，应使用滤波进一步衰减LO的偶数阶谐波，以便实现I/Q解调器的额定正交精度。

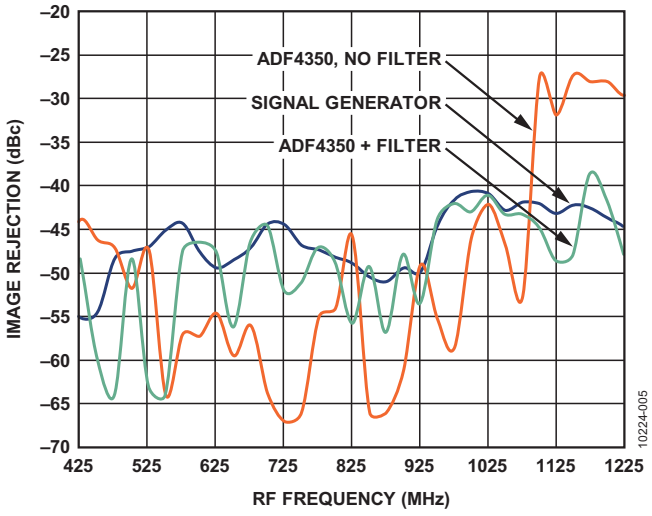


图5. ADL5387镜像抑制与RF频率的关系

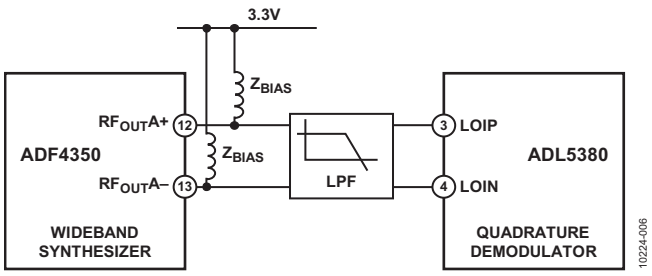


图6. ADF4350与ADL5380解调器的多相滤波器架构的接口

ADF4350 PLL与ADL5380正交解调器的接口

与ADL5387不同，ADL5380分相器的多相架构需要ADF4350输出的滤波，如图6所示。滤波是为了衰减LO的奇数阶谐波，从而将ADL5380正交产生模块内的误差降至最低。CN-0134中的测量和仿真结果表明，奇数阶谐波对正交误差的影响比偶数阶谐波更大。图7显示了执行滤波后将ADF4350输出应用于ADL5380的差分LO输入时的测量结果。滤波后，所得镜像抑制与低谐波信号发生器可实现的水平相当。

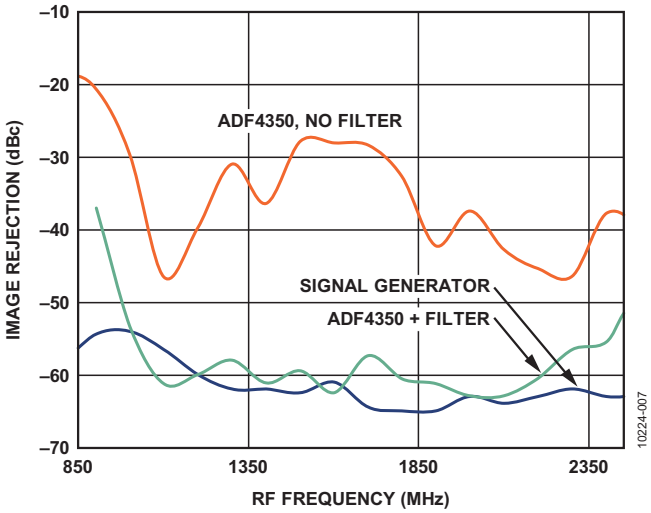


图7. ADFL5380镜像抑制与频率的关系

滤波要求

总之，对ADF4350输出执行LO滤波以抑制基波谐波，有助于维持解调器正交信号的相位精度。对于使用多相架构的ADL5380，执行滤波是必要条件。ADL5387架构包含更能抵抗LO信号谐波的数字电路。因此可根据工作频率省去滤波。

在需要滤波的情况下，图8显示了示例LO输出滤波器原理图，表1列出了滤波器元件值。本电路非常灵活，提供四种不同滤波器选项，覆盖四个不同频带。滤波器专为100 Ω差分输入和50 Ω差分输出而设计，以匹配解调器的LO输入要求，并采用切比雪夫响应，以获得最佳滤波器滚降，但通道纹波会增多。有关ADF4350输出滤波的更详细讨论，请参考CN-0134。

表1. ADF4350 RF输出滤波器元件值（DNI = 不插入）

频率范围 (MHz)	Z_{BIAS}	L1 (nH)	L2 (nH)	C1a (pF)	C1c (pF)	C2a (pF)	C2c (pF)	C3a (pF)	C3c (pF)
a. 500–1300	27 nH‖ 50 Ω	3.9	3.9	DNI	4.7	DNI	5.6	DNI	3.3
b. 850–2450	19 nH ‖（C1c位内的100 Ω）	2.7	2.7	3.3	100 Ω	4.7	DNI	3.3	DNI
c. 1250–2800	50 Ω	0 Ω	3.6	DNI	DNI	2.2	DNI	1.5	DNI
d. 2800–4400	3.9 nH	0 Ω	0 Ω	DNI	DNI	DNI	DNI	DNI	DNI

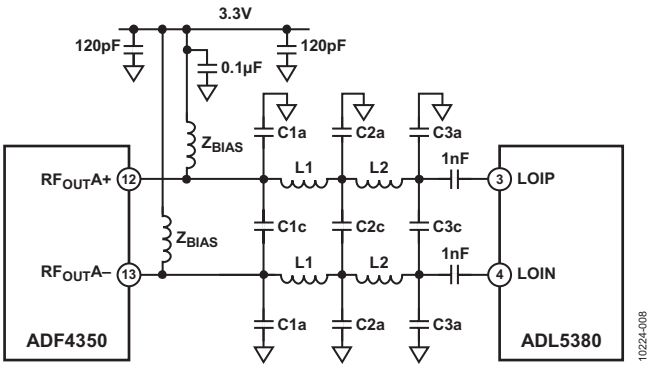


图8. ADF4350 RF输出滤波器原理图

常见变化

上述接口适用于采用差分LO输出的任何PLL，以及任何基于1 × LO或2 × LO的I/Q解调器。ADL5382是一款基于1 × LO的I/Q解调器，工作频率范围为700 MHz至2700 MHz，且提供略高于ADL5380的IP3。AD8347 (1 × LO)和AD8348 (2 × LO)是更低功耗的I/Q解调器，集成了前端可变增益放大器和固定增益基带放大器。

电路评估与测试

图4和图6所示电路使用CN-0134评估板(CFTL-0134EVALZ)和ADL5387或ADL5380评估板来实现。CN-0134评估平台包括ADF4350、LO滤波器焊盘、SMA连接器的差分LO输出。

ADF4350必须进行编程，评估板随附的CD中含有软件。

表2列出了各种评估板的订购指南。

CN-0134评估板默认配置为表1规定的850 MHz至2450 MHz滤波器设计。要实现替代滤波器，必须更换适当的元件。

表2. 评估板信息

	评估板
ADL5387	ADL5387-EVALZ
ADL5380	
低频段（400 MHz至3 GHz）	ADL5380-30A-EVALZ
中频段（3 GHz至4 GHz）	ADL5380-29A-EVALZ
CN-0134	CFTL-0134-EVALZ

设备要求

- 带USB端口的Windows XP、Windows Vista（32位）或Windows 7（32位）PC
- 表2列出的评估板
- RF源（Rohde & Schwarz SMT06或等效器件）
- 频谱分析仪（Rohde & Schwarz FSEA30或等效器件）
- 电源：
  - ADL5387-EVALZ: +5 V
  - ADL5380-30A-EVALZ: +5 V
  - CFTL-0134-EVALZ: +5.5 V

测试

CN-0134评估平台可实现轻松评估，且在评估板上集成了晶振。要将频率合成器设置为所需的LO频率，需要安装ADF4350软件的PC。ADL5387/ADL5380正交解调器可将RF频率下变频至基带。将差分I和Q基带输出施加于FFT模式下的FSEA频谱分析仪，然后测量镜像抑制。

其他文档可在CN-0245、CN-0134和CN-0144的下列设计支持包中找到：

CN-0245设计支持包：
www.analog.com/CN0245-DesignSupport

CN-0134设计支持包：
www.analog.com/CN0134-DesignSupport

CN-0144设计支持包：
www.analog.com/CN0144-DesignSupport

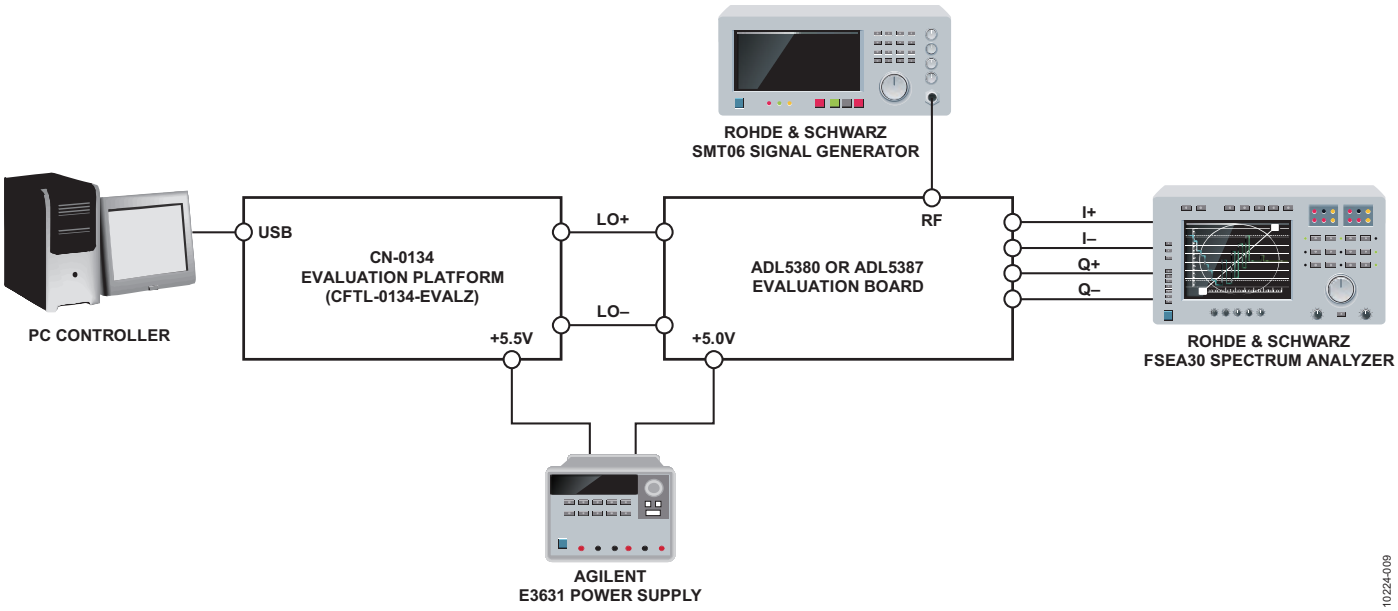


图9. 测试设置功能框图

进一步阅读

Nash, Eamon, AN-1039 Application Note. *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity*. Analog Devices.

CN-0245 Design Support Package:
www.analog.com/CN0245-DesignSupport

CN-0134 Design Support Package:
www.analog.com/CN0134-DesignSupport

CN-0144 Design Support Package:
www.analog.com/CN0144-DesignSupport

ADIsimRF Design Tool

ADIsimPLL Design Tool

数据手册和评估板

ADL5387 Data Sheet and Evaluation Board

ADL5380 Data Sheet and Evaluation Board

ADF4350 Data Sheet and Evaluation Board

修订历史

12/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10224sc-0-01/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0257。

连接/参考器件	
AD5790	真20位电压输出DAC
AD8675	超精密、36 V、2.8 nV/√Hz轨到轨输出运算放大器
AD8676	超精密、36 V、2.8 nV/√Hz、双通道轨到轨输出运算放大器

20位、线性、低噪声、精密、单极性+10 V直流电压源

评估和设计支持

电路评估板

AD5790电路评估板 (EVAL-AD5790SDZ)

系统演示平台 (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个20位线性、低噪声、精密单极性(+10 V)电压源，所需外部元件的数量极少。AD5790是一款20位、无缓冲电压输出DAC，采用最高33 V的双极性电源供电。正基准电压输入范围为5 V至VDD – 2.5V，负基准电压输入范围为VSS + 2.5 V至0V。两路基准电压输入均在片内缓冲，无需外部缓冲。相对精度最大值为±2 LSB，保证工作单调性，微分非线性(DNL)最大值为–1 LSB至+2 LSB。

精密运算放大器AD8675具有低失调电压（最大值75 μV）和低噪声（典型值2.8 nV/√Hz）特性，是AD5790的最佳输出缓冲器。AD5790具有两个内部匹配的6.8 kΩ前馈和反馈电阻，它们既可以连接到运算放大器AD8675以提供10 V偏移电压，从而实现±10 V输出摆幅，也可以并行连接以提供偏置电流消除功能。本例演示的单极性+10 V输出，电阻用于偏置电流消除功能。内部电阻连接通过设置AD5790控制寄存器中的相关位来控制（参见AD5790数据手册）。

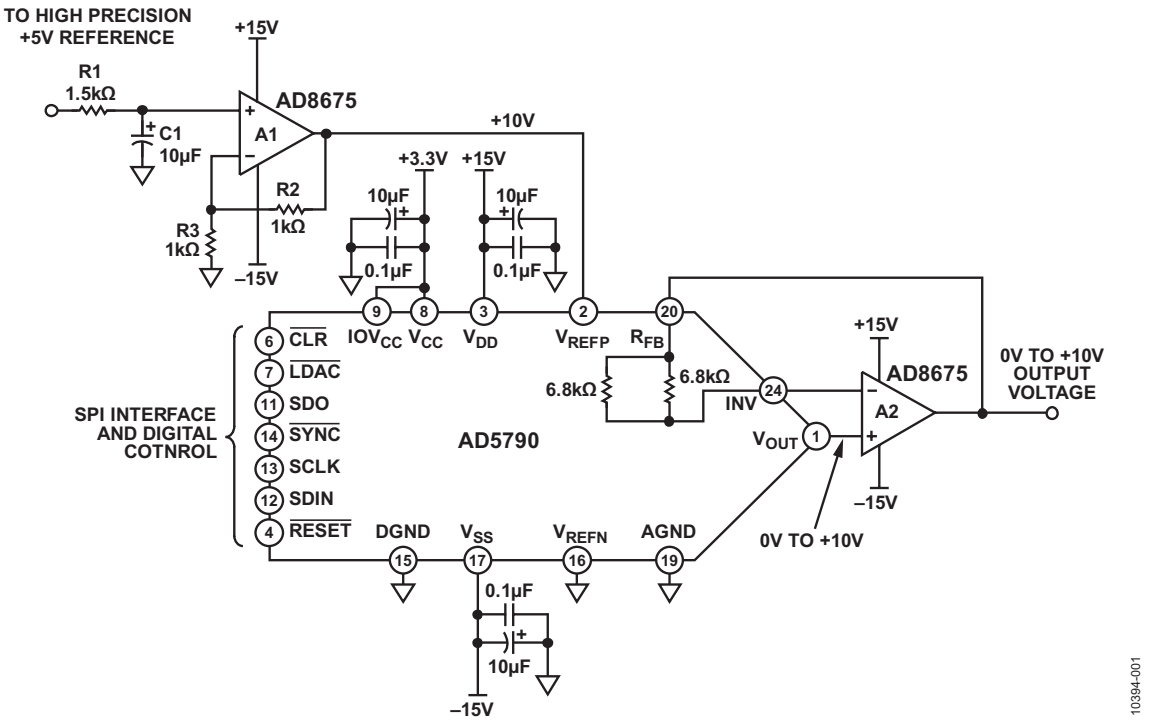


图1. 20位精密、0 V至+10 V电压源（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2011 Analog Devices, Inc. All rights reserved.**

该电路的数字输入采用串行输入，并与标准SPI、QSPI、MICROWIRE®和DSP接口标准兼容。对于高精度应用，通过结合使用AD5790和AD8675等精密器件，这个紧凑的电路可以提供高精度和低噪声性能。

电路描述

图1所示数模转换器(DAC)为AD5790，这是一款SPI接口的20位高压转换器，提供±2 LSB INL、−1至+2 LSB DNL和8 nV/√Hz噪声频谱密度。另外，AD5790还具有极高的长期线性误差稳定性(0.1 LSB)。

图1显示AD5790的单极性缓冲配置，输出缓冲器采用AD8675，它具有低噪声和低漂移特性。该放大器(A1)还用于放大低噪声精密基准电压源（本例使用Krohn Hite 523型精密基准电压源）提供的+5 V基准电压。此增益电路中的电阻R2和R3为精密金属薄片电阻，其容差和温度系数分别为0.01%和0.6 ppm/°C。要在整个温度范围内达到最佳性能，R2和R3应处于单个封装内，如Vishay 300144或VSR144系列。R2和R3均选用1 kΩ，以便将系统噪声保持在较低水平。R1和C1构成低通滤波器，截止频率大约为10 Hz。该滤波器用于衰减基准电压源噪声。

线性度测量

利用Agilent 3458A万用表，在EVAL-AD5790SDZ评估板上演示图1所示电路的精密性能。图2显示积分非线性与DAC代码具有函数关系，且位于±2 LSB的规格范围内（0°C至105°C）。

图3显示微分非线性与DAC代码具有函数关系，且位于−1 LSB至+2 LSB的规格范围内。

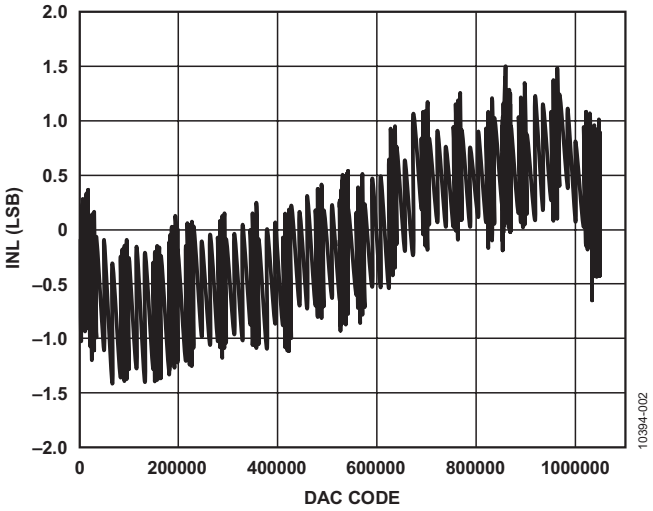


图2. 积分非线性与DAC码的关系

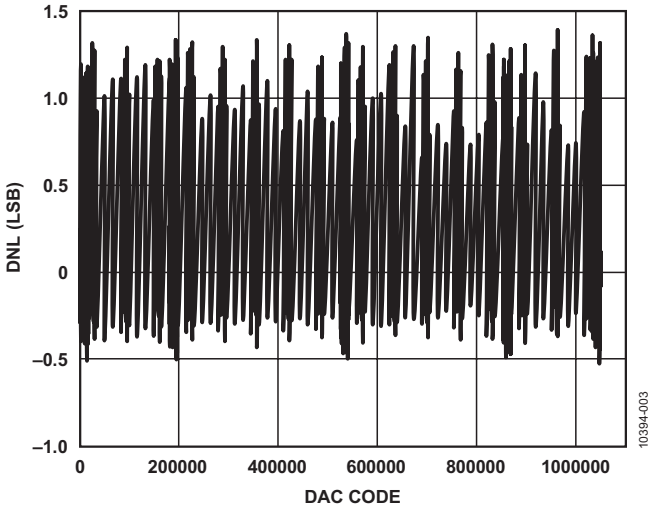


图3. 微分非线性与DAC码的关系

噪声漂移测量

要实现高精度，电路输出端的峰峰值噪声必须维持在1 LSB以下，对于20位分辨率和+10 V单极性电压范围则为9.5 μV。

实时噪声应用中不会在0.1 Hz处有高通截止频率来衰减1/f噪声，但会在其通带中包含低至DC的频率；因此，测得的峰峰值噪声如图4所示。本例中，电路输出端的噪声是在100秒内测得的，测量充分涵盖低至0.01 Hz的频率。

此测量需要使用温度控制的超低噪声基准电压源，以免温漂成为影响噪声性能的主要因素。

零电平输出电压的噪声最低，此时噪声仅来自DAC内核。选择零电平码时，DAC会衰减各基准电压路径的噪声贡献。

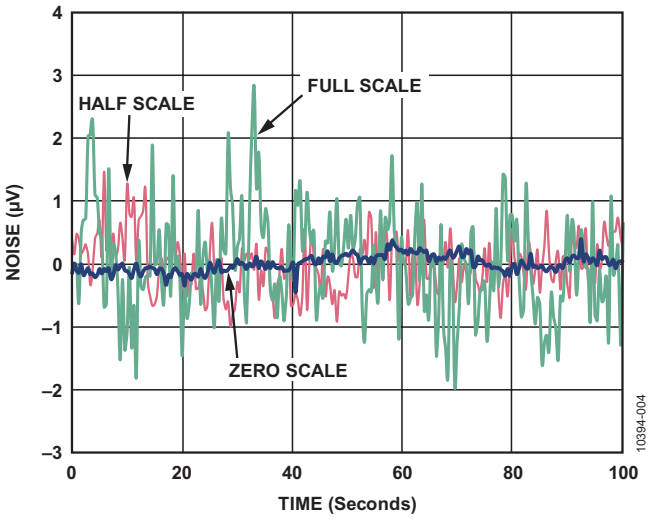


图4. 采用精密基准电压源时，100秒内测得的DAC输出电压噪声：满量程（绿色）、中间电平（红色）和零电平（蓝色）

随着测量时间变长，较低频率将包含在内，而峰峰值将变大。频率较低时，温度漂移和热电偶效应会变成误差源。通过选择热系数较小的器件可以将上述效应降至最小。

欲查看完整原理图和印刷电路板的布局，请参见CN-0257设计支持包：www.analog.com/CN0257-DesignSupport。

常见变化

AD5790支持各种不同的输出范围，从0 V至+5 V、最高±10 V以及该范围内的任意值。如果需要双极性配置，则VREFN引脚必须用反相精密高基准电压供电。此外，同样需要精密放大器技术和精密温度稳定型电阻。

AD8676是运算放大器AD8675的双通道版本，需要时可以用于该电路。

电路评估与测试

设备要求

- 系统演示平台 (EVAL-SDP-CB1Z)
- EVAL-AD5790SDZ评估板和软件
- Krohn-Hite 523型精密基准电压源
- Agilent 3458A万用表
- PC（Windows 32位或64位操作系统）
- National Instruments GPIB转USB-B接口电缆
- SMB电缆(2)

软件安装

AD5790评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP (SP2)和Vista（32位和64位）。如果安装文件未自动运行，您可以运行光盘中的**setup.exe**文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

1. 光盘文件安装完毕后，按照“电源”部分所述为AD5790评估板接通电源。将SDP板（通过连接器A或连接器B）连接到AD5790评估板，然后利用附送的电缆连接到PC的USB端口。
2. 检测到评估系统后，确认出现的所有对话框。这样就完成了安装。

功能框图

测试配置的功能框图如图6所示。

电源

必须提供下列外部电源：

- AD5790的数字电源：在连接器J1的VCC与DGND之间提供3.3 V电源。或者将链路1放在位置A，以便从USB端口通过SDP板为数字电路供电（默认设置）。
- AD5790的正模拟电源：在J2的VDD与AGND输入之间提供+12 V至+16.5 V的电源。
- AD5790的负模拟电源：在J2的VSS与AGND输入之间提供–12 V至–16.5 V的电源。
- +5 V精密基准电压源，连接到标有VREF的SMB连接器。

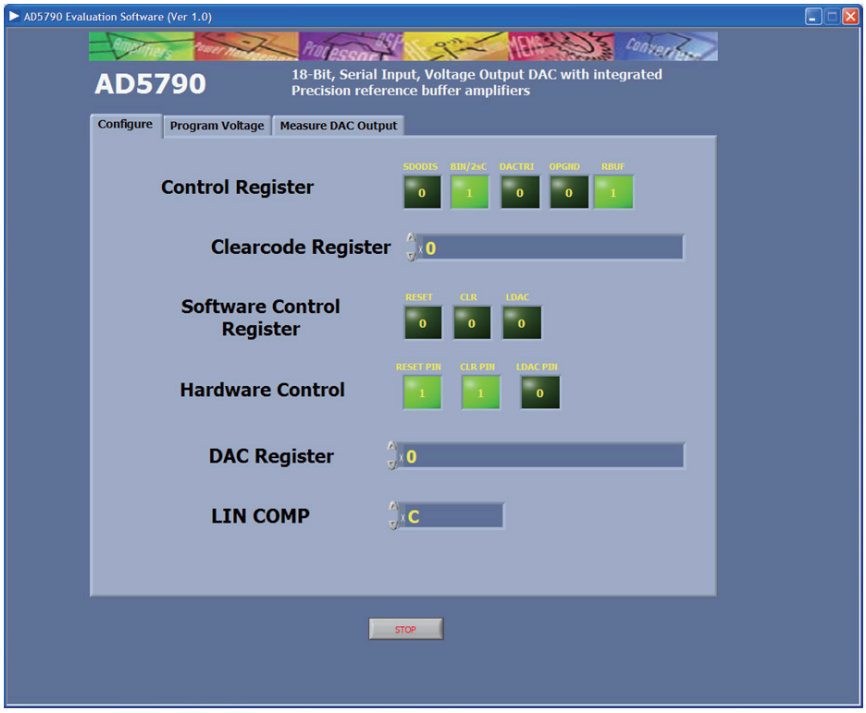


图5. 评估软件主窗口

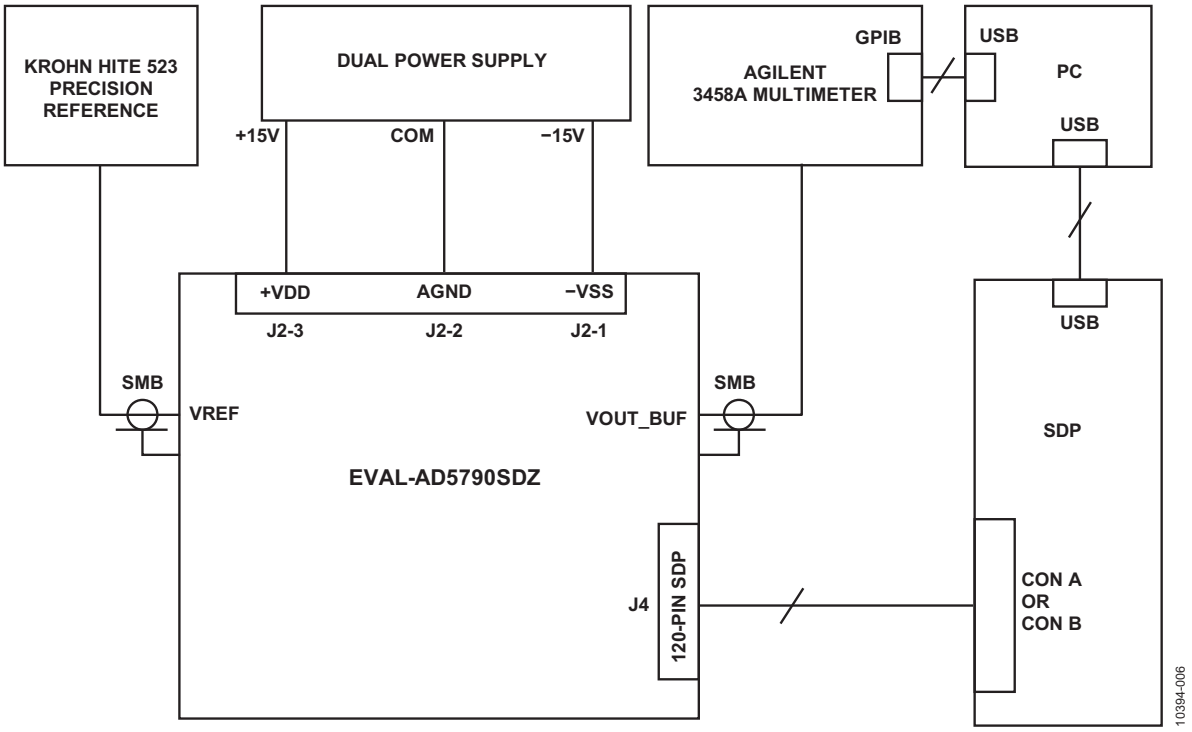


图6. 测试设置功能框图

默认链路选项设置

默认链路选项如表1所示。该板的默认配置为：VREFP = +10 V，VREFN = −10 V，输出范围为±10 V。

表1. 默认链路选项

链路号	选项
LK1	A
LK2	B
LK3	A
LK4	移除
LK5	移除
LK6	移除
LK7	移除
LK8	C
LK9	插入
LK11	插入

要将该板配置为图1所示电路，必须对表1中的默认链路配置进行如下改动：

1. 将LK3放在位置A
2. 移除LK4
3. 将LK8放在位置B
4. 移除LK9

这些改动将输出缓冲放大器的增益配置为1，并将AD5790的VREFN引脚连接到地。此外，评估板上标有VREF的SMB连接器现在配置为可接受+5 V精密基准电压。

欲了解有关EVAL-AD5790SDZ测试设置的更多信息，请参阅用户指南UG-342。

测试

VOUT_BUF SMB连接器连接到Agilent 3458A万用表。线性度测量利用AD5790 GUI上的“测量DAC输出”选项卡进行。

噪声漂移测量也是在VOUT_BUF SMB连接器上进行。输出电压利用AD5790 GUI上的“设置电压”选项卡进行。峰峰值噪声漂移的测量时间为100秒。

欲详细了解参数定义以及如何利用测量数据计算INL、DNL和噪声，请参阅AD5790数据手册的“术语”部分和以下文献：*数据转换手册*第5章“测试数据转换器”，ADI公司。

进一步阅读

CN0257 Design Support Package: www.analog.com/CN0257-DesignSupport

Egan, Maurice. "The 20-Bit DAC Is the Easiest Part of a 1-ppm-Accurate Precision Voltage Source," *Analog Dialogue*, Vol. 44, April 2010.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3, 5, and 7.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs*. Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

CN-0177 Circuit Note, *18-Bit, Linear, Low Noise, Precision Bipolar ±10 V DC Voltage Source*.

CN-0191 Circuit Note, *20-Bit, Linear, Low Noise, Precision, Bipolar ±10V DC Voltage Source*.

CN-0200 Circuit Note, *18-Bit, Linear, Low Noise, Precision Bipolar ±10 V DC Voltage Source*.

User Guide UG-342, *Evaluation Board for a 20-Bit Serial Input, Voltage Output DAC with Integrated Precision Reference Buffer Amplifiers*.

数据手册和评估板

AD5790 Data Sheet and Evaluation Board

AD8675 Data Sheet

AD8676 Data Sheet

修订历史

12/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2011 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10394sc-0-12/11(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™

利用ADI公司产品进行电路设计
放心运用这些配套产品迅速完成设计。有关更多信息和/或技术支持，请致电4006-100-006或访问www.analog.com/zh/CN0259。

连接/参考器件	
AD6657A	四通道中频接收机，200 MSPS采样速率
ADL5565	6.0 GHz超高动态范围差分放大器

具有抗混叠滤波器和184.32 MSPS采样速率的高性能65 MHz带宽四通道中频接收机(CN0259)

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是基于超高动态范围差分放大器驱动器ADL5565和11位、200 MSPS四通道中频接收机AD6657A的65 MHz带宽接收机前端。

四阶巴特沃兹抗混叠滤波器基于放大器和中频接收机的性能和接口要求而优化。由滤波器网络和其他阻性元件引起的总插入损耗仅为2.0 dB。总体电路带宽为65 MHz，低通滤波器在190 MHz下具有1 dB带宽，在210 MHz下具有3 dB带宽。通带平坦度为1dB。

该电路专为处理以140 MHz为中心、采样速率为184.32 MSPS的65 MHz带宽中频信号而优化。在65 MHz频段内采用140 MHz模拟输入测得的SNR和SFDR分别为70.1 dBFS和80.9 dBc。

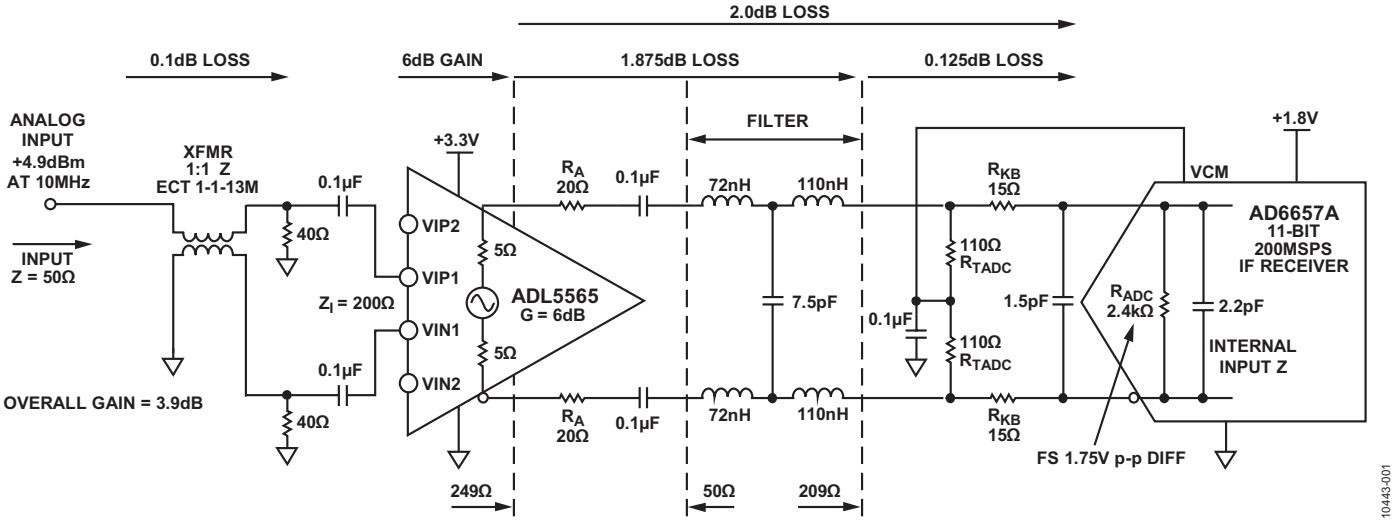


图1. 四通道中频接收机前端的单通道（原理示意图：未显示所有连接和去耦）增益、损耗和信号电平10 MHz下测得值

Rev.A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

电路描述

图1所示电路接受单端输入并使用宽带宽(3 GHz) M/A-COM ECT1-1-13M 1:1变压器将其转换为差分信号。ADL5565 6.0 GHz差分放大器采用6 dB增益工作时具有200 Ω的差分输入阻抗，采用12 dB增益工作时为100 Ω，采用15.5 dB增益工作时为67 Ω。

ADL5565是AD6657A的理想驱动器，通过低通滤波器可在ADC中实现全差分架构，提供良好的高频共模抑制，同时将二阶失真产物降至最低。ADL5565根据输入连接提供6 dB、12 dB和15.5 dB的增益。此电路中，使用6 dB增益补偿滤波器网络和变压器（约2.1 dB）的插入损耗，从而提供4.0 dB的总信号增益。增益还有助于将放大器的噪声影响降至最低。

AD6657A是一款四通道中频接收机，其中将每个ADC输出从内部连接到数字噪声整形再量化器(NSR)模块。集成NSR电路能够提高奈奎斯特带宽内较小频段的信噪比(SNR)性能。

可以对NSR模块进行编程，以提供采样速率22%、33%或36%的带宽。对于本电路笔记内采用的数据，采样速率为184.32 MSPS，且以下NSR设置适用：

- NSR带宽 = 36%
- 调谐字(TW) = 12
- 左频带边缘 = 11.06 MHz（输入 = 173.26 MHz）
- 中心频率 = 44.24 MHz（输入 = 140.08 MHz）
- 右频带边缘 = 77.41 MHz（输入 = 106.91 MHz）

NSR模块的详细工作原理请参见AD6657A数据手册。

抗混叠滤波器是采用标准滤波器设计程序（本例中是Agilent ADS）设计的四阶巴特沃兹低通滤波器。选择巴特沃兹滤波器是因为它具有平坦响应。四阶滤波器产生1.03的交流噪声带宽比。其他滤波器设计程序可从Nuhertz Technologies (http://www.nuhertz.com/filter)或Quite Universal Circuit Simulator (Qucs) Simulation (http://www.qucs.sourceforge.net)获得。

为了实现最佳性能，ADL5565应载入至少200 Ω的净差分负载。20 Ω串联电阻将滤波器电容与放大器输出隔离开，当加入下游阻抗时可产生249 Ω的净负载阻抗。

15 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器和放大器隔离开。110 Ω电阻与ADC并联，用于降低ADC的输入阻抗，使性能更具可预测性。

AD6657A的差分输入阻抗与2.2 pF并联，约为2.4 kΩ。对于该类型的开关电容输入ADC，实部与虚部与输入频率成函数关系；详细分析请参见应用笔记AN-742。

四阶巴特沃兹滤波器采用50 Ω的源阻抗、209 Ω的负载阻抗和190 MHz的3 dB带宽设计而成。滤波器的最终电路值如图1所示。从滤波器程序生成的值如图2所示。为滤波器无源元件选择的值是最接近程序生成值的标准值。ADC的内部2.2 pF电容用作滤波器设计的最终分流电容。

从本设计可以看出，最佳性能的获得有时可以是迭代过程。滤波器程序设计值非常接近最终值，但由于存在一些板寄生电容，滤波器最终值略有不同。图3显示了滤波器的最终设计值。

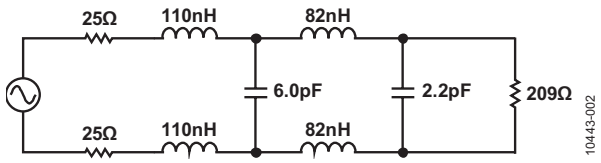


图2. 四阶差分巴特沃兹滤波器的滤波器程序初始设计，Z_S = 50 Ω，Z_L = 209 Ω，F_C = 190 MHz

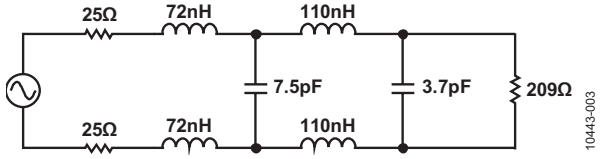


图3. 四阶差分巴特沃兹滤波器的最终设计值，Z_S = 50 Ω，Z_L = 209 Ω，F_C = 190 MHz

表1总结了系统的测量性能，其中3 dB带宽为210 MHz。网络的总插入损耗约为2 dB。图4所示为最终滤波器电路的带宽响应，图5所示为SNR和SFDR性能。

表1. 电路的测定性能

性能规格(1.75 V p-p FS)	最终结果(kΩ)
截止频率(–1dB)	190 MHz
截止频率(–3dB)	210 MHz
通带平坦度（10 MHz至190 MHz）	1 dB
SNRFS @ 140MHz	70.1 dBFS
SFDR @ 140MHz	80.9 dBc
H2/H3 @ 140MHz	97.7 / 80.9 dBc
总增益(10 MHz)	3.9dB
输入驱动(10 MHz)	4.9 dBm

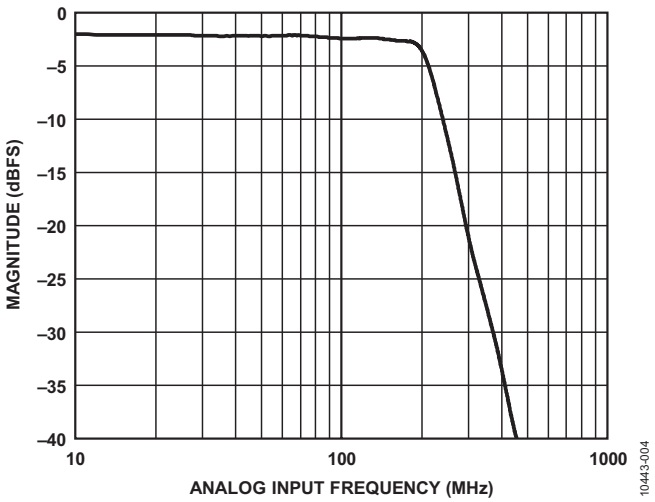


图4. 通带平坦度性能与输入频率的关系

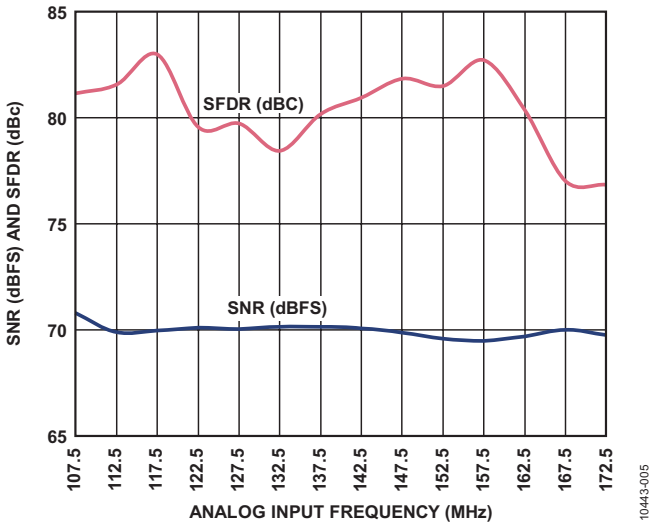


图5. SNR/SFDR性能与输入频率的关系

滤波器和接口设计程序

本节介绍放大器/ADC与滤波器接口设计的常用方法。为了实现最佳性能（带宽、SNR、SFDR等），放大器和ADC应对一般电路形成某些设计限制：

1. 放大器应参考数据手册推荐的正确直流负载，以获得最佳性能。
2. 放大器与滤波器的负载间必须使用正确数量的串联电阻。这是为了防止通带内的不良信号尖峰。
3. ADC的输入应通过外部并联电阻降低，并使用正确串联电阻将ADC与滤波器隔离开。此串联电阻也会减少信号尖峰。

此设计方法倾向于利用大多数高速ADC的相对较高输入阻抗和驱动源的相对较低阻抗，将滤波器的插入损耗降至最低。

设计程序的详情请参见电路笔记CN-0227和CN-0238。

电路优化技术和权衡

本接口电路内的参数具有高互动性；因此优化电路的所有关键规格（带宽、带宽平坦度、SNR、SFDR、增益等）几乎不可能。不过，通过变更R_A和R_{KB}，可以最大程度地减少通常发生于带宽响应内的信号尖峰。

ADC输入端的串联电阻(R_{KB})应选择为尽量减少任何残余电荷注入（从ADC内部采样电容）造成的失真。增加此电阻也倾向减少带内的信号尖峰。

不过，增加R_{KB}会增加信号衰减，因此放大器必须驱动更大信号才能填充ADC的输入范围。

优化通带平坦度的另一方法是略微变更滤波器分流电容。

ADC输入端接电阻($2R_{TADC}$)通常应选择为使净ADC输入阻抗介于200 Ω和400 Ω之间。降低该电阻可减少ADC输入电容的效应并稳定滤波器设计，但会增加电路的插入损耗。提高该值也会减少信号尖峰。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，可根据系统要求选择不同值，以优化SFDR、SNR或输入驱动电平。

本设计中的SFDR性能取决于两个因素：放大器和ADC接口元件值，如图1所示。表1和图5所示的最终SFDR性能数字是在优化滤波器设计后获得的，考虑了用于滤波器设计的板寄生电容和非理想元件。

该特定设计中可以权衡的另一因素是ADC满量程设置。对于采用本设计获得的数据，满量程ADC差分输入电压设置为1.75 V p-p，它可以优化SFDR。将满量程输入范围更改为2.0 V p-p可稍稍改善SNR，但SFDR性能会略微降低。沿相反方向将满量程输入范围更改为1.5 V p-p可稍稍改善SFDR，但SNR性能会略微降低。

请注意，本设计中的信号与0.1 μF电容进行交流耦合，以阻挡放大器、其端接电阻和ADC输入之间的共模电压。共模电压的详情请参见AD6657A数据手册。

无源元件和PCB寄生考虑因素

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。高速ADC和放大器PCB布局的详情请参见教程MT-031和MT-101。

低寄生表面贴装电容、电感和电阻应用于滤波器内的无源元件。所选电感来自Coilcraft 0603CS系列。滤波器所用表面贴装电容的稳定性和精度是5%、C0G、0402型。

系统的完整文档请参见CN-0259设计支持包(CN0259-DesignSupport)。

常见变化

针对需要更少带宽和更低功耗的应用，可使用ADL5562差分放大器。ADL5562的带宽为3.3 GHz。如需更低的功耗和带宽，还可使用ADA4950-1。该器件的带宽为1 GHz，仅使用10 mA的电流。

电路评估与测试

此电路使用经过修改的AD6657AEBZ电路板和HSC-ADC-EVALCZ FPGA数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。经过修改的AD6657AEBZ板包含依照本笔记所述进行评估的电路，HSC-ADC-EVALCZ数据采集板配合Visual Analog评估软件和SPI控制器软件使用，以正确控制ADC并采集数据。AD6657AEBZ板的原理图、BOM和布局请参见用户指南UG-232。CN-0259设计支持包中的“readme.txt”文件(www.analog.com/CN0259-DesignSupport)说明了对标准AD6657AEBZ板做出的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

进一步阅读

CN-0259 Design Support Package: http://www.analog.com/CN0259-DesignSupport

UG-232: Evaluating the AD6642/AD6657 Analog to Digital Converters

Alex Arrants, Brad Brannon and Rob Reeder, AN-835 Application Note: Understanding High Speed ADC Testing and Evaluation, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Agilent Technologies, Advanced Design System.

Reeder, Rob, *Frequency Domain Response of Switched Capacitor ADCs*, AN-742 Application Note, Analog Devices.

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, Electronic Design, July 2010.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, Electronic Design, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, Design News, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage,* Design News, February 2011

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, Design News, June 2011

数据手册和评估板

CN-0259 Circuit Evaluation Board (EVAL-CN0259-HSCZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

AD6657A Data Sheet

ADL5565 Data Sheet

AD6657A Evaluation Board (AD6657AEBZ)

修订历史

2/12—Rev. 0 to Rev. A

Changes to Figure 1 1
Changes to Circuit Description Section and Figure 3 2
Changes to Circuit Evaluation and Test Section 4

1/12—Revison 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10443sc-0-03/12(A)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0260。

连接/参考器件	
AD7985	16位、2.5 MSPS、15.5 mW PulSAR® ADC，采用LFCSP封装
AD8253	10 MHz，20 V/µs，G = 1、10、100、1000 *i*CMOS®可编程增益仪表放大器
AD8021	16位系统的低噪声、高速放大器
ADA4004-2	1.8 nV/√Hz、36 V精密双通道放大器
ADR439	超低噪声、4.5 V XFET®基准电压源，具有吸电流和源电流能力

采用PGA的过采样SAR ADC，可实现125 dB以上的动态范围(CN0260)

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个灵活的信号调理模块，具有低噪声、相对较高的增益以及在不影响性能的前提下根据输入电平变化动态改变增益的能力，同时仍维持宽动态范围。现有Σ-Δ技术可以提供许多应用所需的动态范围，但代价是低更新速率。本电路提供了一种替代方法，将16位、2.5 MSPS PulSAR®逐次逼近型ADC AD7985与自动调节量程*i*CMOS®可编程增益仪表放大器(PGA) AD8253前端结合使用。由于增益根据模拟输入值自动变化，该器件使用过采样和数字处理将系统动态范围增加至125 dB以上。

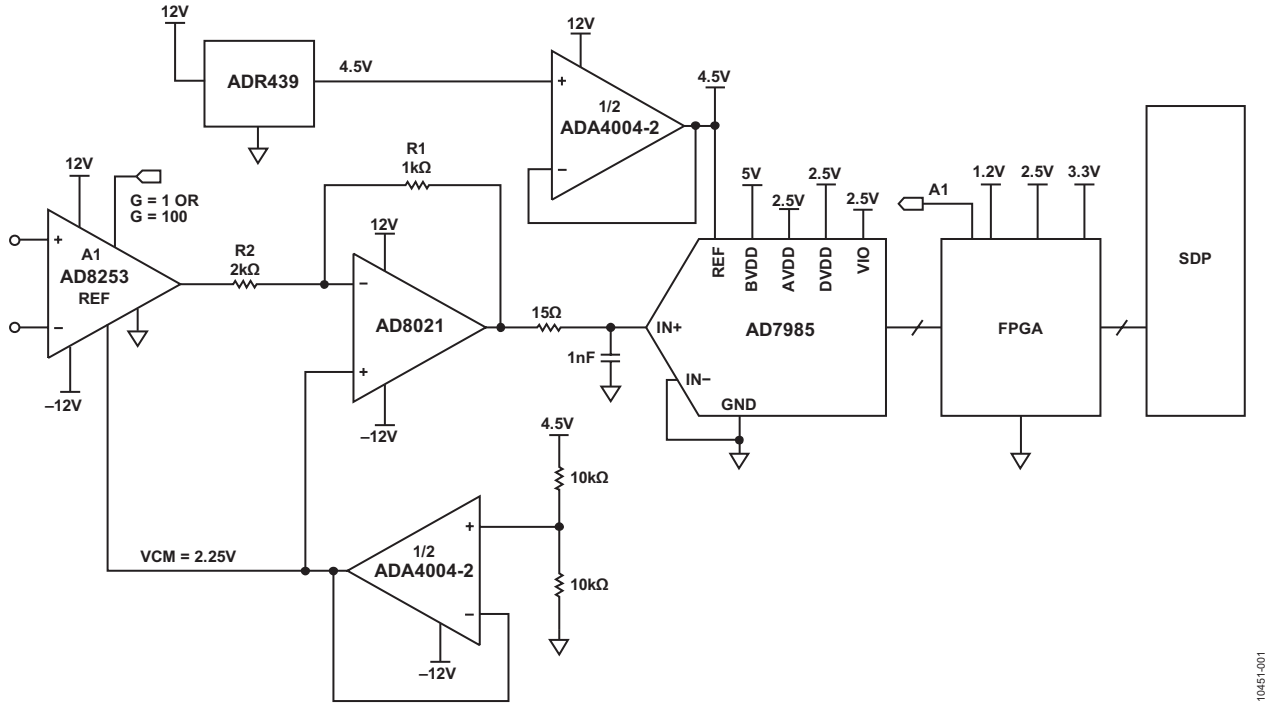


图1. 采用自动调节量程PGA和过采样SAR ADC的宽动态范围信号调理电路（注意：未显示所有连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

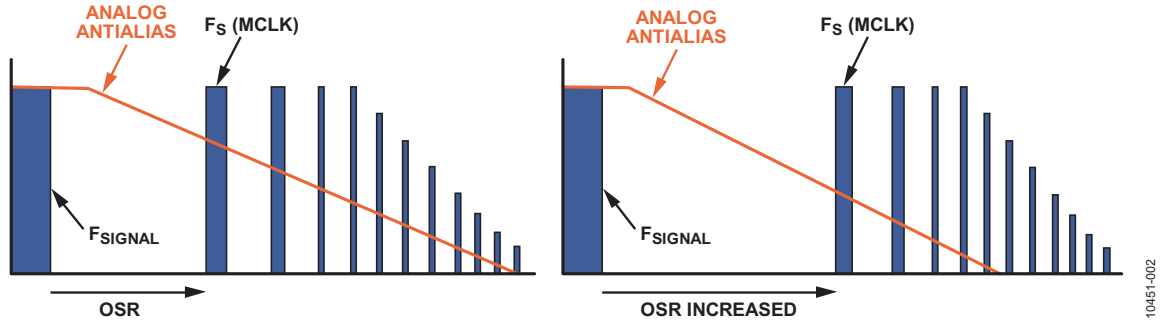


图2. 增加过采样率(OSR)可降低噪声

电路描述

许多应用需要宽动态范围。电子秤系统通常使用最大满量程输出为1 mV至2 mV的称重传感器桥式传感器。此类系统可能需要1,000,000：1水平的分辨率，以2 mV满量程输入为例子，此时需要高性能、低噪声、高增益放大器和Σ-Δ调制器。同样，医疗应用中的化学和血液分析通常使用光二极管传感器，这些器件会产生极小的电流并且需要精确测量。某些应用，例如振动监控系统，同时包含交流和直流信息，因此精确监控大小两种信号的能力至关重要。Σ-Δ型ADC在许多情况下虽然胜任，但如果需要交流和直流测量以及快速增益开关，则会受限制。

过采样是以比奈奎斯特频率高得多的速率来对输入信号进行采样的过程。一般说来，采样频率每提高一倍，原始信号带宽内的噪声性能大约可改进3 dB。过采样ADC之后是数字后处理，用以消除信号带宽外部的噪声，如图2所示。

要实现最大动态范围，可添加前端PGA级以增加极小信号输入下的有效信噪比(SNR)。试考虑>126 dB的系统动态范围要求。首先计算实现此动态范围所需的最低均方根噪声。例如，3 V输入范围(6 V p-p)具有2.12 V的满量程均方根值(6/2√2)。最大容许系统噪声如下计算

126 dB = 20 log（2.12 V/均方根噪声）

因此均方根噪声 ≈ 1 μV rms。

现在考虑系统更新速率，它决定系统容许的过采样率和最大噪声量（以输入(RTI)为基准）。例如，16位、2.5 MSPS PulSAR ADC AD7985以600 kSPS（功耗为11 mW）和72倍过采样率工作时，系统在均值和抽取后的有效吞吐速率为600 kSPS ÷ 72 = 8.33 kSPS。因此输入信号限于约4 kHz的带宽。

总均方根噪声是噪声密度(ND)乘以√f，最大容许输入频谱噪声密度(ND)可如下计算

1 μV rms = ND × √4 kHz

即ND = 15.8 nV/√Hz。

根据RTI系统输入噪声的该品质因数，可以选择适当的仪表放大器，以提供充足的模拟前端增益（通过相关过采样与ADC SNR相加），实现所需的126 dB。对于AD7985，典型SNR数值为89 dB，通过72倍过采样还可获得~18 dB的改善（72约为2^6，每翻一倍增加3 dB）。实现126 dB DR仍需要另外20 dB的改善，可以来自模拟PGA级提供的增益。仪表放大器必须提供≥20的增益（只要不超过15.8 nV/√Hz的噪声密度规格）。

图1显示了实现上述前端PGA增益和ADC过采样的系统级解决方案。输入级使用AD8253——极低噪声(10 nV/√Hz)的数字控制仪表放大器。增益选项如下：G = 1, 10, 100, 1000.

AD8021是能够驱动AD7985的2.1 nV/√Hz低噪声、高速放大器。该器件还会对AD8253输出进行电平转换和衰减。AD8253和AD8021均采用2.25 V的外部共模偏置电压工作，两者结合以在ADC的输入端维持相同共模电压。基准电压为4.5 V时，ADC的输入范围为0 V至4.5 V。

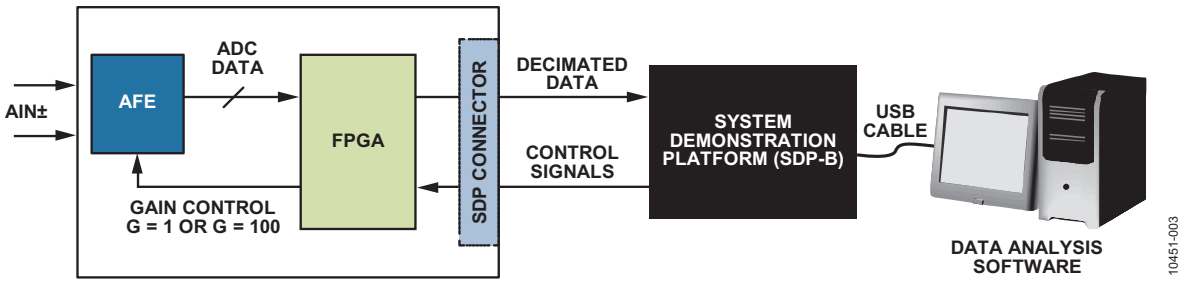


图3. 用于测量系统性能的测试设置

AD8021的输出使用高速ADC来测量。PGA增益可根据输入信号的幅度动态设置。对于小信号输入，增益设置为100。对于更大输入，增益降低至1。

使用QFN封装的16位、2.5 MSPS PulSAR ADC AD7985（功耗为11 mW）实施数字后处理，由于该器件具有快速采样速率，还可用于在低输入带宽应用中实施高阶过采样。鉴于以输入(RTI)为基准时完整系统噪声预算为15.8 nV/√Hz（最大值），可以计算每个模块的主要噪声源，以确保不超过15.8 nV/√Hz的硬限值。AD8021的折合到输入端噪声规格<3 nV/√Hz，当折合到增益为100的AD8253级时可忽略。使用外部4.5 V基准电压时，在<45 μV rms的噪声分辨率下，AD7985的额定SNR为89 dB。

如果考虑300 kHz的奈奎斯特带宽，ADC在此带宽内将提供~83 nV/μHz的噪声。折合到AD7985的输入端时，它的<1 nV/√Hz噪声在系统内可忽略，此时使用方和根计算对RTI噪声源求和。

使用AD8253的另一优点是它具有数字增益控制功能，可以根据输入变化动态地改变系统增益。这一点通过巧用系统的数字信号处理能力便可实现。在本应用中，数字处理的主要功能是利用AD7985 16位转换结果产生较高分辨率的输出。实现方法是对数据进行均值和抽取计算，并根据输入幅度自动切换模拟输入增益。过采样过程的输出数据速率低于ADC采样速率，但动态范围大幅增加。

为完成本应用数字端的原型制作，使用现场可编程门阵列(FPGA)作为数字内核。为了快速调试系统，使用系统演示平台(SDP)连接器标准将模拟电路和FPGA整合到单片电路板上，以便轻松实现PC的USB连接，如图3所示。SDP是可重用硬件和软件的组合，可以在大多数常用元件接口上轻松实现硬件的控制和数据采集。

本模块根据当前增益设置、两个原始ADC样本和一些硬编码阈值输出新增益设置。系统内使用四个阈值。这些阈值的选择对最大化系统的模拟输入范围很重要，可确保在尽可能大的信号范围内使用G = 100模式，同时防止ADC输入过驱。请注意，该增益模块处理的是每个原始ADC结果，而不是未归一化的数据。在此前提下，系统可使用的一些阈值示例如下（假设使用中间电平为零的双极性系统）：

T1（正阈值下限）：+162

（中间电平以上的162个代码）

T2（负阈值下限）：−162

（中间电平以下的162个代码）

T3（正阈值上限）：+32507

（正满量程以下的260个代码）

T4（负阈值上限）：-32508

（负满量程以上的260个代码）

在G = 1模式下，使用内部限值T1和T2。如果实际ADC结果介于T1和T2之间，增益便切换至G = 100模式。这样可确保ADC的模拟输入电压尽快最大化。接着，在G = 100模式下，使用外部限值T3和T4。如果预测ADC结果高于T3或低于T4，增益便切换至G = 1模式，以防止ADC输入超量程，如图4所示。

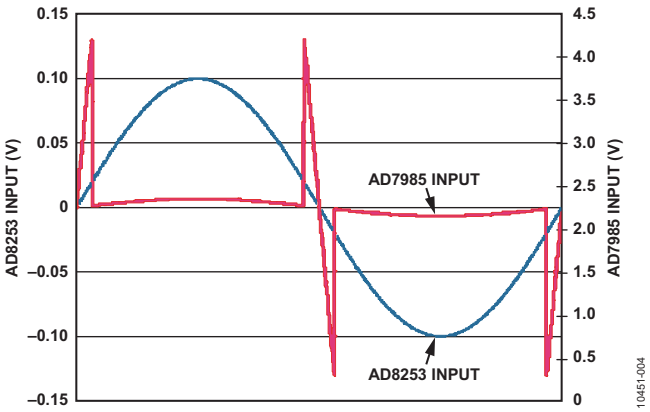


图4. 当预测模数转换器输入将超出阈值限值时，从放大器输入到转换器输入的增益减少100（蓝线：放大器输入；红线：转换器输入。）

在G = 100模式下，如果算法预测下一ADC样本将刚好超出外部阈值（使用最基本的线性预测），假定ADC结果为+32510，则增益切换至G = 1，下一ADC结果是+325而不是+32510。

总体系统性能

一旦增益和抽取算法经过全面优化，即可测试整个系统。图5显示系统对–0.5 dBFS的大信号1 kHz输入音的响应。考虑100的PGA增益时，实现的动态范围为127 dB。同样，测试图6中的小信号输入时，如果输入音为70 Hz（–46.5 dBFS时），最高可实现129 dB的动态范围。由于该测量中增益范围未发生有效切换，预期在较小输入音下可获得性能提升。

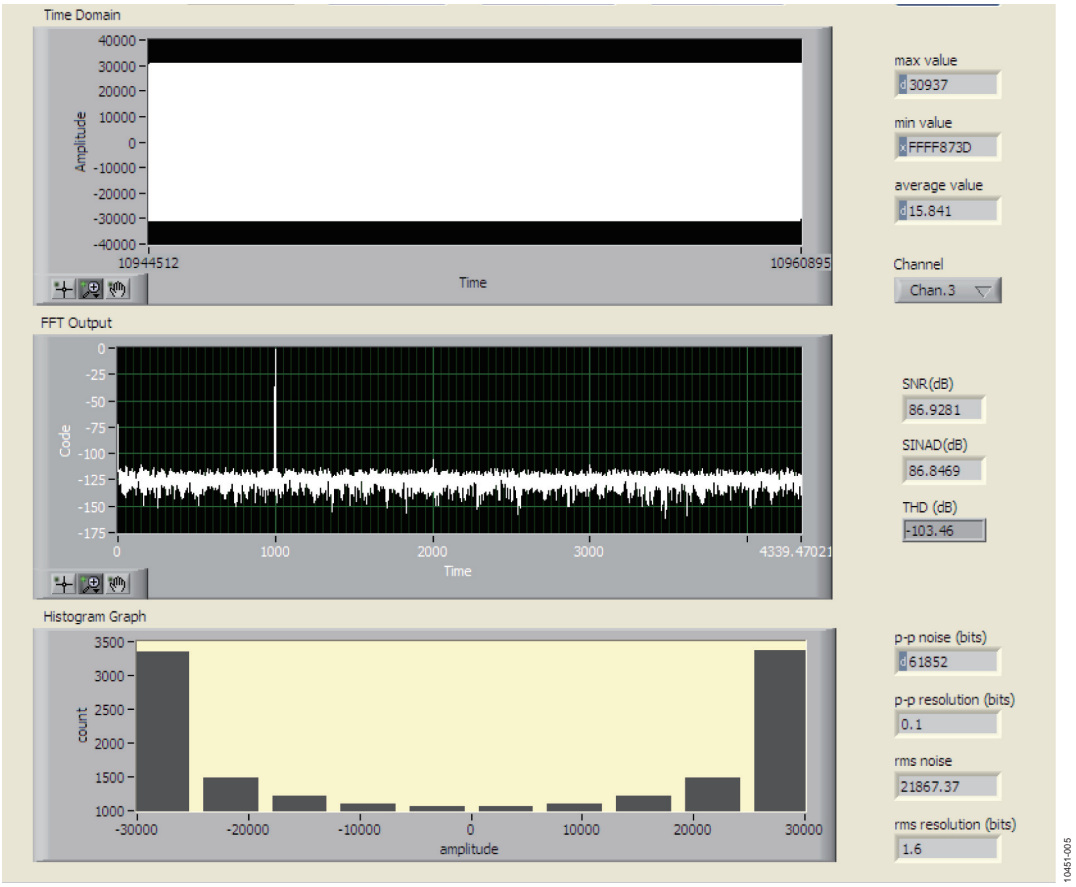


图5. 大量程1 kHz信号的响应显示127 dB的动态范围

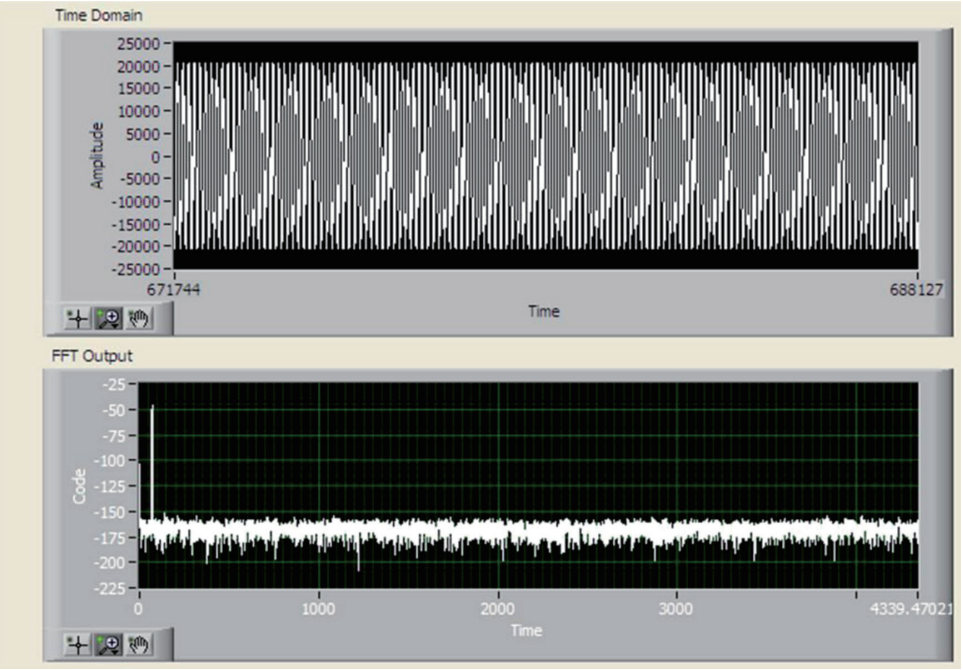


图6. 70 Hz小量程输入信号的响应

系统性能取决于动态切换增益以同时处理小信号输入和大信号输入的能力。虽然Σ-Δ技术提供了极佳的动态范围，基于SAR的解决方案也是一种根据输入信号动态改变前端增益的方式，而且不会影响系统性能。这样便可实时测量小信号和大信号交流、直流输入，而不必等候系统建立时间，或者因延迟的增益变化产生大的毛刺。

常见变化

本应用可考虑的其他16位PulSAR ADC有AD7983（16位，1.33 MSPS）和AD7980（16位，1 MSPS）。也可选择使用18位PulSAR ADC，包括AD7986（18位，2 MSPS）、AD7984（18位，1.33 MSPS）和AD7982（18位，1 MSPS）。

电路评估与测试

图3显示了用于评估该电路的基本测试设置。有关PCB的完整原理图和布局，请参阅CN-0260设计支持包：http://www.analog.com/cn0260-designsupport。

输入端切记使用低噪声、低失真信号源，例如Agilent 33120A、Audio Precision System Two 2322，或等效器件。

进一步阅读

CN0260 Design Support Package: www.analog.com/CN0260-DesignSupport

Ardizzoni, John. “A Practical Guide to High-Speed Printed-Circuit-Board Layout,” *Analog Dialogue* 39-09, September 2005.

MT-001 Tutorial, *Taking the Mystery out of the Infamous Formula,“SNR = 6.02N + 1.76dB,” and Why You Should Care*, Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?*, Analog Devices.

MT-021 Tutorial, *ADC Architectures II: Successive Approximation ADCs*, Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Colm Slattery and Mick McCarthy, “Oversampled ADC and PGA Combine to Provide 127-dB Dynamic Range,” *Analog Dialogue*, Vol.45, December 2011.

数据手册和评估板

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7985 Data Sheet

AD8253 Data Sheet

AD8021 Data Sheet

ADA4004-2 Data Sheet

ADR439 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10451sc-0-03/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0261。

连接/参考器件	
AD7691	18位、1.5 LSB INL、250 kSPS PulSAR ADC
AD8597	超低失真、超低噪声放大器
ADR435	超低噪声XFET 5 V基准电压源

优化18位、250 kSPS、PulSAR测量电路的交流性能

评估和设计支持

电路评估板

CN-0261电路评估板(EVAL-CN0261-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

选择高性能ADC的配套产品是一项非常具有挑战性的工作。图1所示电路是一种用于18位、250 kSPS PulSAR® ADC的完整前端解决方案，专门针对交流性能而优化。

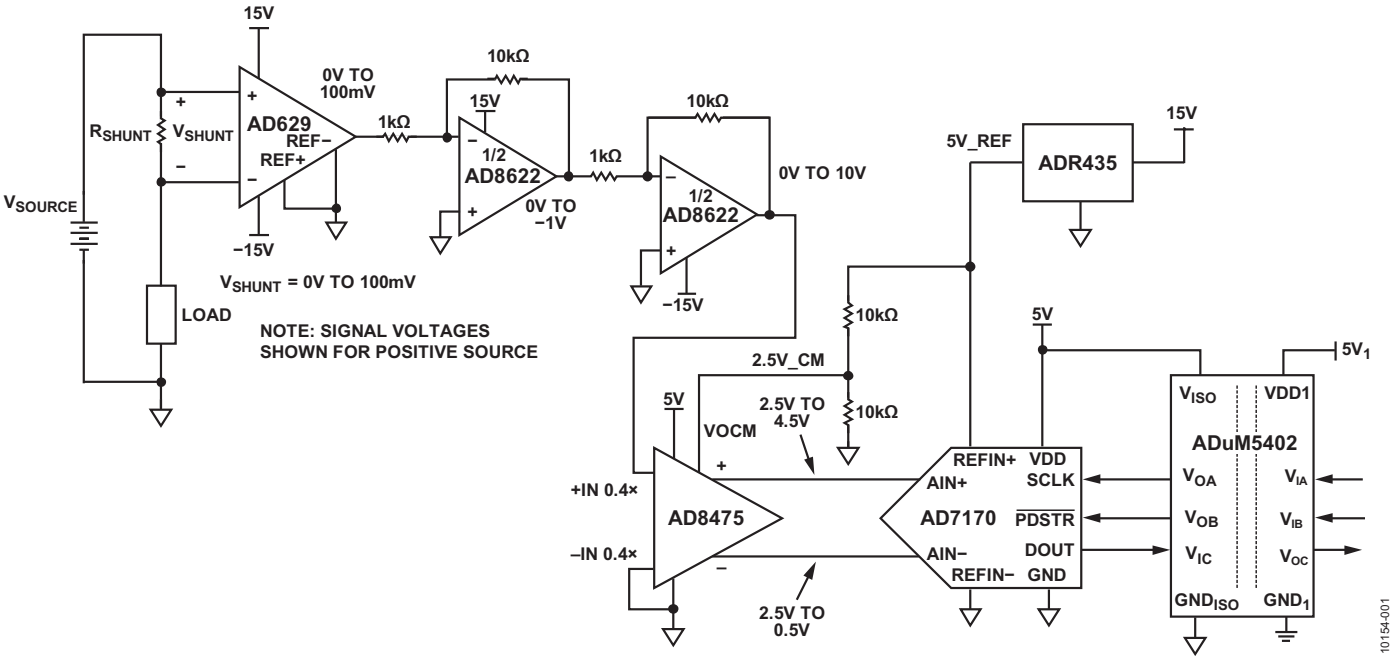


图1. 高性能、18位ADC前端（原理示意图：未显示所有连接和去耦）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

该电路以AD7691为中心，后者是一款PulSAR系列低功耗ADC（2.5 V、100 kSPS时为1.35 mW）。该ADC由超低失真、超低噪声放大器AD8597直接驱动，其基准电压源是超低噪声5 V ADR435。采用1 kHz输入音时，电路信噪比(SNR)为101 dB，总谐波失真(THD)为118 dB。

电路描述

此电路的核心部分是一款18位、250 kSPS电荷再分配逐次逼近型模数转换器(ADC) AD7691，采用单电源供电。

它内置一个低功耗、高速、18位无失码的采样ADC、一个内部转换时钟和一个多功能串行接口端口。在CNV上升沿，该器件对IN+与IN-引脚之间的电压差进行采样。这两个引脚上的电压摆幅在0 V至REF之间、相位相反。基准电压(REF)由外部提供，最高可设置为电源电压，AD7691功耗和吞吐速率呈线性变化关系。

在为本电路笔记执行的实验中，AD7691与SDP（系统演示平台板，EVAL-SDP-CB1Z）接口，ADC SPI兼容串行接口则连接到DSP SPORT接口VIO电源。

AD7691采用10引脚MSOP或10引脚QFN (LFCSP)封装。

该ADC由AD8597（每个放大器4.8 mA）驱动，是一款低噪声、低失真运算放大器，非常适合用作输入缓冲器。AD8597在音频频率上具有低噪声(1.1 nV/√Hz)和低谐波失真（小于–120 dB）特性，能够达到音频、医疗和仪器仪表应用中对前置放大器的较宽动态范围要求。此外还具有出色的压摆率(14 V/μs)和10 MHz增益带宽积，非常适合医疗应用。

AD8597可以采用高达±15 V的电源电压工作。为了将功耗降至最低，该电路中选择+8 V和–2 V的电源电压。

AD8597提供8引脚SOIC和LFCSP两种封装，180 Ω电阻和2.7 nF电容构成单极点327 kHz低通滤波器，以进一步降低噪声。

此应用中使用的基准电压源是ADR435，是XFET®系列基准电压源之一，具有低噪声、高精度和低温度漂移性能。利用温度漂移曲率校正专利技术和XFET（外加离子注入场效应管）技术，可以使电压随温度的变化降至最小。

ADR43x系列的源电流输出最高达30 mA，最大吸电流能力为20 mA。它还具有调整引脚，可以在0.5%范围内调整输出电压，而性能则不受影响。

ADR435提供8引脚MSOP或8引脚窄体SOICC封装。

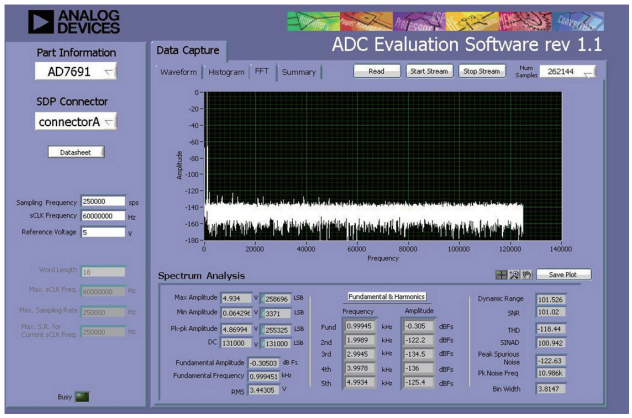
上述配置的动态性能如图2和图3所示，总结如下：

信噪比(SNR) = 101.02dB

总谐波失真(THD) = 118.44 dB

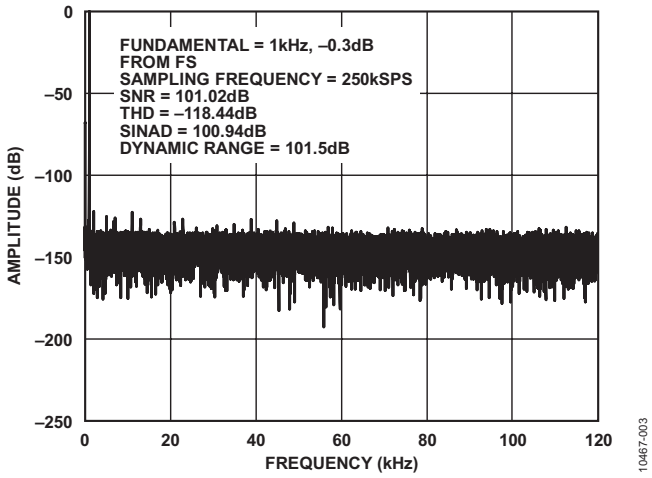
信纳比(SINAD) = 100.94 dB

动态范围 = 101.5 dB



10467-002

图2. 评估板软件输出屏幕捕获



10467-003

图3. 250 kSPS时1 kHz音采样的FFT细节

常见变化

PulSAR系列的其它引脚兼容18位ADC提供更高的采样速率：AD7690 (400 kSPS)、AD7982 (1 MSPS)、AD7984 (1.33 MSPS)。

AD7986 (2 MSPS)提供20引脚4 mm × 4 mm LFCSP (QFN)封装。

AD8599运算放大器是AD8597的双通道版本，需要时可以用于该电路。

ADA4841-1（单通道）和ADA4841-2（双通道）均为较低功耗的运算放大器（每个放大器1.1 mA），但噪声略高(2.1 nV/√Hz)。

ADA4941-1针对驱动差分输入18位ADC而优化，每个放大器功耗为2.2 mA，噪声为10.2 nV/√Hz。

有关PulSAR ADC总结和推荐驱动器，请参考www.analog.com/PulSAR。

ADI公司的ADR43x系列或其它基准电压源系列提供其它基准电压。

虽然通过内置缓冲器生成VCM信号来偏置输入非常普遍，但是此电路无需缓冲器即可实现额定性能。

电路评估与测试

设备要求（可以用同等设备代替）

- EVAL-CN0261-SDPZ电路评估板
- 系统演示板(EVAL-SDP-CB1Z)
- 函数发生器、Audio Precision SYS-2522
- 外部10 nF陶瓷滤波器电容，如图4所示
- 电源：+8 V (50 mA)、−2 V (50 mA)、+5 V (500 mA)。
- 带USB端口的Windows® XP、Windows Vista®（32位）或Windows® 7（32位）PC

设置和测试

交流性能测量设置的框图如图4所示。EVAL-CN0261-SDPZ板由台式电源驱动，如图所示。欲查看该评估板的完整文档，请参见www.analog.com/CN0261DesignSupport。

为测量频率响应，设备按图5所示进行连接。Audio Precision SYS-2522设置为以低于满量程0.5 dB的输入信号电平的条件下输出1 kHz音。外部10 nF电容用作信号发生器输出端的低通降噪滤波器。然后，利用评估板软件采集并分析FFT数据。

软件分析是评估板软件的一部分，使用户可以采集并分析直流或交流性能。

除交流性能以外，评估板软件还允许用户分析波形数据并绘制所测输入信号的直方图。

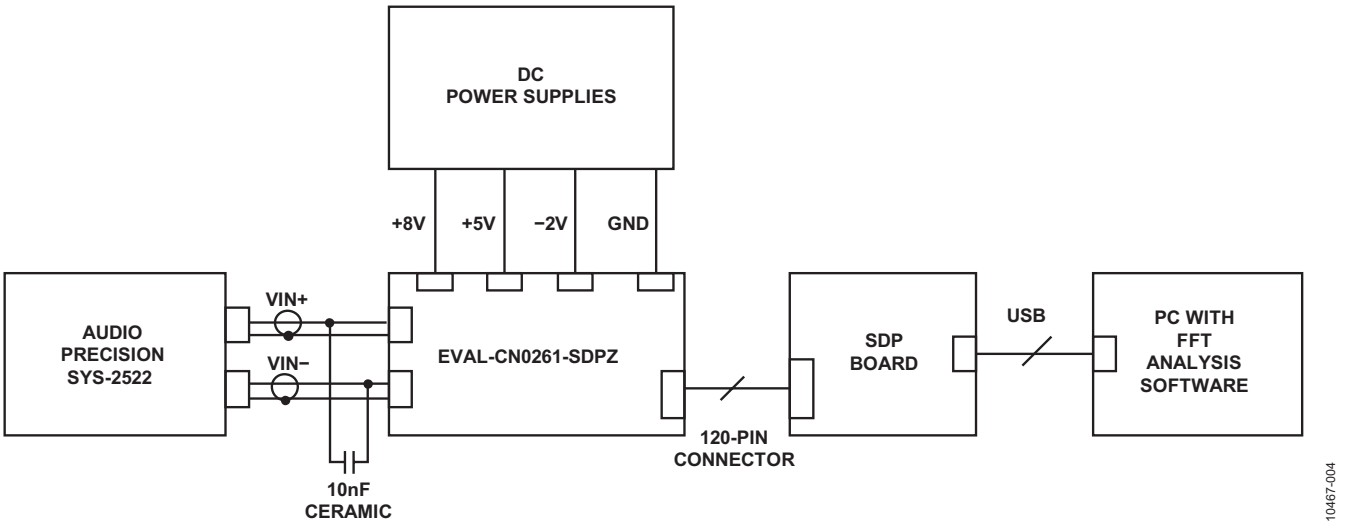


图4. 用于测量交流性能的测试设置

进一步阅读

CN0261Design Support Package:
www.analog.com/CN0261-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-021 Tutorial, *Sucessive Approximation ADCs*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Voltage Reference selection and Evaluation Tool, Analog Devices.

数据手册和评估板

CN-0261 Circuit Evaluation Board (EVAL-CN0261-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7691 Data Sheet

AD8597 Data Sheet

ADR435 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10467sc-0-04/12(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0262。

连接/参考器件	
ADMP504	超低噪声模拟MEMS麦克风
SSM2167	具有18 dB固定增益的麦克风前置放大器

具有压缩和噪声门的低噪声模拟MEMS麦克风和前置放大器(CN0262)

评估和设计支持

电路评估板

SSM2167评估板(SSM2167Z-EVAL)

ADMP504评估板(EVAL-ADMP504Z-FLEX)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路用于实现模拟MEMS麦克风与麦克风前置放大器的接口，如图1所示。ADMP504由一个MEMS麦克风元件和一个输出放大器组成。ADI公司的MEMS麦克风具有高信噪比(SNR)和平坦的宽带频率响应，堪称高性能、低功耗应用的绝佳选择。

SSM2167是一款低压、低噪声单声道麦克风前置放大器，非常适合用于低功耗音频信号链。该前置放大器包括内置压缩和噪声门，对本功能而言优于在前置放大器电路内仅使用运算放大器。压缩麦克风信号的动态范围可降低峰值信号电平，并给低电平信号增加额外增益。噪声门限将信号电平衰减至特定阈值以下，以便仅放大所需信号，例如语音，并降低输出信号内的噪声。这些特性有助于提高麦克风所接收语音信号的清晰度。

电路描述

ADMP504模拟MEMS麦克风通过一个0.1 µF电容连接到SSM2167 INPUT引脚。此耦合电容是必需的，因为麦克风输出偏置到0.8 V，前置放大器输入偏置到0.4 V。前置放大器输入和麦克风与前置放大器输入之间的交流耦合电容形成一个高通滤波器。

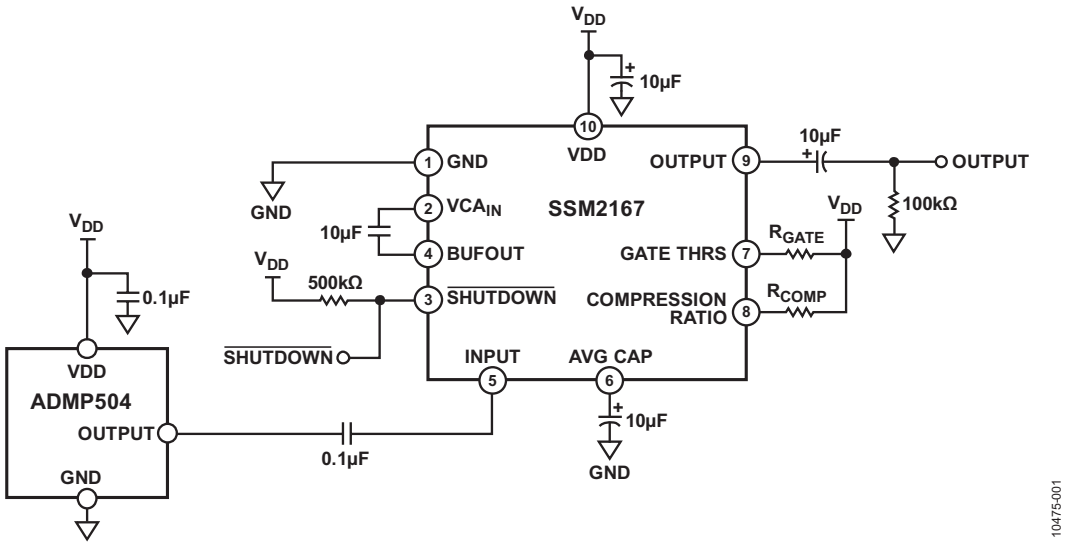


图1. 模拟MEMS麦克风与前置放大器的连接

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

此滤波器的-3 dB转折频率为1/(2πRC)，其中C为电容大小，R为前置放大器的输入阻抗(100 kΩ)。对于0.1 μF耦合电容，高通滤波器的转折频率为16 Hz。增加电容大小会降低滤波器转折频率。

SSM2167 fs真均方根电平检测器的时间常数由连接到AVG CAP（引脚6）的电容大小控制。10 μF电容产生约100 ms的时间常数，这是适合语音信号的合理设置。该时间常数控制均方根检测器的均值和压缩器的释放时间。此处使用的较小电容将给出较短时间常数，更大的电容将产生更长的时间常数。时间常数单位为毫秒，计算公式为10 × C_{AVG}，其中C_{AVG}单位为μF。

麦克风和前置放大器均可采用2.5 V至3.3 V的单电源供电。

SSM2167前置放大器在工作时需要一些额外的外部无源元件：

- V_{DD}与地之间的10 μF电容
- VCA_{IN}与BUF_{OUT}之间的10 μF电容
- OUTPUT引脚上的交流耦合电容
- SHUTDOWN引脚上的500 kΩ上拉电阻
- R_{GATE}：设置噪声门的阈值
- R_{COMP}：设置压缩比

ADMP504的灵敏度为-38 dBV，意味着-38 dBV时麦克风将输出94 dB SPL（1帕）的输入信号。该麦克风的最大输入电平为120 dB SPL，在此电平下麦克风输出为-12 dBV。动态范围为91 dB，因此麦克风噪底位于-103 dBV。

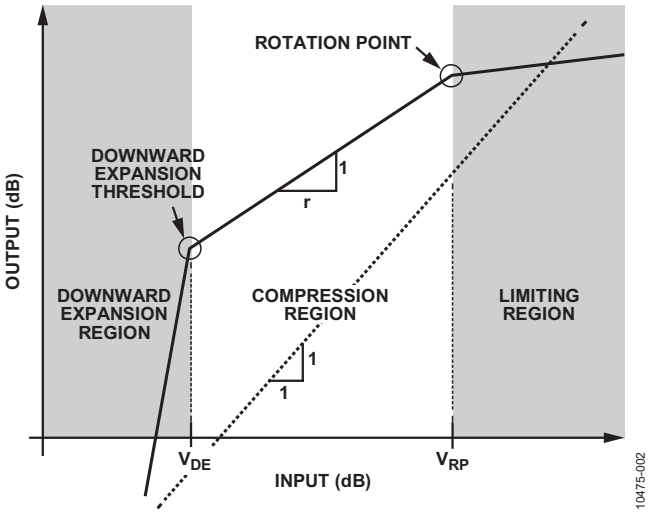


图2. 增益区域

增益从三个不同区域施加于SSM2167输入信号——向下扩展、压缩和限制，如图2所示。SSM2167对输入信号施加固定的18 dB增益，同时对向下扩展点与旋转点之间的信号施加额外可变增益。

向下扩展阈值是向下扩展与压缩区域间的边界。该点通过选择电阻R_{GATE}（表1）来设置。输入信号的阈值可设置为77 dB与92 dB SPL间的一点，或者在前置放大器的–55 dBV至–40 dBV输入范围内。

表1. 噪声门阈值设置

前置放大器噪声门阈值(dBV)	麦克风(dB SPL)	R_{GATE} (kΩ)
-40	92	0（对V_{DD}短路）
2	84	1
-54	78	2
-55	77	5

向下扩展与限制区域间是压缩区域。在该区域内，可缩小或压缩输入信号的动态范围，使输出信号电平更为平滑和恒定。SSM2167最高可实现10:1的压缩比。此向下压缩器可将信号电平增加至旋转点阈值下方。压缩水平由电阻R_{COMP}控制，如表2所列。

表2. 压缩比设置

压缩比	R_{COMP}值(kΩ)
1:1	0（对V_{DD}短路）
2:1	15
3:1	35
5:1	75
10:1	175

压缩和限制区域间的边界固定于–24 dBV前置放大器输入信号电平，它对应于麦克风的108 dB SPL声学输入。该点上方，在18 dB的固定增益后，前置放大器输出将限于–6 dBV水平。

图3显示了在不同压缩比下电路输出电平与声学输入电平的关系。

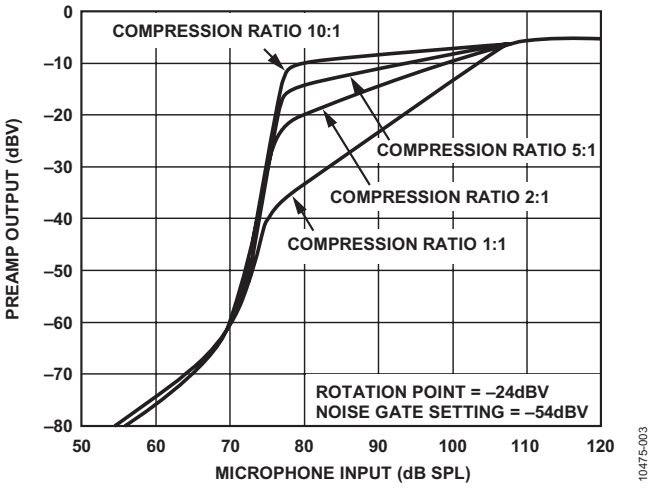


图3. 电路输出与输入特性的关系

SSM2167输出偏置到1.4 V。与输出信号串联的10 µF交流耦合电容允许输出连接到接地负载。100 kΩ电阻以接地耦合电容的后端为基准，以避免在热插拔负载时产生爆音。将负载硬连线至前置放大器输出的设计则不需要该电阻。

有关本电路的完整设计支持文档包，请访问以下地址：www.analog.com/CN0262-DesignSupport。

噪声性能

ADMP504和SSM2167都是低噪声音频器件。ADMP504 SNR为65 dB，提供-103 dBV噪底。SSM2167在10:1压缩（最差噪声设置）下的噪底为-70 dBV。因此，两个器件的噪底组合前，麦克风信号的噪声电平可增加20 dB以上，导致总体系统噪底劣化。例如，前置放大器压缩比设置为10:1时，麦克风接收的100 dB SPL大信号输出将给系统增加约24 dB的增益。这使麦克风信号的噪底变为-79 dBV (-103 + 24)。组合-79 dBV信号源与前置放大器的-70 dBV噪底，系统仅降低大约0.5 dB，因此以上条件下输出信号的噪底约为-69.5 dBV。

当麦克风输出信号电平低于向下扩展阈值时，18 dB固定增益将施加于信号，使信号噪底远低于SSM2167的噪底。

常见变化

也可以用SSM2166代替SSM2167来设置本电路。SSM2166可用外部元件调节，而这些设置在SSM2167上是固定的。另外SSM2166的噪底低于SSM2167，且提供更大的封装(14引脚SOIC_N)。

ADMP504也可用ADMP401、ADMP404或ADMP405来替代。后三个MEMS麦克风具有62 dB的SNR，而ADMP504的SNR为65 dB。ADMP401的灵敏度为−42 dBV，而ADMP504、ADMP404和ADMP405则为−38 dBV。ADMP405的低频截止频率为200 Hz，ADMP404则为100 Hz，除此之外二者完全相同。较高的截止频率使得ADMP405能够很好地降低低频风噪。ADMP404和ADMP504引脚兼容。

电路评估与测试

可以使用ADMP504 (EVAL-ADMP504Z-FLEX)和SSM2167 (SSM2167Z-EVAL)的评估板并按照下面所述轻松进行连接。

EVAL-ADMP504Z-FLEX有3条输出线：−VDD（红色）、地（黑色）和输出（白色）。VDD线路应连接到SSM2167板上的+3 V JP3测试点；该点同时为前置放大器板供电。地线可连接到JP3的GND。ADMP504板的输出线可以直接连接到单声道3.5 mm音频插头的JP2引脚或顶端，接地线连接到环孔。该插头连接到SSM2167的评估板输入插孔J1。

此点以后请遵循应用笔记AN-583中SSM2167Z-EVAL文件关于板设置和聆听测试的说明。SSM2167评估板(SSM2167Z-EVAL)文档提供系统设置说明，以及完整的电路板原理图。唯一需要的外部连接是+3 V电源，以及J1和J2上的音频输入和输出。

进一步阅读

CN0262 Design Support Package:
www.analog.com/CN0262-DesignSupport

Scarlett, Shawn, “Using the SSM2167 Evaluation Board,” Application Note AN-583, Analog Devices.

Elko, Gary W. and Kieran P. Harney, "A History of Consumer Microphones: The Electret Condenser Microphone Meets Micro-Electro-Mechanical-Systems," *Acoustics Today*, April 2009.

Nielsen, Jannik Hammel Nielsen and Claus Fürst, “Toward More Compact Digital Microphones,” *Analog Dialogue*. September 2007.

Lewis, Jerad, "Microphone Specs Explained," Application Note AN-1112, Analog Devices.

Khenkin, Alex. Application Note AN-1003, "Recommendations for Mounting and Connecting Analog Devices, Inc., Bottom-Ported MEMS Microphones," Analog Devices.

数据手册和评估板

SSM2167 Data Sheet

SSM2167 Evaluation Board

ADMP504 Data Sheet

ADMP504 Evaluation Board

ADMP401 Data Sheet

ADMP404 Data Sheet

ADMP405 Data Sheet

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10475sc-0-03/12(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

电路笔记
CN-0266

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0266。

连接/参考器件	
ADSP-BF527	低功耗Blackfin处理器，配有高级外设
ADMP441	具有底部收音孔和I2S数字输出的全向麦克风

高性能数字MEMS麦克风与Blackfin DSP的标准数字音频接口

评估和设计支持

电路评估板

ADMP441评估板(EVAL-ADMP441Z)
ADMP441 Flex评估板(EVAL-ADMP441Z-FLEX)
系统演示平台(SDP) (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路允许两个数字MEMS麦克风通过单条数据线与一个DSP接口。ADMP441由一个MEMS麦克风元件和一个I^2S输出组成。这使得立体声麦克风可以用于音频系统中，麦克风与处理器之间无需编解码器。ADI公司的MEMS麦克风具有高信噪比(SNR)和平坦的宽带频率响应，堪称高性能、低功耗应用的绝佳选择。最多两个ADMP441麦克风可以通过单条数据线输入到Blackfin®处理器ADSP-BF527。

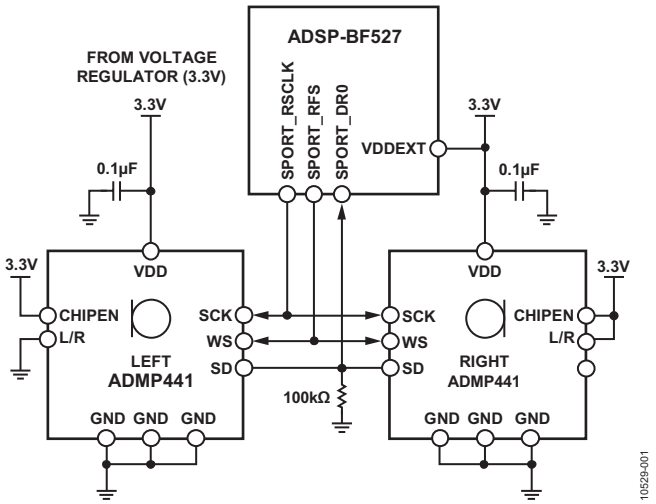


图1. MEMS麦克风与Blackfin DSP的连接
（原理示意图：未显示所有连接）

ADSP-BF527最多可以设置四路串行数据输入，因此单个DSP最多支持八个ADMP441。

电路描述

ADMP441麦克风连接到ADSP-BF527的SPORT数据输入引脚。本电路需要的无源元件只有电容和电阻：每个ADMP441需要一个0.1 µF旁路电容；SD线路上需要一个大下拉电阻(100 kΩ)，用以在ADMP441的输出驱动器处于三态时给电容放电。旁路电容应尽可能靠近ADMP441 V_{DD}引脚（引脚7）放置。

麦克风的V_{DD}与ADSP-BF527的2.25 V至3.3 V V_{DDEXT}应由相同的电源供电。虽然ADMP441可以采用1.8 V至3.3 V的VDD工作，但ADSP-BF527的V_{DDEXT}必须至少是2.25 V。

为实现I^2S数据流，ADMP441与ADSP-BF527之间必须连接三个信号：帧时钟、位时钟和数据。ADSP-BF527为系统时钟，并生成两个I^2S时钟。

此电路展示麦克风连接到Blackfin的SPORT0单个数据输入端。ADSP-BF527的两个SPORT各具有两组数据接收引脚，因此最多可提供八通道I^2S音频输入。表1所示为使用ADSP-BF527的串口SPORT0时的连接情况。

表1. 硬件信号连接

信号	ADMP441	ADSP-BF527
帧时钟	WS (引脚3)	PF1/PPI_D1/RFS0 (引脚PF1)
位时钟	SCK (引脚1)	PF2/PPI_D2/RSCLK0 (引脚PF2)
串行数据	SD (引脚2)	PF0/PPI_D0/DR0PRI (引脚PF0)

Rev.0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

将两个ADMP441上的L/R引脚设为相反电平——其中一个拉至V_{DD}，而另一个拉至GND。拉至GND时，麦克风在I^2S流的左通道上输出数据，而拉至V_{DD}时，则在右通道上输出数据。

ADMP441通过将CHIPEN引脚拉高而使能。此引脚既可以直接连接到麦克风的V_{DD}，使麦克风在上电时始终保持使能状态，也可以连接到ADSP-BF527的GPIO，以便Blackfin能够使能和禁用麦克风。

ADMP441的灵敏度为–26 dBFS。在大多数应用中，麦克风输出需要将一些增益增加到Blackfin的信号路径中。如果将增益增加给DSP中的信号，则处理器的输出仍必须限制在0 dBFS。

ADSP-BF527寄存器设置

以下是用于将ADSP-BF527设为I^2S主机模式的SPORT寄存器设置。有关这些寄存器设置的详细说明，请参考ADSP-BF52x Blackfin处理器硬件参考。

利用以下非默认设置来配置主接收配置寄存器SPORT_RCR1：

- RCKFE：在RSCLK下降沿驱动内部帧同步
- RFSR：每个数据字均需要RFS
- IRFS：使用内部RFS
- IRSCLK：选择内部接收时钟

利用以下非默认设置来配置辅助接收配置寄存器SPORT_RCR2：

- RSFSE：使能接收立体声帧同步
- SLEN：32位字长度

将SPORT接收串行时钟分频器寄存器SPORT_RCLKDIV设为17 (0x0011)，并将SPORT_RFSDIV设为31 (0x001F)。这可设置适当的时钟频率，以实现48 kHz帧时钟、3.072 MHz比特时钟和120 MHz Blackfin系统时钟(SCLK)。

此处介绍的寄存器设置可以应用于ADSP-BF527的SPORT0或SPORT1，具体取决于所用的串口。

常见变化

DSP

也可以用Blackfin系列中的其它器件代替ADSP-BF527来设置本电路。有关SPORT通道差异及其它变化的详细信息，请参见相应的数据手册。如需查看Blackfin系列产品页面，请访问：http://www.analog.com/zh/blackfin。

麦克风

只需移除一个ADMP441麦克风，就能设置一个使用单个ADMP441的单声道麦克风电路。在单声道配置中，其它连接保持不变。

其它ADMP441麦克风可以像第一对立体声配置一样，连接到ADSP-BF527的SPORT输入端。

电路评估与测试

评估ADMP441 MEMS麦克风通过I^2S连接到ADSP-BF527 Blackfin DSP的系统时，最简单的方法是使用EVAL-ADMP441Z评估板和Blackfin SDP。这些电路板能够互相配合，并包含使能数字音频连接的代码。连接到PC的USB端口时，该系统会被识别为标准USB音频接口，能够将立体声音频从麦克风传输到PC。

设备要求

所需的两个评估套件包括如下内容：

- EVAL-ADMP441Z：包含一个EVAL-ADMP441Z-FLEX板和一个接口PCB。
- EVAL-SDP-CB1Z：包含SDP-B控制器板

为使SDP板正常工作，PC必须具有以下最低配置：

- Windows XP Service Pack 2、Windows Vista（32位）或Windows 7（32位）。
- USB 2.0端口

可以在接口板上连接第二个EVAL-ADMP441Z-FLEX来使能立体声音频采集。

开始使用

麦克风FLEX PCB通过ZIF接口J1和J2连接到接口板，EVAL-ADMP441Z通过120引脚接头J3连接到SDP-B。

SDP-B控制器板和EVAL-ADMP441Z的文档描述了具体系统设置并提供了电路板的完整原理图。所需外部连接只有PC的USB连接和系统电源与ADMP441评估板之间的连接。

欲查看EVAL-ADMP441Z评估板的完整文档，请参见UG-362用户指南。

欲查看SDP-B控制器板的完整文档，请参见SDP-B用户指南UG-277。

进一步阅读

CN0266 Design Support Package:
http://www.analog.com/CN0266-DesignSupport

Elko, Gary W. and Kieran P. Harney, "A History of Consumer Microphones: The Electret Condenser Microphone Meets Micro-Electro-Mechanical-Systems," *Acoustics Today*, April 2009.

Nielsen, Jannik Hammel Nielsen and Claus Fürst, "Toward More Compact Digital Microphones," *Analog Dialogue*. September 2007.

Lewis, Jerad, "Microphone Specs Explained," Application Note AN-1112, Analog Devices.

Lewis, Jerad, "Common Inter-IC Digital Interfaces for Audio Data Transfer," Technical Article MS-2275, Analog Devices.

数据手册和评估板

ADSP-BF527 Data Sheet

ADSP-BF52x Blackfin Processor Hardware Reference

ADSP-BF527 Evaluation Board (ADZS-BF527-EZLITE)

ADMP441 Data Sheet

ADMP441 Evaluation Board (EVAL-ADMP441Z)

ADMP441 Flex Evaluation Board (EVAL-ADMP441Z-FLEX)

System Demonstration Platform (EVAL-SDP-CB1Z)

修订历史

1/12—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10529sc-0-04/12(0)



www.analog.com

Analog Devices, Inc.
Worldwide Headquarters
One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

亚太区总部
上海市黄浦区湖滨路222 号
企业天地大厦22 层
邮编：200021
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司
深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编：518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司
北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编：100085
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司
湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编：430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

亚洲技术支持中心 4006-100-006

模拟与其他线性产品	*china.support@analog.com*
嵌入式处理与DSP产品	*processor.china@analog.com*
免费样片申请	*www.analog.com/zh/sample*
ADI在线技术论坛	*www.analog.com/zh/forum*
网址	*www.analog.com/zh/CIC*

ANALOG DEVICES